ENDÜSTRİYEL OKULLAR İÇİN

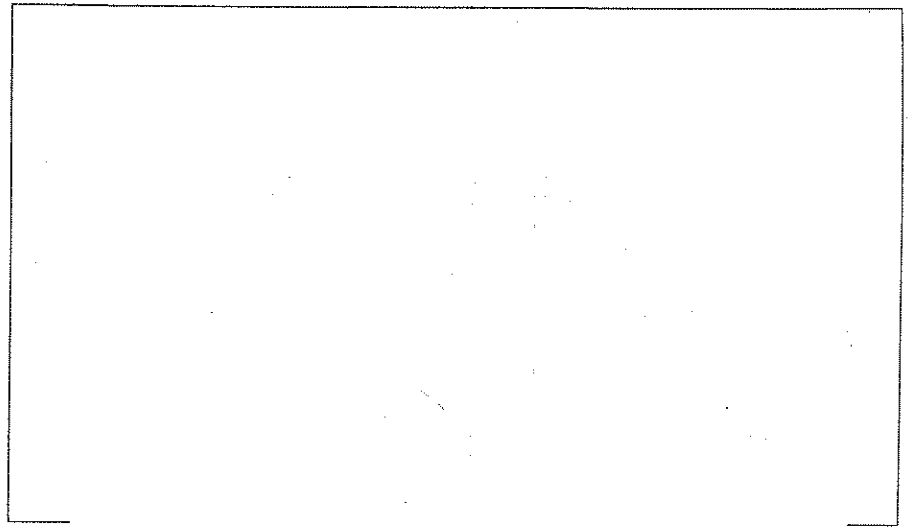
# ELEKTRONİK ELEMANLAR VE DEVRE TEORİSİ

Robert Boylestad
Louis Nashelsky

DEVLET KİTAPLARI

BEŞİNCİ BASKI

Millî Eğitim Basımevi — İstanbul, 2004



## TEŞEKKÜR

# 1 YARIİLETKEN DİYOTLAR




1.1 Giriş 1
1.2 Genel Karakteristikler 1
1.3 Enerji Düzeyleri 5
1.4 Katkılı Malzemeler 7
1.5 İdeal Diyot 11
1.6 Temel Yapı Karakteristikleri 13
1.7 DC veya statik direnç 21
1.8 AC veya Dinamik direnç 22
1.9 Ortalama AC direnci 27
1.10 Eşdeğer Devreler-Diyot modelleri 28
1.11 Sürüklenme ve Difüzyon (yayılma) akımları 32

1.12 Geçiş ve Difüzyon Kapasitansı 33
1.13 Tıkanma Süresi 34
1.14 Sıcaklık Etkileri 35
1.15 Diyot bilgi Sayfaları 36
1.16 Yarıiletken Diyot Sembolleri 40
1.17 Diyodun OMMETRE ile Test Edilmesi 40
1.18 Üretim Teknikleri 41
1.19 Diyot dizileri-Entegre Devreler 49
Problemler 51

2 DİYOT UYGULAMALARI 58

2.1 Giriş 58
2.2 DC Girişli Seri Diyot Devreleri 58
2.3 Paralel ve Seri-Paralel Devreler 65
2.4 VE/VEYA Mantık Kapıları 68
2.5 Yarım Dalga Doğrultma 71
2.6 Tam Dalga Doğrultma 75
2.7 Kırpıcı Devreler 81
2.8 Kenetleme Devreleri 89
Problemler 97

3 ZENERLER VE DİĞER İKİ UÇLU ELEMANLAR 105

3.1 Giriş 105
3.2 Zener Diyot Karakteristikleri ve Sembolleri 105
3.3 Zener Diyot Uygulamaları 109
3.4 SCHOTTKY-ENGEL (Sıcak taşıyıcı) Diyotları 117
3.5 VARAKTÖR (Varikap) Diyotları 123
3.6 Güç Diyotları 127
3.7 Tünel Diyotları 127
3.8 Fotodiyotlar 130
3.9 Foto İletken Hücreler 134
3.10 Kızılötesi (IR) Işık Kaynakları 136
3.11 Işık Yayan Diyotlar 139
3.12 Sıvı Kristalli Görüntü Birimleri 144
3.13 Güneş Hücreleri 148
3.14 Termistörler 153
Problemler 155



4 İKİ KUTUPLU JONKSİYON TRANSİSTÖRLERİ (BJT) 163

4.1 Giriş 163
4.2 Transistörün Yapısı 164
4.3 Transistörün Çalışması 165
4.4 Transistörün Yükseltme Etkisi 167
4.5 Ortak Bazlı Devre 169
4.6 Ortak Emetörlü Devre 173
4.7 Ortak Kollektörlü Devre 180
4.8 Transistör Maksimum Anma Değerleri 181
4.9 Transistör Karakteristik Özellikler Sayfası 183
4.10 Transistör Üretimi 189
4.11 Transistör Kılıfı ve Uçların Tanımı 192
Problemler 194

5 DC ÖNGERİLİMLEME: (BJT)'LER 199

5.1 Giriş 199
5.2 Çalışma Noktası 200
5.3 Sabit-Öngerilimli Devre 202
5.4 Emetör Dirençli DC Öngerilim Devresi 207
5.5 Beta'dan Bağımsız DC Öngerilimleme Devresi 212
5.6 Geribeslemeli DC Öngerilimleme 217
5.7 Çeşitli DC Öngerilim Devrelerinin Analizi 221
5.8 Grafik olarak DC Öngerilim Analizi 225
5.9 DC Öngerilim Devrelerinin Tasarımı 230
5.10 Öngerilimin Kararlı hale Getirilmesi (Stabilizasyon) 235
5.11 DC Öngerilimlemenin Bilgisayar Çözümü 241
Problemler 246
Bilgisayar Problemleri 253
Pratik Problemler 253

6 ALAN ETKİLİ TRANSİSTÖRLER 256

6.1 Alan Etkili Transistörün Genel Tanımı 256
6.2 JFET'lerin Yapısı ve Karakteristikleri 257
6.3 JFET Transfer ve Karakteristiğinin Çizilmesi 263
6.4 JFET Parametreleri 266
6.5 MOSFET'lerin Yapısı ve Karakteristikleri 268

6.6 Karakteristik özellikler sayfası 274
6.7 CMOS 276
Problemler 277

7 FET ÖNGERİLİMLEME 281

7.1 Sabit öngerilim 281
7.2 Kendinden öngerilimli JFET yükselteci 285
7.3 Gerilim-bölücü ile öngerilimleme 292
7.4 Kanal oluşturmalı MOSFET öngerilim devreleri 300
7.5 Çeşitli öngerilim devreleri 303
7.6 DC öngerilim devrelerinin tasarımı 310
7.7 Genel JFET öngerilim eğrisi yardımıyla DC öngerilimleme 320
7.8 JFET öngerilim Devrelerinin Bilgisayarla analizi 325
Problemler 330
Bilgisayar problemleri 337

8 TRANSİSTÖR MODELLEME 338

8.1 Giriş 338
8.2 AC Domeninde yükseltme 338
8.3 Transistör Modellemesi 340
8.4 Transistörün karma eşdeğer devresi 343
8.5 $r_e$ modeli 349
8.6 Hangi model 354
8.7 $h$-Parametrelerinin grafik olarak bulunması 355
8.8 Transistör Parametrelerindeki değişmeler 360
Problemler 363

9 BJT KÜÇÜK-SİNYAL ANALİZİ 367

9.1 Giriş 367
9.2 Ortak-Emetörlü sabit-öngerilimli düzenleme 367
9.3 Gerilim-Bölücü ile öngerilimleme 374
9.4 CE köprülenmemiş Emetör-öngerilimli düzenleme 379
9.5 Emetör-İzleyici düzenlemesi 385
9.6 Ortak-Bazlı düzenleme 390
9.7 Kollektör DC geribeslemesi ve fark yükselteci 394
9.8 Kollektör geribeslemeli düzenleme 400



9.9 $R_L$ ve $R_S$'nin yükleme etkileri 404
9.10 Tam karma eşdeğer devre 412
9.11 Sistem yaklaşımı 420
9.12 Bilgisayar analizi 424
Problemler 431
Bilgisayar problemleri 439

10 FET KÜÇÜK SİNYAL ANALİZİ 440

10.1 Genel giriş 440
10.2 JFET/kanal-ayarlamalı MOSFET küçük sinyal modeli 441
10.3 AC küçük-sinyal çalışması 444
10.4 Yükleme Etkileri 451
10.5 Kaynak İzleyici (ortak-akaç) devresi 456
10.6 Ortak kapılı devre 461
10.7 FET'li yükselteç devrelerinin tasarımı 463
10.8 Yüksek Frekans etkileri-Miller kapasitansı 469
10.9 FET'li Yükselteç devrelerinin bilgisayarla analizi 472
Problemler 477
Bilgisayar problemleri 481

11 ÇOKKATLI SİSTEMLER VE FREKANS 482

11.1 Giriş 482
11.2 Genel kaskat bağlı sistemler 482
11.3 $RC$ -kuplajlı yükselteçler 484
11.4 Transformatör kuplajlı transistörlü yükselteçler 492
11.5 Doğrudan kuplajlı transistörlü yükselteçler 495
11.6 Kaskod yükselteç 497
11.7 Darlington Birleşik Düzenlemesi 499
11.8 Desibel 506
11.9 Frekansa ilişkin temel noktalar 514
11.10 Tek katlı Transistörlü yükselteç-Düşük frekanslardaki temel noktalar 518
11.11 Tek katlı transistörlü yükselteç-Yüksek frekans durumu 533
11.12 Çok katlı frekans etkileri 540
11.13 Kaskat bağlı FET'li yükselteçlerin frekans tepkisi 543
Problemler 545

**12** BÜYÜK SİNYAL YÜKSELTEÇLERİ 554

12.1 Giriş 554
12.2 Seri beslemeli A-Sınıfı yükselteç 555
12.3 Transformatör-Kuplajlı güç yükselteci 560
12.4 B-Sınıfı yükselteçlerin çalışması 572
12.5 B-Sınıfı Yükselteç Devreleri 578
12.6 Yükselteç Çalışma Sınıfları ve Bozulma 586
12.7 Güç Transistörünün Soğutulması 594
Problemler 599
Bilgisayar problemleri 601

**13** pnpn VE DİĞER ELEMANLAR 603

13.1 Giriş 603
13.2 Silisyum Kontrollü Doğrultucu 603
13.3 Temel Silisyum Kontrollü Doğrultucunun Çalışması 604
13.4 SCR Karakteristikleri ve anma değerleri 608
13.5 SCR'nin Yapısı ve uç tanımı 611
13.6 SCR uygulamaları 612
13.7 Silisyum kontrollü anahtar 616
13.8 Kapıdan kapanabilir anahtar 620
13.9 Işıkla Çalışan SCR 622
13.10 SHOCKLEY Diyodu 625
13.11 DİYAK 626
13.12 TRİYAK 629
13.13 Tek jonksiyonlu transistör 631
13.14 FOTOTRANSİSTÖRLER 646
13.15 Optik yalıtıcılar 648
13.16 Programlanabilir tek jonksiyonlu transistör 652
Problemler 659

**14** ENTEGRE DEVRELER 664

14.1 Giriş 664
14.2 Son gelişmeler 665
14.3 Tek parça (monolitik) entegre devre 667
14.4 Tek parça devre elemanları 670
14.5 Maskeler 674
14.6 Tek parça entegre devre-ve/değil kapısı 678
14.7 İnce ve kalın filmli entegre devreler 693
14.8 Karma (hibrit) entegre devreler 693

**15** DOĞRUSAL ENTEGRE DEVRELER: İŞLEMSEL YÜKSELTEÇLER 695

15.1 Temel fark yükselteci 695
15.2 Fark yükselteci devreleri 702
15.3 Sabit Akım kaynağı 710
15.4 Ortak işaretin bastırılması 719
15.5 İşlemsel yükseltecin temelleri 726
15.6 İşlemsel yükselteç devreleri 730
15.7 Pratik işlemsel yükselteç devreleri 737
15.8 İşlemsel yükselteç özellikleri 739
15.9 İşlemsel yükselteç uygulamaları 746
Problemler 755

**16** DOĞRUSAL IC'LER: REGÜLATÖRLER 761

16.1 Giriş 761
16.2 Genel filtre esasları 762
16.3 Basit kondansatörlü filtre 765
16.4 *RC* filtresi 772
16.5 Gerilim katlama devreleri 778
16.6 Ayrık gerilim regülatörleri 781
16.7 IC Gerilim regülatörleri 793
16.8 Pratik güç kaynakları 796
Problemler 801

**17** DOĞRUSAL/SAYISAL ENTEGRE DEVRELER (IC) 806

17.1 Giriş 806
17.2 Karşılaştırma birimleri ve çalışmalar 807
17.3 Sayısal analog dönüştürücüler 815
17.4 Zamanlayıcı IC birimi ve Uygulamaları 819
17.5 Gerilim kontrollü osilatör 824
17.6 Faz kilitlemeli döngü 828
17.7 Arabirim kurma 834
Problemler 837




İçindekiler

**18** GERİBESLEMELİ YÜKSELTEÇLER VE OSİLATÖR DEVRELERİ 840

**18.1** Geribesleme kavramları 840
**18.2** Geribesleme bağlantı türleri 841
**18.3** Pratik geribesleme devreleri 850
**18.4** Geribeslemeli Yükselteç-faz ve frekans 859
**18.5** Osilatörün çalışması 862
**18.6** Faz kaydırmalı osilatör 863
**18.7** Wien köprü osilatörü 868
**18.8** Akortlu osilatör devresi 870
**18.9** Kristalli Osilatör 874
**18.10** Tek jonksiyonlu osilatör 878
Problemler 880

EKLER

**A.** Karma (Hibrit) Parametreler-Dönüşüm Eşdeğerleri (Tam ve Yaklaşık) 883
**B.** Dalgalılık faktörü ve gerilim hesaplamaları 886
**C.** Grafikler ve Tablolar 894

İNDEKS 901

TERİMLER SÖZLÜĞÜ 911



Elektronik Elemanlar ve Devre Teorisi kitabını okumak için zaman, ilgi ve çaba harcayan tüm kişilere şükranlarımızı sunmak istiyoruz. Onların yorum ve önerileri dördüncü baskının geliştirilmesinde içerik ve yaklaşımın en son eğilim ve gelişmeleri yansıtması bakımından katkıda bulunmuştur.

Metni kullananlardan, metnin ihtiyaçlarını karşılayıp karşılamadığı ve teknik olarak mümkün olduğu kadar doğru olup olmadığı konusunda eleştiri bekliyoruz. Yorumlar taktirle karşılanacak ve ilk fırsatta şahsi bir yanıt alacaktır.

Ernest Lee Abbott, Napa Valley College
J. L. Brockband, DeVry Institute of Technology
John W. Coons, RCA Bloomington
Kennetli Dunn, Peusacola Jr. College
Bryan L.Gugnon, Indian Vocutional Technical College
Trevor Glove, British Columbia Iustitube of Technology
Thurman Grass, Lima Technical College
Harold Hambrock, De Voy Institute of Technology
D. Hanchak, Northern Alberlia Institube of Technology
Robert W. James DeVry Institue of Technology
John Jellema, Eastern Michigan University
Albert Koon, Tidewater Community College
Ken Kramer, DeVry Institute of Technology
David Krispinsky, Rochester insitute of Technology
Paul Maini, suffolk Community College
Jim Pannell, DeVry Insitute of Technology
Lester C. Peach, Illinois insitute of Technology
Fred Pirkey, DeVry Institute of Technology
Raghuwanshi Pravin M., DeVry Institute of Technology
P.K. rastogi, Case Western Reserve University

## 1.1 GİRİŞ

1940'ların sonlarına doğru yarıiletken transistörün ortaya çıkmasından sonraki yirmi-otuz yıl, elektronik endüstrisinde çok dramatik değişikliklere tanık olmuştur. Gerçekleşen minyatürleşme, sınırları konusunda bizi merak içerisinde bırakıyor. Daha önceki devrelerin tek bir elemanından binlerce kat daha küçük bir pul üzerine şimdi komple sistemler yerleştirilebilmektedir. Daha önceki yılların tüplü devreleriyle kıyaslandığında yarıiletken sistemleriyle ilgili olan avantajlar büyük çapta hemen görülebilir: daha küçük ve hafif olmaları, ısıtıcı gereksinimini veya (tüplerde olduğu gibi) ısıtıcıdan kaynaklanan kayıpların olmaması, daha sert yapıda ve daha verimli olmaları ve ısınma süresine gerek duymamaları.

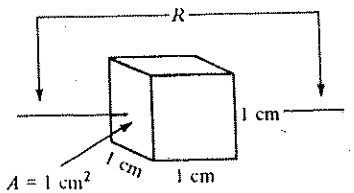
Son yıllardaki minyatürizasyon, öylesine küçük sistemler ortaya çıkarmıştır ki sistemlerin içine konulacağı kutunun temel amacı sadece elemanın yerleştirilmesini ve bacakların yarıiletken pula sabitleşmesini sağlamaktır. Minyatürizasyonun sınırları üç faktörle sınırlı gibi görünüyor: yarıiletken malzemenin kalitesi, devre tasarım tekniği ile üretim ve işleme donanımının sınırları.

## 1.2 GENEL KARAKTERİSTİKLER

*Yarıiletken* adının kendisi karakteristlikleri konusunda bazı ipuçları veriyor. *Yarı* öneki, genelde iki sınır arasında kalan birşey için kullanılır. *İletken* terimi ise sınırlı miktarda dış basınç uygulanması sonucu rahat bir yük akışına izin veren herhangi bir madde için kullanılır. Bu nedenle bir yarıiletken, bir izolatör (çok düşük iletkenlik) ile bakır gibi yüksek bir iletkenliğe sahip bir iletkenin sınırları arasında kalan bir iletkenlik düzeyine sahiptir. Bir maddenin, yük akışına veya akıma karşı direnci

iletkenliği ile ters orantılıdır. Yani, iletkenlik düzeyi ne kadar yüksekse, direnç düzeyi o kadar düşüktür. Tablolarda özdirenç ( p, Yunan alfabesindeki ro) terimi, maddelerin direnç düzeyleri kıyaslanırken sık sık kullanılır. Bir maddenin özdirenci Şekil 1.1 'de gösterildiği gibi 1 cm uzunluğunda ve 1 $cm^2$ kesite sahip bir malzeme örneğinin direnci esas alınarak incelenebilir. Bir maddenin direncine ilişkin denklemin (belli bir sıcaklıkta) $R = \rho l/A$ ile belirlendiğini hatırlayın; burada $R$, ölçülen omik direnci, $l$ malzeme örneğinin uzunluğunu, $A$ kesitini ve $\rho$ da özdirenci göstermektedir. $l = 1$ cm ve $A = 1\ cm^2$ olursa yukarıda gösterildiği gibi $R = l$ olur. Bu nedenle $1cm^3$'lük numunenin direnci, özdirenç tarafından belirlenir. Veya başka bir deyişle, özdirenç ne kadar büyükse, böyle bir numunenin direnci de o kadar büyüktür. $\rho$ 'nun birimi;

$$\rho = \frac{RA}{l} \Rightarrow \frac{\Omega \cdot cm^2}{cm} = \quad \Omega \cdot cm \quad \text{olarak bulunur.} \qquad (1.1)$$




Şekil 1.1

Lütfen bu kitabın matematiksel işlemlere ve karmaşık cebirsel tekniklere çok fazla eğildiğini düşünmeyin. Sağlam bir mühendislik temelinin gelişmesi için, birimlerin açık bir şekilde anlaşılmış olmasının mutlaka gerekli olduğuna inanıyoruz.

Biraz soyut olan özdirenç ölçüm biriminin şimdi belli bir açıklığa ve anlaşılabilirliğe kavuştuğunu varsayıyoruz. Bu arada için, yarıiletken bir maddenin gerçek direnci yukarıdaki gibi ölçüldüğünde *gövde direnci* adını alır. Telleri gövdeye (malzemeye) bağlamakla ortaya çıkan direnç, *omik temas* direncidir. Bu terimler kitap boyunca tanıtılacak elemanların tarifinde sürekli olarak kullanılacaktır.

Tablo 1.1'de üç genel madde kategorisi için tipik özdirenç değerleri verilmiştir. Her ne kadar geçmiş derslerinizden bakır ve mikanın elektriksel özelliklerini biliyor olsanız da, germanyum ($G_e$) ve silikon ($S_i$) yarıiletken maddelerinin karakteristikleri sizin için nispeten yeni olabilir. İleriki bölümlerde göreceğiniz gibi, tek yarıiletken madde bunlar değildir. Ama bunlar, yarıiletken aygıtların geliştirilmesinde en çok ilgi toplayan iki madde olmuştur. Son yıllarda ilgi ger-



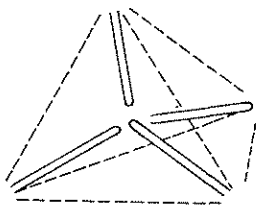
TABLO 1.1 **Tipik Özdirenç Değerleri (300 k Oda Sıcaklığında)**

| *İletken* | *Yarıiletken* | *Yalıtkan* |
|---|---|---|
| $\rho \cong 10^{-6}\ \Omega \cdot cm$ (bakır) | $\rho \cong 50\ \Omega \cdot cm$ (germanyum)<br>$\rho \cong 50 \times 10^3\ \Omega \cdot cm$ (silisyum) | $\rho \cong 10^{12}\ \Omega \cdot cm$ (mika) |

manyumdan uzaklaşarak git gide silikon kaymıştır, fakat germanyum hâlâ bir miktar üretilmektedir.

Tablo 1.1'de verilen iletken ve yalıtkan maddelerinin 1 cm uzunluğundaki örnekleri arasında bulunan büyük farklara dikkat edin. Bir sayı ile diğer sayı arasında ondalık virgülünün konumu bakımından 18 hane fark vardır. Ge ve Si bir dizi nedenden dolayı bu ilgiyi toplamıştır. Çok önemli bir sebep bunların çok yüksek bir saflık düzeyinde üretilebilmesidir. Gerçekten de, son gelişmeler saf maddedeki katkılı dizaynı 10 milyarda 1'e (1:10,000,000,000) düşürmüştür. İnsanın aklına böylesi düşük yabancı madde düzeylerinin gerekli olup olmadığı sorusu gelebilir. Silisyum maddesinin bir pulunda, milyon başına bir adet katkı maddesi eklenmesinin maddeyi nispeten kötü bir iletkenden iyi bir elektrik iletkenine dönüştürülebildiği gözönüne alınırsa bunun gerekli olduğu görülür. Açıkca görüldüğü üzere yarıiletkenler alanına girdiğimizde karşılaştırma düzeylerinin yepyeni bir tanımıyla karşı karşıyayız. "Katkılama" denen bir işlem ile maddenin tipik özelliklerini önemli ölçüde değiştirebilme imkanı, Ge ve Si'nin bu kadar yoğun ilgi toplamasının bir başka nedenidir. Başka nedenler bu maddelerin karakteristiklerinin ısı ve ışık uygulanarak önemli ölçüde değiştirebilmesine dayanıyor; bu, ısı ve ışığa karşı duyarlı aygıtların geliştirmesinde önemli bir varsayımdır.

Ge ve Si'nin yukarıda anılan bazı eşsiz nitelikleri, atomik yapılarına dayanmaktadır. Her iki maddenin atomları yapısal olarak periyodik (yani sürekli kendini tekrarlayan) özellikle çok belirli bir yapı oluşturur. Komple bir yapıya *kristal,* ve atomların periyodik düzenine de *örgü* deniyor. *Ge* ve Si kristali, Şekil 1.2'de gösterilen üç boyutlu elmas yapısına sahiptir. Yanlızca sürekli tekrarlanan aynı tipte

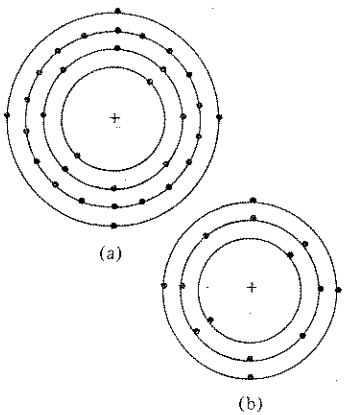


Şekil 1.2 Ge ve Si tek-kristal yapılar

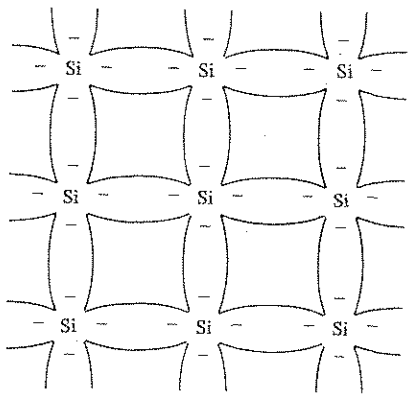
kristal yapılardan oluşan herhangi bir maddeye *tek-kristalli* yapı denir. Elektronik alanında pratik uygulama bulan yarıiletken maddelerde bu tek-kristalli yapı görülür ve buna ek olarak yapının periyodikliği, katkılama sürecinde katkıların yapılmasıyla önemli ölçüde değişmez.

Şimdi de atomun kendisinin yapısını inceleyelim ve maddenin elektriksel karakteristliklerini nasıl etkileyebileceğine bakalım. Bildiğiniz gibi atom üç temel parçacıktan oluşur: *Elektron*, *proton* ve *nötron*. Atomik örgüde, nötronlar ve protonlar çekirdeği oluşturur, elektronlar ise çekirdek etrafında sabit bir yörüngede dolaşır. En yaygın olarak kullanılan yarıiletken maddelerden *germanyum* ve *silisyumun* Bohr modelleri, Şekil 1.3'de gösterilmiştir.

Şekil 1.3a'da gösterildiği gibi germanyum atomunun 32 adet yörüngesel elektronu varken, silisyumun 14 adet elektronu vardır. Her bir durumda, en dış (valans) kabuğunda 4 elektron bulunmaktadır. Bu dört valans elektronlarından herhangi birini uzaklaştırmak için gerekli olan potansiyel (iyonizasyon potansiyeli) yapıdaki herhangi başka bir elektronu uzaklaştırmak için gerekenden daha azdır. Saf bir germanyum veya silisyum kristalinde bu dört valans elektron, Şekil 1.4'de silisyum için gösterildiği gibi, 4 komşu atoma bağlıdır. Hem $G_e$ hem de $S_i$, dört valans elektrona sahip olduğu için *tetravalans* atomlar olarak anılırlar.




Şekil 1.3 Atomik Yapı (a) germanyum (b) silisyum




Şekil 1.4 Silisyum atomun kovalent bağlaşımı.

Bu elektronların *paylaşılmasıyla* oluşan bu tür bağlara *kovalent bağ* denir. Her ne kadar kovalent bağı, valans elektronları ile ana atomlar arasında daha sağlam bir bağlaşıma yol açsa da, valans elektronlarının doğal sebeplerle yeteri kadar kinetik



enerji alıp kovalent bağdan koparak "serbest" duruma geçmesi mümkündür. Bu doğal sebepler, foton şeklinde ışık enerjisi ve çevreleyen ortamdaki ısı enerjisi sayılabilir. Oda sıcaklığında, bir santimetre küp öz silisyum maddesinde yaklaşık $1,5 \times 10^{10}$ serbest taşıyıcı vardır. *Öz* maddeler, katkıları çok düşük bir düzeye düşürmek amacıyla modern teknoloji ile mümkün olan en yüksek saflık için özenle rafine edilmiş yarıiletkendir. Maddenin içinde yanlızca doğal sebeblerden dolayı serbest halde bulunan elektronlara, *öz taşıyıcılar* denmektedir. Aynı sıcaklıkta, öz germanyum maddesinin bir santimetre küpünde yaklaşık olarak $2.5 \times 10^{13}$ serbest taşıyıcı olacaktır. Germanyumdaki taşıyıcıların silisyumdaki taşıyıcılara oranı $10^{13}$'ten daha fazladır ve bu da, germanyumun oda sıcaklığında çok daha iyi bir iletken olduğunu gösterir. Bu doğru olabilir ancak her ikisi de halen, öz (yapısal) durumda zayıf iletkenler olarak kabul edilir. Tablo 1.1'e baktığınızda özdirencin de yaklaşık 1000:1'lik bir oranla farklı olduğunu göreceksiniz ki; silikon daha büyük bir değere sahiptir. Böyle de olması gerekir, çünkü özdirenç ile iletkenlik ters orantılıdır. Yarıiletken maddenin sıcaklığındaki bir değişme, serbest elektronların sayısını önemli oranda artırabilir. Sıcaklık mutlak sıfırdan (0°K) yükselmeye başladıkça valans elektronların artarak büyüyen bir bölümü kovalent bağı kırmak için ısıl enerjiyi alır ve yukarıda anlatıldığı gibi serbest haldeki elektron sayısını artırır. Artan taşıyıcı sayısı iletkenlik oranını artıracak ve daha düşük bir direnç düzeyine yol açacaktır. $G_e$ ve $S_i$ gibi, artan sıcaklıkta dirençlerinde düşüş gösteren yarıiletken maddeler için, *negatif sıcaklık katsayısı*na sahiptir denir. İletkenlerin bir çoğunun direncinin sıcaklıkla birlikte arttığını hatırlayın. Bunun nedeni, iletkendeki taşıyıcı sayısının sıcaklık ile önemli ölçüde artmaması, ama nispeten sabit olan konumlarının üstündeki titreşme deseninin elektronların geçişini giderek zorlaştırmasıdır. Bu nedenle sıcaklıktaki bir artış, direncin artmasıyla ve bir *pozitif sıcaklık katsayısı*yla sonuçlanmaktadır.

## 1.3 ENERJİ DÜZEYLERİ

Yalıtılmış atomik yapıda, Şekil 1.5a'da gösterildiği gibi her bir yörünge elektronuyla ilgili ayrık (farklı) enerji düzeyleri vardır. Aslında her madde, atomik yapısındaki elektronları için kendi izin verilebilir enerji düzeyleri kümesine sahip olacaktır. Elektron, çekirdekten ne kadar uzakta ise, enerji durumu da o kadar yüksektir ve ana atomundan ayrılmış olan bir elektron atomik yapıdaki herhangi bir elektrondan daha yüksek bir enerji durumuna sahiptir. Ayrık enerji düzeyleri arasında, yalıtılmış atomik yapı içerisinde, hiçbir elektronun gözükemeyeceği boşluklar vardır. Maddenin atomları kristal örgü yapısını oluşturacak şekilde birbirine yaklaştıkça atomlar arasındaki etkileşim, bir atomun belirli bir yörüngesindeki elektronların komşu bir atomun aynı yörüngesindeki elektronlarından biraz daha farklı enerji düzeylerine sahip olması

sonucuna yol açar. Toplam sonuç, valans elektronları için mümkün olan enerji durumlarına ilişkin ayrık düzeylerinin, şekil 1.5b'de gösterildiği gibi, bantlara yayılmasıdır. Yine de atomik örgüdeki herhangi bir elektronun bulunabileceği sınır düzeyleri ve maksimum enerji durumlarının olduğunu ve valans bandıyla iyonizasyon düzeyi arasında *yasak* bir bölgenin kaldığını unutmayın. İyonizasyonun, bir elektronun atomik yapıdan kopup, iletim bandındaki "serbest" taşıyıcılara katılabileceği kadar enerjilendirilmesini sağlayan mekanizma olduğunu hatırlayın. Enerjinin elektron Volt (eV) birimiyle ölçüldüğünü göreceksiniz. Bu ölçüm birimi uygundur, çünkü

$$W\,(\text{enerji}) = P\,(\text{güç}) \cdot t\,(\text{zaman})$$

$$P = VI$$

$$W = VIt$$

$$I = \frac{Q}{t} \text{ veya } Q = It$$

$$\boxed{W = QV} \text{ joule.} \qquad (1.2)$$

Bir elektron yükü ve 1 voltluk bir potansiyel farkını Denklem 1.2'de yerine koyarsak, bir *elektron volt* denilen bir enerji düzeyi bulmuş oluruz. Enerji aynı zamanda jul birimiyle ölçüldüğü ve elektronun yükü $= 1.6 \times 10^{-19}$ coulomb olduğu için,

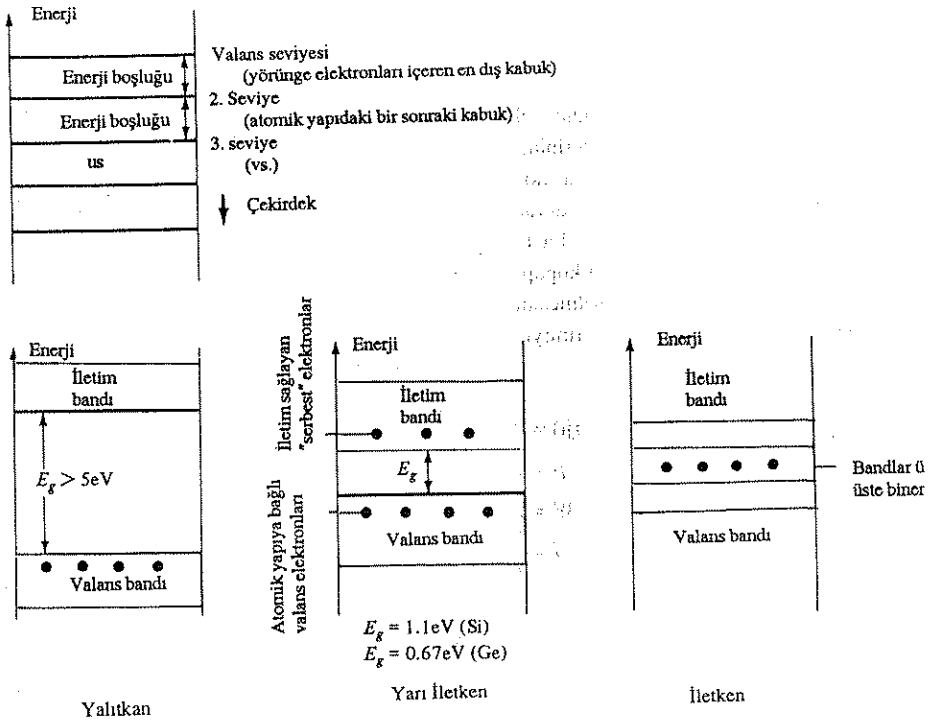
$$W = QV = \left(1.6 \times 10^{-19}\text{C}\right)(1\text{ V})$$

$$\boxed{1\text{ eV} = 1.6 \times 10^{-19}\text{ J}} \qquad (1.3)$$

Aşağıdaki tartışmada çok küçük sayılardan kaçınmak için küçük ölçü birimi kullanılacaktır.

0°K veya mutlak sıfırda, yarıiletken malzemelerin tüm valans elektronları valans bandında bulunurlar. Ancak, oda sıcaklığında (300°K) çok sayıda elektron iletim bandına girmeye, yani silisyumda 1.1= -eV'luk, germanyumda 0.67 eV'luk enerji aralığını atlamaya yetecek enerji miktarını almış olacaktır. Germanyum için belirgin olarak daha düşük olan $E_g$, oda sıcaklığındaki silisyum ile karşılaştırıldığında bu malzemedeki fazla taşıyıcı sayısının nedenidir. İzolatör için enerji boşluğunun tipik olarak 5eV'dir. Çok az elektron oda sıcaklığında gerekli enerjiyi alabildiğinden, malzeme bir yalıtkan olarak kalmaktadır. Bu nedenle doğal olarak oda sıcaklığında büyük bir yük akışı veya akımı sağlayacak fazlaca serbest taşıyıcı vardır. Bölüm 1.4'de, öz yarıiletken malzemelere bazı katkılar yapıldığında, yasak bantta izin verilebilir enerji durumları ve her iki yarıiletken malzeme için $E_g$'de net bir azalma doğacak, sonuçta oda sıcaklığında iletim bandında artan bir taşıyıcı yoğunluğu olacaktır.





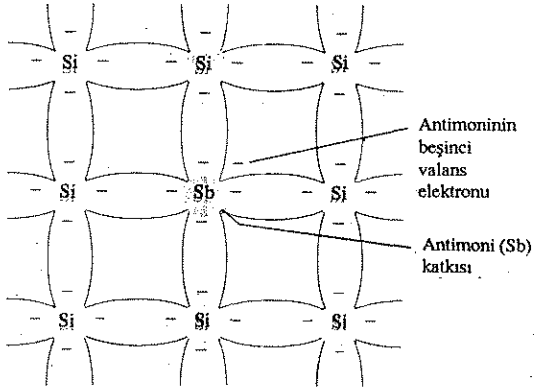

Şekil 1.5 **Enerji Düzeyleri: (a) Yalıtılmış atomik yapılarda ayrık düzeyler (b) Yalıtkan, yarı iletken ve iletkende iletim ve valans bantları**

## 1.4 KATKILI MALZEMELER — *n* - VE *p* -TİPİ

Yarıiletken malzemelerin karakteristikleri, nispeten saf yarıiletken malzemeye bazı katkı atomları eklenerek önemli ölçüde değiştirilebilir. Bu katkılar, ancak 10 milyonda 1 oranında ekleniyor olmasına karşın bant yapısını, malzemenin elektriksel özelliklerini tümüyle değiştirmeye yetecek ölçüde değiştirebilir. Bu *katkılama* işlemine tabi tutulan yarıiletken malzemeye, *katkılı* malzeme denir. Yarıiletken eleman üretiminde paha biçilmez önemde iki katkılı malzeme vardır: *n*-tipi ve *p*-tipi. Bunların her biri, aşağıda ayrıntılı olarak anlatılacaktır.

## n-Tipi Malzeme

Hem *n*- hem de *p*- tipi malzeme bir germanyum veya silisyum tabana, önceden belirlenmiş sayıda katkı atomu eklenmesiyle oluşturulur. *n*-tipi malzeme, antimon, arsenik ve fosfor gibi *beş* valans elektronuna sahip (pentavalans) katkı maddeleri eklenerek oluşturulur. Bu katkı maddelerinin etkileri Şekil 1.6'da gösterilmiştir (silisyum taban üzerine katkı olarak antimon kullanılmıştır). Dört kovalent bağın halen mevcut olduğuna dikkat edin. Ancak, katkı atomundan dolayı ek bir beşinci elektron vardır ve belirli herhangi bir kovalent bağ ile ilişkisi yoktur. Geriye kalan ve ana (antimon) atomuna gevşekçe bağlı olan bu elektron, yeni oluşturulan *n*-tipi malzeme içerisinde nispeten hareket serbestisine sahiptir. Eklenen katkı atomu nispeten serbest bir elektron katkısında bulunduğu

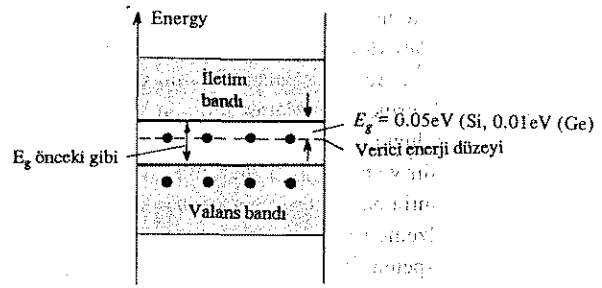



n-tipi malzemede antimon katkısı

için beş elektrona sahip katkı maddelerine katkı atomları veya donör atomları denir. *n*-tipi malzemede çok sayıda "serbest" taşıyıcılar oluşmasına rağmen malzemenin atom çekirdeğindeki pozitif yüklü protonların sayısı ideal yapıda *serbest* olan ve yörüngede bulunan negatif yüklü elektronların sayısına eşit olduğundan, elektriksel olarak nötr durumunda olduğuna dikkat ediniz. Bu katkılama işleminin nisbi iletkenlik üzerindeki etkisi en iyi Şekil 1.7'deki enerji bandı diyagramı ile tanımlanabilir. Yasak bantta $E_g$'si öz malzemeden önemli ölçüde düşük olan ayrık bir enerji düzeyinin (donör düzeyi olarak adlandırılır) ortaya çıktığına dikkat ediniz. Eklenen katkıdan gelen bu *serbest* elektronlar, bu enerji düzeyinde kalır ve yeterli ölçüde ısıl enerji alarak oda sıcaklığında iletim bandına geçmek için hiç zorluk çekmezler. Bunun sonucunda oda sıcaklığında, iletkenlik düzeyinde çok sayıda taşıyıcı (elektron) vardır ve



malzemenin iletkenliği önemli ölçüde artmıştır. Oda sıcaklığında bir öz Si malzemesinde her $10^{12}$ atom için (Ge için 1 ila $10^9$) yaklaşık bir serbest elektron bulunur. Katkı düzeyimiz 10 milyonda ($10^7$) 1 olsaydı, ($10^{12}/10^7 = 10^5$) oranı taşıyıcı yoğunluğunun 100,000:1 oranında arttığını gösterecekti.




Şekil 1.7 Enerji bandı yapısı üzerinde verici katkısının etkisi

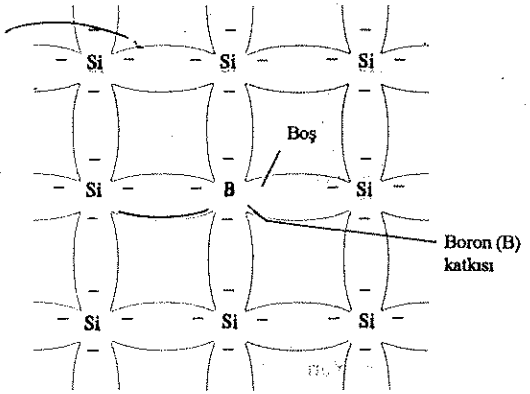
## p- Tipi Malzeme

*p*-tipi malzeme, saf bir germanyum veya silisyum kristaline *üç* valans elektronuna sahip katkı atomları eklenerek oluşturulur. Bu amaçla en sık kullanılan elementler *boron*, *galyum* ve *indiyum*dur. Bu elementlerden boron'un silisyum taban üzerindeki etkisi Şekil 1.8'de gösterilmiştir.

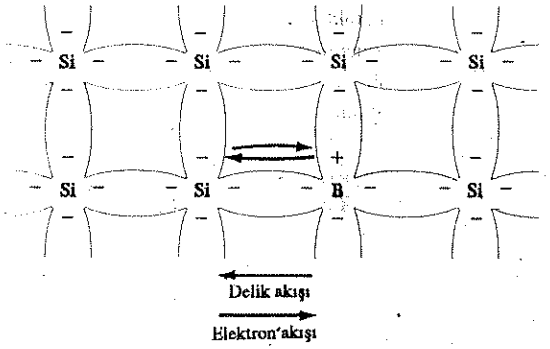
Dikkat edilirse, yeni oluşturulan örgüde kovalent bağları tamamlamak için yeterli sayıda elektron olmadığı görülecektir. Sonuçta ortaya çıkan bu boşluğa *delik* denir ve negatif yük olmaması nedeniyle küçük bir daire veya matematiksel artı işareti ile gösterilir. Ortaya çıkan boşluklar *serbest* elektronları *almaya* hazır olduğundan, eklenen katkılara *alıcı* (akseptör) atomlar denir. Oluşan *p*-tipi malzeme, *n*-tipi malzeme için geçerli olan nedenlerden dolayı, elektriksel olarak nötr durumdadır.

Deliğin iletkenlik üzerindeki etkisi Şekil 1.9'da gösterilmiştir. Eğer bir valans elektronu kovalent bağını koparmaya yetecek kinetik enerjiyi alır ve deliğin yarattığı boşluğu doldurursa, bu durumda elektronu bırakan kovalent bağda bir delik veya boşluk oluşur. Bundan dolayı Şekil 1.9'da da görüldüğü gibi deliklerin hareketi sağdan sola, elektronlarınki ise soldan sağa doğrudur. Bu kitapta kullanılacak olan yön, delik akış yönüyle gösterilen *geleneksel* akış yönüdür.

Saf halde, Ge veya Si'deki serbest elektron sayısı sadece valans bandında bulunan ve ısı veya ışık kaynaklarından kovalent bağı koparmaya yetecek enerji alan veya tam safsızlaştırılamamaktan kaynaklanan az sayıdaki elektrondan oluşur. Kovalent bağ yapısında geride kalan boşluklar çok sınırlı delik kaynağı durumundadır. Bir *n*-tipi malzemede, delik sayısı bu öz düzeyden pek farklılaşmamıştır. Yani so-

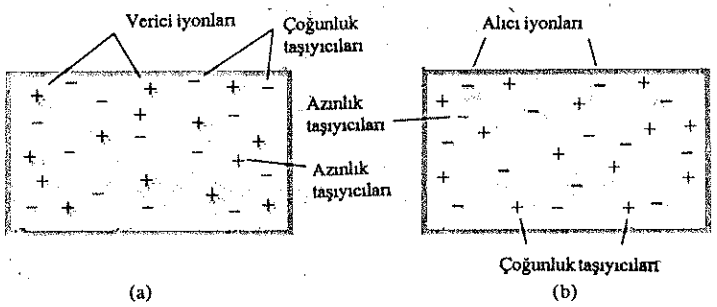



Şekil 1.8 *p*-tipi malzemede boron katkısı




Şekil 1.9 Elektron-delik akışı

nuçta, elektron sayısı delik sayısını fazlasıyla aşmaktadır. Bu nedenle Şekil 1.10a'da da gösterildiği gibi, elektrona *çoğunluk taşıyıcısı* ve deliğe de *azınlık taşıyıcısı* denir. Şekil 1.10.b'de bunun tersinin *p*-tipi malzeme için geçerli olduğuna dikkat edin. Bir donör atomun beşinci elektronu ana atomdan ayrıldığında, geride kalan atomun net bir pozitif yükü olur; bundan dolayı donör-iyonu gösteriminde artı işareti vardır.




Şekil 1.10 (a) *n*–tipi malzeme



Benzer nedenlerden dolayı alıcı (akseptör) atom için de negatif işaret kullanılır.

*n*- ve *p*- tipi malzemeler yarıiletken elemanların temel yapı taşlarını oluşturur. Bu bölümün ilerki kısımlarında tek bir *n*-tipi malzemenin *p*-tipi bir malzeme ile birleştirilmesinin elektronik sistemlerde oldukça önemli bir yarıiletken eleman oluşturacağını göreceğiz.

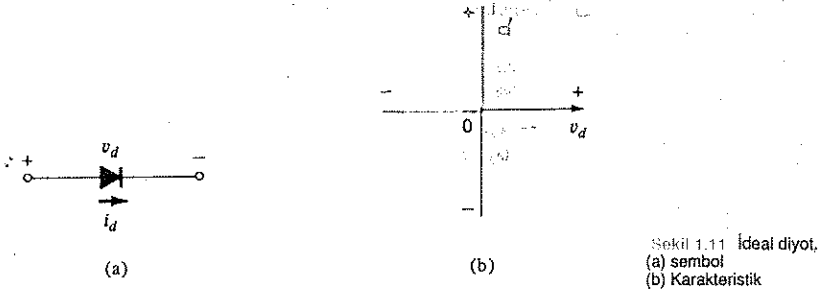
## 1.5 İDEAL DİYOT

Tanıtacağımız ilk elektronik eleman, *diyottur*. Yarıiletken elemanların en basiti olmasına rağmen, basit bir anahtarınkine benzeyen karakteristikleri ile, elektronik sistemlerde çok önemli rol oynarlar. En basitinden en karmaşığına kadar çeşitli uygulamalarda karşımıza çıkacaktır. Yapısı ve karakteristiklerine ilişkin detaylara ek olarak, veri sayfalarında bulunabilecek çok önemli bilgilerin ve grafiklerde kullanılan terminolojinin anlaşılmasını sağlamak ve üreticilerden alınabilecek tipik bilgi zenginliğini göstermek için bu tür veri sayfaları da ele alınacaktır.

Gerçek bir diyodun yapısını ve karakteristiklerini incelemeden önce, karşılaştırma olanağı vermek amacıyla, ilkin ideal diyoda bir göz atacağız. *İdeal diyot* sırasıyla Şekil 1.11a ve 1.11b'deki sembol ve karakteristiklere sahip *iki uçlu* bir elemandır.

Aşağıda göreceğimiz elemanların açıklamalarında kullanılan çeşitli *harf sembollerinin, gerilim polaritelerinin* ve *akım yönlerinin* tanımlanmış olması önemlidir. Uygulanan gerilimin polaritesi, Şekil 1.11'da gösterildiği gibi ise, Şekil 1.11b'de karakteristiğin göz önünde tutulacak parçası dikey eksenin sağıdır. Ters bir gerilim uygulanırsa solda verilen karakteristikler geçerli olacaktır. Diyottan geçen akım, Şekil 1.11a'daki yönde ise karakteristiğin dikkate alınacak bölümü yatay eksenin üstüdür. (Şekil 1.11) Tersine bir durum karakteristiğin yatay eksenin altında kalan kısmının kullanılmasını gerektirir. Bu kitapta işlenecek diyot karakteristiklerin büyük çoğunluğu için *ordinat; akım ekseni, apsis* ise *gerilim ekseni* olacaktır.

Diyoda ilişkin önemli parametrelerden bir tanesi çalışma bölgesi veya noktasındaki dirençtir. Şekil 1.11a'da $i_d$'nin yönü ve $V_d$'nin polaritesi ile tanımlanan




Şekil 1.11 İdeal diyot,
(a) sembol
(b) Karakteristik

bölgeyi (Şekil 1.11b'nin sağ üst bölgesi) dikkate alacak olursak, Ohm kanunu ile belirlenen ileri yön direnci $R_f$'nin değerinin;

$$R_f = \frac{V_f}{I_f} = \frac{0}{2, 3, \text{mA}, \ldots, \text{veya pozitif değer}} = 0\ \Omega$$

olduğunu buluruz; burada $V_f$, diyot üzerindeki ileri yön gerilimini ve $I_f$ ise diyot'tan geçen ileri yön akımıdır.

*Bu nedenle ideal diyot, ileri yönde iletim için bölgesi için kısa devre elemanıdır* ($I_d \neq 0$).

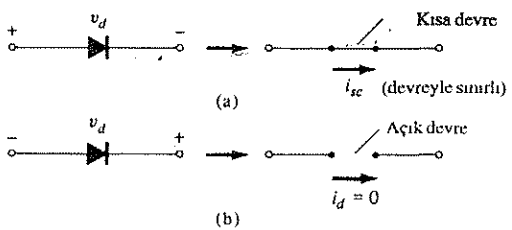
Şimdi Şekil 1.11b'in ters yönde uygulanan potansiyele ilişkin bölümüne (üçüncü çeyrek) bakacak olursak,

$$R_r = \frac{V_r}{I_r} = \frac{\text{-5, 20, veya ters yönde herhangi bir potansiyel değeri}}{0}$$

= Çok büyük sayı, amacımıza uygun olması için sonsuz ($\infty$) kabul edeceğiz.

Burada $V_r$, diyot üzerindeki ters yön gerilim ve $I_r$ ise diyottan ters yönde akan akımdır. Bu nedenle ideal diyot, iletimin olmadığı bölgede bir açık devre elemanıdır ($I_d = 0$).

Özetle Şekil 1.12'de gösterilen koşullar geçerlidir.

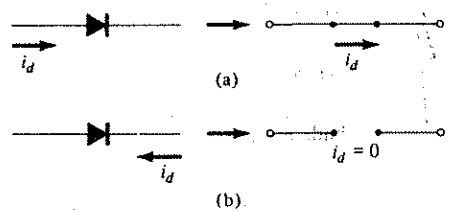



Şekil 1.12 Uygulanan öngerilimlemeye göre ideal diyodun iletme ve iletmeme durumları.

Genelde, uygulanacak gerilimin oluşturacağı akım yönüne ($i_d$) bakarak bir diyodun iletme veya iletmeme bölgesinde olup olmadığını anlamak nispeten kolaydır. Klasik akış yönü (elektron akışının ters yönü) için eğer akan akım, diyodun sembolü üzerindeki ok ucu ile aynı yöne sahipse, diyot iletim bölgesinde çalışıyor denir. Bu, şekil 1.13'de gösterilmiştir.

Pratik bir diyodun gerçek yapısı ve karakteristiği 2. Bölümde anlatılmaktadır. İleri ve ters yöndeki dirençlerin değerlerini az önce elde edilenlerle karşılaştırın ve ideal diyodun gerçek dünyadakine uyup uymadığına karar verin.

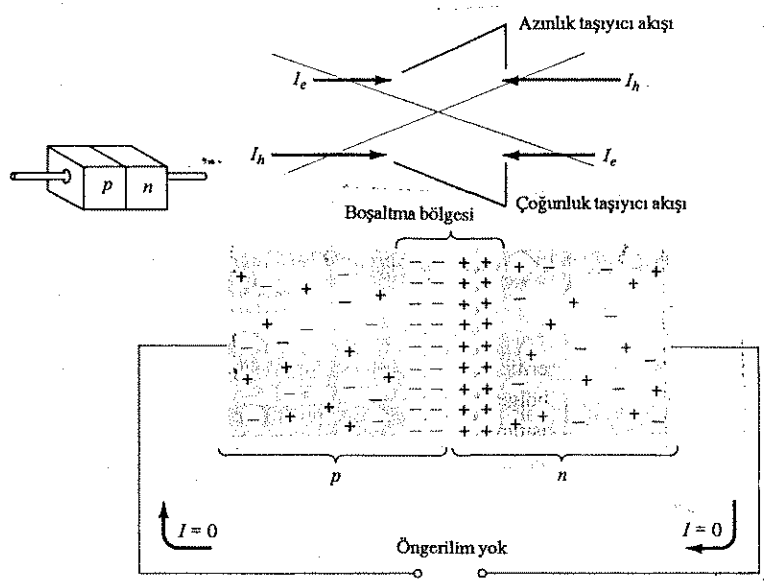





Şekil 1.13 Uygulama devrenin akım yönüyle belirlendiğinde ideal diyodun (a) iletme ve (b) iletmeme durumları.

## 1.6 TEMEL YAPI VE KARAKTERİSTİKLER

Bu bölümün başlarında, hem *n*- hem de *p*-tipi malzeme tanıtılmıştı. Yarıiletken diyot, bu malzemeleri, Şekil 1.14'de gösterildiği gibi ve bölümün ileri kısımlarında tanımlanacak teknikler kullanarak biraraya getirmekle oluşturulur ($G_e$ veya $S_i$ gibi aynı taban kullanılarak). İki malzemenin "birleştirildiği" anda jonksiyon böl-




Şekil 1.14 Harici öngerilimlemenin olmadığı durumda p-n jonksiyonu

gesindeki elektronlar ve delikler birleşerek, jonksiyona yakın bölgede bir taşıyıcı eksilmesine yol açacaktır. Pozitif ve negatif iyonlardan oluşan bu bölgeye, bu bölgenin taşıyıcılardan boşaltılmış olması sebebiyle, *boşaltılmış bölge* denir.

### Öngerilim Uygulanmamış Olma Durumu

Boşaltılmış bölgede bulunan *n*-tipi malzemeye ait azınlık taşıyıcıları, doğrudan *p*-tipi malzemeye geçeceklerdir. Azınlık taşıyıcılarının, jonksiyona yakın olması, negatif iyon tabakasının o oranda güçlü olarak çekilmesine, uzak olması ise, *n*-tipi malzemenin boşaltılmış bölgesindeki pozitif iyonları itme gücünün o oranda azalmasına neden olur. İlerki tartışmalarımız açısından rastgele hareketlerinden dolayı kendilerini boşaltılmış bölgede bulan *n*-tipi malzemeye ait tüm azınlık taşıyıcılarının, *p*-tipi malzemeye geçeceğini varsayacağız. Benzer bir varsayım, *p*-tipi malzemenin azınlık taşıyıcıları (elektronları) için de yapılabilir. Taşıyıcıların bu şekilde akışı Şekil 1.14'de her bir malzemenin azınlık taşıyıcıları için gösterilmiştir.

*n*-tipi malzemenin çoğunluk taşıyıcıları, *p*-tipi malzemedeki nötr bölgeye göç edebilmek için, *n*-tipi malzemedeki pozitif iyon katmanın çekim gücünü ve *p*-tipi malzemedeki negatif iyonların oluşturduğu kalkanı aşmak zorundadır. Ancak *n*-tipi malzemedeki çoğunluk taşıyıcılarının sayısı o kadar büyüktür ki, kaçınılmaz olarak *p*-tipi malzemenin boşaltılmış bölgesine geçebilecek yeterlilikte kinetik enerjiye sahip çoğunluk taşıyıcı sayısı çok az olacaktır. Yine, aynı olay *p*-tipi malzemedeki çoğunluk taşıyıcıları için de düşünülebilir. Sonuçta ortaya çıkacak çoğunluk taşıyıcılarının akışı da, Şekil 1.14'de gösterilmiştir.

Şekil 1.14 dikkatlice incelendiğinde, akış vektörlerinin nisbi büyüklüklerinin, her yöndeki net akış sıfır olacak şekilde olduğu ortaya çıkar. Vektörlerin bu şekilde birbirlerini götürmeleri kesik çizgilerle gösterilmiştir. Büyüklüklerin birbirlerini götürmeleri için eşit olması gerekmediğini ve her malzeme için katkı düzeylerinin delik ve elektronların eşit olmayan taşıyıcı akışıyla sonuçlanabileceğini göstermek için delik akışını temsil eden vektör, elektron akışına ait olan vaktörden daha uzun çizilmiştir. Özetle, *gerilimin uygulanmadığı durumda herhangi bir yöne olan net yük akışı sıfırdır.*

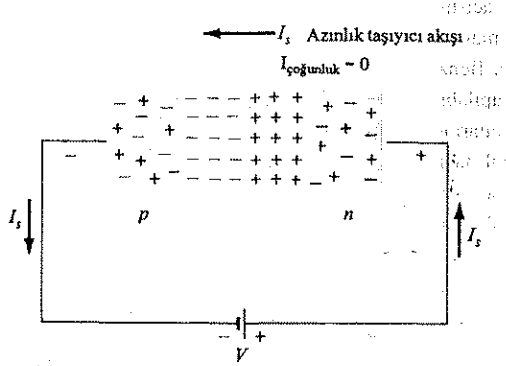
### Tersine Öngerilimleme Durumu

Şekil 1.15'de gösterildiği gibi *p-n* jonksiyonuna, pozitif uç *n*-tipi malzemeye ve negatif uç da *p*-tipi malzemeye bağlanacak şekilde *V* voltluk harici bir potansiyel uygulandığında, n-tipi malzemenin boşaltılmış bölgesindeki iletime katılmayan pozitif iyonların sayısı, uygulanan gerilimin pozitif potansiyel tarafına çekilen çok sayıdaki "serbest" elektron dolayısıyla artacaktır. Benzer şekilde, *p*-tipi malzeme içindeki iletime katılmayan negatif iyonların sayısı da artacaktır. Bunun net sonucu boşaltılmış bölgenin genişlemesidir. Boşaltılmış bölgenin bu genişlemesi, çoğunluk taşıyıcıların aşamayacakları kadar büyük bir engel oluşturacak ve çoğunluk taşıyıcısı akışını



etkin olarak sıfıra inidirecektir (Şekil 1.15).

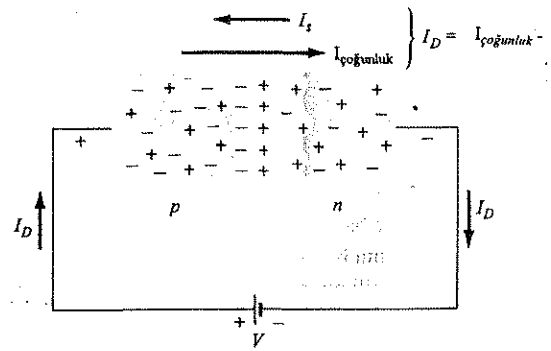
Ancak boşaltılmış bölgeye giren azınlık taşıyıcıların sayısı değişmeyecek, bu da Şekil 1.14'te verilen ve gerilimin uygulanmadığı durumla aynı büyüklükte azınlık taşıyıcı akış vektörleriyle sonuçlanacaktır. Bu koşullar altında ortaya çıkan akıma *ters doyma akımı* denir ve *s* indisi ile gösterilir. Bu akım, bazı yüksek güç elemanları dışında ender olarak birkaç mikroamperi aşan büyüklüktedir. Terimdeki "doyma" kelimesi bu akımın azami değerine çabucak ulaşması ve tersine öngerilimleme potansiyelindeki artışla beraber önemli ölçüde değişmemesi gerçeğine dayanmaktadır. Şekil 1.15'de gösterilen durumu *tersine öngerilimleme* durumu denir.



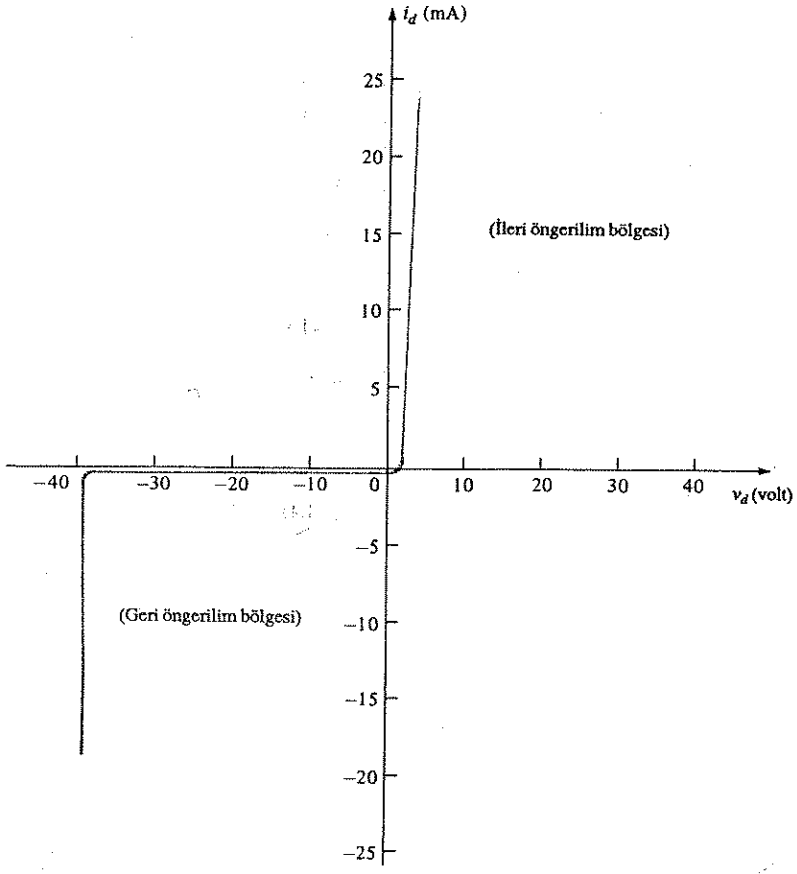

Şekil 1.15 Tersine öngerilimlenmiş *p-n* jonksiyonu

### İleri Yönde Öngerilimleme Durumu

İleri yönde öngerilimleme durumu, Şekil 1.16'da gösterildiği gibi, *p*-tipi malzemeye pozitif potansiyel ve *n*-tipi malzemeye de negatif potansiyel uygulanarak sağlanır (ilerideki tartışmalar açısından, ileri öngerilimleme durumunun; ilk harf-




Şekil 1.16 İleri öngerilimlenmiş *p-n* jonksiyonu




Şekil 1.17 Yarıiletken diyot karakteristikleri düşey ve yatay eksenlerde sürekli ölçek.

lerin karşılığı olarak *p*-tipi malzeme ve pozitif veya *n*-tipi malzeme ve negatif olarak tanımlandığını hatırlayın). Azınlık taşıyıcısı akışının şiddetinin değişmediğini, buna karşılık, boşaltılmış bölge genişliğindeki azalmanın, jonksiyon üzerinden büyük bir çoğunluk taşıyıcısı akışına yol açtığına dikkat edin. Çoğunluk taşıyıcısı akışının şiddeti, Şekil 1.17 ve Şekil 1.18'de gösterildiği gibi ileri öngerilimlemenin artışıyla birlikte üstel olarak artacaktır. Şekil 1.17'de, çok büyük negatif gerilimler dışında ideal diyotla olan benzerliklere dikkat edin. Eksen sisteminin ilk bölgesindeki kayma ve üçüncü bölgedeki keskin düşüş bu bölümde incelenecektir. Tekrarlamak gerekirse, ilk bölge; ileri öngerilimleme bölgesini ve üçüncü bölge de; tersine öngerilimleme bölgesini temsil etmektedir. Şekil 1.18'de hem gerilim hem de akımın boyutlarındaki aşırı değişikliğe dikkat edin. Bu değişim, akım için 5000:1 oranındadır. Şekil 1.18'de gösterildiği gibi, küçük birimlerin çoğunluğu için düşey eksen miliamper cinsindendir. Ancak günümüzde kılıflar 1/4 inch boyutunu geçmediği



halde, düşey eksenin akımı gösterdiği yarıiletken diyotlar da mevcuttur.

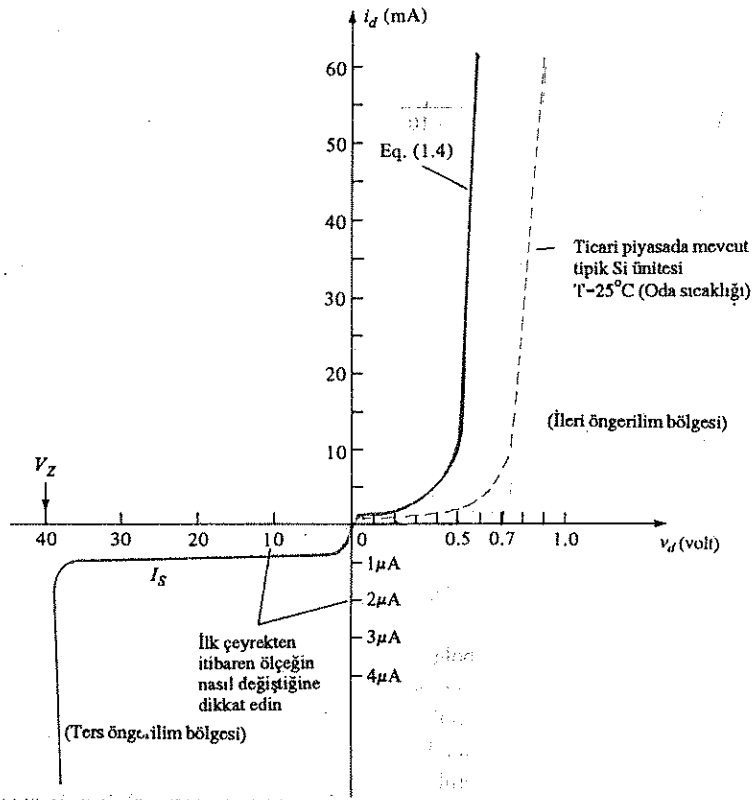
Katıhal fiziği kullanılarak bu diyot akımı ile sıcaklık ($T_K$) ve uygulanan öngerilim ($V$) arasında aşağıdaki matematiksel ilişki kurulabilir:

$$I = I_s\left(e^{kV/T_k} - 1\right) \tag{1.4}$$

Burada $I_s$ = ters yönde doyma akımı

$k = 11.600 / \eta$

ve $i_d$'nin küçük değerleri için Ge'de $\eta$ =1 ve Si'de $\eta$ = 2'dir.




Şekil 1.18 Yarıiletken diyot (Si) karakteristiği.

ve hem $G_e$ hem de $S_i$ için karakteristiğin düşey kısmında $\eta$ = 1,

$T_K = T_C + 273°$ ($T_K$ = °K, $T_C$ = °C)

Bunun yanında, V'deki artışın, *I*'nın da üstel biçimde artması sonucunu doğuracağına dikkat edin. Piyasadan alınan bir silisyum (Si) diyodun tipik özellikleri; yarıiletken malzemenin *gövde* veya *kütle* direnci ve yarıiletken malzeme ile dış metalik iletken arasındaki *temas* direnci nedeniyle, Şekil 1.18'deki özelliklerden biraz farklı olacaktır. Bu dirençler eğrinin, Şekil 1.18'de kesik çizgi boyunca ileri öngerileme bölgesine doğru hafifçe kaymasına yol açacaktır. Yapım teknikleri ilerledikçe ve bu istenmeyen direnç düzeyleri düşürüldükçe, ticari olarak satın alınabilen birimler Denklem (1.4) ile tanımlanan karakteristiğe yaklaşacaktır.

(1.4)'nolu denklemin pratikte Şekil 1.18'in eğrilerini temsil ettiğini göstermek üzere, 0.5V'luk ileri öngerilimleme voltajının oda sıcaklığında (25°C) yaratacağı I akımını bulalım.

$$I_s = 1\,\mu A = 1 \times 10^{-6}\ A$$

$$T_K = T_C + 273° = 25° + 273° = 298°$$

$$k(\text{Si}) = \frac{11{,}600}{2} = 5800$$

$$\frac{kV}{T_K} = \frac{(5800)(0.5)}{298} = 9.732$$

$$I = I_s(e^{9.732} - 1) = (1 \times 10^{-6})(16848 - 1) = 16.848 \times 10^{-3}$$

$$I \cong 16.8\ \textbf{mA}$$

Sıcaklık, diyottan akan akım üzerinde belirgin bir etki oluşturabilir. Bu etki, 1.4 no'lu denklemdeki $T_K$ faktörü ile açıkça belli olmaktadır. Değişen $T_K$'nin etkisi bölüm sonundaki problemlerde ileri öngerilimleme durumu için belirlenecektir. Tersine öngerilimleme bölgesinde, *ters yönde doyma akımı $I_S$'nin, sıcaklıktaki her 10°C'lik değişim için şiddetinin hemen hemen ikiye katlandığı deneysel olarak görülmüştür*. Örneğin $I_S$ değeri 25°C'de 1 veya 2 $\mu$A düzeyinde olan bir germanyum diyodunun 100°C de, 100 $\mu$A = 0.1 $\mu$A'lik bir kaçak akıma sahip olması olağandışı değildir. Tersine öngerilimleme bölgesinde bu şiddetteki akım düzeyleri, tersine öngerilimleme bölgesinde görmek istediğimiz açık-devre durumunun gerçekleşmesine gölge düşürecektir. Silisyum tipik değerleri, benzer güç ve akım düzeylerinde germanyumunkinden çok daha düşüktür. Bunun sonucu olarak yüksek sıcaklıklarda bile silisyumun $I_S$ değerleri, germanyumda görülen yüksek değerlere ulaşmaz ve bu da silisyum elemanların tasarımda daha çok kullanılmasının en önemli nedenlerindendir. Temelde, tersine öngerilimleme bölgesinde açık devre eşdeğeri, her sıcaklıkta silisyum ile germanyumdan çok daha iyi gerçekleştirilmektedir.

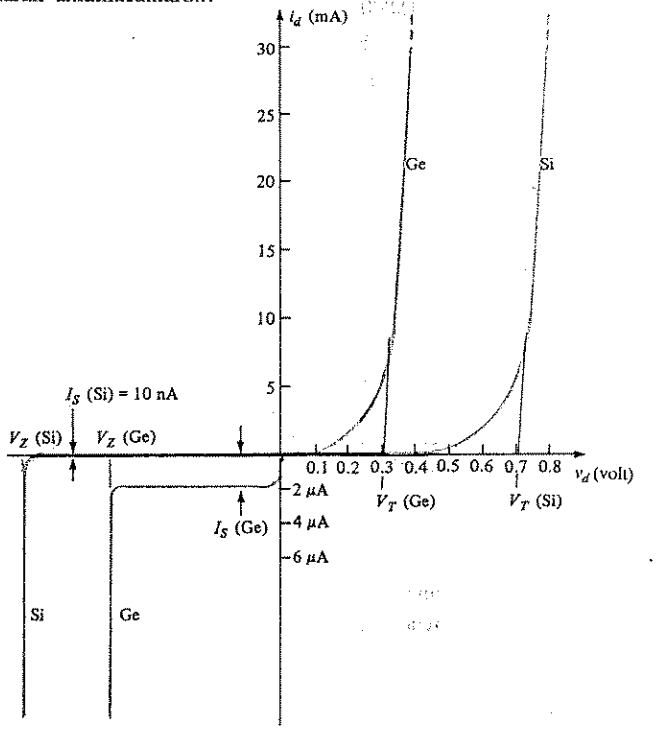
### Zener Bölgesi

Şekil 1.19'da verilen, $V_z$ ters yönde öngerilimleme potansiyeli altında (Z, Zener adının baş harfidir) karakteristiğin nasıl keskin biçimde değiştiğine dikkat edin. Bu



sabit gerilim etkisi, diyot üzerindeki ters yönde büyük bir öngerilim düzeyinden kaynaklanmaktadır. Uygulanan ters yönlü potansiyel, negatif yönde daha da artırıldıkça, az sayıdaki serbest azınlık taşıyıcısının, iyonizasyon yolu ile ek taşıyıcıları serbest hale getirebilmeye yetecek hız kazandıkları bir noktaya ulaşılacaktır. Yani, valans elektronları ile çarpışacak ve bunlara ana atomdan kopmalarını sağlayacak yeterlilikte enerji aktaracaklardır. Ardından bu ek taşıyıcılar, yüksek bir *çığ akımının* oluşturulup, *çığ kırılma* bölgesinin belirlendiği noktaya kadar iyonizasyon sürecine katkıda bulunabilirler.

Çığ bölgesi ($Vz$), *p*- ve *n*- tipi malzemelerdeki katkı düzeyleri yükseltilerek düşey eksene daha da yaklaştırılabilir. Ancak, $Vz$, örneğin - 5 V gibi çok düşük düzeylere indikçe, *Zener kırılması* denen başka bir mekanizma karakteristikteki keskin değişime katkıda bulunacaktır. Bu olay, jonksiyon bölgesinde, atomdaki bağları koparabilecek ve taşıyıcı "üretilebilecek" güçlü bir elektrik alanının bulunmasından kaynaklanır. Her ne kadar Zener kırılması ancak düşük $Vz$ düzeylerinde önemli bir katkı durumunda olsa da, karakteristik üzerinde herhangi bir düzeyde keskin değişimin olduğu bölgeye, *Zener bölgesi*, ve *p-n* jonksiyonunun karakteristiğinin bu özgün kısmını kullanan diyotlara da *Zener diyotları* denir. Bunlar 3. Bölümde ayrıntılı olarak anlatılacaklardır.




Şekil 1.19 Si ve Ge yarıiletken diyotların karşılaştırılması

Ters gerilim bölgesine ilişkin karakteristikte görülen keskin değişmenin, herhangi bir sistemin cevabını tümüyle değiştirmesi istenmiyorsa, söz konusu yarıiletken diyodun Zener bölgesinde çalışılmaması gerekir. Bu bölgeye girmeksizin uygulanabilecek maksimum *tersine öngerilimleme potansiyeline, ters tepe gerilimi* (veya basitçe PIV değeri) denmektedir. Eğer bir uygulamada tek bir ünitenin sağlıyabileceğinden daha fazla bir PIV değeri gerekiyorsa, aynı karakteristiğe sahip birkaç diyot seri şekilde bağlanabilir. Diyotlar paralel bağlanarak da, akım taşıma kapasitesi artırılabilir.

### Germanyum-Silisyum Karşılaştırması

Silisyum diyotların, genelde germanyum diyotlara göre daha yüksek bir PIV ve akım değeri ile daha geniş bir sıcaklık aralığı vardır. Silisyum için PIV değerleri 1000 V'a yakın olabilirken, germanyum için maksimum değer 400 V'a yakındır. Silisyum, 200°C'ye kadar sıcaklıklarda kullanılabilirken, germanyumda maksimum sıcaklık çok daha düşüktür (100°C). Ancak germanyuma kıyasla silisyumun dezavantajı, Şekil 1.18'de de görüleceği gibi, yukarı salınım bölgesine ulaşmak için daha yüksek bir ileri öngerilim düzeyinin gerekli olmasıdır. Piyasadan satın alınan silisyum diyotlarda bu değer 0.7 V iken, germanyum diyotlar için 0.3 V'tur. Silisyumdaki daha yüksek sapma temelde (1-4) denklemindeki $\eta$ faktöründen kaynaklanmaktadır. Bu faktör eğrinin ancak düşük akım düzeylerindeki şeklini belirlemede rol oynar. Eğri dikey olarak yükselmeye başladıktan sonra, $\eta$ katsayısı 1'e iner (germanyum için sürekli değer). Bu, sapma potansiyeline ulaşıldığında eğrilerin benzerliklerinden görülebilir. Bu yükselmenin başladığı potansiyel genelde sapma, eşik veya ateşleme potansiyeli olarak anılır. Sık sık, belli bir niceliği tanımlayan bir terimin ilk harfi, bu niceliğin gösteriminde kullanılır. Ancak başka terimlerle, örneğin çıkış gerilimi ($V_o$) ve ileri yönde gerilim ($V_f$) ile doğabilecek karışıklığı en aza indirebilmek için, bu kitapta, "eşik" (threshold) kelimesinden türetilerek $V_T$ sembolü benimsenmiştir.

Kısaca:

$$\boxed{\begin{aligned} V_T &= 0.7\ (\text{Si}) \\ V_T &= 0.3\ (\text{Ge}) \end{aligned}}$$

Açıkça görülebileceği gibi yukarı salınım, dikey eksene ne kadar yakınsa, eleman da o ölçüde "ideal" olacaktır. Ancak germanyuma kıyasla silisyumun diğer karakteristikleri onun ticari elemanlarının çoğunluğunda tercih edilmesini sağlamaktadır.



## 1.7 DC VEYA STATİK DİRENÇ

Diyodun, belirli bir çalışma noktasındaki direncine *dc* veya *statik direnci* denir. Şu şekilde hesaplanır;

$$\boxed{R_{dc} = \frac{V_D}{I_D}}\ \text{ohm} \qquad (1.5)$$

Şekil 1.20'deki ideal diyot için, $i_d = 20$ mA'deki dc direnci;

$$R_{dc} = \frac{V_D}{I_D} = \frac{0}{20\ \text{mA}} = 0\ \Omega$$

beklendiği gibi; buna karşılık silisyum diyodun dc direnci ise;

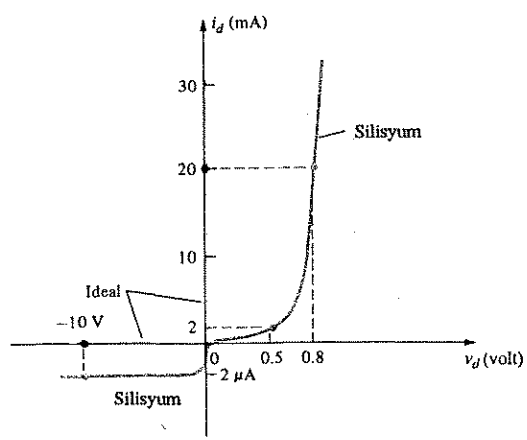
$$R_{dc} = \frac{V_D}{I_D} = \frac{0.8}{20\ \text{mA}} = 40\ \Omega$$

$i_d = 20$mA'de ideal diyodun direnci 0 Ω olarak kalır, ancak şimdi silisyum diyodun direnci;

$$R_{dc} = \frac{V_D}{I_D} = \frac{0.5}{2\ \text{mA}} = 250\ \Omega \text{ olarak bulunur.}$$

Sonuçlar, ileri öngerilimleme bölgesindeki bir diyodun dc direncinin, daha yüksek gerilim ve akımlara yaklaştıkça azaldığını göstermektedir.

$v_d = -10$V'daki ters yönde öngerilimleme bölgesinde ideal diyodun direnci, teorik olarak (açık-devreye karşılık gelecek şekilde) sonsuzdur ve şu formülle hesaplanır:




Şekil 1.20

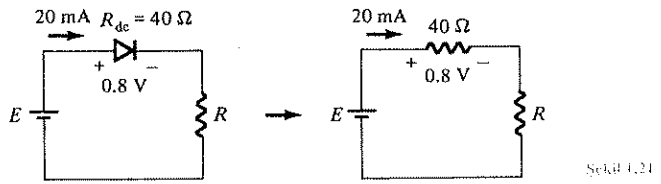
$$R_{dc} = \frac{V_D}{I_D} = \frac{-10}{0} = \longrightarrow \Omega$$

Silisyum diyodun direnci ise,

$$R_{dc} = \frac{V_D}{I_D} = \frac{-10}{-2\ \mu A} = 5\ M\Omega$$

ki bu da birçok uygulama için kesinlikle bir açık devreye karşılık gelir.

Belirli bir çalışma noktasında dc direnci bulundaktan sonra, diyodun yerine Şekil 1.21'de gösterildiği gibi bir direnç elemanı konularak analize devam edilebilir.




Şekil 1.21

## 1.8 AC VEYA DİNAMİK DİRENÇ

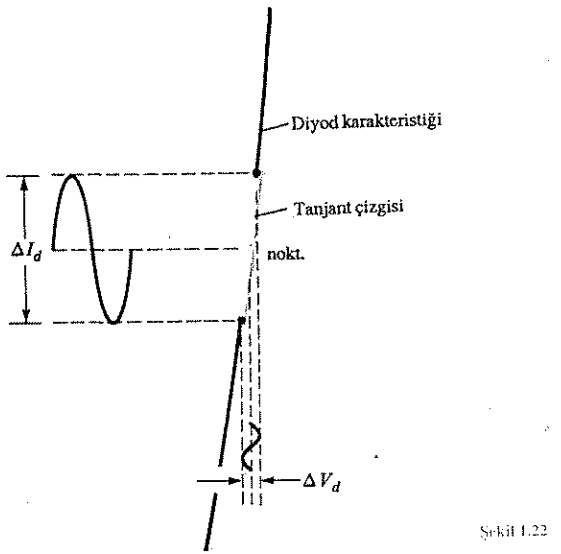
Şekil 1.20'den açıkca görülebileceği gibi bir diyodun dc direnci, söz konusu noktayı çevreleyen bölgedeki karakteristiğin biçiminden bağımsızdır. Doğru gerilim yerine sinüsoidal bir giriş uygulandığında durum tamamiyle değişecektir. Değişken giriş, karakteristiğin bir bölgesinde anlık çalışma noktasını aşağıya-yukarı hareket ettirecek ve Şekil 1.22'de gösterildiği gibi akım ve gerilimde özel bir değişimi gösterecektir. Değişken bir sinyal uygulanmadığı takdirde çalışma noktası, uygulanan dc düzeyleri tarafından belirlenen ve Şekil 1.22 gösterilen $Q$-noktası olacaktır. $Q$-noktası terimi "hiç değişmeyen düzey" anlamına gelen *quiescent* (sükunet) kelimesinden türetilmiştir.

$Q$-noktasından geçen eğriye çizilen teğet, diyot karakteristiğinin bu bölgesi için *ac* veya *dinamik direnci* hesaplarken kullanılabilecek akım ve gerilimdeki değişimi tanımlayacaktır. Denklem şeklinde yazmak gerekirse:

$$r_{ac} = r_d = \frac{\Delta V_d}{\Delta I_d} \qquad (1.6)$$

Eğim ne kadar dik ise, $\Delta I_d$'daki aynı değişmeye karşılık $\Delta V_d$'nin değeri o kadar düşük ve dolayısıyla direnç de o kadar küçük olacaktır. Dolayısıyla düşük






Şekil 1.22

akım düzeylerinde ac direnci çok daha büyükken, karakteristikliğin düşey yükseliş bölgesindeki ac direnci oldukça küçüktür.

### ÖRNEK 1.1

Şekil 1.23'deki karakteristik için:
(a) 1. bölge için ac direncini bulun.
(b) 2. bölge için ac direncini bulun.
(c) (a) ve (b) kısımlarının sonuçlarını karşılaştırın.

**Çözüm:**

(a) 1. bölge için

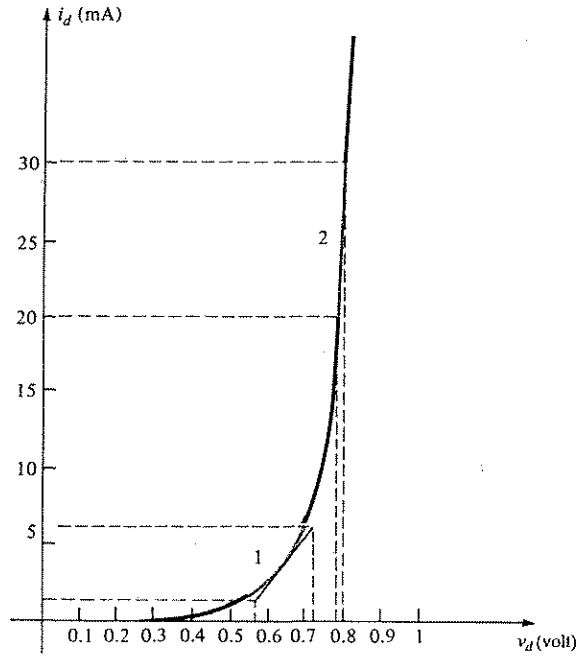
$$\Delta V_d \cong 0.72 - 0.57 = 0.15\ V \qquad \Delta I_d = (6\text{-}2)\ mA = 4\ mA$$

ve $$r_{d_1} = \frac{\Delta V_d}{\Delta I_d} = \frac{0.15\ V}{4\ mA} = 37.5\ \Omega$$

(b) 2. bölge için

$$\Delta V_d \cong 0.8 - 0.78 = 0.02\ V \qquad \Delta I_d \cong (30 - 20)\ mA = 10\ mA$$

ve $$r_{d_2} = \frac{0.02\ V}{10\ mA} = 2\ \Omega$$




Şekil 1.23

(c) $r_{d_1} : r_{d_2}$ oranı = 37.5 : 2 = **18.75 : 1.**

Diferansiyel matematikte, bir fonksiyonun bir noktadaki türevinin, o noktadan çizilen bir teğetin eğimine eşit olduğunu ifade eden bir tanım vardır. Bu nedenle Şekil 1.22'de tanımlandığı gibi, (1-6) denklemi esasta fonksiyonun, Q-çalışma noktasındaki türevini almaktadır. Yarıiletken diyot için genel denklemin [Denklem (1.4)] uygulanan ileri öngerilime göre türevini bulup sonucu tersine çevirecek olursak, bu bölge için dinamik veya ac direncinin denklemini buluruz, yani, Denk. (1.4)'ün türevini uygulanan öngerileme göre alırsak şu sonucu elde ederiz:

$$\frac{d}{dV}(I) = \frac{d}{dV}\left[I_S\left(e^{kV/T_K} - 1\right)\right]$$

ve

$$\frac{dI}{dV} = \frac{k}{T_K}\left(I + I_S\right)$$

diferansiyel matematiğin bazı temel kurallarını uygulayacak olursak genelde $I_s$'den çok çok büyük olduğundan $I_s$ ihmal edilebilir,

$$\frac{dI}{dV} = \frac{k}{T_K} I$$



Ge ve Si için karakteristiğin düşey-yükseliş bölümünde $\eta = 1$ koyarsak

$$k = \frac{11.600}{\eta} = \frac{11.600}{1} = 11.600$$

elde ederiz ve oda sıcaklığında,

$$T_K = T_C + 273° = 25° + 273° = 298°$$

böylece

$$\frac{k}{T_K} = \frac{11.600}{298} = 38.93$$

ve

$$\frac{dI}{dV} = 38.93I \quad \text{sonucunu buluruz.}$$

Sonucu bir direnç oranı ($R = V / I$) elde etmek için çevirirsek

$$\frac{dV}{dI} = \frac{0.026}{I}$$

veya

$$\boxed{r_d = \frac{dV}{dI} = \frac{26\ \text{mV}}{I_D\,(mA)}} \quad \text{Ge, Si} \qquad (1.7)$$

[Denklem (1.7)] elde ederiz.

Denklem (1.7)'nin önemi açıkça anlaşılmalıdır. Denklem, dinamik direncin, diyot akımının sükunet değerini eşitlikte yerine koyarak bulunabileceğini göstermektedir. Karakteristiği önceden bilmeye veya Denklem (1.6) ile tanımlandığı gibi teğet çizmeye gerek yoktur.

Denklem (1.6)'dan, eğrinin şeklinin dinamik direnç üzerinde bir etki yaratacağını anlıyoruz. Şekil 1.18'deki silisyum ve germanyum eğrilerinin, düşey yükselişlerine başladıktan sonra neredeyse aynı olmaları gerçeği, Denklem (1.7)'nin işaret ettiği gibi her biri için dinamik direnç denkleminin aynı olması gerektiği sonucunu akla getirir.

Şekil 1.18'de de belirtildiği gibi, yarıiletken elemanın gövde ve temas direncinden dolayı ticari bir elemanın karakteristikleri, Denklem 1.4 ile belirlenenlerden küçük farklılıklar göstermektedir. Bu ek direnç düzeyi, Denklem (1.8)'de gösterildiği gibi Denklem 1.7'ye $r_B$ olarak adlandırılan bir faktör eklenerek dahil edilebilir.

$$\boxed{r'_d = \frac{26\ \text{mV}}{I_D\,(mA)} + r_B}\ \text{ohmdur} \qquad (1.8)$$

Ohm birimiyle ölçülen $r_B$ faktörü, yüksek güce sahip elemanlar için tipik olarak 0.1 değerinden, bazı genel amaçlı düşük güçte diyotlar için 2 değerine kadar de-

ğişebilmektedir. Yapım teknikleri geliştikçe, bu ek faktörün önemi azalacak ve sonunda ihmal edilerek (1.7) denklemi uygulanacaktır. $I_D$'nin mA olarak değerleri için ilk terimin birimleri $r_B$ ile aynıdır: Ohm. Düşük akım düzeyleri için Denklem 1.8'in ilk terimi elbette ağırlıklı olacaktır.

$$I_D = 1 \text{ mA}$$

olduğunu varsayalım.

O halde $$r_B = 2\ \Omega$$

$$r_d = \frac{26}{52} + 2 = 0.5 + 2 = 2.5\ \Omega$$

Daha yüksek akım düzeylerinde ikinci terim ağır basacaktır.

olduğunu varsayalım. $$I_D = 52 \text{ mA}$$

O halde $$r_B = 2\ \Omega \qquad \text{ve}$$

$$r_d = \frac{26}{52} + 2 = 0.5 + 2 = 2.5\ \Omega \text{ olur.}$$

Örnek 1.1 için 25 mA'daki ac direnci 2Ω olarak hesaplanmıştı. (1.7) denklemini kullanarak

$$r_d = \frac{2.6 \text{ mV}}{I_D(mA)} = \frac{26 \text{ mV}}{25 \text{ mA}} = 1.04\ \Omega$$

değerini elde ederiz.

Bu 1 Ω kadarlık fark, $r_B$'nin katkısı olarak düşünülebilir.

$I_D$ = 4 mA'da ac direnci 37.5 Ω olarak hesaplanmıştı. (1-7) denklemini kullanırsak,

$$r_d = \frac{26 \text{ mV}}{I_D(\text{mA})} = \frac{26 \text{ mV}}{25 \text{ mA}} = 6.5\ \Omega$$

sonucunu buluruz ki bu da 37.5 'dan oldukça farklıdır. Ancak, (1-7) ve (1-8) denklemlerinin sadece karakteristiklerin $\eta = 1$ olduğu düşey yükseliş kısmı için tanımlı olduğunu unutmayın .

Hangi $r_B$ değerinin seçilmesi gerektiği sorusu gündeme gelebilir. Bazı elemanlar için 2 Ω mükemmel bir seçim olacaktır, diğerleri için ise 1 Ω yaklaşık ortalaması daha uygun olabilir. Fakat 2 Ω değeri, her zaman için en kötü-durum tasarım yaklaşımı olarak kullanılabilir. Ancak günümüz teknolojisi genelde ortalama 1 Ω değerinin daha uygun olacağı bir noktaya gelmiş görünüyor. Tabii ki doğru değeri seçme sorunu yalnızca ara akım düzeyleri durumunda ortaya çıkıyor. Düşük akım düzeylerinde $r_B$ değerlerinin her ikisi de önemsiz faktör olacaktır. Daha yüksek düzeylerde direnç düzeyi diğer seri elemanlara kıyasla öylesine küçüktür ki ihmal edilebilir. Konumuz açısından, örnek olarak seçilen $r_B$ değeri doğrudan akım düzeyi ile ilişkili olacaktır; yüksek akımlarda 0.1 Ω gibi minimum bir değerden, düşük akımlarda 2 Ω gibi maksimum bir değer arasında yer alacaktır. Deneyimle birlikte, hangi değerin seçilmesi gerektiği, hatta bunun önemli bir faktör olup olmadığı sezgisi de birlikte gelişecektir.

Özetlemek gerekirse, bir diyodun statik veya dc direncinin tümüyle, çalışma noktası ve dinamik direncinin ise söz konusu bölgede ki eğrinin biçimi tarafından belirlendiğini hatırınızdan çıkarmayın.

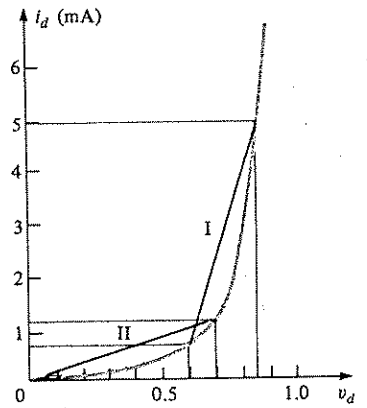
## 1.9 ORTALAMA AC DİRENCİ

Giriş sinyali Şekil 1.24'de gösterilen türde bir salınım üretebilecek yeterlilikte ise, bu bölgede elemanın direnci, ortalama ac direnci olarak anılır. *Ortalama ac direnci*, tanım gereği giriş geriliminin en yüksek ve en düşük değerleriyle belirlenen kesişme noktaları arasında çizilen düz bir çizgi tarafından belirlenen dirençtir. Eşitlik olarak (Şekil 1.24'e bakın)

$$\boxed{r_{av} = \left.\frac{\Delta V_d}{\Delta I_d}\right|_{\text{nok.-nok.}}} \qquad (1.9)$$

Şekil 1.24'te, I bölgesiyle gösterilen durum için,

$$r_{ort.} = \left.\frac{\Delta V_d}{\Delta I_d}\right|_{\text{nok.-nok.}} = \frac{0.85 - 0.6}{(5 - 0.75) \times 10^{-3}} = \frac{0.25}{4.25 \times 10^{-3}} = 58.8\ \Omega$$




Şekil 1.24 Ortalama ac direnci

II. Bölge için

$$r_{ort.} = \frac{\Delta V_d}{\Delta I_d}\bigg|_{\text{nok.-nok.}} = \frac{0.7 - 0}{(1.2 - 0)\times 10^{-3}} = 583.3\ \Omega$$

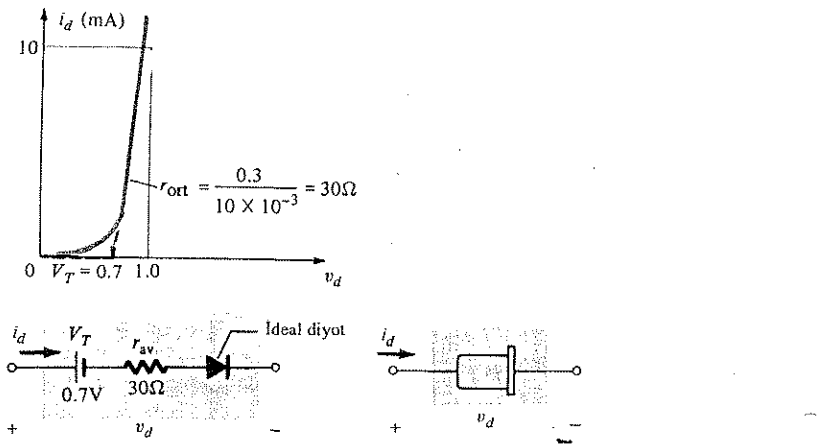
Eğri boyunca aşağıya doğru ilerledikçe dirençteki önemli artışa dikkat edin. Düşey eksenin akımı Akımın ve yatay eksenin de gerilimi gösterdiği eğrilerde, bölge ne kadar yatay ise direncin de o kadar yüksek olduğuna dikkat edin. Veya tercihe bağlı olarak, bölge ne kadar dikse direnç de, o oranda düşük olacaktır.

Ortalama AC direncine ilişkin bu tartışmada, eleman ile ilgili direncin, karakteristiğin *tümüyle değil*, *sadece* söz konusu bölge ile belirlendiğine dikkat ediniz.

## 1.10 EŞDEĞER DEVRELER– DİYOT MODELLERİ

Eşdeğer devreler, eleman, sistem v.s.'nin gerçek uç karakteristiklerini en iyi temsil edecek uygun bir elemanlar kombinasyonudur. Yani, bir kez eşdeğer devre belirlendiğinde, elemanın sembolü şemadan çıkartılıp yerine; sistemin genel davranışı önemli ölçüde etkilenmeksizin eşdeğer devre konabilir.

Bir diyot için eşdeğer devre elde etme tekniklerinden biri, Şekil 1.25'de gösterildiği gibi, düz-çizgi parçaları (segmanları) ile elemanın karakteristiklerine yaklaşmaya çalışmaktadır. Bu tür eşdeğer devreye, *parçalı doğrusal eşdeğer devre* denir. Eğrilerden de görüleceği üzere düz-çizgi parçalarının oluşturduğu karakteristik ile eşdeğer devre arasında tam bir eşdeğerlilik sağlanamaz. Ancak en azından uç davranışları için bir *ilk yaklaşım* sağlayacaktır. Her durumda seçilen direnç, Denklem (1.9) ile tanımlanan ortalama ac direncidir. Şekil 1.25'de eşdeğer




Şekil 1.25 Yarıiletken bir diyot için parçalı doğrusal eşdeğer devreler.



devre eğrinin altında görünmektedir. İdeal diyot, elemanda sadece bir yönde iletimin sözkonusu olduğunu ve tersine öngerilimleme durumunun, açık devre durumu olduğunu göstermek için konulmuştur.

Bir silisyum yarıiletken diyodu, yaklaşık 0.7 Volt'a varmadan iletim ("ateşleme") durumuna geçmediği için, eşdeğer devrede bu değere karşı koyan bir $V_T$ pil geriliminin görünmesi gerekir. Bu ise, eşdeğer devredeki ideal diyot ileri yönde öngerilimlenmeden önce, diyot üzerinde düşen toplam ileri yönde gerilimi $V_D$'nin $V_T$ 'den daha büyük olması gerektiğini gösterir.

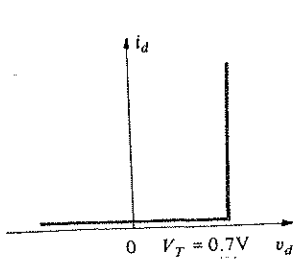
Ancak $V_T$'nin bir sistem içerisinde bağımsız bir enerji kaynağı olmadığına dikkat edin. Basitçe bir voltmetre, yalıtılmış bir silisyum diyot üzerinde $V_T$ =0.7 V'lik bir gerilim düşümü göstermeyecektir. Bu sadece, yarıiletken diyoda ilişkin yatay kaymayı temsil etmek için yararlı bir araçtır. $R_{ort.}$ değeri genelde sadece bilgi sayfalarında verilen birkaç sayısal değer kullanılarak hesaplanabilir. Bu nedenle bu hesaplar için tüm karakteristiğe genelde ihtiyaç duyulmaz. Örneğin bir yarıiletken diyot için 1V'ta $V_F$ = 10mA ise karakteristik yükselmeden önce silisyum için 0.7 volt'luk bir kaymanın gerekli olduğunu biliyoruz, buradan:

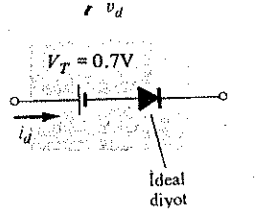
$$r_{ort.} = \frac{1 - 0.7}{10\ \text{mA}} = \frac{0.3}{10\ \text{mA}} = 30\ \Omega$$

sonucunu buluruz.

Birçok uygulama için $r_{ort.}$ direnci, devrenin diğer elemanlarına kıyasla gözardı edilebilecek kadar küçüktür. Eşdeğer devreden $r_{ort.}$'nın çıkartılması, diyot karakteristiğinin Şekil 1.26'da gösterildiği gibi olduğunu söylemekle aynı şeydir. Gerçekten de bu yaklaşım yarı iletken devre analizinde sıkça kullanılır. İndirgenmiş eşdeğer devre aynı şekilde görülmektedir. Şekil, d.c şartlarındaki bir elektronik sistemdeki ileri yönde öngerilimlenmiş bir silisyum diyodun, diyot akımı ne olursa olsun (tabii ki nominal değerleri içerisinde) iletim durumundayken 0.7V'luk bir gerilim düşümü olduğunu göstermektedir.

Aslında şimdi bir adım daha ileri gidip uygulanan gerilimlere kıyasla 0.7 V'un, yalnızca ideal diyodu yarı iletken elemanın eşdeğeri olarak bırakarak, çoğu durumda göz ardı edilebileceğini söyleyebiliriz. Bu nedenle sonraki bölümlerde ele alınacak uygulamaların birçoğunda komple eşdeğer devrenin yerine ideal diyotlar kullanılmıştır. Düşük gerilimler veya seri dirençler hariç olmak üzere, elde edilen bu devre yanıtı, hiçbir zaman gerçek yanıttan çok farklı değildir ve çok sayıda ma-

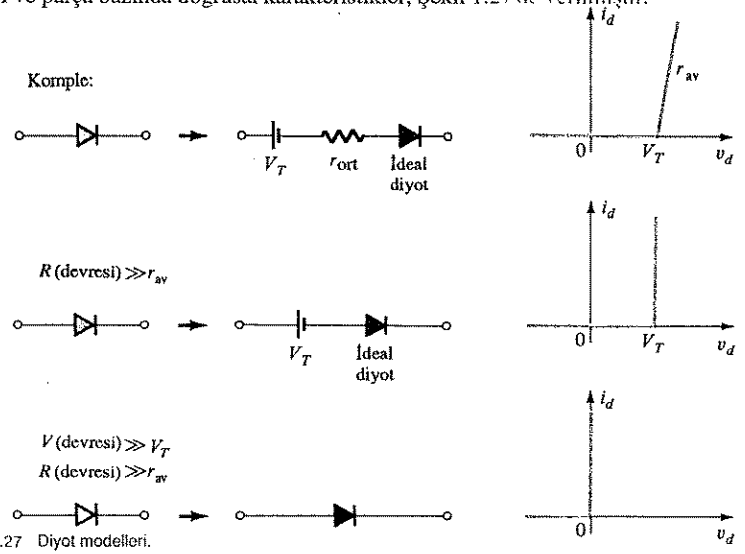



Şekil 1.26 Silisyum yarıiletken diyot için kısmen doğrusal eşdeğer devreler

tematiksel işlem yapılması, uygulamayı çok karmaşık hale getirmez.

Endüstride "diyot eşdeğer devresi" terimi yerine yaygın bir terim, *diyot* modeli'dir; model, tanım itibariyle mevcut bir eleman, nesne, sistem vs.'nin temsilidir. Bundan sonraki bölümlerde hemen her zaman sadece bu terim kullanılacaktır. Açıklık sağlamak için, bir dizi devre parametresi ve uygulamaları için kullanılan diyot modelleri ve parça bazında doğrusal karakteristikler, Şekil 1.27'de verilmiştir.




Şekil 1.27 Diyot modelleri.

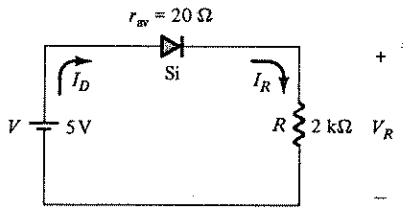
Bunlardan her biri, bu ve sonraki bölümlerde verilen analizde, bir veya iki uygulamada kullanılacaktır.

ÖRNEK 1.2

Şekil 1.28'deki devre verilmiş olsun:

(a) Verilen devre parametreleri düzeylerinde silisyum diyot için hangi modelin daha uygun olduğunu belirleyin.

(b) R direncine ilişkin akım ve gerilimi hesaplayın.

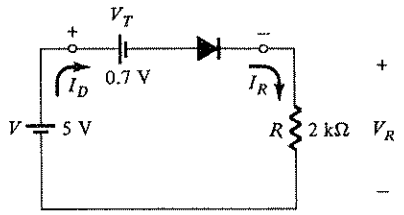



Şekil 1.28



**Çözüm:**

(a) R, diyodun $r_{ort.}$ değerinden çok daha büyük olduğundan, $r_{ort.}$ yaklaşıklık açısından ihmal edilebilir. Ancak $Vr$, $V$'nin %14'ü kadardır ve bu nedenle hesaba katılmalıdır. Seçilen model Şekil 1.29'da gösterilmiştir.




Şekil 1.29

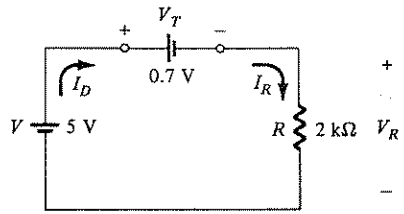
(b) Uygulanan gerilim, diyot üzerinde, diyotu kısa devre durumuna getiren bir gerilim yaratmıştır. Diyot yerine kısa devre eşdeğeri konulduğunda, Şekil 1.30'daki devre ortaya çıkar, buradan da,

$$V_R = V - V_T = 5 - 0.7 = 4.3 \text{ V}$$

ve

$$I_D = I_R = \frac{V_R}{R} = \frac{4.3}{2\ k\Omega} = 2.15 \text{ mA}$$

olduğu açıkça görülebilir.

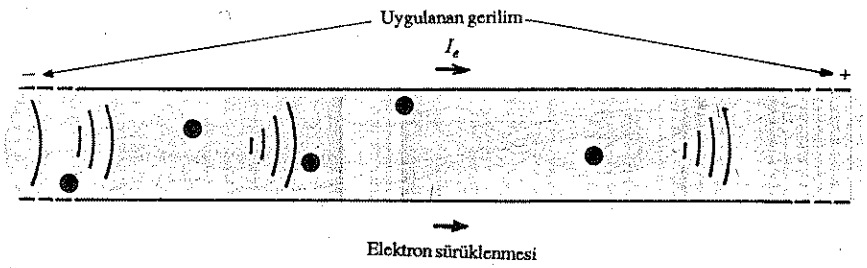



Şekil 1.30

Şekil 1.27'deki modellerin kullanıldığı bir çok uygulama Bölüm 2'de verilmiştir. Bu bölüm, öncelikli olarak yarıiletken diyotların temel işleyişi, karakteristiği, modelleri ve yapım tekniklerini tanıtmaya ayrılmıştır.

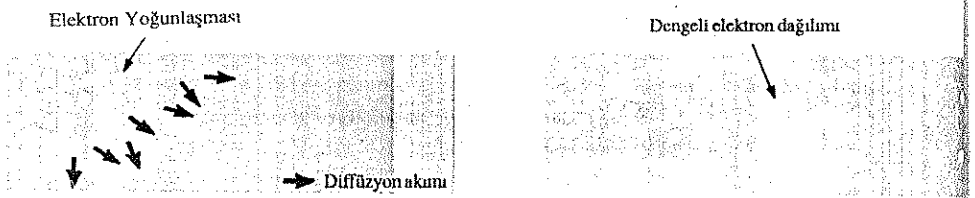
## 1.11 SÜRÜKLENME VE DİFÜZYON (YAYILMA) AKIMLARI

Bir yarıiletken malzeme içerisinden yük veya akımın akışı normalde iki şekilde mümkündür: Sürüklenme ve difüzyon. *Sürüklenme akımı* doğrudan doğruya bir iletkendeki yük akışında karşılaşılan mekanizmayla ilgilidir. Şekil 1.31'de gösterildiği gibi yarıiletken malzemeye bir gerilim uygulandığında, elektronlar doğal olarak malzemenin pozitif ucuna çekilirler. Ancak, hareketleri sırasında karşılaştıkları diğer atom, iyon ve taşıyıcılarla çarpışmaları, Şekilde gösterildiği gibi düzensiz bir dağılıma yol açabilir. Fakat net sonuç, taşıyıcıların pozitif uca doğru sürüklenmesidir.




Şekil 1.31 Sürüklenme akımı

*Difüzyon akımı* kavramı ise en iyi şekilde temiz bir su havuzuna damlatılan bir damla boya örneğiyle açıklanabilir. En sonunda, boyanın yoğunluğu suyun tamamına yayılmış olacaktır. Yoğun boyanın koyu rengi, su içerisinde yayıldıkça yerini daha açık bir tona bırakacaktır. Aynı etki, bir yarıiletken malzeme içerisinde, Şekil 1.32a'da gösterildiği gibi, bir bölge çok yoğun olarak yüklendiği zaman gerçekleşir. Elektronlar zamanla Şekil 1.32b'de gösterildiği gibi malzeme içerisinde dengeli olarak yayılır.




Şekil 1.32 Difüzyon akımı (a) yarıiletken malzemenin bir bölgesindeki yoğun taşıyıcı girişi; (b) kararlı iletkenlik durumu

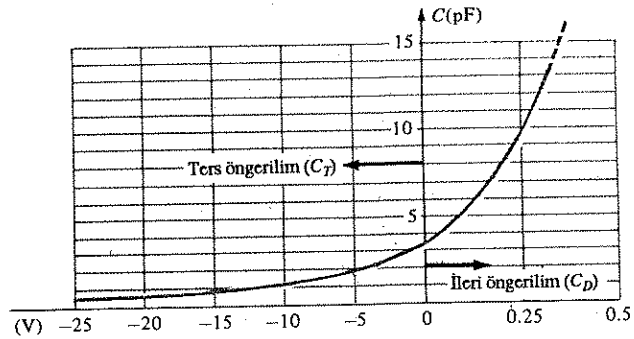


Bu hareket yanlızca komşu atomların karşılıklı etkileşiminden kaynaklanır; sürüklenme akımında gereken bir enerji kaynağına burada ihtiyaç yoktur. Difüzyon akımı kavramı, *n* - ve *p*-tipi malzemelerde azınlık taşıyıcısı akışının incelenmesinde önemli bir yaklaşımdır. Difüzyon olgusu katkılama işlemine yönelik bir teknoloji olarak da önemlidir ve yarıiletken eleman modelleri oluşturulduğunda dikkatlice incelenmesi gerekir (difüzyon kapasitansı v.s).

## 1.12 GEÇİŞ VE DİFÜZYON KAPASİTANSI

Elektronik devre elemanları yapısal olarak çok yüksek frekanslara karşı duyarlıdır. $X_C = 1/2\pi fC$ reaktansının çok yüksek olması dolayısıyla (açık devre eşdeğeri) alçak frekanslarda gözardı edilebilen şönt (paralel) kapasitif etkilerin birçoğu, çok yüksek frekanslarda gözardı edilmeyecek düzeylere çıkar. Bu durumda $X_C$ , yüksek $f$ değeri nedeniyle düşük reaktanslı bir "kısa devre" yolu açmaya yetecek kadar küçük olacaktır. *p-n* yarıiletken diyodunda gözönünde bulundurulması gereken iki kapasitif etki vardır. Her iki tip kapasitans hem ileri hem de geri öngerilimleme bölgesinde görülmekle beraber, her bir bölgede biri diğerine o kadar baskındır ki biz ancak her bölge için birisinin etkilerini dikkate alacağız. Geri öngerilimleme bölgesinde *geçiş* veya *boşaltılmış bölge* kapasitansı ($C_T$ ) sözkonusuyken, ileri öngerilim bölgesinde *difüzyon* ($C_D$ ) veya *saklama* kapasitansı ağır basar.

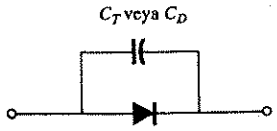
Paralel plakalı bir kondansatörün kapasitansı için temel denklemin $C = \epsilon A/d$ ile tanımlandığını hatırlayın; burada , aralarında $d$ mesafesi bulunan $A$ alanlı iki plakanın arasındaki dielektriğin (izolatörün) permitivitesidir (geçirgenlik). Geri öngerilimleme bölgesinde ters yükle yüklü iki plaka arasında temelde, bir yalıtkan olarak işlev gören, boşaltılmış (yüksüz) bir bölge vardır. Şekil 1.33'de gösterildiği gibi, boşaltılmış bölge, geri öngerilim potansiyelinin artmasıyla birlikte büyüyeceğinden bunun sonucunda ortaya çıkan geçiş kapasitansı düşecektir. Kapasitansın, uygulanan tersine öngerilimleme potansiyeline bağlı olması bir dizi elektronik sistemde uygulama alanı bulmaktadır. 3. Bölümde varlığı tamamen bu olguya bağlı olan bir diyot tanıtılacaktır.




Şekil 1.33 Silisyum diyottan uygulanan öngerilimin fonksiyonu olarak geçiş ve difüzyon kapasitansı

Her ne kadar yukarda tanımlanan etki, ileri öngerilimleme bölgesinde de mevcut olsa da, boşaltılmış bölgenin hemen dışındaki bölgelere elektron püskürtme hızına bağımlı olan bir kapasitans etkisinin gölgesinde kalmaktadır. Başka bir deyişle bu, doğrudan doğruya diyottan geçen akıma bağlıdır. Akım şiddetinin artması, difüzyon kapasitans düzeylerinin artmasına neden olacaktır. Ancak, akım şiddetinin artması, ilgili direnç düzeylerinin azalmasına yol açar (kısaca anlatılacağı gibi) ve sonuçta yüksek hız uygulamalarında çok önemli olan zaman sabiti ($\tau = RC$) aşırı artmaz.

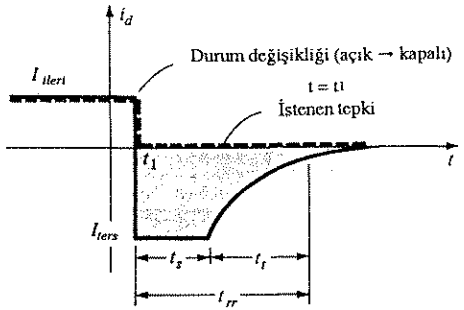
Yukarda tarif edilen kapasitif etkiler, Şekil 1.14'de gösterildiği üzere, ideal bir diyota bağlı bir kondansatörle temsil edilmektedir. Ancak alçak veya orta düzeydeki frekans uygulamalarında (güç alanı hariç), kondansatör normalde diyot sembolüne dahil edilmez.




Şekil 1.34 Geçiş veya difüzyon kapasitansının yarıiletken diyot üzerindeki etkisinin dahil edilmesi.

## 1.13 TIKANMA SÜRESİ

Normalde diyot bilgi sayfalarında üreticiler tarafından verilen bazı veriler vardır. Şu ana kadar dikkate almadığımız bu niceliklerden bir tanesi $t_{rr}$ ile gösterilen tıkanma süresidir. Daha önce, ileri öngerilimleme durumunda $n$-tipi malzemeden $p$-tipi malzemeye doğru ilerleyen çok sayıda elektron olduğunu ve $n$-tipi malzemede çok sayıda delik bulunduğunu söylemiştik; bu, iletkenlik için bir gerekliliktir. $p$-tipi malzemedeki elektronlar ile $n$-tipi malzemede ilerleyen delikler, her bir malzemede çok sayıda azınlık taşıyıcısı oluşturur. Uygulanan gerilim, geriye öngerilimleme durumu yaratmak üzere tersine çevrildiğinde, ideal olarak diyotun, iletme durumundan iletmeme durumuna anında geçtiğini görmeyi bekleriz. Ancak her iki malzemedeki çok sayıdaki azınlık taşıyıcısı nedeniyle diyot, sadece Şekil 1.35'deki gibi tersine dö-



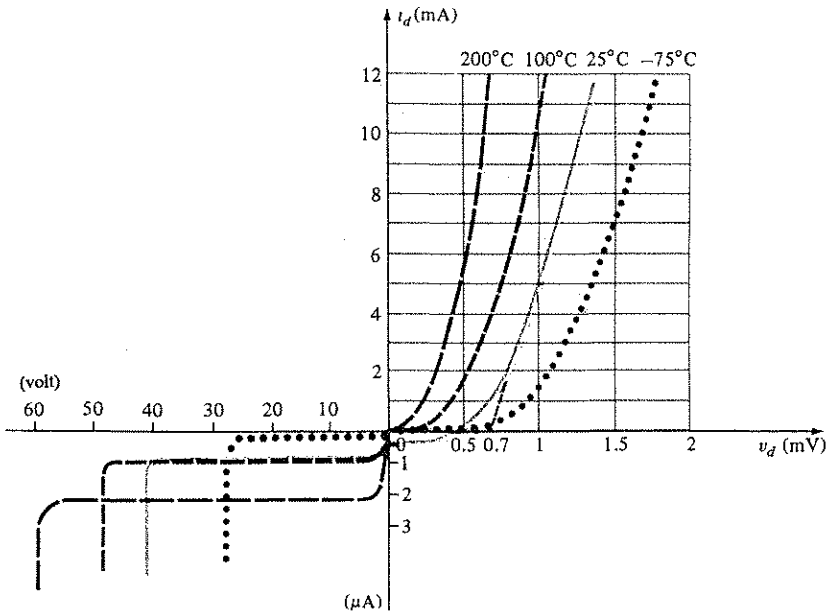

Şekil 1.35 Tıkanma süresinin tanımlanması.



necek ve azınlık taşıyıcıların karşı malzemede çoğunluk taşıyıcısı durumuna dönmeleri için gereken $t_s$ zamanı kadar (saklama süresi) bir süreyle bu ölçülebilir düzeyde kalacaklardır. Özünde diyot, devre parametreleri ile belirlenen bir $I_{ters}$ ters akımı ile kısa devre durumunda kalacaktır. Bu saklama süresi geçtikten sonra akım, iletmeme durumu düzeyine inecektir. Bu ikinci süre $t_t$ (geçiş aralığı) ile gösterilir. Tıkanma süresi bu iki aralığın toplamıdır: $t_{rr} = t_s + t_t$. Doğal olarak bu olgu yüksek hızlı anahtarlama uygulamalarında önemlidir. Ticari olarak satın alınabilen anahtarlama diyotlarının çoğu birkaç nanosaniyeden, 1 mikrosaniyeye uzanan bir $t_{rr}$ aralığına sahiptirler. Ancak yanlızca birkaç yüz pikosaniyelik ($10^{-12}$) $t_{rr}$ değerine sahip birimler de mevcuttur.

## 1.14 SICAKLIK ETKİLERİ

Sıcaklık, elektronik sistemlerin tasarım veya analizinde dikkate alınması gereken çok önemli bir noktadır. Herhangi bir yarıiletken elemanın tüm karakteristiklerini etkileyecektir. Bir yarıiletken diyotun karakteristiğinde oda sıcaklığının (25°C) üstünde veya altında kalan sıcaklık değişimlerinden dolayı meydana gelen değişme, Şekil 1.36'da gösterilmiştir. 100°C'de ileri yönde uygulanan gerilimdeki düşüş düzeyine karşılık, doyma akımındaki artışa dikkat edin. Zener potansiyeli düzeyinde de belirgin bir değişme görülmektedir.




Şekil 1.36 Diyot karakteristiklerinde sıcaklığa bağlı değişmeler.

## 1.15 DİYOT BİLGİ SAYFALARI

Belirli yarıiletken elemanlar hakkındaki bilgiler, üretici tarafından genelde iki şekilde verilir. Bunlardan birisi, diyotun çok kısa bir tanımı şeklinde olup, birkaç sayfada mevcut tüm diyotların çabucak gözden geçirilmesini mümkün kılar. Diğeri ise grafikler, uygulamalar vs. gibi malzeme de dahil olmak üzere bir elemanın etraflıca incelenmesini kapsar ve ayrı bir bütünlüğe sahiptir. İkincisi genelde yalnızca özellikle istendiği zaman sağlanır.

Ancak her ikisinde de ortak olan bazı bilgiler vardır. Bunlar arasında:

1. Maksimum ileri gerilimi $V_{F\ (maks)}$ (belirlenen bir akım ve sıcaklıkta)
2. Maksimum ileri akımı $V_{F\ (maks)}$ (belirlenen bir sıcaklıkta)
3. Maksimum ters akım $I_{R\ (maks)}$ (belirlenen bir sıcaklıkta)
4. Ters gerilim değeri (PIV) veya PRV veya V(BR), burada BR (Breakdown) "kırılma" sözcüğünden gelmektedir (belirlenen bir sıcaklıkta)
5. Maksimum kapasitans
6. Maksimum $t_{rr}$
7. Maksimum çalışma (veya kılıf) sıcaklığı gibi bilgiler sayılabilir.

Ele alınan diyot türüne bağlı olarak, frekans aralığı, gürültü düzeyi, anahtarlama süresi, ısıl direnç düzeyleri ve tekrarlanan tepe değerleri gibi ek veriler de sunulabilir. Düşünülen uygulama için verilerin önemi genelde kendi içinde açık olacaktır. Eğer maksimum güç veya harcama değeri de verilmişse, aşağıdaki çarpıma eşit olduğu anlaşılmalıdır:

$$P_{D\text{maks}} = V_D I_D \tag{1.10}$$

burada $I_D$ ve $V_D$ belirli bir çalışma noktasındaki diyot akımı ve gerilimidir; de-

**TABLO 1.2 Genel-Amaçlı Diyotlar**

| | *İleri Akım* | | | *Maksimum $I_R$* | | | |
|---|---|---|---|---|---|---|---|
| | | | | *25°C* | | *150°C* | |
| *Eleman Tipi* | $I_F$ *(mA)* | $V_F$ *(V)* | $V_{BR}$ *(V)* | *V* | *µA* | *V* | *µA* |
| 1 N463 | 1.0 | 1.0 | 200 | 175 | 0.5 | 175 | 30 |
| 1N462 | 5.0 | 1.0 | 70 | 60 | 0.5 | 60 | 30 |
| 1N459A | 100.0 | 1.0 | 200 | 175 | 0.025 | 175 | 5 |
| T151 | 200.0 | 1.0 | 20 | 10 | 1 | - | - |



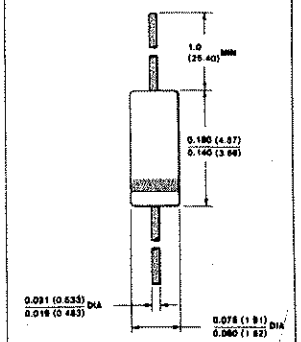
DİFÜZYONLU SİLİSYUM DÜZLEM

- BV . . . 100 µA'de 125 V (MİN) (BAY73)
- BV . . . 100 µA'de 200 V (MİN) (BA 129)

**MUTLAK MAKSİMUM ANMA DEĞERLERİ (NOT 1)**

| | | |
|---|---|---|
| **Sıcaklıklar** | | -65°C - +200°C |
| | Saklama Sıcaklık Aralığı | +175°C |
| | Jonksiyonun Maksimum çalışma sıcaklığı | +260°C |
| | Bacak Sıcaklığı | |
| **Güç Harcaması (Not 2)** | | |
| | 25°C Ortam sıcaklığında Toplam Maksimum Güç Harcaması | 500 mW |
| | Doğrusal Güç Düşürme Faktörü (25°C'den itibaren) | 3.33 mW/°C |
| **Maksimum Gerilim ve Akımlar** | | |
| WIV | Ters Yönte Çalışma Gerilimi BAY73 | 100V |
| | BA 129 | 180 V |
| IO | Ortalama Doğrultulmuş Akım | 200 mA |
| $I_F$ | İleri Yönde Sürekli Akım | 500 mA |
| $i_f$ | İleri Yönde Tekrarlamalı Akım Tepe Değeri | 600 mA |
| $i_f$ (şok) | İleri Yönde Şok Akımı Tepe Değeri | |
| | Darbe Genişliği = 1 s | 1.0 A |
| | Darbe Genişliği = 1 µs | 4.0 A |

**DO - 35 BOYUTLAR**



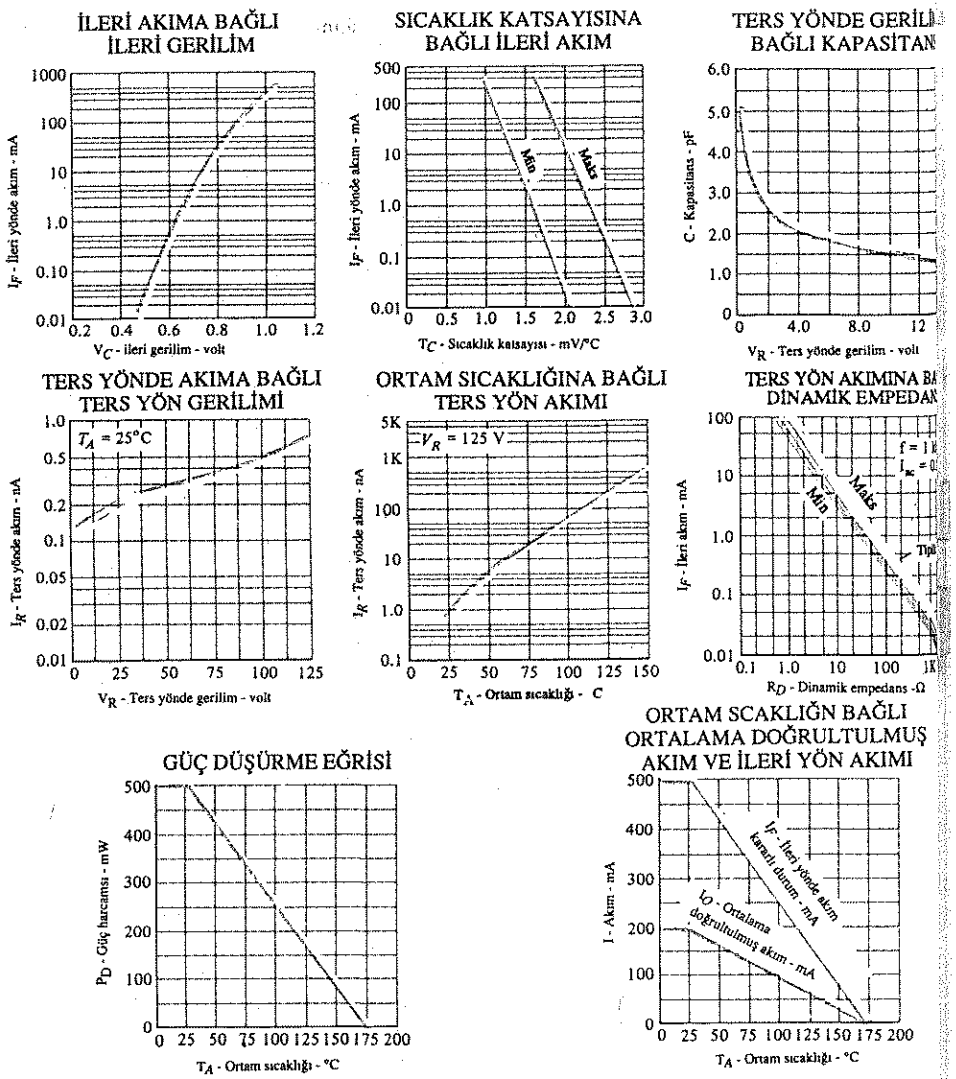

**NOTLAR:**
Bakır kaplı çelik tel üzerine kolay kaplanmış
Altın kaplamalı bacaklar da vardır
Tam sızdırmazlık sağlanmış cam paket
Paket ağırlığı, 0.14 gr.'dır.

**ELEKTRİKSEL KARAKTERİSTİKLER (Aksi belirtilmedikçe 25°C ortam sıcaklığında)**

| SEMBOL | KARAKTERİSTİK | BAY73 | | BA129 | | BİRİMİ | TEST KOŞULLARI |
|---|---|---|---|---|---|---|---|
| $V_F$ | İleri Yön Gerilimi | MIN | MAKS | MIN | MAKS | | |
| | | 0.85 | 1.00 | | | V | $I_F$ = 200 mA |
| | | 0.81 | 0.94 | | | V | $I_F$ = 100 mA |
| | | 0.78 | 0.88 | 0.78 | 1.00 | V | $I_F$ = 50 mA |
| | | 0.69 | 0.80 | 0.69 | 0.83 | V | $I_F$ = 10 mA |
| | | 0.67 | 0.75 | | | V | $I_F$ = 5.0 mA |
| | | 0.60 | 0.68 | 0.60 | 0.71 | V | $I_F$ = 1.0 mA |
| | | | | 0.51 | 0.60 | V | $I_F$ = 0.1 mA |
| $I_R$ | Ters Yön Akımı | | 500 | | | nA | $V_R$ = 20 V, $T_A$ = 125 °c |
| | | | 5.0 | | | nA | $V_R$ = 100 V |
| | | | 1.0 | | | µA | $V_R$ = 100 V, $T_A$ = 125°C |
| | | | | | 10 | nA | $V_R$ = 180 V |
| | | | | | 5.0 | µA | $V_R$ = 180 V, $T_A$ = 100°C |
| $B_V$ | Kırılma Gerilimi | 125 | | 200 | | V | $I_R$ = 100 µA |
| C | Kapasitans | | 8.0 | | 6.0 | pF | $V_R$ = 0, f = 1.0 MHz |
| $t_{rr}$ | Ters Yönde Tıkanma süresi | | 3.0 | | | µs | $I_f$ = 10 mA, $V_r$ = 35 V<br>$R_L$ = 1.0 - 100 KΩ<br>$C_L$ = 10 pf, JAN 256 |

NOTLAR:
1. Bu anma değerleri, üzerine çıkıldığında elemanın hasar görebileceği sınır değerlerdir.
2. Bunlar, kararlı durum sınır değerleridir. Darbe veya düşük iş-çevrimiyle ilgili işlemlerde fabrikaya danışılması gerekir.

Şekil 1.37 Fairchild Bay 73 - BA 129 yüksek-gerilim, düşük-kaçak akımlı diyotlarına ilişkin karakterisikler (Fairchild Camera ve Instrument Corporation'un izniyle.)




Fairchild Bay 73 - BA 129 yüksek-gerilim, diyotlarının uç karakterisitikleri (Fairchild Camera ve Instrument Corporation'un izniyle.)



ğişkenlerin maksimum değeri aşmaması gerekir. Tablo 1.2'deki bilgiler doğrudan Texas Iustruments, Inc. veri kitabından alınmıştır. İleri yönde gerilim düşümünün 1V'u aşmadığına, ancak akımın 1'den 200 mA'e kadar maksimum değerlere ulaştığına dikkat edin.

1N463 diyotu için maksimum ileri gerilim ve akım durumunda;

$$P_D = V_D I_D = (1)(1 \times 10^{-3}) = 1 \text{ mW (düşük güçlü diyot)}$$

değerini buluruz.

Kuşkusuz bir eleman, maksimum değerler ile belirlenenden daha düşük bir maksimum güç harcamasına sahip olabilir. Yani gerilim maksimum ise akımın, maksimum anma değerinden daha düşük olması gerekebilir. Her eleman için sıcaklığa bağlı olarak IR'deki artışa dikkat edin. 1N463 diyotu için bu değer, 30/0.5 = 60 kat büyüktür.

Fairchild Camera and Instrument Corporation tarafından BAY 73 ve BA 129 yüksek-gerilim düşük-kaçak akımlı diyotlar için verilen bilgilerin tam bir kopyası Şekil 1.37 ve 1.38'de verilmiştir. Bu örnek, bilgi ve karakteristikler için kapsamlı bir listeye karşılık gelir. Bu bölümde, ortalama doğrultulmuş akım, ileri tepe tekrarlamalı akım ve ileri şok tepe akımı dışında tüm terimlerin tanımlanmış olduğunu unutmayın. Bu üç niceliğin önemi aşağıdaki gibi açıklanabilir:

1. *Ortalama Doğrultulmuş Akım.* Bir yarım-dalga-doğrultulmuş sinyal (2.5. bölümde anlatılmıştır), $I_{ort.} = 0.318\, I_{tepe}$ ile tanımlanan bir ortalama değere sahiptir. Ortalama akım anma değeri sürekli ileri akımından düşüktür, çünkü bir yarım-dalga akım dalgasının anlık değerleri ortalama değerler-den çok daha yüksek olacaktır.

2. *İleri tekrarlamalı tepe akımı.* Bu, tekrarlanan ileri akımının, maksimum anlık değeridir. Çok kısa bir süre için bu düzeyde kaldığı için, sürekli düzeye göre daha yüksek olabileceğini göz önünde bulundurun.

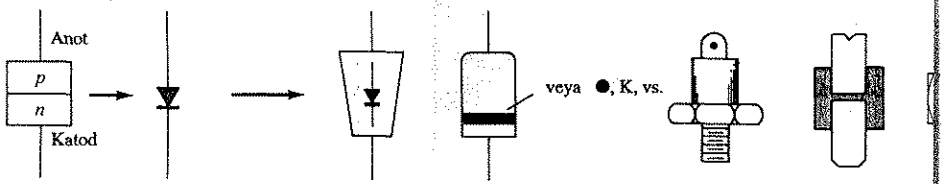
3. *İleri şok tepe akımı.* İlk açılış, arıza, vb. durumlarda diyottan çok kısa zaman aralıkları içinde çok yüksek akımlar (tekrarlanmayan akımlar) geçecektir. Bu anma değeri, akım düzeyindeki ani yükselmelerin maksimum değerlerini ve zaman aralıklarını tanımlamaktadır.

Şekil 1.38'deki bazı eğrilerde görülen logaritmik ölçeklere dikkat edin. Her bölge, her yatay çizgi az çok belli olacak şekilde eşit aralıklara bölünmüştür. $V_F$'nin bir fonksiyonu olarak verilen $I_F$, 1.0 ve 10.0 mA arasındaki yatay çizgiler 2 mA, 4 mA, 6 mA ve 8 mA şeklindedir. Verilen grafiklerdeki eksen değişkenlerin çoğunu daha önce tanıtmıştık; bu değişkenler, kavranabilir bir anlam taşıyan bir eğriler kümesi vermektedir. Sıcaklık katsayısı, farklı akım düzeylerinde gerilimin sıcaklığa

bağlı olarak değişimini tanımlar. Her akım düzeyinde sıcaklık katsayısı için bir değerler aralığı verilmiştir. Dinamik empedans (pratikte elemanın ileri akımda gösterdiği direnç) daha sonraki bir bölümde ele alınacaktır. Şeklin sağ alt köşesindeki sıcaklığın, güce ilişkin değeri ve akım anma değeri üzerindeki etkilerine dikkat edin.

## 1.16 YARI İLETKEN DİYOT SEMBOLLERİ

Yarı iletken diyotlar için en sık kullanılan semboller Şekil 1.39'da verilmiştir. Diyotların çoğunluğu için, Şekil 1.39'da gösterildiği gibi bir nokta veya band şeklindeki herhangi bir işaret katot ucunu gösterir. Katot ve anot terimleri vakumlu lamba devrinden kalmadır. Anot yüksek veya pozitif potansiyele, katot ise düşük veya negatif uca karşılık gelir. Öngerilim düzeylerindeki bu çeşitlilik diyotun ileri öngerilim veya "açık (iletim)" durumuna gelmesine yol açacaktır. Genelde Şekil 1.39'daki diyotların akım taşıma kapasitesi soldan sağa doğru artmaktadır. Her birinde ek güç kaybıyla başa çıkabilmesini sağlamak için akım anma değerine bağlı olarak fiziksel boyut da artacatır. Saplama tipi haricinde tümü birkaç amper ile sınırlıdır.



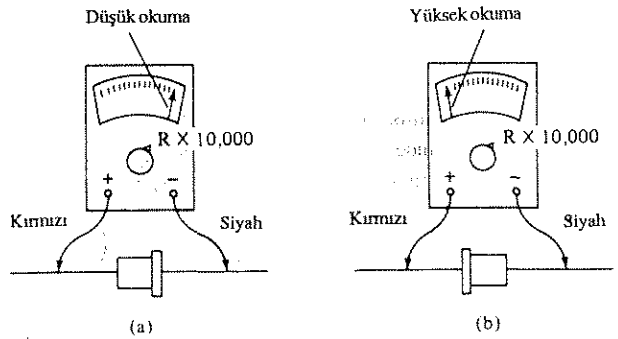

Şekil 1.39 Yarıiletken diyot sembolleri.

## 1.17 DİYODUN OMMETRE İLE TEST EDİLMESİ

Bir yarı iletken diyodun durumu, standart VOM (Volt-Ommetre) aletinde bulunan türden bir ommetre kullanılarak çabucak belirlenebilir. Ommetre bölümünün iç pili (genelde 1.5V'luk), uygulandığı zaman diyodu ileri veya ters yönde öngerilimleyecektir. Eğer ommetrenin pozitif (normalde kırmızı) ucu anoda ve negatif (normalde siyah) ucu da katoda bağlanırsa, diyot ileri öngerilimlenmiştir ve ölçü aletinden düşük bir direnç okuruz. R × 1000 veya R × 10.000 kademesi bu ölçüm için uygun olacaktır. Ters polarite ile, iç batarya, diyodu geri öngerilimleyecektir ve bu durumda direnç çok yüksek olmalıdır. Küçük bir geri öngerilimleme direnci okuması bir "kısa" devre durumunu, büyük bir ileri öngerilimleme direnci ise bir "açık" devre durumunu gösterir.

Test için temel bağlantılar Şekil 1.40'da verilmiştir. Sayısal müllimetre'lerin (DMM) çoğu, bir aralık seçimi olarak —▶|— diyot sembolüyle gösterilen bir






Şekil 1.40 Yarıiletken bir diyotun Ommetre testi: (a) ileri gerilim; (b) ters öngerilim.

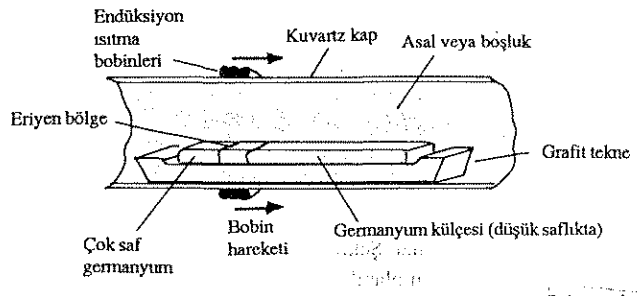
diyot test özelliğine sahiptir. İleri öngerilim bağlantısı ateşleme gerilimini sağlarken, geri öngerilim bağlantısı, açık devre durumunu temsil eden O.L'yi gösterir.

## 1.18 ÜRETİM TEKNİKLERİ

Herhangi bir yarıiletken elemanın üretimindeki ilk adım, germanyum veya silisyum gibi yarıiletken malzemeleri istenilen saflık düzeyinde elde etmektir. Günümüz yarıiletken üretimlerinin çoğunluğu için *bir milyarda birden az* (1,000,000,000'de 1) katkı düzeyi gerekmektedir.

Ham maddeler ilkönce istenilen saflık düzeyinde bir çok kristalli yapıya sahip kristal oluşturmak üzere bir dizi kimyasal reaksiyon ve bir bölgesel arıtma işleminden geçirilir. Çok kristalli yapıya sahip bir kristalin atomları rasgele düzenlenmişlerdir. Buna karşın tek kristal yapıda atomlar simetrik, tekbiçimli, geometrik bir örgüsel düzene sahiptir.

Bölgesel-arıtma düzeneği Şekil 1.41'de gösterilmiştir. Bu düzenek, kirlenmeyi (kontaminasyonu) minimum düzeyde tutmak için bir grafit veya kuvars altlıktan, bir kuvars kap ve bir grup RF (Radyo Frekans) endüksiyon bobininden oluşmaktadır.



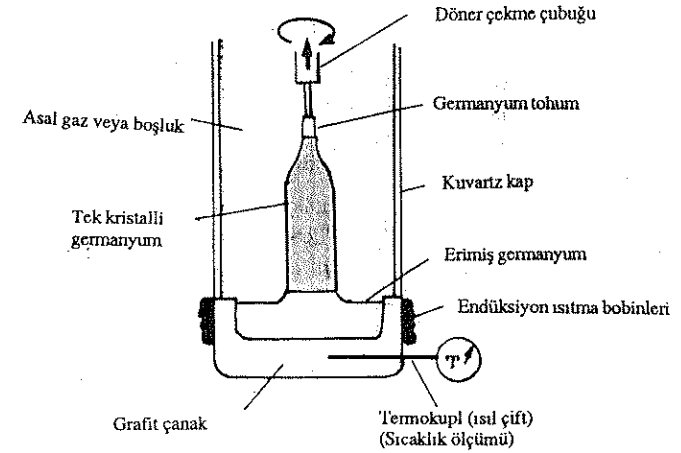

Şekil 1.41 Bölge arındırma işlemi.

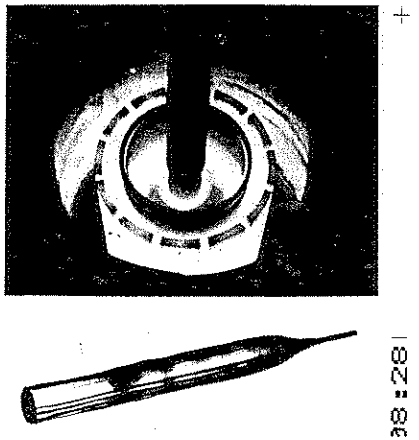
Altlığın veya bobinlerin kuvars kap içinde boylamasına hareket ettirilebilmesi gerekmektedir. Her iki uygulamada da sonuç aynı olacaktır; ancak biz burada daha yaygın olarak kullanıldığı için bobinlerin hareket ettirildiği seçeneği tartışacağız. Kuvars kabın içi, kontaminasyon (kirlenme) riskini azaltmak için soy (çok az veya hiç kimyasal reaksiyon vermeyen) bir gaz ile doldurulur veya boşaltılır. Bölgesel-arıtma işleminde, bir germanyum külçesi, Şekil 1.41'de gösterildiği gibi, külçenin bir ucuna bobinler sarılı olduğu halde, altlığa yerleştirilir. Daha sonra bobine radyo frekans sinyali uygulanır; bu da germanyum külçe üzerinde bir yük akışı yaratır (anafor akımları). Bu akımların şiddeti, yarı iletken malzemenin sözkonusu bölgesini eritecek ölçüde ısı oluşuncaya kadar artırılır. Külçedeki katkı maddeleri, bunları kuşatan yarı iletken malzemeden daha sıvı bir hale gelecektir. Şekil 1.21'deki endüksiyon bobinleri şimdi yavaşça sağa doğru komşu bölgede erime sağlamak üzere kaydırıldığında, "daha akıcı" olan katkı maddeleri eriyen bölgeyi "takip" edecektir. Net sonuç, endüksiyon bobinleri sağ uca vardığında katkı maddelerinin büyük bir yüzdesinin bu uçta görüneceğidir. Katkı maddelerinin bulunduğu bu uç kısım bundan sonra kesilebilir ve tüm işlem istenilen saflık düzeyine ulaşana kadar tekrarlanabilir.

Yarı iletken üretimine geçmeden önceki son işlem germanyum veya silisyumdan tek kristalli bir yapının oluşturulmasıdır. Bu ya *Czochralski* veya *yüzer-bölge* tekniği kullanılarak gerçekleştirilir. Bunlardan ikincisi daha yakın zamanlarda geliştirilmiştir. Czochralski tekniğinde kullanılan cihaz Şekil 1.42a'da gösterilmektedir. Çok kristalli yapıya sahip malzeme ilk önce RF endüksiyon bobinleri ile erimiş hale dönüştürülür. Ardından istenilen safsızlık düzeyinde tek bir kristal "tohumu" erimiş germanyumun içine batırılır ve tohumu tutan mil yavaşça ekseni etrafında dönerken kademe kademe dışarı çekilir. "Tohum" dışarı çekildikçe, bir tek kristal germanyum örgü yapısı Şekil 1.42a'da gösterildiği gibi büyür. Oluşan tek-kristal külçeler tipik olarak 15 ila 90 cm uzunlukta ve 2.5-12,5 cm çapında (Şekil 1.42b) olmaktadır. 120 cm. uzunluğunda ve 7.5 cm. çapında külçeler de üretilmiştir. Böylesi bir yapının ağırlığı yaklaşık 13 kg'dır.

Yüzer-bölge tekniği hem bölgesel arıtma hem tek-kristal oluşturma işlemine duyulan ihtiyacı ortadan kaldırır. Her ikisi de, bu teknik sayesinde aynı anda yapılmaktadır. Bu yöntemin ikinci bir avantajı da germanyum veya silisyum külçede sık sık kontaminasyona (kirlenmeye) yol açan grafit veya kuvars altlığın bulunmamasıdır. Şekil 1.43'de gösterildiği gibi germaniyum veya silisyum külçe dikey durumda hareket edebilir bir grup RF endüksiyon bobini içerisinde mengene kolu arasında tutulur. İstenilen safsızlık düzeyinde küçük bir tek-kristal "tohum", çubuğun aşağı ucuna yerleştirilir ve germanyum çubuk ile beraber eriyinceye kadar ısıtılır. Ardından endüksiyon bobinleri germanyum veya silisyum külçe boyunca yavaşça yukarı doğru hareket eder ve bu arada çubuk yavaş bir dönme hareketini gerçekleştirir. Öncekinde olduğu gibi, katkı maddeleri erimeye devam eder; bu da erimiş bölgenin altında artan saflık düzeyinde bir tek-kristal germanyum örgüye yol açar. İşlemin uygun biçimde kontrol edilmesiyle, külçenin erimiş bölgeden kırılmasını önlemek için yarı iletken malzemede her zaman yeterli yüzey gerilimi olacaktır.

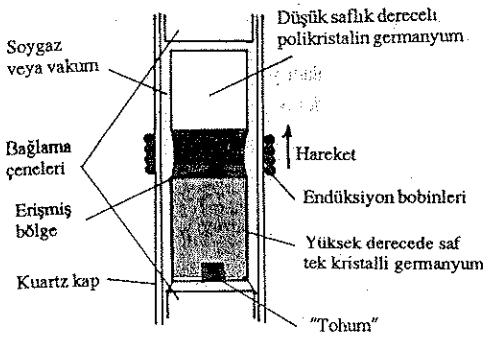




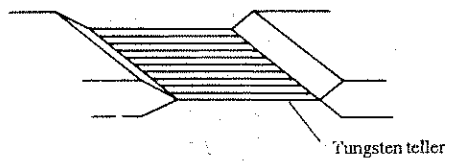



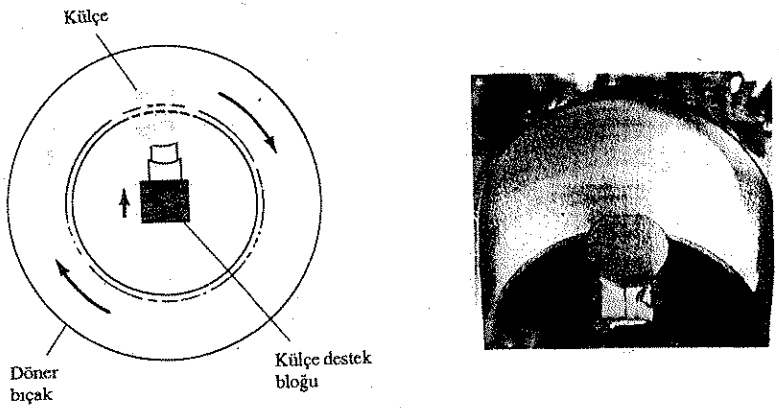
Şekil 1.42 Czochralski tekniği ve külçeler. [(b) üstteki, Texas Instruments'in izniyle; alttaki şekil, Motorola Inc.'in izniyle]

Üretilen tek-kristal yapısı artık bazen 0,001 inç kalınlığında (bir kitap sayfasının yaklaşık beşte biri kalınlıkta) incelikte pullar halinde kesilebilir. Bu kesme işlemi Şekil 1.44a veya b'de gösterilen düzenek kullanılarak gerçekleştirilebilir. Şekil 1.44a'da zımpara yüzeyli tungsten teller (0.001 inç çapında) uygun aralıkla destek bloklar üzerine bağlanır ve tüm sistem testere gibi ileri geri hareket ettirilir. Şekil 1.44 b'deki sistem yeterince açıktır.




Şekil 1.43 Yüzer-bölge tekniği




Şekil 1.44 Tek-kristal külçesinin pullar halinde dilimlenmesi (Texas Instruments Inc.'in izniyle)

Diğer yarıiletken maddeler, kullanım alanları yeri geldikçe tanıtılacaktır.

Yarı iletken diyotlar normalde şu tiplerden birisi halindedir: Büyütülmüş jonksiyonlu, alaşım, difüzyon, epitaksiyel büyütülmüş veya nokta-temaslı. Bunlardan her biri bazı ayrıntıyla bu bölümde tanıtılacaktır.



## Büyütülmüş Jonksiyonlu Diyotlar

Bu tip diyotlar Czochralski kristal çekme işlemi sırasında oluşturulur. *p*- ve *n*-tipi katkıları, potadaki erimiş yarıiletken malzemeye sırasıyla eklenebilir ve Şekil 1.44'de gösterildiği gibi kristal çekildiğinde bu bir *p-n* jonksiyonunun oluşmasına yol açar. Dilimlemeden sonra, büyük-hacimli elemanlar çok sayıda (bazen binlerce) daha küçük hacimli yarıiletken diyotlar halinde kesilebilir. Büyütülmüş jonksiyonlu diyotların alanı yüksek akımlarla başedebilecek yeterliliktedir (ve bundan dolayı yüksek güç anma değerlerine sahiptir). Ancak büyük yüzey, istenilmeyen jonksiyon kapasitif etkilerine yol açacaktır.

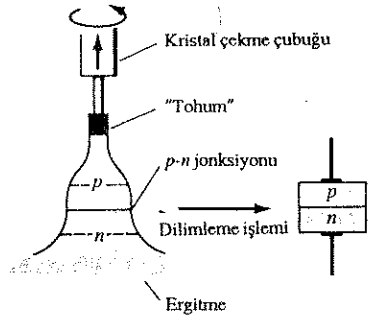


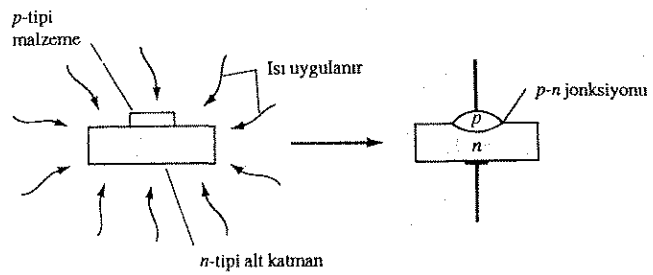

Figure 1.45 Grown junction diode.

Şekil 1.45 Büyütülmüş jonksiyonlu diyot.

## Alaşım Diyotları

Alaşım işleminde de, yüksek akım anma değerine ve büyük PIV anma değerine sahip jonksiyon tipi yarıiletken diyot oluşacaktır. Ancak büyük jonksiyon alanı nedeniyle jonksiyon kapasitansı da büyük olacaktır.

*p-n* jonksiyonu, ilk önce bir p-tipi katkının bir *n*-tipi katman üzerine konulması, daha sonra iki malzemenin birleştiği yerde erime meydana gelene kadar ikisinin de ısıtılmasıyla oluşturulur (Şekil 1.16). Bir alaşım, soğutulduğunda, alaşım ile alt katman arasındaki sınırda bir *p-n* jonksiyonuna ortaya çıkmış olacaktır. *n*- ve *p*-tipi malzemelerinin oynadığı rol karşılıklı değiştirilebilir.



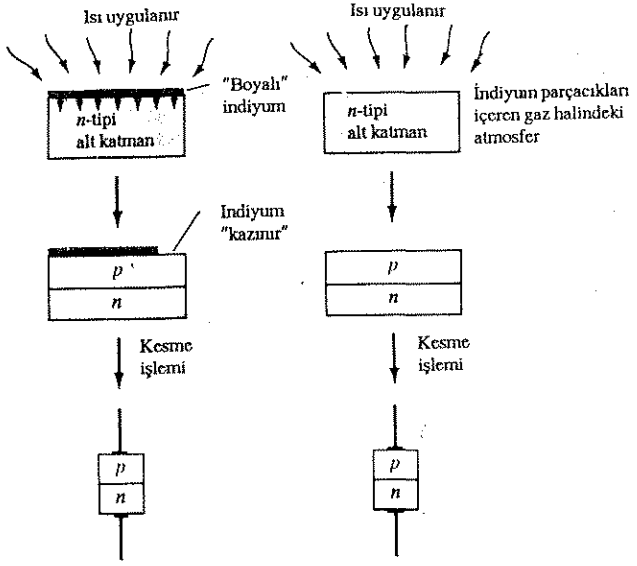

Şekil 1.46 Alaşım işlemli diyot.

## Difüzyon

Yarıiletken jonksiyon diyotlarının oluşturulmasındaki difüzyon işleminde katı veya gaz difüzyonu kullanılabilir. Alaşım işlemine göre daha fazla zaman gerektirmekle beraber nispeten daha ucuzdur ve çok hassas bir şekilde kontrol edilebilir. Difüzyon çok yoğun bir parçacık yoğunluğunun, çevresindeki daha az yoğunluklu bölgeye "nüfuz ettiği, (yayıldığı)" bir işlemdir. Difüzyon ile alaşım işlemi arasındaki temel fark, difüzyon işleminde sıvılaşma noktasına varılmamasıdır. Difüzyon işleminde ısı, yalnızca kullanılan elementlerin hareketliliğini artırmak için uygulanır.

Katı difüzyon işlemi n-tipi katman üzerinde bulunan bir akseptör katkısının "boyanmasıyla" başlar, katkılar alt katmana *p*-tipi katmanı oluşturacak şekilde yayılana kadar ikisinin birden ısıtılmasıyla devam eder (Şekil 1.47a).

Gaz difüzyonu işleminde, *n*-tipi bir malzeme akseptör katkılarından oluşan bir gaz ortamına daldırılır ve ısıtılır (Şekil 1.47b). Katkılar, alt katmana yarıiletken diyodun *p*-tipi katmanını oluşturacak şekilde yayılır. Burada da her iki halde *p*- ve *n*-tipi malzemelerin rolü karşılıklı olarak değiştirilebilir. Difüzyon işlemi günümüzde yarıiletken diyotların üretiminde en sık kullanılan yöntemdir.




Şekil 1.47. Difüzyon işlemli diyotlar: (a) katı difüzyon; (b) gazlı difüzyon

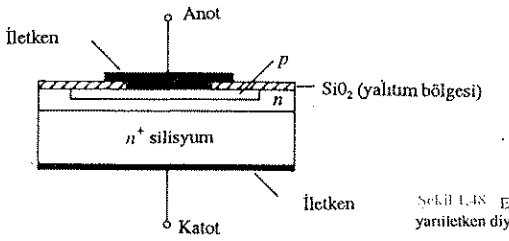




## Epitaksiyel Büyütülmüş Diyotlar

Epitaksiyel terimi, Yunanca "üzerine" anlamına gelen *epi* ile "düzenleme" anlamına gelen *taxis*'ten türetilmiştir. $n^+$ malzemeli bir taban pulu, Şekil 1.18'de gösterildiği gibi metalik bir iletkene bağlanır. $n^+$, düşük bir direnç karakteristiği için çok yüksek bir katkılama düzeyini ifade eder. Görevi, *p-n* jonksiyonunun *n*-tipi malzemesi olmaktan çok iletkenin yarıiletken uzantısı olarak davranmaktır.

*n*-tipi katman, Şekil 1.48'de gösterildiği gibi bir difüzyon işlemi uygulanarak bu katman üzerine bırakılır. Bu $n^+$, bazı kullanma tekniği üreticiye belli tasarım avantajları sağlar. Sonraki adımda bir difüzyon tekniği kullanılarak *p*-tipi silisyum uygulanır ve Şekil 1.18'de gösterildiği gibi metalik anot bağlantısı eklenir.

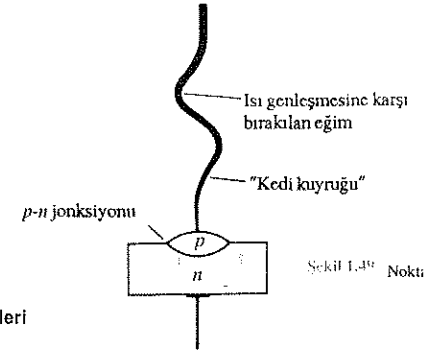



Şekil 1.48 Epitaksiyel büyütülmüş yarıiletken diyot.

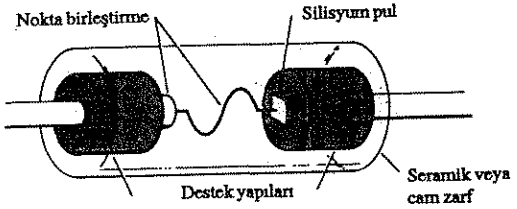
## Nokta Temaslı Diyotlar

Nokta temaslı diyotlar, yarıiletken diyotu bir fosfor-bronz yayının (kedi bıyığı denir) *n*-tipi bir alt katmana bastırılmasıyla oluşturulur (Şekil 1.49). Ardından bıyık ve alt-katmandan kısa süreyle yüksek bir akım geçirilir. Bunun sonucunda telden birkaç atom *n*-tipi malzemeye geçerek pulda bir *p*-bölgesi yaratır. *p-n* jonksiyonunun küçük alanı çok küçük bir jonksiyon kapasitansına (tipik olarak 1pF veya daha az) yol açar.

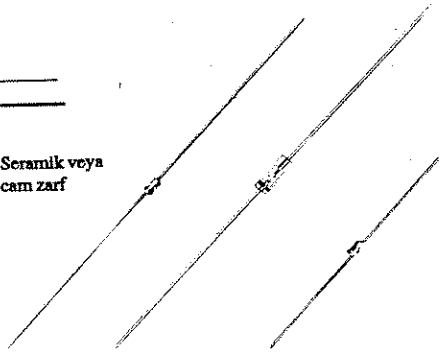
Bu nedenle, nokta temaslı diyotlar, mikrodalga mikserleri veya dedektörler gibi çok-yüksek frekanslarda karşılaşılan uygulamalarda sıkça kullanılır. Temas alanının küçük olmasının dezavantajı, jonksiyon tipi yarıiletken diyotlara göre daha düşük akım anma değerleri ve karakteristiklerinde yatmaktadır. Nokta temaslı diyotlarının temel yapısı ve fotoğrafları Şekil 1.50'de verilmiştir. Çeşitli tipte jonksiyon diyotları Şekil 1.51'de verilmiştir.



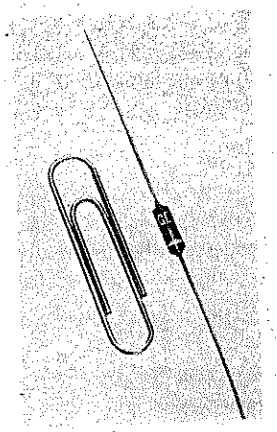

Şekil 1.49 Nokta-temaslı diyot.



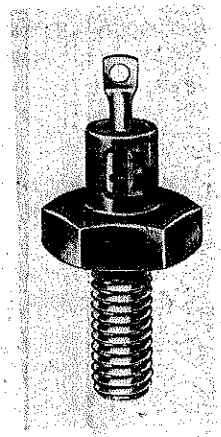

(a)



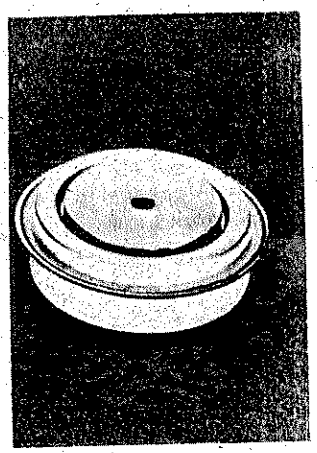
Şekil 1.50 Nokta-temaslı diyotlar: (a) temel yapısı; (b) çeşitli tipleri. (General Electric Company izniyle)



(a)



(b)



(c)

Şekil 1.51 Çeşitli tiplerde jonksiyon diyotları [(a) ve (b), General Electrik Company ve (c), International Reetifier Company izniyle.]



## 1.19 DİYOT DİZİLERİ - ENTEGRE DEVRELER

Entegre devrelerin eşsiz karakteristikleri 14. Bölümde tanıtılacaktır. Ancak elektronik devrelere girişte, entegre-devre paketi içerisinde bulunan diyot dizilerini en azından yüzeysel olarak inceleyebileceğimiz bir seviyeye gelmiş bulunuyoruz. Entegre devrenin, bu giriş bölümlerinde inceleyecek olduklarımızdan tamamıyla farklı karakteristiklere sahip eşsiz bir eleman olmadığını göreceksiniz.

# FSA 1410M

## DÜZLEMSEL HAVADAN-YALITILMIŞ MONOLİTİK DİYOT DİZİSİ

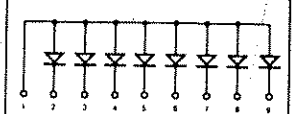
- C . . . 5.0 pF (MAKS)
- ΔVF . . . 10 mA'de 15 mV (MAKS)

**MUTLAK MAKSİMUM ANMA DEĞERLERİ (NOT 1)**

| | | |
|---|---|---|
| **Sıcaklıklar** | | -55°C - +200°C |
| Saklama Sıcaklık Aralığı | | +150°C |
| Jonksiyonun Maksimum çalışma sıcaklığı | | +260°C |
| Bacak Sıcaklığı | | |
| **Güç Harcaması (Not 2)** | | |
| Güç harcaması, 25°C ortam sıcaklığında herbir jonksiyon için | | 400 mW |
| 25°C ortam sıcaklığında herbir paket için | | 600 mW |
| Doğrusal Güç Düşürme faktörü (25°C'den itibaren) | | 3.2 mW/°C |
| | | 4.8 mW/°C |
| **Maksimum Gerilim ve Akımlar** | | |
| WIV | Ters Yönte Çalışma Gerilimi | 55 V |
| IF | İleri Yönde Sürekli Akım | 350 mA |
| IF (şok) | İleri Yönde Şok Akımı Tepe Değeri | |
| | Darbe Genişliği = 1.0 s | 1.0 A |
| | Darbe Genişliği = 1.0 μs | 2.0 A |

BAĞLANTI DİYAGRAMI

FSA1410M




BKZ. TO-96 Standardı Paket Boyutları

**ELEKTRİKSEL KARAKTERİSTİKLER (Aksi belirtilmedikçe 25°C ortam sıcaklığında)**

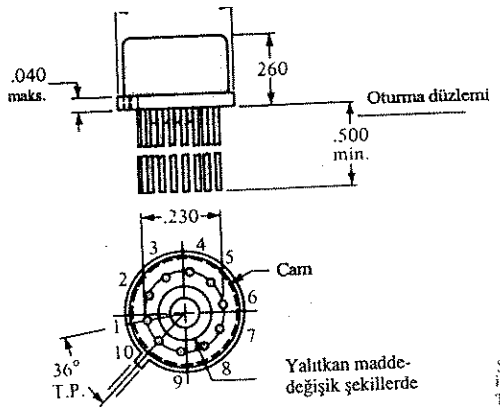
| SEMBOL | KARAKTERİSTİK | MIN | MAKS | BİRİM | TEST KOŞULLARI |
|---|---|---|---|---|---|
| BV | Kırılma Gerilimi | 60 | | V | IR = 10 μA |
| VF | İleri Yön Gerilimi (Not 3) | | 1.5<br>1.1<br>1.0 | V<br>V<br>V | IF = 500 mA<br>IF = 200 mA<br>IF = 100 mA |
| IR | Ters Yön Akımı<br>Ters Yön Akımı (TA = 150°C) | | 100<br>100 | nA<br>μA | VR = 40 V<br>VR = 40 V |
| C | Kapasitans | | 5.0 | pF | VR = 0, f = 1 MHz |
| VFM | İleri Yönde Gerilimin Tepe değeri | | 4.0 | V | If = 500 mA, tr < 10 ns |
| tfr | İleri Yönde Tıkanma Süresi | | 40 | ns | If = 500 mA, tr < 10 ns |
| trr | Ters Yönde Tıkanma Süresi | | 10<br>50 | ns<br>ns | If = Ir = 10-200 mA<br>RL = 100 Ω, Doğr. 0.1 Ir<br>If = 500 mA, Ir = 50 ma<br>RL = 100 Ω, Doğr. 5 mA |
| ΔVF | İleri Yönde Gerilim Uydurma | | 15 | mV | IF = 10 mA |

NOTLAR:
1. Bu anma değerleri, üzerine çıkıldığında elemanın hasar görebileceği sınır değerlerdir.
2. Bunlar, kararlı durum sınır değerleridir. Darbe veya düşük iş-çevrimiyle ilgili işlemlerde fabrikaya danışılması gerekir.
3. VF, 8ms'lik darbe sinyali kullanılarak ölçülmüştür.

Şekil 1.52 Monolitik diyot dizisi. (Fairchild Camera ve Instrument Corporation izniyle.)

Bu sadece basitçe elektronik sistemlerde önemli ölçüde boyut küçülmesini sağlayan bir paketleme tekniğidir. Başka bir deyişle, entegre devrenin içerisinde, bugün bildiğimiz anlamıyla entegre devreler gerçekleşmeden çok önce var olan sistemler ve devre elemanları bulunmaktadır.

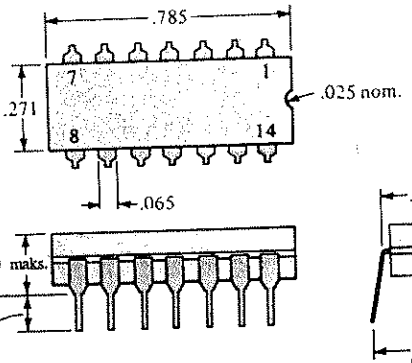
Olası dizilerden bir tanesi Şekil 1.52'de görülmektedir. Fairchild FSH 1410M diyot dizisinde sekiz adet diyot bulunduğuna dikkat edin. Yani Şekil 1.53'de gösterilen paket içinde bulunan diyotlar, tüm anotları 1. bacağa ve katotları 2-9 arası bacaklara bağlı olan tek bir silisyum pula yerleştirilmiştir. Kılıfa alttan baktığımızda 1 numaralı bacağın, kılıfta bulunan küçük çıkıntının solunda bulunduğunu aynı şekilden görebiliriz. Bunu sırasıyla diğer numaralar izler. Yanlızca bir diyodun kullanılacağı durumlarda, sadece 1 ve 2 numaralı bacaklar (3'ten 9'a kadar herhangi bir bacak) kullanılacaktır. Geri kalan diyotlar serbest olacak ve 1 ile 2 numaralı bacağın bağlı olduğu devreyi etkilemeyeceklerdir.



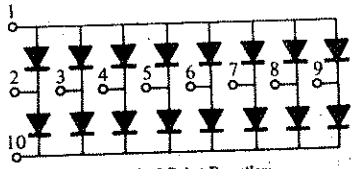

*Notlar:*
Kovar bacaklar, altın kaplamalı tam
Tam sızdırmazlık sağlanmış paket
Paket ağırlığı 1.32 gram

Şekil 1.53 FSA 1410M diyot dizisine ilişkin TO-96 standardı paket boyutları. Tüm uzunluklar inç olarak verilmiştir. (Fairchild Camera and Instrument Corporation izniyle.)

TO-116-2 Standardı Boyutları




Bağlantı şemaları
FSA2500M



Bkz TQ-TT6-2 Paket Boyutları

*Notlar:*
42 adet alaşımdan yapılmış kolay kaplamalı bacak
Altın kaplamalı bacaklar da vardır
Tam sızdırmazlık sağlanmış seramik paket

Şekil 1.54 Monolitik diyot dizisi. Tüm uzunluklar inç olarak verilmiştir. (Fairchild Camera and Instrument Corporation izniyle.)



## PROBLEMLER

§ 1.2

1. Yarıiletken, öz direnç, gövde direnci ve omik temas direncini kendi cümlelerinizle ifade edin.

2. (a) Tablo 1.1'i kullanarak 1 $cm^2$ alana ve 3 cm uzunluğa sahip bir silisyum parçasının direncini hesaplayın.
(b) (a) şıkkını, uzunluğu 1 $cm^2$ ve alanı 4 $cm^2$ kabul ederek tekrarlayın.
(c) (a) şıkkını, uzunluğu 8 $cm^2$ ve alanı 0,5 $cm^2$ alarak tekrarlayın.
(d) (a) şıkkını bakır için tekrarlayın ve sonuçları karşılaştırın.

3. Bakırın atomik yapısını çizin ve neden iyi bir iletken olduğunu tartışıp, yapısının germanyum ve silisyumdan hangi açılardan farklı olduğunu belirleyin.

4. Öz yarıiletken bir malzemeyi, negatif sıcaklık katsayısını ve kovalent bağı kendi tanımlayın.

5. Kütüphanede araştırma yaparak, negatif sıcaklık katsayısına sahip üç malzemeyle, pozitif sıcaklık katsayısına sahip üç malzemeyi belirleyin.

§ 1.3

6. 3 volt'luk bir potansiyel farkından 6 C'luk bir yükü geçirmek için ne kadar enerji (joule)gereklidir.
7. Eğer, 12 Volt'luk bir potansiyel farkından bir yükü geçirmek için 48 eV enerji gerekiyorsa, yükün büyüklüğünü bulun.
8. Kütüphaneden yararlanarak pratik öneme sahip olan yarı iletkenlerden GaP ve ZnS için $E_g$ düzeyini belirleyin. Ayrıca bunlardan her birinin tam adını bulun.

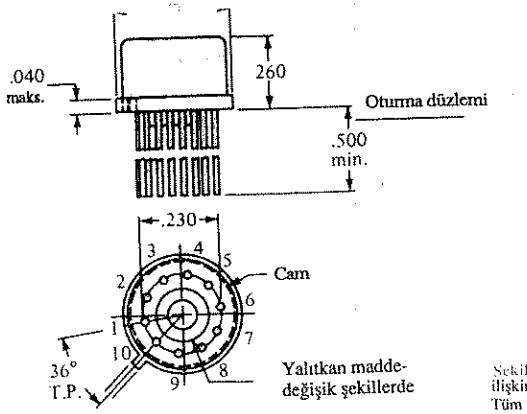
§ 1.4

9. *n*-tipi ile *p*-tipi yarıiletken malzemeler arasındaki farkı belirtin.

10. Donör ile akseptör katkıları arasındaki farkı belirtin.

Bu sadece basitçe elektronik sistemlerde önemli ölçüde boyut küçülmesini sağlayan bir paketleme tekniğidir. Başka bir deyişle, entegre devrenin içerisinde, bugün bildiğimiz anlamıyla entegre devreler gerçekleşmeden çok önce var olan sistemler ve devre elemanları bulunmaktadır.

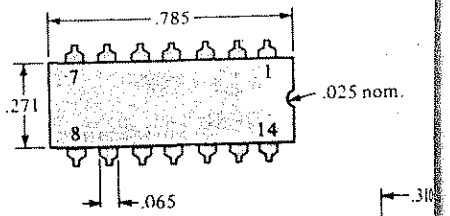
Olası dizilerden bir tanesi Şekil 1.52'de görülmektedir. Fairchild FSH 1410M diyot dizisinde sekiz adet diyot bulunduğuna dikkat edin. Yani Şekil 1.53'de gösterilen paket içinde bulunan diyotlar, tüm anotları 1. bacağa ve katotları 2-9 arası bacaklara bağlı olan tek bir silisyum pula yerleştirilmiştir. Kılıfa alttan baktığımızda 1 numaralı bacağın, kılıfta bulunan küçük çıkıntının solunda bulunduğunu aynı şekilden görebiliriz. Bunu sırasıyla diğer numaralar izler. Yanlızca bir diyodun kullanılacağı durumlarda, sadece 1 ve 2 numaralı bacaklar (3'ten 9'a kadar herhangi bir bacak) kullanılacaktır. Geri kalan diyotlar serbest olacak ve 1 ile 2 numaralı bacağın bağlı olduğu devreyi etkilemeyeceklerdir.



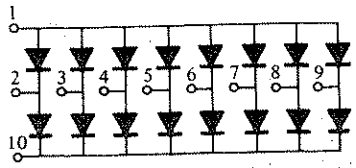

***Notlar:***
Kovar bacaklar, altın kaplamalı tam
Tam sızdırmazlık sağlanmış paket
Paket ağırlığı 1.32 gram

Şekil 1.53 FSA 1410M diyot dizisine ilişkin TO-96 standardı paket boyutları. Tüm uzunluklar inç olarak verilmiştir. (Fairchild Camera and Instrument Corporation izniyle.)

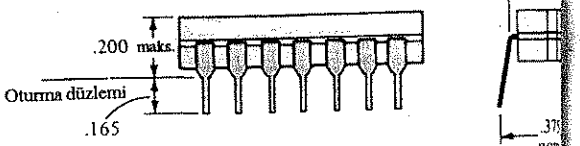
TO-116-2 Standardı Boyutları

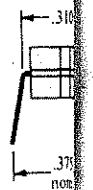



Bağlantı şemaları
FSA2500M



Bkz TQ-TT6-2 Paket Boyutları



***Notlar:***
42 adet alaşımdan yapılmış kolay kaplamalı bacak
Altın kaplamalı bacaklar da vardır
Tam sızdırmazlık sağlanmış seramik paket

Şekil 1.54 Monolitik diyot dizisi. Tüm uzunluklar inç olarak verilmiştir. (Fairchild Camera and Instrument Corporation izniyle.)



## PROBLEMLER

§ 1.2

1. Yarıiletken, öz direnç, gövde direnci ve omik temas direncini kendi cümlelerinizle ifade edin.

2. (a) Tablo 1.1'i kullanarak 1 $cm^2$ alana ve 3 cm uzunluğa sahip bir silisyum parçasının direncini hesaplayın.
   (b) (a) şıkkını, uzunluğu 1 $cm^2$ ve alanı 4 $cm^2$ kabul ederek tekrarlayın.
   (c) (a) şıkkını, uzunluğu 8 $cm^2$ ve alanı 0,5 $cm^2$ alarak tekrarlayın.
   (d) (a) şıkkını bakır için tekrarlayın ve sonuçları karşılaştırın.

3. Bakırın atomik yapısını çizin ve neden iyi bir iletken olduğunu tartışıp, yapısının germanyum ve silisyumdan hangi açılardan farklı olduğunu belirleyin.

4. Öz yarıiletken bir malzemeyi, negatif sıcaklık katsayısını ve kovalent bağı kendi tanımlayın.

5. Kütüphanede araştırma yaparak, negatif sıcaklık katsayısına sahip üç malzemeyle, pozitif sıcaklık katsayısına sahip üç malzemeyi belirleyin.

§ 1.3

6. 3 volt'luk bir potansiyel farkından 6 C'luk bir yükü geçirmek için ne kadar enerji (joule)gereklidir.
7. Eğer, 12 Volt'luk bir potansiyel farkından bir yükü geçirmek için 48 eV enerji gerekiyorsa, yükün büyüklüğünü bulun.
8. Kütüphaneden yararlanarak pratik öneme sahip olan yarı iletkenlerden GaP ve ZnS için $E_g$ düzeyini belirleyin. Ayrıca bunlardan her birinin tam adını bulun.

§ 1.4

9. *n*-tipi ile *p*-tipi yarıiletken malzemeler arasındaki farkı belirtin.

10. Donör ile akseptör katkıları arasındaki farkı belirtin.

11. Çoğunluk ile azınlık taşıyıcıları arasındaki farkı belirtin.

12. Silisyumun atomik yapısını çizerek, Şekil 1.6'da germanyum için gösterildiği gibi, bu yapıya arsenik katkıları yapın.

13. Problem 12'yi indiyum katkısı yaparak tekrarlayın.

14. Kütüphaneden yararlanarak deliğe karşılık elektron akışı için farklı bir açıklama bulun. Her iki açıklamayı kullanarak kendi kelimelerinizle delik enjeksiyonu işlemini anlatın.

§ 1.5

15. Bir ideal diyodu kendi sözcüklerinizle tanımlayın ve elemanın açık (iletme) ve kapalı (iletmeme) durumlarını nasıl belirlediğini açıklayın. Yani, kısa-devre ve açık-devre eşdeğerlerinin neden uygun olduğunu anlatın.

16. Basit bir şalter (anahtar) ile diyot karakteristiği arasındaki önemli fark nedir? (İpucu: İletim durumunu ve yük akış yönünü göz önüne alın).

§ 1.6

17. Kendi kelimelerinizle bir ileri ve geri öngerilim durumu tarafından bir p-n jonksiyon diyodunda oluşturulan koşulları ve bunun oluşan akımı nasıl etkilediğini tarif edin.

18. Bir *p-n* jonksiyon diyodunda ileri ve geri öngerilimleme durumlarını nasıl hatırlayacağınızı tarif edin. Yani, hangi potansiyelin (pozitif veya negatif) hangi uca uygulandığını nasıl hatırlayacaksınız?

19. Şekil 1.18'i kullanarak, $i_d$ = 10 mA - 50 mA bölgesi için, piyasadan alınabilen ticari bir $S_i$ elemanı ile 1.4 eşitliği ile verilen karakteristikler arasındaki gerilim cinsinden hesaplayın.

20. Denklem (1.4)'ü kullanarak 20°C'de, $I_s$ = 50A olan bir silisyum diyot ve 0.6 V'luk bir ileri öngerilimlemesi için diyot akımını belirleyin.

21. 20 numaralı problemi T = 100 °C (suyun kaynama noktası) için tekrarlayın. $I_s$ 'nin 5.0A'e yükseldiğini varsayın.



22. Geri öngerilimleme bölgesinde bir silisyum diyodun doyma akımı yaklaşık 0.1 $\mu$A ($T$ = 20°C). Sıcaklık 40°C artırıldığında yaklaşık değerini bulun.

23. Bir silisyum ile germanyum diyodun karakteristiklerini karşılaştırın ve pratik bir uygulamada çoğunlukla bunlardan hangisini kullanmayı tercih edeceğinizi belirleyin. Başka ayrıntıları da belirtin. Bir üretici listesini kullanarak ve benzer maksimum anma değerlerine sahip bir germanyum ve silisyum diyodunun karakteristiklerini karşılaştırın.

§ 1.7

24. Şekil 1.20'deki diyottan, ileri yönde 5 mA'lik bir akım akması durumunda statik veya dc direncini bulun.

25. 24. problemi, 30 mA'lık bir ileri akım değeri için tekrarlayın ve sonuçları karşılaştırın.

26. Şekil 1.20'deki diyodun, -5 V'luk bir ters gerilimdeki statik veya dc direncini belirleyin. - 10 V'luk bir ters gerilimde elde edilen değerle nasıl bir farklılık gösteriyor?

§ 1.8

27. Şekil 1.23'deki diyottan, ileri yönde, 10 mA'lik bir akım akması durumunda dinamik (ac) direncini bulun.

28. Şekil 1.23'deki diyodun, 10 mA'lik bir ileri akımdaki dinamik (ac) direncini Denklem (1.7)'yi kullanarak bulun ve 27 numaralı problemin sonuçları ile karşılaştırın. $r_B$'nin katkısı ne kadardır? Dinamik (ac) direncini Denklem (1.7)'yi kullanarak bulun ve 27 numaralı problemin sonuçları ile karşılaştırın. $r_B$'nin katkısı ne kadardır?

29. Şekil 1.23'deki diyodun, 20 mA'lık bir ileri yön akımındaki dc ve ac direncini hesaplayın ve sonuçları karşılaştırın.

§ 1.9

30. Şekil 1.24'deki diyodun, 0.4 ile 0.8 V arasındaki bölge için ortalama ac direncini bulun.

31. Şekil 1.24'deki diyodun, 0.6 V'ta dc ve ac direncini hesaplayın ve 30 numaralı problemde hesaplanan ortalama ac direnciyle karşılaştırın.

§ 1.10

32. Şekil 1.24'deki diyot için parçalı doğrusal eşdeğer devreyi bulun. Yarıiletken diyod için doğrusal-çizgi kısmının yatay ekseni 0.7 V'ta kestiğini varsayın ($S_i$).

33. Örnek problem 1.2'yi $r_{ort.} = 32\ \Omega$ için tekrarlayın. $R_{yük} = 220\ \Omega$

§ 1.11

34. Difüzyon işlemini başka bir örnek vererek açıklayın.

35. Sürüklenme akımı, difüzyon akımından hangi bakımdan farklıdır?

§ 1.12

36. (a) Şekil 1.33'e göre, -25V ve -10V'luk geri öngerilimleme potansiyellerinde geçiş kapasitansını hesaplayın. Kapasitanstaki değişimin gerilimdeki değişime oranı nedir?
    (b) (a) şıkkını -10V ve -1V'luk geri öngerilmeleme potansiyelleri için tekrarlayın. Kapasitanstaki değişimin gerilimdeki değişime oranını bulun.
    (c) (a) ve (b)'de elde edilen oranların karşılaştırması ne gibi bir sonuç veriyor. Hangi gerilim aralığının daha pratik uygulama alanı olabileceği konusunda ne söyleyebilmektedir.

37. Şekil 1.33'e bakarak, 0V ve 0.25V'ta difüzyon kapasitansını belirleyin.

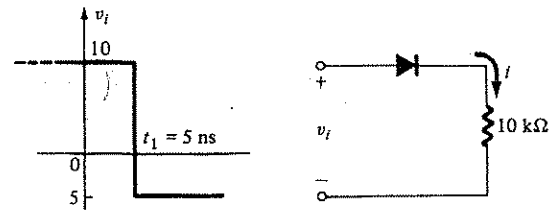
38. Kendi kelimelerinizle difüzyon ve geçiş kapasitansı arasındaki farkı belirtin.

39. Şekil 1.33'teki karakteristikle tanımlanan bir diyodun, uygulanan frekansın 6 MHz olması halinde 0.2 V ileri potansiyelde ve -20 V geri potansiyelde sağlayacağı reaktansı belirleyin.

§ 1.13

40. Şekil 1.55'deki devre için $i$'nin dalga biçimini $t_t = 2t_s$ ve toplam tıkanma süresi 19 ns olduğunu dikkate alarak çizin.






Şekil 1.55

§ 1.14

41. Şekil 1.36'da karakteristiği görülen diyotta 10 mA"lik bir akımda ve -75 °C, 25 °C, 100 °C, ve 200 °C sıcaklıklarda meydana gelen ileri gerilim düşümünü bulun. Her bir sıcaklık için doyma akımının düzeyini belirleyin. Her ikisinin uç değerlerini karşılaştırın ve bunların birbirine oranı üzerine yorum yapın.

§ 1.15

42. T151 diyodu için ileri öngerilimleme bölgesindeki maksimum güç kaybını hesaplayın. Maksimum geri öngerilimleme kaybı V = -10V'ta ($T = 25$ °C) ne kadardır?

43. Problem 42'yi 1N459A diyodu için tekrarlayın. $I_R$'nin geri öngerilimleme ile önemli bir değişikliğe uğramadığını varsayın.

44. Şekil 1.37'nin verilerini kullanarak BAY73 diyodu için güç anma değerinin düşüş eğrisini çizin ve 50°C'de nominal güç düzeyini bulun.

45. Şekil 1.37'deki verilerden yararlanarak BAY73 diyodu için $I_F$ (ordinat)'ye karşı $V_F$ (maks) (apsis) eğrisini çizin ve varsa, konuya ilişkin belli başlı noktaları belirtin.

46. Problem 45'i ters (geri) akım için tekrarlayın ($T_A = 25$°C).

47. BA129 diyodunun 1 MHz'lik bir frekansta kapasitif reaktansı nedir?

48. $t_r = t_s$ olarak kabul edildiğinde, BAY73 diyodunun tıkanma süresinin eğrisini çizin.

49. $I_O$ = 200mA'lik bir ortalama doğrultulmuş seviye anma değeri ile bağlantılı olan tepe akımını hesaplayın (yarım dalga doğrultulmuş sinyal).

50. Şekil 1.38'deki $V_F$ - $I_F$ eğrisini 45 numaraları problemin sonuçlarıyla karşılaştırın.

51. (a) Şekil 1.38'e bakarak, maksimum şartlar altında 1mA'lik ileri akımdaki sıcaklık katsayısını belirleyin.
(b) (a) kısmının sonuçlarını kullanarak, sıcaklık 20C arttığında ileri gerilimdeki değişimi belirleyin.

52. Şekil 1.38'deki güç anma değerinin düşüş eğrisiyle 44 numaraları problemin sonuçlarını karşılaştırın.

53. Maksimum koşullar altında akım, 10mA'den 0.1mA'e düşürüldüğünde dinamik empedansdaki değişim nedir? Şekil 1.38'i kullanın.

§ 1.18

54. Tek bir germanyum veya silisyum kristali üretmek için kullanılan Czochralski yöntemini anlatın.

55. Yüzer-bölge bölge tekniği Czochralski yönteminden ne gibi farklılıklar göstermektedir?

56. Endüksiyon ısıtması nedir? Kendi cümlelerinizle anlatın.

§ 1.19

57. FSA 1410M dizisindeki her bir diyot için 75 °C'de maksimum güç kaybı nedir? Güç anma değerini düşürme eğrisini çizin.

58. Şekil 1.52'ye bakarak, (diyot başına) ileri akımı 100 mA'in ve sıcaklığı oda sıcaklığının (25 °C) üstüne çıkarıldığında meydana gelebilecek zararlı etkilerin listesini çıkartın.



59. Eğer FSA 1410M'nin her bir diyodundan 40 mA'lik akım akıyorsa, 1. uçtan akan akım ne kadardır? Eğer 1,5 ve 9 nolu diyotlar 100 mA'lik ileri akımlarla ($I_F$) ile aktif durumdaysa, 1 nolu bacaktan 9 nolu bacağa kadar ileri yönde gerilim düşümü ne kadardır?

60. Şekil 1.54'deki her bir diyodda 0.7V'lık bir $V_T$ ve 30 mA'lik bir $I_F$ olduğunu kabul edersek, 1 nolu uçtan 10 nolu uca kadar olan akımı ve 1 nolu bacakan 10 nolu bacağa kadar düşen gerilimi hesaplayın.

## 2.1 GİRİŞ

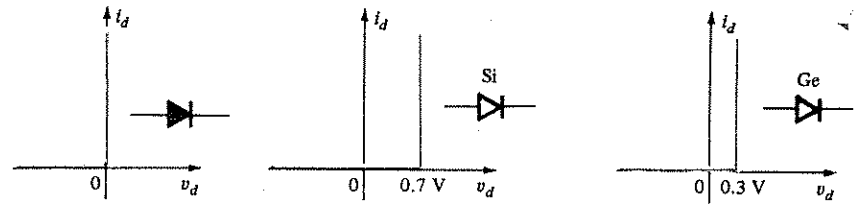
Yariletken diyotların yapısı, karakteristikleri ve modelleri 1. Bölümde tanıtıldı. Bu bölümün temel amacı ise, değişik devre düzenlemelerinde, uygulama alanına uygun modeller kullanarak diyodun pratik uygulamalarına ilişkin bilgiler kazandırmaktır. Bölümün sonunda diyodların dc ve ac devrelerindeki temel davranış yapısı açıkça anlaşılmış olmalıdır. Bu bölümünde öğrenilen kavramlar daha sonraki bölümlerde büyük öneme sahip olacaktır. Örneğin, diyotlar transistörlerin temel yapısının tanımlanmasında ve transistör devrelerinin dc ve ac eksenlerinde analizi sıkça kullanılmaktadır.

Bu bölümün içeriği elektronik elemanlar ve sistemler gibi bir alan üzerinde çalışmanın olumlu bir yönünü ortaya koymaktadır; bir elemanın temel davranış biçimi bir kere anlaşıldıktan sonra sonsuz sayıda düzenleme içinde işlevleri ve tepkileri belirlenebilir. Uygulama alanlarının sonu yoktur; ancak karakteristikleri ve modelleri hep aynı kalmaktadır.

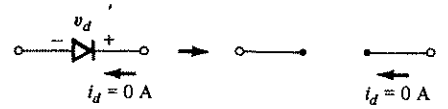
## 2.2 DC GİRİŞLİ SERİ DİYOT DEVRELERİ

Aşağıdaki analiz için 1.10. Bölümde tanımlanan ve Şekil 2.1'de verilen sembollerle yaklaşık diyot modeli kullanılacaktır. Şekil 2.1'in tüm modelleri için Şekil 2.2'de verilen polarite ile diyot üzerine uygulanan veya sonuçta ortaya çıkan her büyüklükte gerilimin bir *açık-devre* eşdeğerine yani "kapalı" duruma yol açacağını unutmayın. Yaklaşık modeller durumunda (ideal model hariç olmak üzere), silisyumda 0.7V ve germanyumda 0.3V'dan düşük ve Şekil 2.3'deki polariteye sahip olan gerilimler, ayrıca bir açık devre eşdeğerine yol açacaktır. İdeal diyot için Şekil 2.3'de gösterilen polariteye sahip herhangi bir pozitif gerilim, Şekil 2.4'ün "açık" durum kısa-devre eşdeğerini sağlayacaktır.

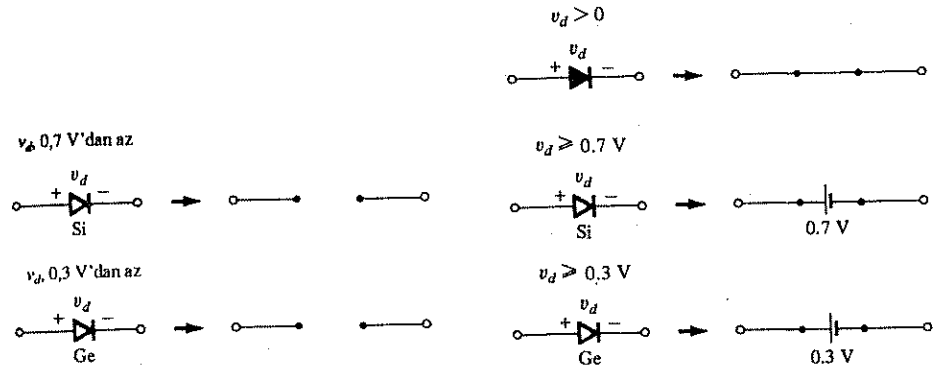





Şekil 2.1 Diyodun ideal ve yaklaşık karakteristikleri.




Şekil 2.2 Herhangi bir diyodun "kapalı" durumu.



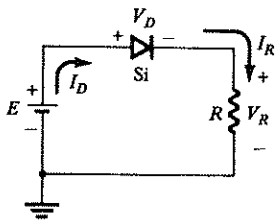

Şekil 2.3 Si ve Ge diyotlarının "kapalı" durumları.

Şekil 2.4 İdeal ve yaklaşık eşdeğer diyotların "açık" durumları.

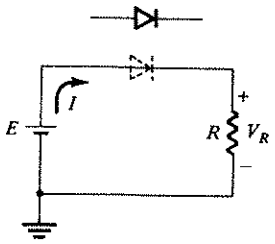
Aşağıdaki analizde eşdeğer devrelerde yer alan 0.7 ve 0.3V'luk gerilim kaynaklarının, *bağımsız* birer enerji kaynağı olmadığını unutmayın. Örneğin, diğer devre elemanlarından yalıtılmış tek başına bir doyotun uçlarına bir voltmetre bağlandığında 0.7V ve 0.3V'luk değerler göstermeyecektir. Bu, diyodu, ideal karakteristikten ayıran sapma geriliminin etkilerini dahil etmek için kullanılan bir mekanizma, yöntem, vs'dir.

Kuşkusuz, uygulanan ileri öngerilimin büyüklüğü diyodun davranışları üzerinde belirgin bir etkiye sahiptir. Ama ya sonuçtaki akım düzeyi? Açık devre durumu için bu açıkça 0 A'dir. Eğer kısa devre durumu sözkonusuysa, *akım; diyodun bağlı olduğu devre tarafından belirlenecektir*. Doğal olarak bu değer, aygıtın maksimum anma değerinden daha düşük olmalıdır, ancak ideal olarak, ileri öngerilimli bir diyot üzerinde sabit bir gerilim düşümü olacaktır (ideal diyod için 0V, Si için 0.7 V ve Ge için 0.3V) ve akım, diyodun içinde bulunduğu devre tarafından belirlenecektir.

Şekil 2.5'deki seri bağlı dc devrelerinin farklı gerilim ve akım düzeylerini hesaplayarak işe başlayalım. Ağırlıklı öneme sahip ilk soru diyodun durumudur; açık devre durumu mu yoksa kısa devre durumu mu varsayılmalıdır? Devrelerin çoğunluğunda, diyotu şekilden tamamiyle çıkarttığımızda, akımın hangi yönde belirlemek, diyodun durumuna ilişkin ipucunu sağlıyacaktır. Eğer akımın yönü (Şekil 2.6'da olduğu gibi) diyot sembolündeki okun yönüyle aynı yöne sahipse, diyot, devrede diyotun $V_T$ geri öngerilimleme gerilimini karşılamaya yeterli gerilim olduğu sürece "açık" durumdadır.




Şekil 2.5 Seri bağlı diyot devresi




Şekil 2.6 Diyot durumunun belirlenmesi.

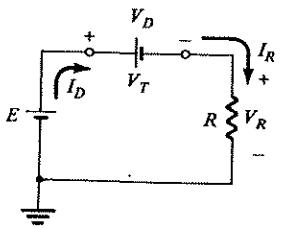
E>$V_T$ olduğunu varsayarsak, diyot "açık" durumdadır ve Şekil 2.7'deki eşdeğer devre ortaya çıkar. Şimdi,

$$V_D = V_T \tag{2.1}$$

$$V_R = E - V_T \tag{2.2}$$

ve

$$I_D = I_R = \frac{V_R}{R} \tag{2.3}$$

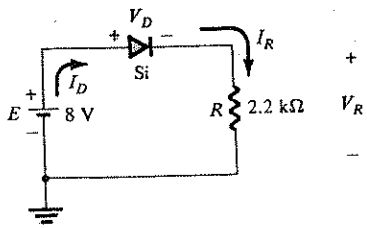



Şekil 2.7 Si diyota ait "açık"-durum eşdeğerinin devrede yerine konulması.



ÖRNEK 2.1

Şekil 2.8'deki seri diyot devresi için $V_D$, $V_R$ ve $I_D$'yi bulun.




Şekil 2.8

Çözüm:

Uygulanan gerilim, sembolün okuyla aynı yönde olacak şekilde saat yönünde bir akımın akmasına neden olduğundan diyot "açık" durumdadır.

$$V_D = 0.7 \text{ V}$$
$$V_R = E - V_T = 8 - 0.7 = 7.3 \text{ V}$$
$$I_D = I_R = \frac{V_R}{R} = \frac{7.3}{2.2 \text{ k}\Omega} \cong 3.32 \text{ mA}$$

ÖRNEK 2.2

Örnek problem 2.2'yi diyodu ters yönde yerleştirerek tekrarlayın.

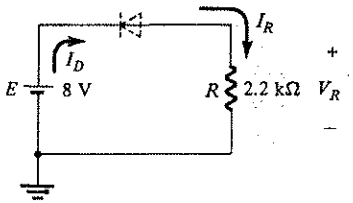
Çözüm:

Diyodu kaldırdığımızda, $I$'nin yönünün Şekil 2.9'daki diyot sembolündeki ok yönüne göre ters olduğunu buluruz ve dolayısıyla hangi model kullanılırsa kullanılsın diyot eşdeğeri açık devre olacaktır. Sonuç, Şekil 2.10'daki devredir; burada $I_D$, açık devre dolayısıyla **0A**'dir. $V_R = I_R R$ olduğu için, $V_R = (0)R = 0$ V'dir. Çevre boyunca Kirchoff gerilim yasasını uygularsak,

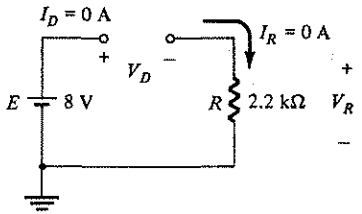
$$E - V_D - V_R = 0$$

ve

$$V_D = E - V_R = E - 0 = E = 8 \text{ V}$$




Şekil 2.9

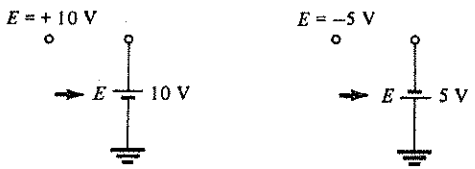



Şekil 2.10

Özellikle Örnek 2.2'de "kapalı" durumda olmasına rağmen diyot üzerinde düşen yüksek gerilime dikkat edin. Akım sıfır, ancak gerilim anlamlı bir düzeydedir. İnceleme açısından, aşağıdaki analiz için şu noktaları aklınızda bulundurun:

1. *Bir açık bir devrenin uçlarına herhangi bir gerilim uygulanmış olabilir, ancak, akan akım daima 0 A'dir.*
2. *Bir kısa devrenin uçlarındaki gerilim düşümü daima 0V'dur, ancak akan akımın büyüklüğü sadece çevreleyen devreyle sınırlıdır.*

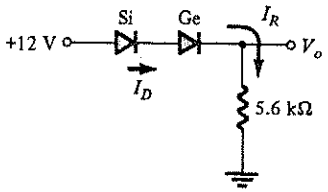
Şimdi vereceğimiz örnekte uygulanan gerilim için Şekil 2.11'deki semboller kullanılacaktır. Bunlar, endüstride yaygın kullanılan ve okurun bilmesi gereken sembollerdir. Bu semboller ve diğer tanımlı gerilim düzeyleri 5. Bölümde daha ayrıntılı olarak ele alınacaktır.



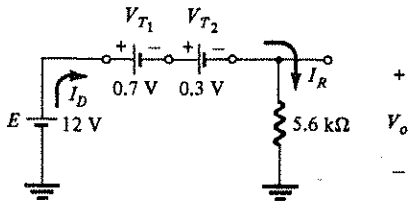

Şekil 2.11 Kaynak sembolü.

ÖRNEK 2.3

Şekil 2.12'deki seri devre için $V_o$ ve $I_D$'yi bulun.




Şekil 2.12




Şekil 2.13



Çözüm:

Örnek 2.1'dekine benzer bir yaklaşım, akan akımın her iki diyodun sembolleriyle aynı yönde olduğunu gösterecektir; dolayısıyla $E = (2V > (0.7 + 0.3) = 1V$ olduğu için Şekil 2.13'deki devre ortaya çıkar. Yeni 12V'luk kaynağa ve 5.6 k'luk direnç üzerindeki $V_0$'ın polaritesine dikkat edin. Oluşan gerilim;

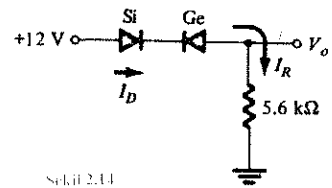
$$V_0 = E - V_{T_1} - V_{T_2} = 12 - 0.7 - 0.3 = 11 \text{ V}$$

ve

$$I_D = I_R = \frac{V_R}{R} = \frac{V_0}{R} = \frac{11}{5.6 \text{ k}\Omega} \cong 1.96 \text{ mA}$$

ÖRNEK 2.4

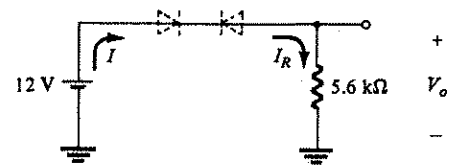
Şekil 2.14'deki devre için $I_D$, $V_{D2}$ ve $V_0$'ı bulun..



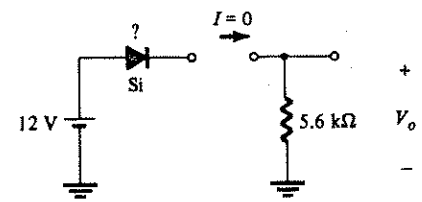

Şekil 2.14

Çözüm:

Diyotlar çıkarılıp oluşan I akımının yönü belirlenince Şekil 2.15'deki devre elde edilir. Silisyum diyot için akım yönünde eşleşme vardır, ancak germanyum diyot için yoktur. Bir kısa devrenin bir açık devre ile seri olarak düzenlenmesi her zaman açık devreye yol açar. Şekil 2.16'da gösterildiği gibi $I_D = \mathbf{0}$ A olur.




Şekil 2.15



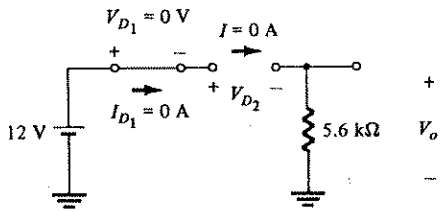

Şekil 2.16

Şimdi sorun, silisyum diyodun yerine neyin konması gerektiğidir. Bu ve ileriki bölümlerde yapılacak analizlerde pratik diyot için 1. Bölümde öngerilimlemenin olmadığı durum için tanımlandığı gibi $V_D = 0$ V olduğu zaman $I_D = 0$ A olduğunu (ve tersi) hatırlayın. $V_{D1} = 0$ V ve $I_D = 0$ A ile tanımlanan koşullar Şekil 2.17'de gösterilmiştir.

$$V_R = I_R R = I_D R = (0)\,R = 0 \text{ V}$$

ve

$$V_{D_2} = V_{\text{açık devre}} = E = 12 \text{ V}$$




Şekil 2.17

Kirchhoff gerilim yasasını saat yönünde uygularsak

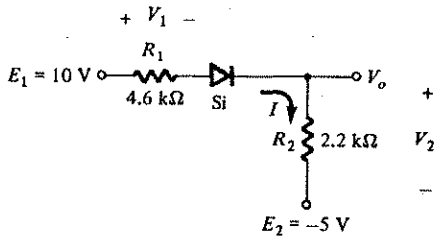
$$E - V_{D_1} - V_{D_2} - V_0 = 0$$

ve

$$V_{D_2} = E - V_{D_1} - V_0 = 12 \text{ V} - 0 - 0$$
$$= 12 \text{ V}$$
$$V_0 = 0 \text{ V}$$

ÖRNEK 2.5

Şekil 2.18'deki seri bağlı dc devresi için $I$, $V_1$, $V_2$ ve $V_0$'ı bulun.




Şekil 2.18

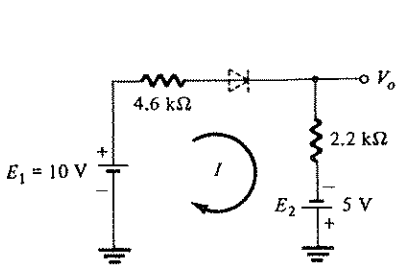


Çözüm:

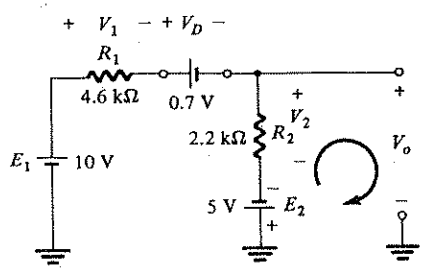
Şekil 2.19'da gösterildiği gibi kaynaklar çizilmiş ve akım yönleri belirlenmiştir. Diyot "açık" durumdadır ve yaklaşık eşdeğer model Şekil 2.20'de yerine konmuştur.

$$I = \frac{E_1 + E_2 - V_D}{R_1 + R_2} = \frac{10 + 5 - 0.7}{4.6 \text{ k}\Omega + 2.2 \text{ k}\Omega} = \frac{14.3}{6.8 \text{ k}\Omega}$$
$$\cong 2.1 \text{ mA}$$
$$V_1 = IR_1 = (2.1 \text{ mA})(4.6 \text{ k}\Omega) = 9.66 \text{ V}$$
$$V_2 = IR_2 = (2.1 \text{ mA})(2.2 \text{ k}\Omega) = 4.62 \text{ V}$$

Çıkışa Kirchhoff gerilim yasasını saat yönünde uygularsak;




Şekil 2.19




Şekil 2.20

ve

$$-E_2 + V_2 - V_2 = 0$$
$$V_0 = V_2 - E_2 = 4.62 - 5 = -0.38 \text{ V}$$

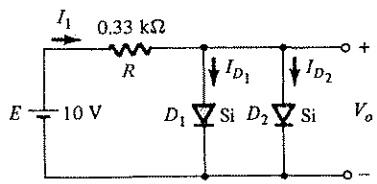
Eksi işareti, $V_0$'ın Şekil 2.20'dekinin tersi bir polaritleye sahip olduğunu gösterir.

## 2.3 PARALEL VE SERİ-PARALEL DEVRELER

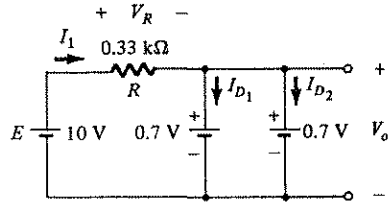
2.2. Bölümde uygulanan yöntemler, paralel ve seri paralel devrelerin analizini de uygulanabilir. Her uygulama alanı için, seri diyot devrelerinde uygulanan ardışık adımlar dizisini eşlemeniz yeterlidir.

ÖRNEK 2.6

Şekil 2.21'deki paralel diyot devresi için $V_0$, $I_1$, $I_{D1}$ ve $I_{D2}$'yi bulun.




Şekil 2.21




Şekil 2.22

Çözüm:

Uygulanan gerilim için kaynağın "baskısı", Şekil 2.22'de gösterildiği gibi her bir diyot üzerinde aynı yönde bir akım alınmasına neden olur. Akan akımın yönü, her diyodun üzerindeki sembol ile aynı yönde ve uygulanan gerilim 0,7 V'tan daha büyük olduğu için, diyotların ikisi de "açık" durumdadır. Paralel bağlı elemanlar üzerindeki gerilim her zaman aynıdır ve bundan dolayı,

$$V_D = \mathbf{0.7\ V}$$

Akım

$$I_1 = \frac{V_R}{R} = \frac{E - V_D}{R} = \frac{10 - 0.7}{0.33\ \text{k}\Omega} = 28.18\ \mathbf{mA}$$

Diyotların, benzer karakteristiklere sahip olduğunu düşünürsek,

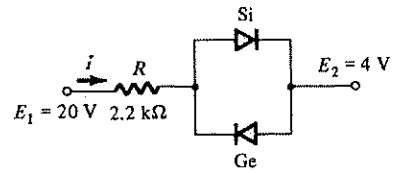
$$I_{D_1} = I_{D_1} = \frac{I_1}{2} = \frac{28.18\ \text{mA}}{2} = 14.09\ \mathbf{mA}$$

Örnek 2.6'da, diyotların niçin paralel bağlandıklarını göstermektedir. Şekil 2.21'deki diyotların akım anma değerleri sadece 20 mA olsaydı, 28.18 mA'lik bir akım, Şekil 2.21'deki tek eleman olması halinde hasara yol açardı. İkisini paralel yerleştirerek, akım aynı uç gerilimi ile 14.09 mA'lik güvenli bir düzeyde sınırlanmıştır.



ÖRNEK 2.7

Şekil 2.23'deki devreden akan $I$ akımını bulun.

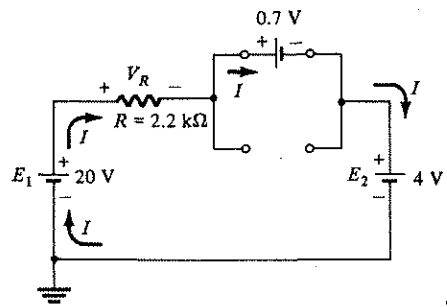



Şekil 2.23

Çözüm:

Devreyi Şekil 2.24'de gösterildiği gibi tekrar çizersek akan akım yönünün, silisyum diyodunu açık ve germanyum diyodunu kapalı hale getirecek şekilde olduğu ortaya çıkar. Dolayısıyla sonuçta akan $I$ akımı

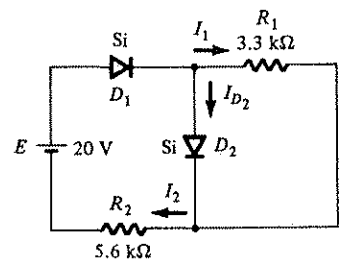
$$I = \frac{E_1 - E_2 - V_d}{R} = \frac{20 - 4 - 0.7}{2.2\ \text{k}\Omega} \cong 6.95\ \mathbf{mA}\ \text{olur.}$$




Şekil 2.24

ÖRNEK 2.8

Şekil 2.25'deki devre için $I_1$, $I_2$ ve $I_{D_2}$ akımlarını bulun.

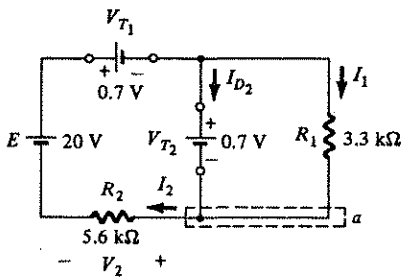



Şekil 2.25

Çözüm:

Uygulanan gerilim (basınç) her iki diyodu açık duruma getirecek şekildedir. Bu durum Şekil 2.26'da gösterilen akım yönleriyle belirtilmiştir. Burada eşdeğer devre çekildikten sonra + çözümün dc-seri-paralel devreler için uygulanan teknikler kullanılarak elde edildiğine dikkat edin.

$$I_1 = \frac{V_{T2}}{R_1} = \frac{0.7}{3.3\ \text{k}\Omega} = 0.212\ \textbf{mA}$$




Şekil 2.26

Kirchhoff gerilim yasası gösterilen çevre boyunca saat yönünde uygulanırsa

$$-V_2 + E - V_{T_1} - V_{T_2} = 0$$

ve

$$V_2 = E - V_{T_1} - V_{T_2} = 20 - 0.7 = 18.6\ V$$

ile ve

$$I_2 = \frac{V_2}{R_2} = \frac{18.6}{5.6\ k\Omega} = 3.32\ \textbf{mA}$$

(a) alt düğümünde,

$$I_{D_2} + I_1 = I_2$$

ve

$$I_{D_2} = I_2 - I_1 = 3.32\ \text{mA} - 0.212\ \text{mA} = 3.108\ \textbf{mA}$$

## 2.4 VE/VEYA MANTIK KAPILARI

Artık analiz için gerekli araç gerece sahibiz; ve bir bilgisayar düzenlenmesini incelemek, nispeten basit olan bu elemanın uygulamalarının genişliğini gösterecektir. Analizimiz gerilim düzeylerini belirlemekle sınırlı kalacak ve Boole cebirinin veya pozitif ve negatif mantığın ayrıntılarına girmeyecektir. Örnek 2.9'da incelenecek olan devre pozitif mantık için bir VEYA kapısıdır.

Yani, Şekil 2.27'deki 10V düzeyi, Boole cebirine göre "1" ve 0-V düzeyide

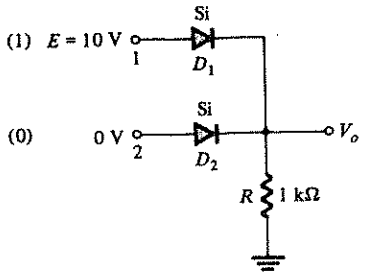


"0" olarak verilmiştir. VEYA kapısı, girişlerden biri veya ikisi birden 1 olduğu zaman çıkış gerilim düzeyini 1 yapar. Her iki giriş sıfır olduğunda, çıkış da 0'dır. VE/VEYA kapılarının analizi ideal diyot modeli kullanmak yerine diyot yaklaşık eşdeğerinin kullanılmasıyla oldukça kolaylaşmaktadır. Çünkü diyot üzerindeki gerilimin, "açık" duruma geçebilmek için silisyum diyotta 0.7V (Ge'de 0.3V) olması gerektiğini varsayabiliriz.

Genelde bu konuya en iyi yaklaşım, uygulanan gerilimin "baskısına" ve yönüne bakarak, diyotların durumunu belirleme konusunda bir sezgi geliştirmektir. Daha sonra analiz, ilk varsayımızın doğruluğunu veya yanlışlığını ortaya koyacaktır.

ÖRNEK 2.9

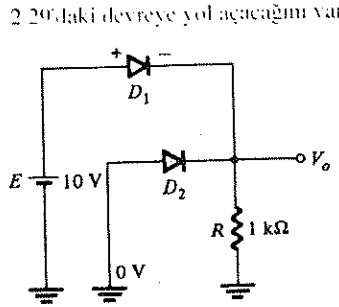
Şekil 2.27'deki devre için $V_0$'ı bulun



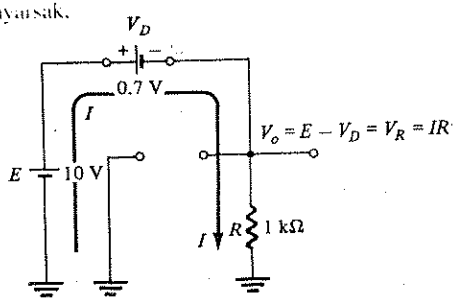

Şekil 2.27 Pozitif mantık veya kapısı

Çözüm:

Başlangıçta, sadece 1. uca uygulanan 10 V'luk bir gerilimin uygulandığına dikkat edin. 0 V düzeyindeki 2. giriş ucu, Şekil 2.28'de yeniden çizilerek verilen devrede de gösterildiği gibi, toprak potansiyelindedir. Şekil 2.28, $D_1$'in bir olasılıkla uygulanan 10 V 'dan dolayı "açık" ve $D_2$'nin "pozitif" yönü 0 V'da olduğu için "kapalı" durumunda bulunduğunu "düşündürmektedir". Bu durumların Şekil 2.29'daki devreye yol açacağını varsayarsak,




Şekil 2.28

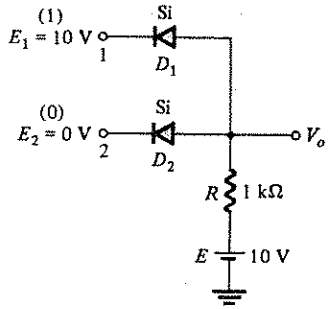



Şekil 2.29

Sonraki adım, yaptığımız varsayımlar çelişen bir durum olup olmadığını kontrol etmektir. Yani, $D_1$ üzerindeki polaritenin onu açık duruma ve $D_2$ üzerindeki polaritenin onu kapalı duruma getirdiğine dikkat edin; $D_1$ için "açık" durumu $V_0 = E - V_D = 10 - 0.7 = 9.3$ V düzeyinde bir $V_0$ oluşturmaktadır. $D_2$'nin katot (-) tarafında 9.3 V ve anot (+) tarafında bir 0 V ile $D_2$ kesinlikle "kapalı" durumdadır. Akımın yönü ve iletim için oluşan kesintisiz yol da $D_1$'in iletim durumunda olduğunun bir başka göstergesidir. Varsayımlarımız, devredeki gerilim ve akımlar tarafından doğrulanıyor gibi görünmektedir ve dolayısıyla ilk analizimiz doğru kabul edilebilir. Çıkış gerilim düzeyi, "1" girişi için tanımlanan 10V'luk düzeyde değildir ancak 9.3 V'luk değer 1 düzeyinde olduğunu kabul etmek için yeteri kadar büyüktür. Bundan dolayı çıkış, yalnızca bir giriş yardımıyla 1 düzeyinde bulunmaktadır, ki bu da kapının bir VEYA kapısı olduğunun belirtisidir. Aynı devrenin 10V'luk iki girişle analizi her iki diyodun da "açık" durumda ve çıkışın 9.3 Volt düzeyinde olacağını gösterecektir. Her iki girişteki 0-V'luk bir giriş, diyotları açmak için gerekli 0.7 Voltu sağlayamayacaktır ve çıkış, 0-V'luk çıkış düzeyi nedeniyle 0 olacaktır. Şekil 2.29'daki devre için akım düzeyi şu şekilde belirlenir:

$$I = \frac{E - V_D}{R} = \frac{10 - 0.7}{1\ \text{k}\Omega} = 9.3\ \textbf{mA}$$

Şekil 2.30'daki pozitif mantıklı VE kapısı için çıkış düzeyini bulun.

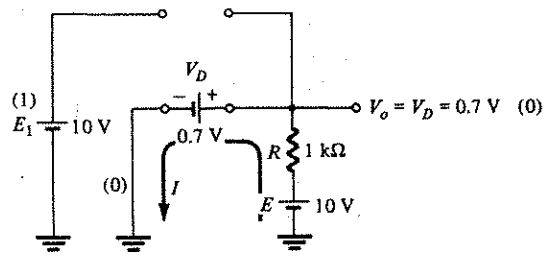



Şekil 2.30 Pozitif mantık VE kapısı

Bu durumda devrenin toprağa bağlı bacağında bağımsız bir kaynağın bulunduğuna dikkat edin. Birazdan göreceğimiz nedenlerden dolayı bu kaynağın düzeyi, giriş mantığı düzeyi ile aynı tutulmuştur. Devre, diyotların durumu konusundaki ilk varsayımlarımıza uygun olarak Şekil 2.31'de yeniden çizilmiştir. Her ne kadar $D_1$ diyodunun anoduna direnç üzerinden 10 V'luk bir kaynak bağlı



ise de, $D_1$ 'in katot tarafında 10 V ile $D_1$ 'in "kapalı" olduğu varsayılmıştır. Ancak, bu bölümün giriş kısmında belirttiğimiz gibi analizde yaklaşık modelin kullanımının yardımcı olacağını hatırlayın.




Şekil 2.31

$D_1$ diyodu durumunda; giriş ve kaynak gerilimleri aynı düzeydeyse ve karşılıklı bir baskı yaratıyorlarsa 0.7 V nereden gelecektir? $D_2$ diyodu, katot tarafındaki düşük gerilim ve 1 kΩ'luk direnç üzerinden gelen 10 V kaynağı nedeniyle "açık" olarak kabul edilmektedir.

Şekil 2.31'deki devrede $V_0$'daki gerilim, ileri öngerilimlenmiş olan $D_2$ diyodu sebebiyle 0.7V'tur. $D_1$ anodunda 0.7 V ve katotunda 10 V olduğu için $D_1$ kesinlikle "kapalı" haldedir. I akımının yönü Şekil 2.31'de gösterilen yön, büyüklüğü ise

$$I = \frac{E - V_D}{R} = \frac{10 - 0.7}{1\ \text{k}\Omega} = 9.3\ \textbf{mA}$$

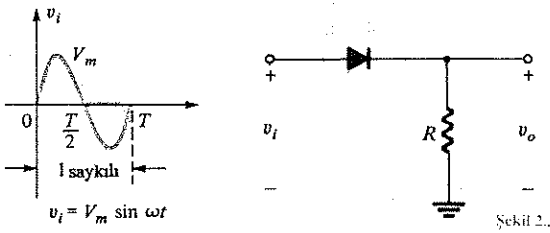
olacaktır.

Dolayısıyla diyotların ne durumda olduğuna ilişkin varsayım doğrulanmıştır ve daha önceki analizimiz geçerlidir. 0 düzeyi için tanımlanan 0 V'ta olmamasına rağmen çıkış gerilimi 0 düzeyinde kabul edilebilecek kadar küçüktür. Bu nedenle bir VE kapısının tek bir girişi, 0-düzeyinde bir çıkışa yol açacaktır. Geriye kalan iki girişli ve girişsiz olasılıkları için diyot durumları bölümün sonundaki problemler kısmında incelenecektir.

## 2.5 YARIM DALGA DOĞRULTMA

Diyot analizini şimdi, sinüsoidal dalga biçimi ve kare dalga gibi zamana göre değişen fonksiyonları kapsayacak şekilde genişletilecektir. Zorluk derecesinin artacağı kuşku götürmez, ancak temel teknikler bir kere anlaşıldıktan sonra analiz, oldukça dolaysız ve sıradan bir yaklaşım çizgisini izleyecektir.

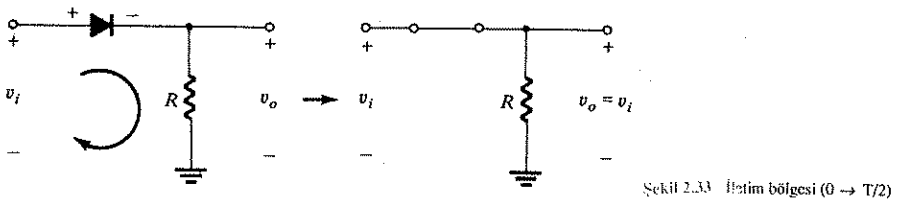
Zamanla değişen sinyal girişli en basit devrelerden biri Şekil 2.32'de görülmektedir. Yaklaşımın ek matematiksel işlemlerle karmaşık hale gelmesini önlemek için şimdilik ideal modeli kullanacağız.



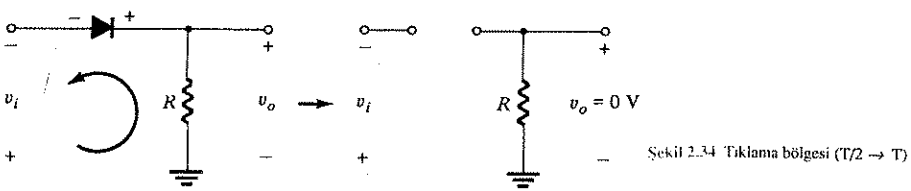

Şekil 2.32 Yarım-dalga doğrultucu.

Şekil 2.32'deki T periyodu ile tanımlanan bir tam çevrimde ortalama değer (eksen üzerinde ve altında kalan alanların cebirsel toplamı) sıfırdır. Şekil 2.32'deki yarım dalga doğrultusu adı verilen devre, ac'den dc'ye dönüştürme işleminde belirli bir kullanımı olan ortalama bir değere sahip bir $v_0$ dalga biçimi üretecektir.

Şekil 2.32'deki $t = 0 \rightarrow T/2$ aralığında giriş gerilimi $v_i$ 'nin polaritesi, Şekil 2.33'de gösterilmiştir. Sonuç, diyot üzerinde gösterildiği gibi, yanındaki şekilde gösterilen kısa devre eşdeğerine yol açan polaritedir. Bu şekilde çıkış doğrudan girişe bağlanmıştır ve dolayısıyla $0 \rightarrow T/2$ periyodunda $v_0 = v_i$'dir. $T/2 \rightarrow T$ periyodu boyunca $v_i$ girişinin polaritesi Şekil 2.34'de gösterildiği gibi olup, sonunda




Şekil 2.33 İletim bölgesi ($0 \rightarrow T/2$)



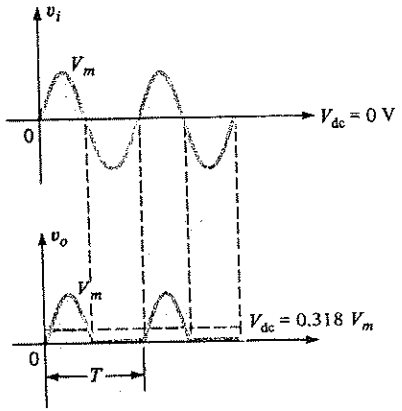

Şekil 2.34 Tıklama bölgesi ($T/2 \rightarrow T$)

diyot üzerinde oluşan polarite, açık devre eşdeğeriyle diyodun "kapalı" duruma geçmesine neden olur. Sonuç, yük için bir akış yolunun olmayışı ve $T/2 \rightarrow T$ periyodu için $v_0 = i\,R = (0)\,R = 0$ V olmasıdır. Karşılaştırma amacıyla $v_i$ girişi ve $v_0$ çıkışı Şekil 2.35'de birlikte çizilmiştir. Bu durumda $V_0$ çıkış sinyali tam bir periyot boyunca eksenin üstünde net pozitif bir alana ve aşağıdaki denklemle belirlenen bir ortalama değere sahiptir:

$$\boxed{\text{ortalama (dc değeri)} = 0{,}318\,V_m} \qquad (2.4)$$



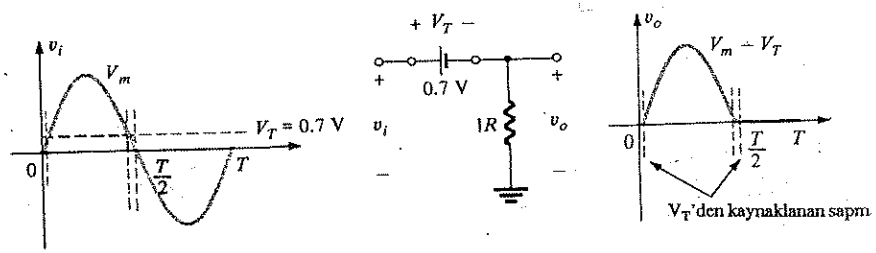
dc düzeyi elde etmek için giriş sinyalinin yarısını kesme işlemine yerinde bir deyimle *yarım dalga doğrultma* denir. Doğrultma terimi ac'den dc'ye dönüştürme işleminde güç kaynaklarındaki diyotlar için kullanılan "doğrultucu" teriminden gelmektedir. İleride sabit bir dc gerilimi oluşturmak için bu dalgalı gerilimin kullanımı üzerinde duracağız.




Şekil 2.35 Yarım-dalga doğrultmuş sinyal

Şekil 2.36'da ileri öngerilimleme bölgesinde $V_T = 0{,}7$ V olan bir Silisyum diyodun kullanılmasının etkileri gösterilmektedir. Burada diyot, iletmeye başlamadan önce girişin en az 0,7 V olması gerekir; ki bu da geçiş gerçekleşene kadar sıfır düzeyinde bir çıkışa yol açmaktadır. İletim durumuna geçildiğinde, $v_0$ ile $v_i$ arasındaki fark sabit $V_T = 0{,}7$ V düzeyinde ve şekilde gösterildiği gibi $v_0 = v_i - V_T$'dir. Net etki eksen üzerinde kalan alanın küçülmesidir; bu da doğal olarak sonuçta elde edilen dc gerilim düzeyini düşürecektir. Eğer $V_m$, $V_0$'dan çok daha büyük aradaki fark ihmal edilip Denklem (2.4) uygulanabilir. Yani,

$$\boxed{V_{dc} \cong 0.318\ V_m} \quad V_m >> V_T \qquad (2.5)$$



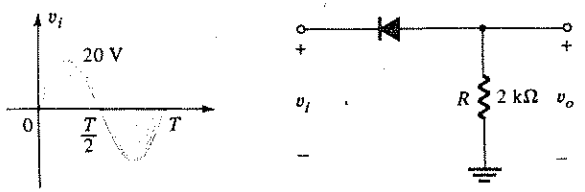

Şekil 2.36 $V_T$'nin yarım-dalga doğrultulmuş sinyal üzerine olan etkisi.

$V_m$, nispeten $V_T$'a yakın bir düzeydeyse Denklem 2.4'ü, tepe değerini kayma gerilimi kadar düşürerek kullanmak suretiyle yaklaşık bir değer bulunabilir. Sağ ve sol kenarlardaki saçaklama alanlarının ihmal edilmesi nedeniyle dc düzeyinde meydana gelen farklılık normalde ciddi sorun yaratmayacak büyüklüktedir. Bu nedenle

$$V_{dc} \cong 0.318\,(V_m - V_T) \qquad (2.6)$$

$V_T$'ye yakın $V_M$

(a) Şekil 2.37'deki devre için $v_0$ çıkışını çizin ve çıkışın dc düzeyini bulun.
(b) (a) şıkkını ideal diyot yerine silisyum diyot kullanarak tekrarlayın.




Şekil 2.37

(a) Bu durumda diyot Şekil 2.38'de gösterildiği gibi girişin negatif yarısı boyunca iletimde olacak ve $v_0$ aynen, şekilde gösterildiği gibi görünecektir. Tam bir periyot için dc düzeyi,

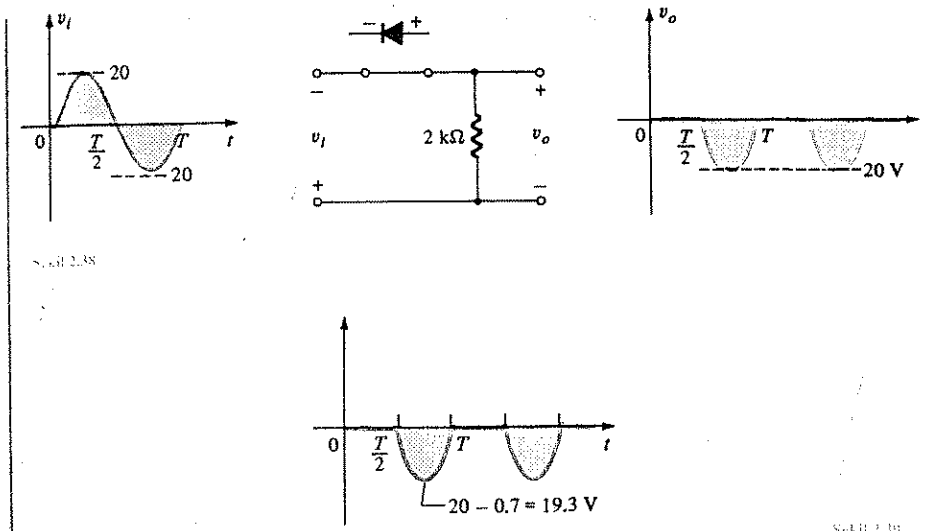
$$V_{dc} = -0.318V_m = -0.318(20) = -6.36\ \text{V}$$

Eksi işareti, çıkış polaritesinin Şekil 2.37'de tanımlanan polariteye göre ters olduğunu göstermektedir.
(b) Silisyum diyot kullanıldığında çıkış Şekil 2.39'da gösterildiği gibidir ve

$$V_{dc} \cong -0.318(V_m - 0.7) = -0.318(19.3) \cong -6.14\ \text{V}$$

Sonuçta dc düzeyinde meydana gelen düşme 0.22 V ya da % 3.5 kadardır.



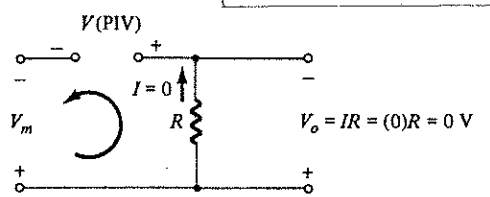



Şekil 2.38

Şekil 2.39

Diyodun ters tepe gerilimi (PIV) anma değeri, doğrultucu sistemlerin tasarımında öncelikli öneme sahiptir. Bunun, geri öngerilim alanında çalışıldığında aşılmaması gereken anma gerilim değeri olduğunu, aksi takdirde diyodun, zener çığ bölgesine gireceğini unutmayın. Yarım dalga doğrultucusu için gereken PIV anma değeri, maksimum uygulanan gerilimle Şekil 2.32'deki geri öngerilimlenmiş diyodu gösteren Şekil 2.40'tan bulunabilir. Kirchhoff gerilim yasası uygulandığında diyodun PIV anma değerinin uygulanan gerilimin tepe değerine eşit olması veya onu aşması gerektiği açıkça belli olmaktadır. Bu nedenle;

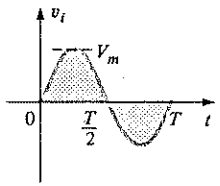
$$\text{PIV}_{\text{anma değeri}} = V_m \text{ yarım dalga doğrultucu} \qquad (2.7)$$



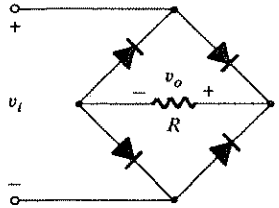

Şekil 2.40 Yarım-dalga doğrultucu için gereken PIV anma değerinin belirlenmesi.

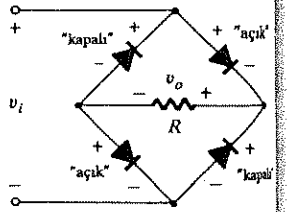
## 2.6 TAM DALGA DOĞRULTMA

Bir sinüsoidal girişten elde edilen dc düzeyi *tam dalga doğrultması* denen bir işlemle % 100 düzeltilebilir. Böylesi bir işlevi yerine getirmek için kullanılan en yay-




Şekil 2.41 Tam-dalga köprü doğrultucu

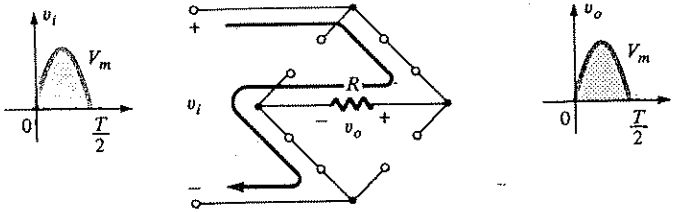


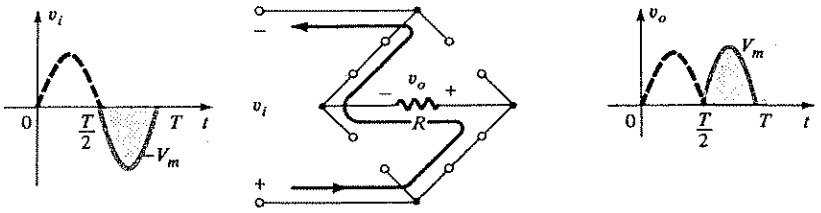

Şekil 2.42 Şekil 2.41'deki $v_i$ giriş gerilimin $0 \rightarrow T/2$ periyoduna ilişkin devresi.

gın devre, *köprü* düzeninde bağlanmış dört diyotlu devre, Şekil 2.4'dc görülmektedir. Girişin polaritesi t/0'dan T(2'ye kadar olan periyodda Şekil 2.42'de gösterildiği gibidir.

$D_2$ ve $D_3$ iletim durumdayken $D_1$ ve $D_4$'ün "kapalı" olduğunu göstermek için ideal diyotlar üzerindeki polariteler de Şekil 2.42'dc gösterilmiştir. Net sonuç R üzerinden akan akım ve polariteyle beraber Şekil 2.43'deki devredir. Diyotlar ideal oluğu için aynı şekilde gösterildiği üzere yük gerilimi (yük direnci üzerindeki gerilim), $v_o = v_i$'dir. Girişin negatif bölgesinde iletimde olan diyotlar $D_1$ ve $D_4$ olup Şekil 2.44'deki devre meydana gelmektedir. Buradaki önemli sonuç yük direnci R üzerindeki polaritenin Şekil 2.42 ile aynı ve bunun da Şekil 2.44'de gösterildiği gibi ikinci pozitif bir darbeye neden olmasıdır. Bir tam periyot boyunca giriş ve çıkış gerilimleri Şekil 2.45'deki gibi görünecektir.




Şekil 2.43

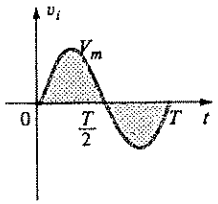


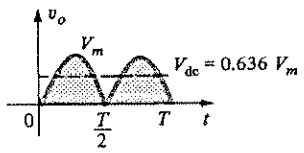

Şekil 2.44



Bir tam periyot boyunca eksen üzerindeki alan, yarım dalga sistemine göre ikiye katlandığı için dc düzeyi de ikiye katlanmış olmakta ve

$$\boxed{\text{ortalama (dc değeri)} = 0.636\, V_m} \qquad (2.8)$$




Şekil 2.45

Silisyum diyotlarda pozitif iletme fazı süresince Şekil 2.46'da gösterildiği gibi $V_0$'ın etkisi de ikiye katlanmıştır. Ancak, eğer $V_m >> 2V_T$ ise, bu durumda

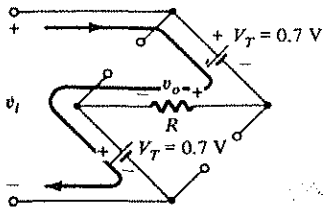
$$\boxed{V_{dc} \cong 0.636 V_m}_{V_m >> 2V_T} \qquad (2.9)$$

ve eğer $V_m$, $2V_T$'ye yakın ise

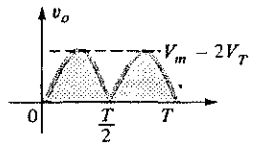
$$\boxed{V_{dc} \cong 0.636\,(V_m - 2V_T)}_{V_m\text{'ye yakın } 2V_T} \qquad (2.10)$$

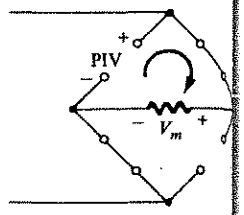
Her bir (ideal) diyot için gereken PIV, Şekil 2.47'de giriş sinyalinin pozitif bölgedeki tepe değerinden elde edilebilir. Gösterilen döngü için R üzerindeki maksimum gerilim $V_m$'dir ve

$$\boxed{\text{PIV} = V_m}_{\text{tam-dalga köprü doğrultucu}} \qquad (2.11)$$




Şekil 2.46

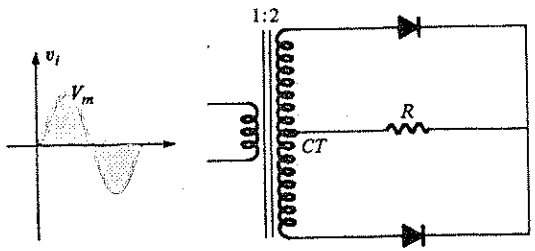


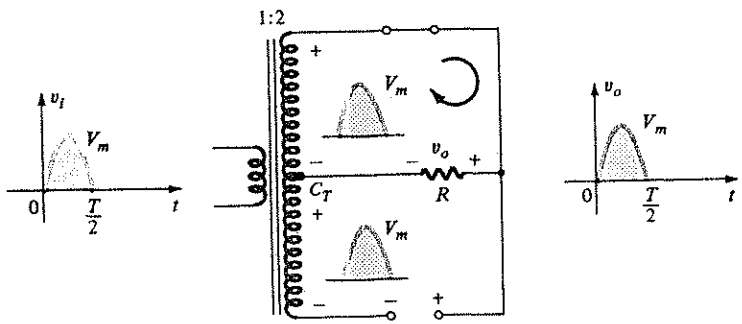

Şekil 2.47

İkinci ve yaygın olarak kullanılan bir tam dalga doğrultucu Şekil 2.48'de görülmektedir; yalnızca iki diyodu vardır. Fakat transformatörün sekonderinin her bir sargı dilimi üzerinde giriş sinyalini oluşturmak için orta uçlu bir transformatöre gerek duymaktadır.

Transformatörün primer sargısına uygulanan $v_i$'nin pozitif kısmı sırasında devre, Şekil 2.49'da gösterildiği gibi görünecektir. Sekonder gerilimleriyle ve sonuçta akan akımın yönleriyle belirlendiği gibi $D_1$ kısa devre eşdeğerinin yerini, $D_2$ ise açık devre eşdeğerinin yerini alacaktır. Çıkış gerilimi Şekil 2.49'daki gibi görünecektir.

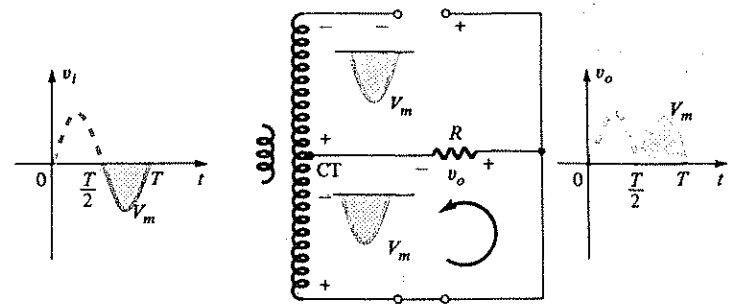



Şekil 2.48




Şekil 2.49

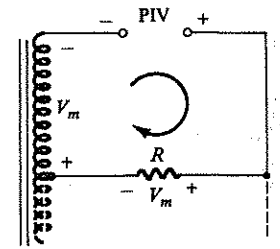





Şekil 2.50

Girişin negatif bölümü süresince devre, Şekil 2.50'deki gibi görünecektir, yani diyotların rolleri değişmiştir, ancak R yük direnci üzerindeki gerilimin polaritesi aynıdır. Net sonuç Şekil 2.45'de görülen çıkış ve dc düzeyleri ile aynı olmaktadır.

Şekil 2.51'deki devre, bu tam dalga doğrultusunun her bir diyodu için net PIV'yi belirlemede bize yardımcı olacaktır. Sekonder gerilimi için maksimum gerilimi ve bitişikteki döngü ile oluşturulan $V_m$'yi yerine koyarsak




Şekil

$$\text{PIV} = V_{\text{sekonder}} + V_R$$

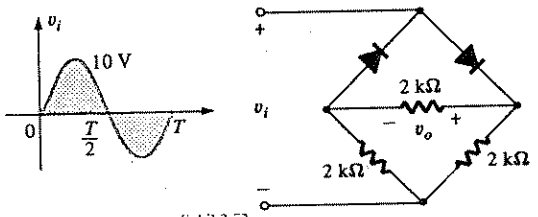
$$= V_m + V_m$$

$$\boxed{\text{PIV} = 2V_m} \quad \text{transformatörlü tam-dalga doğrultucu} \qquad (2.12)$$

elde ederiz.

ÖRNEK 2.12

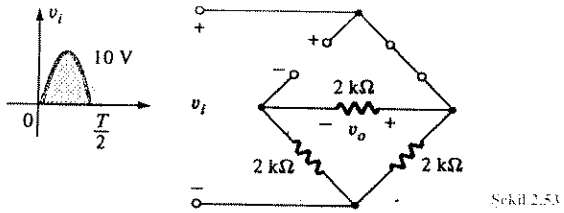
Şekil 2.52'deki devre için çıkış dalga biçimini bulun ve her bir diyot için gerekli PIV'i ve dc düzeyini hesaplayın.



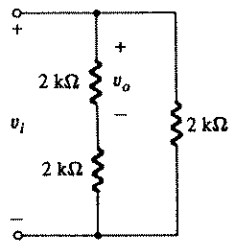

Şekil 2.52

Çözüm:

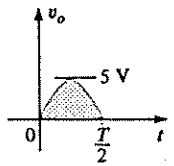
Devre, giriş geriliminin pozitif bölgesinde Şekil 2.53'deki gibi görünecektir. Devre yeniden çizildiğinde Şekil 2.54'deki devre ortaya çıkar; burada $V_{0(\text{maks})} = \frac{1}{2} V_{i(\text{maks})} = \frac{1}{2}(10) = 5$ V(Şekil 2.54). Negatif bölümü için diyotların rolleri değişecek ve $V_0$ Şekil 2.55'deki gibi görünecektir.

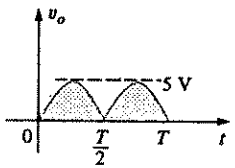



Şekil 2.53




Şekil 2.54






Bu nedenle iki diyodu köprü devresinden çıkarmanın etkisi, mevcut dc düzeyini,

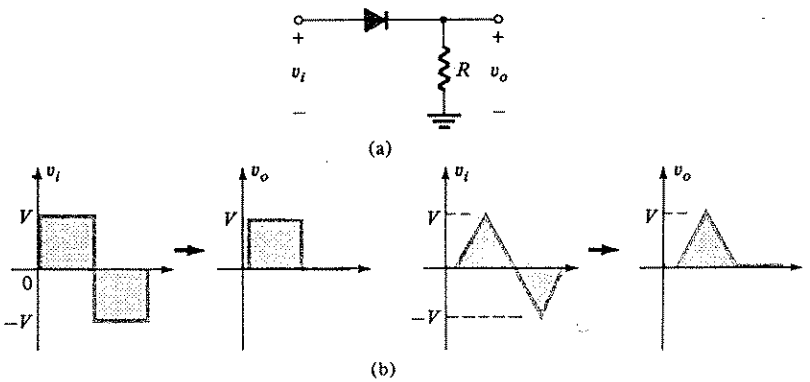
$$V_{dc} = 0.636(5) = \mathbf{3.18\ V}$$

veya aynı giriş değeri ile yarım dalga doğrultusundan elde edilen değere düşürmek olmuştur. Ancak Şekil 2.56'dan belirlenen PIV, $R$ üzerindeki maksimum gerilime eşittir. Bu ise 5 volttur, yani aynı giriş değeri altında bir yarım dalga doğrultucusu için gerekenin yarısı kadar.

## 2.7 KIRPICI DEVRELER

Dönüşümlü dalga biçiminin geri kalan kısmını bozmadan giriş sinyalinin bir bölümünü "kırpma" özelliğine sahip olan ve *kırpıcı* adı verilen çeşitli diyot devreleri vardır. 2.5. bölümdeki yarım dalga doğrultucusu, bir diyotlu kırpıcının en basit örneklerinden (bir diyot bir direnç) biridir. Diyodun yönüne bağlı olarak giriş sinyalinin pozitif veya negatif bölgesi "kırpılmaktır".

Kırpıcıların iki genel kategorisi vardır: Seri ve parallel kırpıcılar. Seri devrelerde diyot, yüke seri, paralel devrelerde ise paralel bağlıdır.



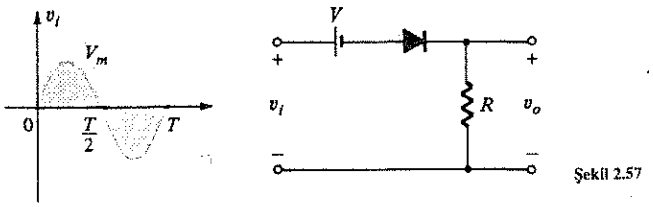

Şekil 2.56

### Seri

Şekil 2.56a'daki seri devrenin çeşitli dönüşümlü dalga biçimlerine tepkisi Şekil 2.56b'de gösterilmiştir. Başlangıçta bir yarım dalga doğrultucusu (sinüzoidal dalga

biçimleri için) olarak geliştirilmiş olmasına karşın, bir kırpıcıya uygulanabilecek dalga türleri üzerinde herhangi bir sınırlama yoktur.

Şekil 2.57'deki gibi bir dc kaynağının eklenmesi, kırpıcının çıkışı üzerinde belirgin bir etki yaratabilir. Buradaki tartışmamız ideal diyotlarla sınırlı kalacaktır ve $V_0$'ın etkisi son bir örnekle gösterilecektir.




Şekil 2.57

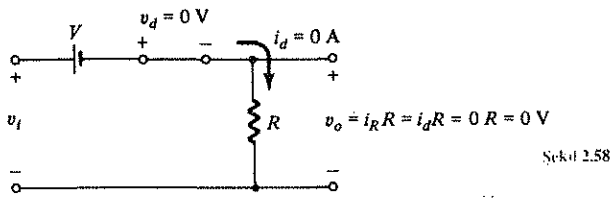
Şekil 2.57'deki gibi devreleri analiz etmenin genel bir yöntemi olmamakla beraber, çözüm üzerinde çalışırken aklınızda bulundurmanız gereken birkaç nokta vardır.

1. *Diyodun yönünü ve uygulanan gerilim düzeylerini dikkate alarak, devrenin tepkisini kafanızda canlandırın.* Şekil 2.57'deki devre için diyodun yönü $v_i$ sinyalinin diyodu açmak için pozitif olması gerektiğini düşündürüyor. Ayrıca dc kaynağı $v_i$ geriliminin, diyodu açmak için V Volt'tan daha büyük olmasını gerektiriyor.

   Giriş sinyalinin negatif bölgesi, dc kaynağının da desteği ile, diyotu "kapalı" duruma geçmeye "zorluyor". Bu nedenle genelde diyodun giriş sinyalinin negatif bölgesi için bir açık devre ("kapalı" durumda) olduğundan emin olabiliriz.
2. *Diyodun durumunda değişikliğe yol açacak uygulama gerilimini (geçiş gerilimi) belirleyin.* İdeal diyotta bir geçişi sağlayacak $v_i$'nin düzeyini belirlemek üzere $i_d = 0$ veya $V_d = 0$ koşulu kullanılacaktır.

   Şekil 2.57'deki devreye $V_d = 0$'da $i_d = 0$ koşulu uygulandığında Şekil 2.58'deki devre elde edilir. Buradan anlaşılacağı üzere durumdaki bir değişmeyi meydana getirecek $v_i$ düzeyi

$$v_i = V_{dc} \qquad (2.13)$$




Şekil 2.58



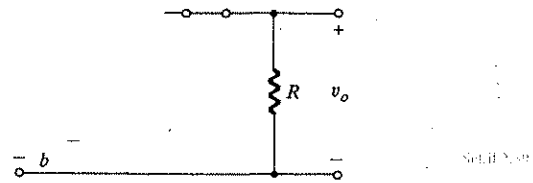
V Volt'tan daha büyük bir giriş geriliminde diyod kısa devre durumundadır; daha düşük bir giriş geriliminde ise açık devre veya "kapalı" durumdadır.

3. *Tanımlanan uçların ve $v_0$ polaritesinin sürekli farkında olmalısınız.* Diyot Şekil 2.59'daki gibi, kısa devre durumundayken, çıkış gerilimi $v_0$ şekil üzerinde gösterildiği gibi (a) ve (b) kısımları ile aynıdır; ve Kirchhoff gerilim yasasını uygularsak;

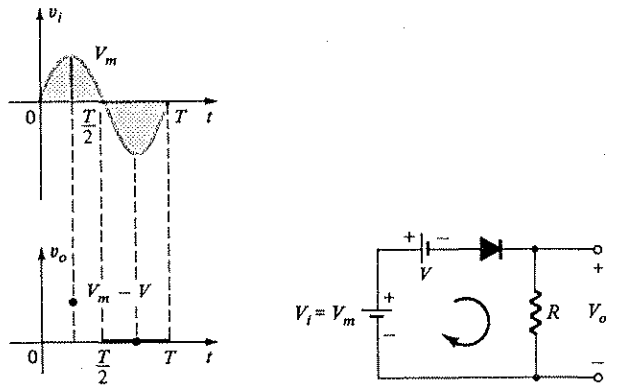
$$v_i - V - v_0 = 0 \text{ (Saatin dönme yönünde)}$$

ve

$$v_0 = v_i - V \qquad (2.14)$$

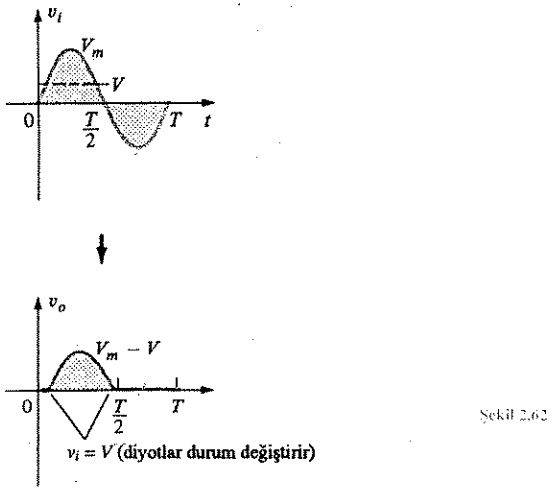



4. *Giriş sinyalini, Şekil 2.60'da gösterildiği gibi, çıkışın üstünde çizmek ve çıkışı girişin anlık değerlerine bağlı olarak belirlemek kolaylık sağlayabilir.* Daha sonra çıkış gerilimi, $v_0$ 'ın belirlenen veri noktalarından çizilebilir. $v_i$ 'nin anlık bir değerinde girişin 0 değerde bir dc kaynağı olarak ele alınabileceğini ve çıkışın, buna karşılık gelen dc değerinin (anlık değer) belirlenebileceğini unutmayın. Örneğin, Şekil 2.57'deki devrede $v_i = V_m$'de incelenecek olan devre Şekil 2.61'de görülmektedir. $V_m > V$ için diyot kısa devre durumunda olup, Şekil 2.60'da gösterildiği gibi. $V_0 = V_m - V$'dir.




Şekil 2.60

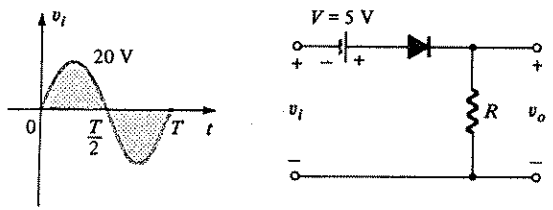
Aynı yöntem $v_0$ 'ın kesintisiz bir eğrisini çizmek için yeterli sayıda çıkış noktaları elde edilene kadar giriş geriliminin istenen sayıdaki noktası için uygulanabilir. Şekil 2.57'deki devre için çıkış, Şekil 2.62'deki gibidir.




Şekil 2.62

ÖRNEK 2.13

Şekil 2.63'deki devre için çıkış dalga biçimini bulun.







Şekil 2.63

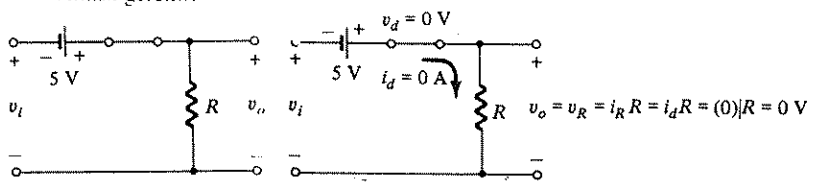
Çözüm:

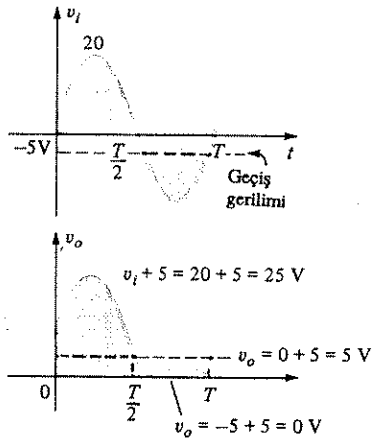
Önceki deneyimleriniz diyodun, $v_i$ 'nin pozitif bölgesi için "açık" durumda olacağını düşündürmektedir (Özellikle V = 5V'un yardımcı etkisini dikkate alırsak). Devre, Şekil 2.64'deki gibi davranacak ve $v_0 = v_i + 5$ olacaktır. Geçiş gerilimi için $V_d = 0$'da $I_d = 0$ koyarsak Şekil 2.65'deki devreyi ve $v_i = -5$V elde ederiz.



Diyot -5V'dan daha negatif gerilimler için açık devre durumunda, -5V'dan daha pozitif gerilimler için de, kısa devre durumunda olacaktır. Giriş ve çıkış gerilimleri Şekil 2.66'da görülmektedir.

Uygulamada kare-dalga girişli kırpıcı devrelerin analizi, sinüsoidal girişli devrelerin analizinden daha kolaydır, çünkü sadece iki düzeyin göz önünde bulundurulması gerekir.



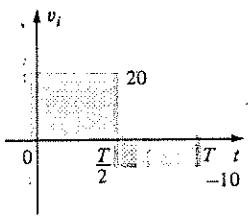




Şekil 2.66

Başka bir deyişle devre iki dc düzeyine sahipmiş gibi çözümlenebilmekte ve oluşan $v_0$ çıkışı uygun zaman çerçevesinde çizilebilmektedir.

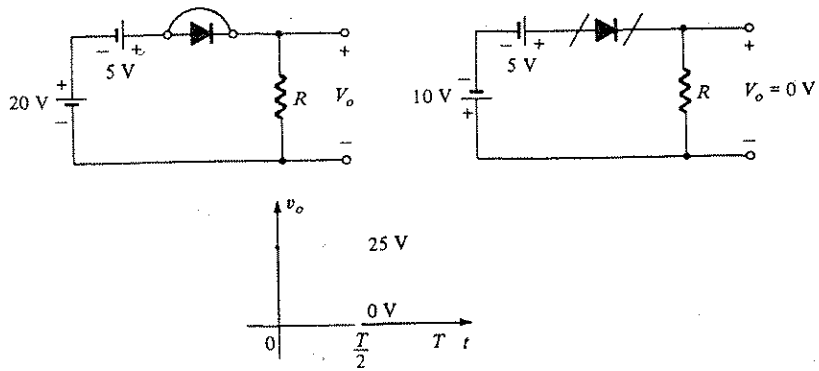
ÖRNEK 2.14

Şekil 2.67'deki kara dalga girişe göre örnek 2.13'ü tekrarlayın.



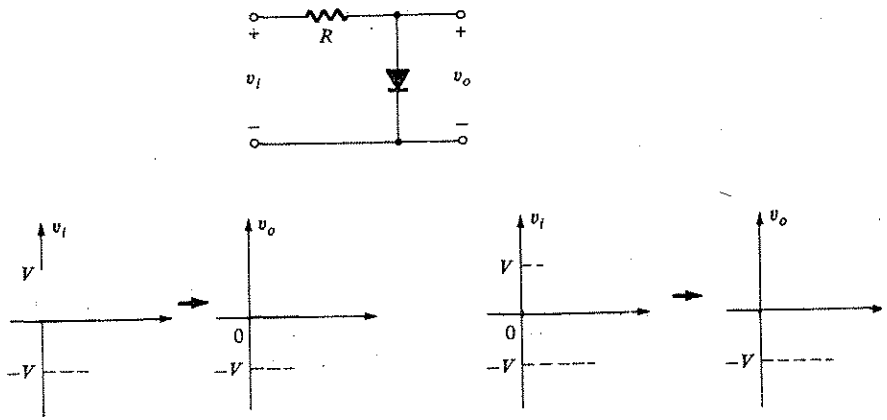

Şekil 2.67

$V_i$ = 20 V (0 → T/2) için Şekil 2.68'deki devre elde edilir. Diyot kısa devre durumundadır ve $V_0$ = 20 + 5 = 25 V'dur. $v_i$ = 10 V için Şekil 2.69'daki devre meydana gelir ve diyot "kapalı" duruma geçer. Dolayısıyla $v_o = i_R R$ (0)$R$ = 0 V olur. Sonuçtaki çıkış gerilimi Şekil 2.70'de verilmiştir.



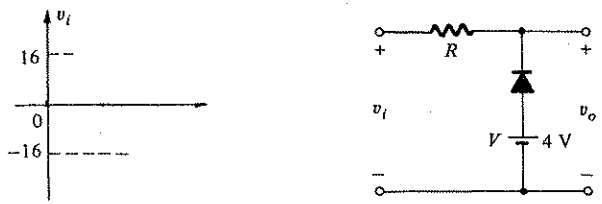

Örnek 2.14'deki kırpıcının tam salınımdan 5 V kırpmakla kalmayıp sinyalin dc düzeyini 5 V yükseltmiş olduğuna dikkat edin.

Şekil 2.71'deki devre, en basit paralel devre olup, Şekil 2.56'daki girişlere karşılık çıkışları göstermektedir. Sonraki örnekte de gösterildiği gibi, paralel devrelerin analizi seri devrelerinkine çok benzemektedir.

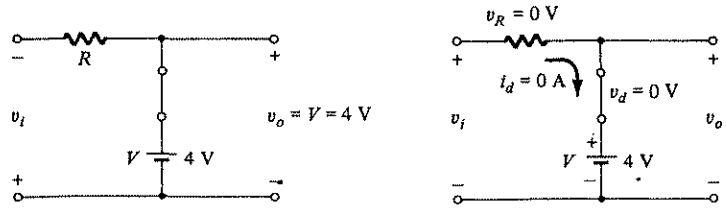





Şekil 2.72'deki devre için $v_0$'ı bulun.




Diyodun yönü ve dc kaynağının polaritesi, giriş sinyalinin negatif bölgesinde diyotun "açık" durumda olacağını düşündürüyor. Bu bölge için devre Şekil 2.73'de gösterildiği gibi olacaktır ve $v_0$ için tanımlanan terminaller $v_0$ = V = 4V olmasını gerektirmektedir.

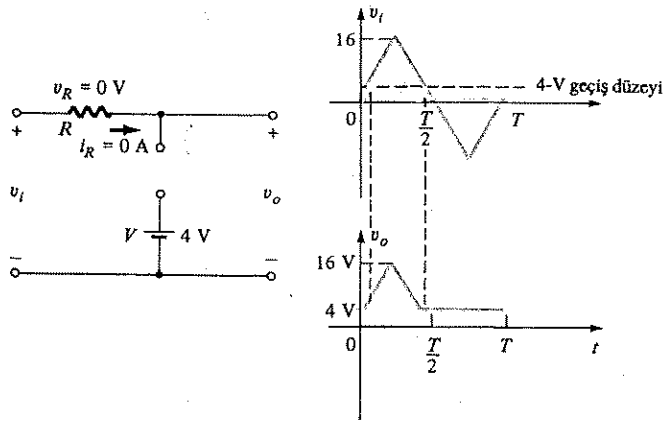



Geçiş durumu, $v_d$ =0 V'de $v_i$ =0 A koşulunun uygulandığı Şekil 2.74'ten belirlenebilir. Sonuçta $v_i$(geçiş)= V =4 V olur.

dc kaynağı, diyodun kısa devre durumda kalması için "baskı" uyguladığına göre diyodun "kapalı" duruma geçmesi için giriş geriliminin 4V'tan daha büyük olması gerekir. 4V'tan daha düşük herhangi bir gerilim, diyotun kısa devre durumunda kalmasına yol açacaktır.

Açık devre durumu için devre, $v_0 = v_i$ olmak üzere Şekil 2.75'de gösterildiği gibi olacaktır. $v_0$'ın çizimini tamamlarsak Şekil 2.76'deki dalga biçimini elde ederiz.

$V_T$'nin çıkış gerilimi üzerindeki etkilerini incelemek üzere bir sonraki örnekte ideal diyot eşdeğeri yerine silisyum diyot kullanılacaktır.




Şekil 2.75

Şekil 2.76

ÖRNEK 2.16

Örnek 2.15'i, $V_T = 0.7$V olan bir silisyum diyot için tekrarlayın.

Çözüm:

İlk önce $v_d = V_D = 0.7$'da $I_d = 0$ A koşulu uygulanıp geçiş gerilimi bulunabilir. Şekil 2.77'deki devre elde edildikten sonra Kirchhoff gerilim yasası çıkış çevre denklemi için saat yönünde uygulanırsa,

$$v_i + V_T - V = 0$$

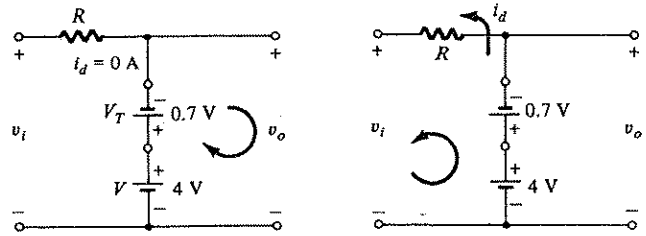
$$v_i = V - V_T = 4 - 0.7 = 3.3 \text{ V} \quad \text{ve buluruz.}$$

3.3V'dan daha büyük giriş gerilimleri için diyot bir açık devre ve $v_0 = v_i$ olacaktır. 3.3V'dan daha düşük giriş gerilimleri için diyot "açık" durumda olacak ve Şekil 2.78'deki devre elde edilecektir; burada

$$v_o = 4 - 0.7 = 3.3 \text{ V}$$

$$v_R = i_R R = i_d R = (0)\, R = 0 \text{ V}$$

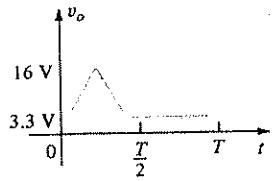





Şekil 2.77

Şekil 2.78

Sonuçtaki çıkış dalga biçimi Şekil 2.79'da görünmektedir. Burada $V_T$'nın tek etkisinin, "açık" durum düzeyini 4V'dan 3.3V'a düşürmek olduğuna dikkat edin.




Şekil 2.79

$V_T$'nin etkilerini hesaba katmanın analizi biraz karmaşıklaştıracağı kuşku götürmez, ancak ideal diyot analiz bir kere anlaşıldıktan sonra, yöntem, $V_T$'nin etkileri de dahil olmak üzere yöntem o kadar zor olmayacaktır.

Çeşitli seri ve paralel kırpıcı devreler ve sinüsoidal girişle elde edilen çıkışlar şekil 2.80'de verilmiştir. Özellikle son konfigurasyonun dc kaynaklarının büyüklüğüne göre belirlenen pozitif ve negatif bölümleri kırpabilme yeteneğine dikkat edin.

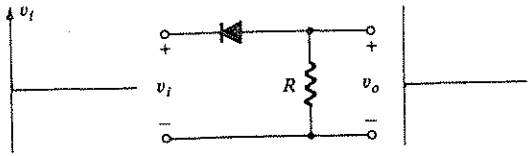
## 2.8 KENETLEME DEVRELERİ

Kenetleyici, bir sinyali farklı bir dc düzeyine "kenetleyebilen" bir devredir. Devrede bir kondansatör, bir diyot ve dirençsel bir eleman bulunmak zorundadır; ancak ek bir kayma elde etmek için bağımsız bir dc kaynağı da kullanıyor olabilir.

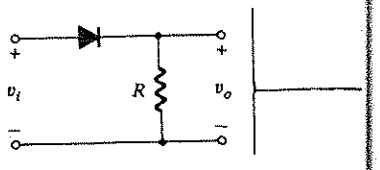
$R$ ve $C$'nin değeri, $\tau = RC$ zaman sabiti, kondansatördeki gerilim, diyodun iletim durumunda olmadığı zaman aralığı içerisinde önemli ölçüde boşalmasını önleyecek büyüklükte

BASİT SERİ KIRPICILAR

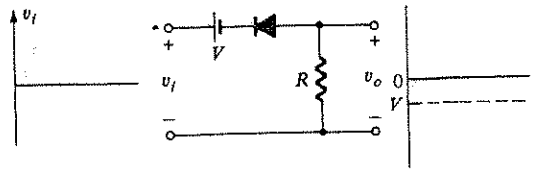
POZİTİF

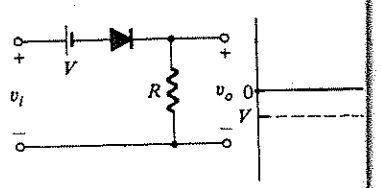


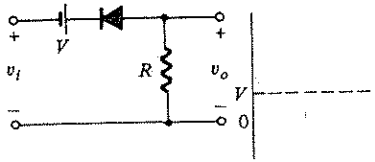
NEGATİF

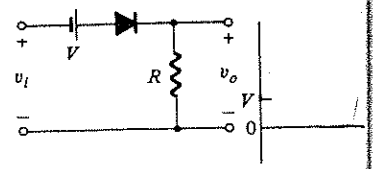


ÖNGERİLİMLİ SERİ KIRPICILAR

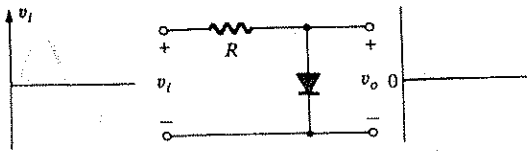


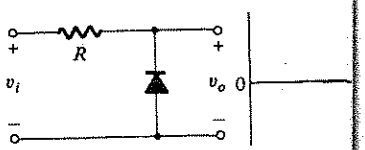




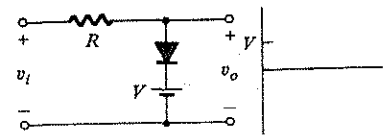


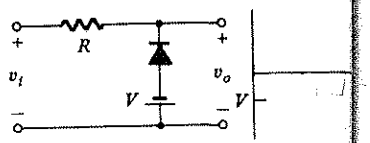
BASİT PARALEL KIRPICILAR

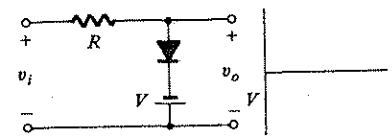


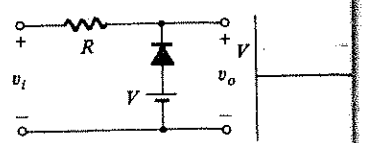


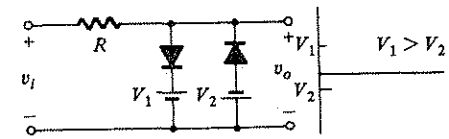
ÖNGERİLİMLİ PARALEL KIRPICILAR







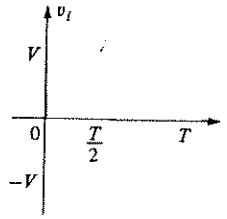


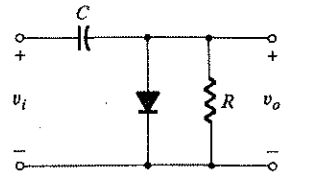




olacak şekilde seçilmelidir. Analiz boyunca pratik açıdan kondansatörün beş zaman sabiti süresince tamamen boşaldığını veya dolduğunu kabul edeceğiz.

Şekil 2.81'deki devre giriş sinyalini sıfır düzeyine kenetleyecektir (ideal diyotlar için). $R$ direnci yük direnci veya $R$'nın istenilen düzeyini sağlamak üzere yük direncine paralel bir direncin kombinasyonu olabilir.

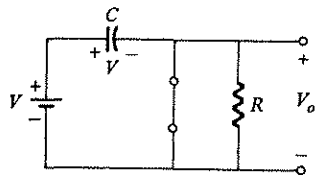


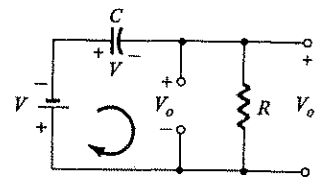


Kenetleme devresi

$0 \rightarrow T/2$ zaman aralığı içinde devre Şekil 2.82'deki gibi olacaktır. Burada diyot kısa devre durumunda olduğundan R direncinin etkisini ortadan kaldırır. $RC$ zaman sabiti o kadar küçüktür ki (R devrenin içsel direnci tarafından belirlenir) kondansatör, $V$ volta çok çabuk yüklenecektir. Bu zaman aralığında çıkış gerilimi doğrudan kısa devredir ve $v_0 = 0$ V olur.

Girişin -V durumuna geçtiği zaman devre, Şekil 2.83'deki gibi görünecektir. Burada diyodun açık devre eşdeğeri, her ikisi de akımı diyotta anottan katoda doğru "iten" uygulanan sinyal ve kondansatördeki gerilimle belirlenmektedir. $R$ tekrar devreye girdiği için $RC$ ile belirlenen zaman sabiti, $T/2$ $T$ periyodundan çok daha büyük olan $5\tau$'lik bir boşalma periyodunu oluşturabilecek uzunluktadır ve yaklaşık bir varsayımla kondansatörün tüm yükünü ve dolayısıyla gerilimini (çünkü $V = Q/C$) bu süre içinde tuttuğu kabul edilebilir.





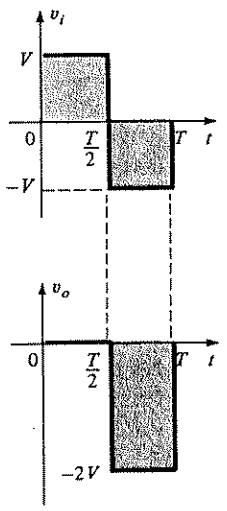
$v_0$, paralel bağlı diyot ve direncin uçlarındaki gerilim olduğundan, Şekil 2.83'de gösterilen diğer pozisyonda da çizilebilir. Kirchhoff gerilim yasası girişe ait çevre denkleminden,

$$-V - V - V_0 = 0$$

ve

$$V_0 = -2V$$

2V polaritesinden kaynaklanan eksi işareti, $v_0$ için tanımlananın tersidir. Sonuçta elde edilen çıkış dalga biçimi, giriş sinyali ile birlikte Şekil 2.84'de verilmiştir. Çıkış sinyali $0 \rightarrow T/2$ zaman aralığı için 0V'a kenetlenmiştir, ancak giriş ile aynı (2V düzeyindeki salınımı korumaktadır.




Şekil 2.84

Kenetleme devrelerinde çıkışın toplam salınımı, giriş sinyalinin toplam salınımına eşittir. Bu olgu elde edilen sonucu kontrol etmek için çok iyi bir araçtır.

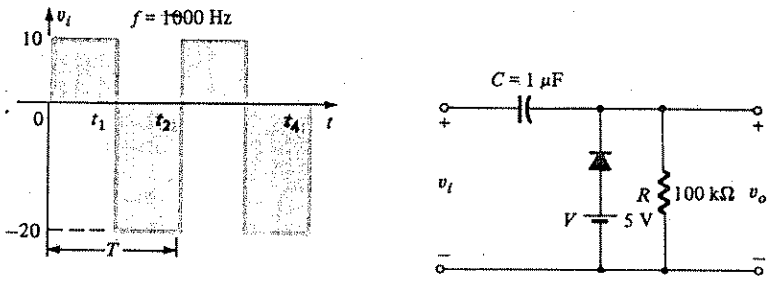
Genelde kenetleme devrelerinin analizinde aşağıdaki noktalar yardımcı olabilir:

1. Kenetleme devrelerinin analizine her zaman için giriş sinyalinin diyodu ileri öngerilimleyen bölümü ile başlayın. Bu bazen giriş sinyalinin bir bölümünün atlanmasını gerektirebilir (bir sonraki örnekte gösterileceği gibi) ancak analiz, gereksiz bir incelemeyle uzamıyacaktır.
2. Diyodun kısa devre durumunda olduğu süre içerisinde kondansatörün, açık devre eşdeğeri durumunda kondansatör üzerindeki gerilimle belirlenen düzeye anında yükleneceğini varsayın.
3. Diyodun açık devre ("kapalı") durumunda olduğu süre içerisinde kondansatörün tüm yükünü ve dolayısıyla gerilimini koruduğunu varsayın.
4. Analiz boyunca $v_0$'ın nerede tanımlı olduğunu sürekli göz önünde bulundurmanız, $v_0$'ın uygun düzeylerini elde etmenizi sağlayacaktır.
5. Çıkış salınımının giriş salınımına eşlenmesi gerektiği kuralını unutmayın.



ÖRNEK 2.17

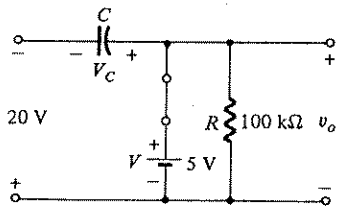
Verilen giriş için Şekil 2.85'deki devrenin $v_0$'ını belirleyin.




Şekil 2.85

Çözüm:

Frekansın 1000 Hz olduğu göz önünde bulundurulursa, düzeyler arasında 0.5 ns'lik zaman aralığı ve toplam 1 ms'lik periyotların varlığı görülür. Analiz 1. öneride söylendiği gibi, diyodun kısa devre durumunda olduğu giriş sinyalinin $t_1 \rightarrow t_2$ periyodu ile başlıyacaktır. Bu zaman aralığına karşılık gelen devre Şekil 2.86'daki gibidir.




Şekil 2.86

Çıkış R üzerindedir, ancak $v_0$ için tanımlanan uçları ile kaynak uçları arasındaki doğrudan bağlantıyı izleyecek olursanız, bunun doğrudan 5-V'luk batarya üzerinde olduğu da görülür. Sonuç, bu zaman aralığı için $v_0 = 5$- V'dur.

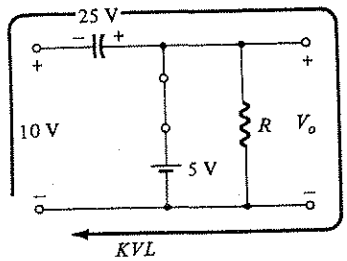
Kirchhoff gerilim yasası giriş çevre denklemine uygulanırsa,

$$-20 + V_C - 5 = 0$$

ve

$$V_C = 25 \text{ V}$$

Bu nedenle 2. öneride de söylendiği gibi kondansatör 25 V'a kadar yüklenecektir. Bu durumda $R$ direnci diyot tarafından devre dışı bırakılmamıştır; ancak devrenin, kaynak ve direncini kapsayan bir Thevenin eşdeğer devresi $R_{TH} = 0$ ve $E_{TH} = 5$ V ile sonuçlanacaktır. Devre, $t_2 \rightarrow t_3$ periyodu için Şekil 2.87'deki gibi görünecektir.




Diyodun açık devre eşdeğeri 5 V'luk bataryanın $v_0$ üzerindeki tüm etkilerini ortadan kaldıracaktır; devrenin dış çevresine Kirchhoff gerilim yasası uygulandığında aşağıdaki değerler elde edilir:

$$+10 + 25 - V_0 = 0$$

ve

$$V_0 = 35 \text{ V}$$

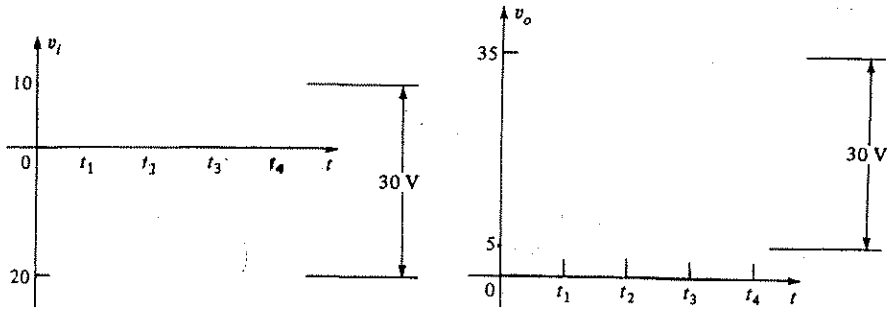
Şekil 2.87'deki boşalma devresinin zaman sahibi RC çarpımıyla belirlenir ve büyüklüğü

$$\tau = RC = (100 \text{ k}\Omega)(0.1 \mu\text{F}) = 0.01 \text{ s} = 10 \text{ ms olur.}$$

Toplam boşalma süresi bu nedenle $5\tau = 5(10)\text{ms} = 50$ ms'dir.

$t_2 \rightarrow t_3$ zaman aralığı ancak 0.5 ms süreceği için, kondansatörün giriş sinyalinin darbeleri arasındaki boşalma periyodu sırasında gerilimini koruyacağını kabul etmek iyi bir yaklaşım olacaktır. Elde edilen çıkış, giriş sinyali ile birlikte Şekil 2.88'de verilmiştir. 5'inci öneride de belirtildiği gibi 30V'luk çıkış salınımının giriş salınımıyla eşleştiğine dikkat edin.





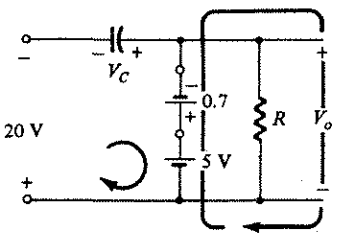

Örnek 2.17'yi $V_T = 0{,}7$ V'luk bir silisyum diyodu ile tekrarlayın.

Kısa devre durumu için devre Şekil 2.89'daki görünümü alır. Ve $v_0$, çıkış bölümünde Kirchhoff gerilim yasası uygulanarak bulunabilir.

$$+5 - 0.7 - V_0 = 0$$

ve

$$V_0 = 5 - 0.7 = 4.3 \text{ V}$$




Giriş bölümü için Kirchhoff gerilim yasası uyarınca,

$$-20 + V_c + 0.7 - 5 = 0$$

ve

$$V_c = 25 - 0.7 = 24.3 \text{ V}$$

verecektir.

$t_2 \rightarrow t_3$ periyodu için devre, tek fark kondansatör üzerindeki gerilim

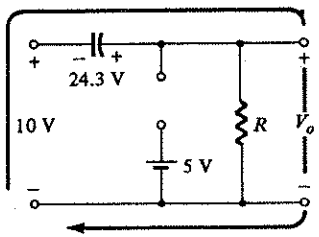
olmak üzere, Şekil 2.90'daki gibi olacaktır. Kirchhoff gerilim yasası uygulanırsa,

$$+10 + 24.3 - V_0 = 0$$

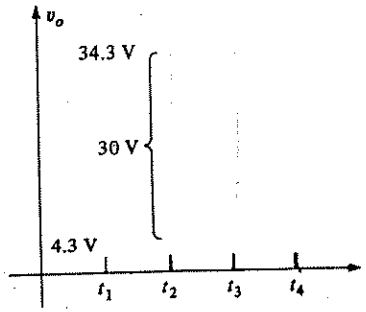
ve

$$V_0 = 34.3 \text{ V}$$

Oluşan çıkış Şekil 2.91'de verilmiştir, ve giriş ve çıkış salınımların aynı olduğunu söyleyen kuralı doğrular.

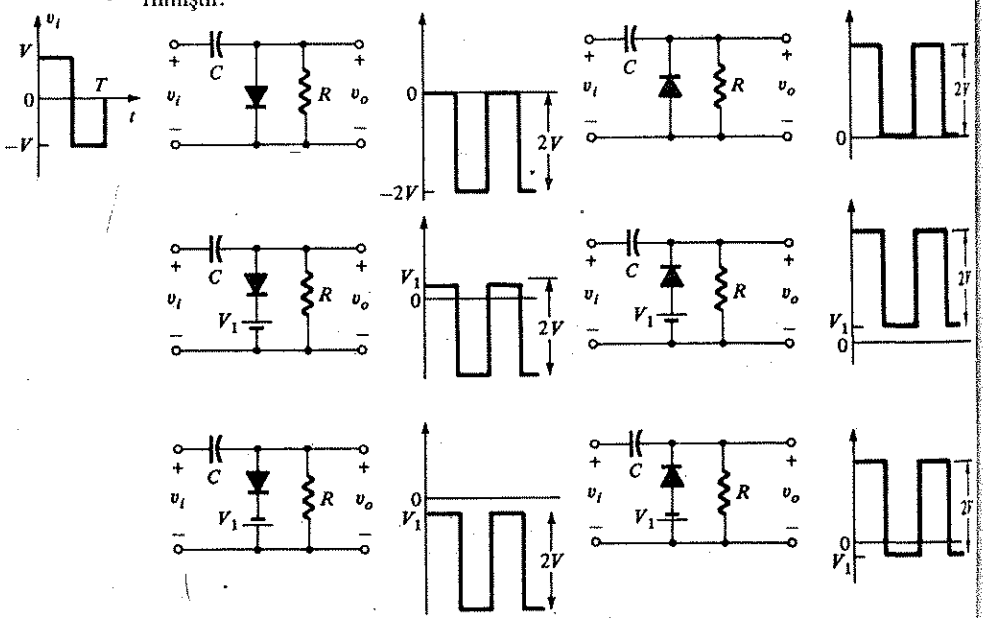



Şekil 2.90




Şekil 2.91

Bir dizi kenetleme devresi ve giriş sinyali üzerindeki etkileri Şekil 2.92'de verilmiştir.

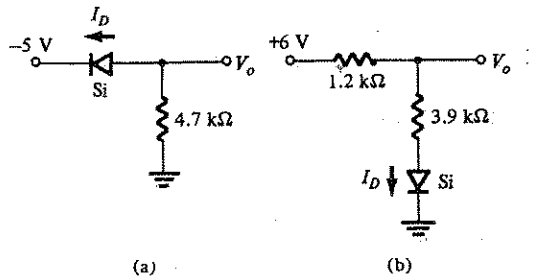



Şekil 2.92 Kenetleme devreleri ($\tau \geq 5RC >> T/2$)



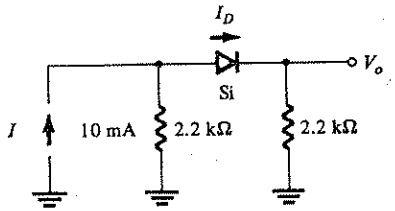


1. Şekil 2.93'deki devreler için $V_O$ ve $I_D$'yi bulun.

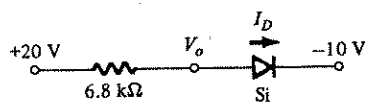



(a) (b)

Şekil 2.93




(a)

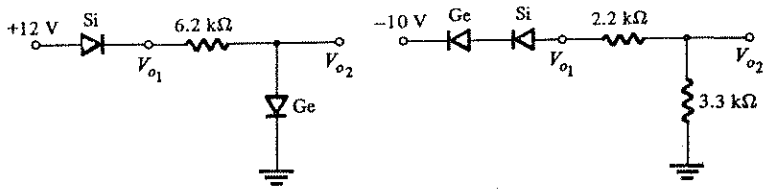



(b)

Şekil 2.94

2. Şekil 2.94'deki devreler için $V_O$ ve ID'yi bulun.

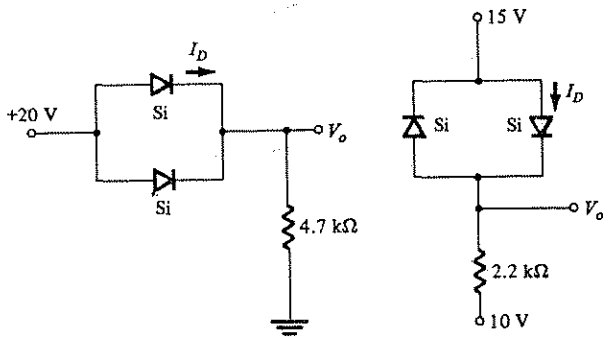
3. Şekil 2.95'deki devreler için $V_{O1}$ ve $V_{O2}$'yi bulun.




(a) (b)

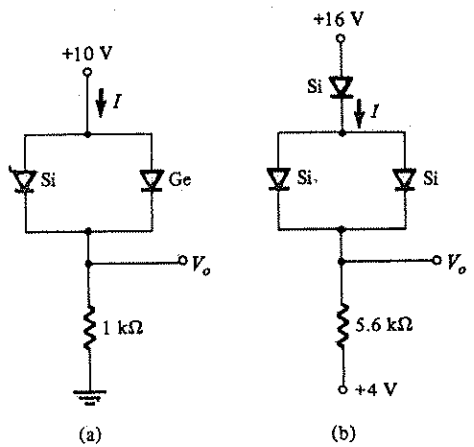
Şekil 2.95

4. Şekil 2.96'daki devreler için $V_O$ ve $I_D$'yi bulun.




(a) (b)

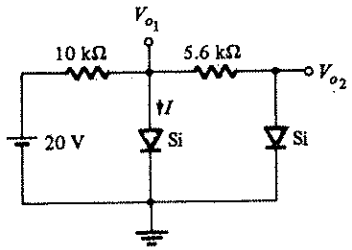
5. Şekil 2.97'deki devreler için $V_O$ ve $I$'yı bulun.

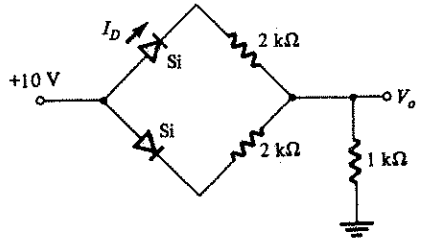



(a) (b)

6. Şekil 298'deki devre için $V_{01}$ ve $V_{02}$'yi bulun.






7. Şekil 2.99'daki devre için $V_O$ ve $I_D$'yi belirleyin.

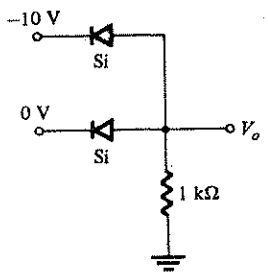
8. Şekil 2.27'deki devre için her iki girişte 0V olduğunu varsayarak $V_O$'ı bulun.

9. Şekil 2.27'deki devre için her iki girişte 10V olduğunu varsayarak $V_O$'ı bulun.

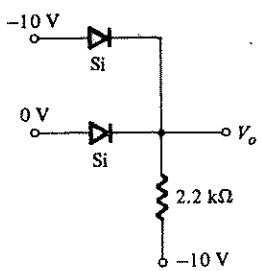
10. Şekil 2.30'daki devre için her iki girişte 0V olduğunu varsayarak $V_O$'ı bulun.

11. Şekil 2.30'daki devre için her iki girişte 10V olduğunu varsayarak $V_O$'ı bulun.

12. Şekil 2.100'deki negatif mantık VEYA kapısı için $V_O$'ı bulun.



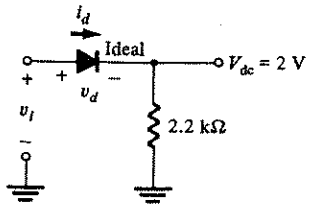

Şekil 2.100




Şekil 2.101

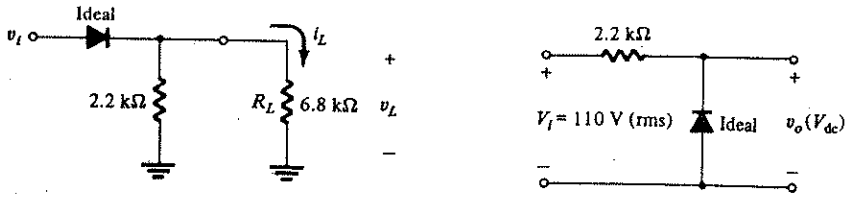
13. Şekil 2.101'deki negatif mantık VE kapısı için $V_O$'yi bulun.

14. İdeal diyot kullanıldığını varsayarak Şekil 2.102'deki yarım dalga doğrultucu için $v_i$, $v_d$ ve $i_d$'yi bulun. Giriş, 60Hz'lik bir sinüzoidal dalgadır.




**15.** Problem 14'ü bir silisyum diyot kullanarak ($V_T = 0.7$V) tekrarlayın.

**16.** Problem 14'ü Şekil 2.103'de gösterildiği gibi uygulanan bir 6.8 kΩ yük (direnci) kullanarak tekrarlayın. Ayrıca $V_L$ ve $I_L$'yi çizin.

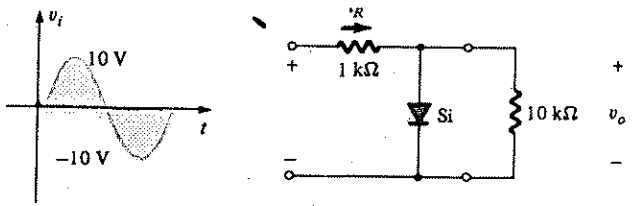






**17.** Şekil 2.104'deki devre için $v_o$'ı çizin ve $V_{dc}$'yi bulun.

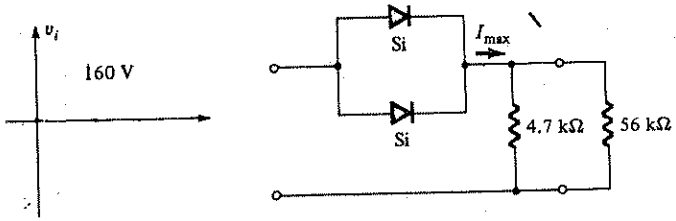
**18.** Şekil 2.105'deki devre için $v_o$ ve $i_R$'yi çizin.




**19.** (a) Şekil 2.106'daki her bir diyot için $P_{maks}$ =14 mW verilmiş olsun. Her bir diyodun maksimum akım anma değerini hesaplayın.
(b) $V_{imaks}$ = 160 V için $I_{maks}$ değerini bulun.
(c) $V_m$ = 160 V için her diyottan geçen akımı bulun.
(d) (c) şıkkında bulunan akımlar (a) şıkkında bulunan maksimum anma değerlerinden az mıdır?

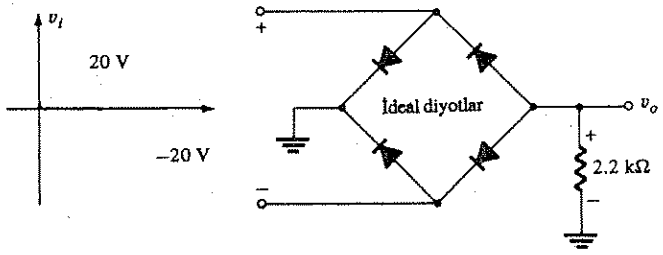


(e) Yanlızca tek bir diyot kullanılmış olması durumunda, diyottan akan akımı bulun ve maksimum anma değeri ile karşılaştırın.

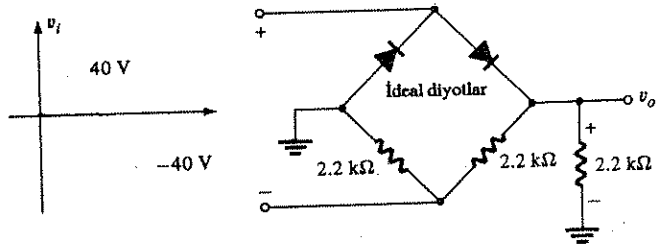



**20.** 20 V rms sinüzoidal girişli bir tam dalga köprü doğrultucusunun 1 kΩ'luk yük direnci vardır.
(a) Silisyum diyotlar kullanıldığında yük üzerindeki dc gerilimini bulun.
(b) Her bir diyot için gerekli PIV anma değerini bulun.
(c) Her bir diyottan iletim sırasında geçen maksimum akımı bulun.
(d) Her bir diyot için gerekli güç anma değeri nedir?

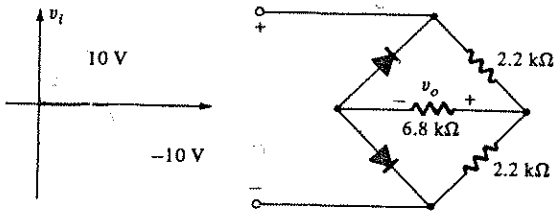
**21.** Şekil 2.107'de verilen devredeki her bir diyot için gerekli PIV anma değerini ve $v_o$ çıkış gerilimini bulun.



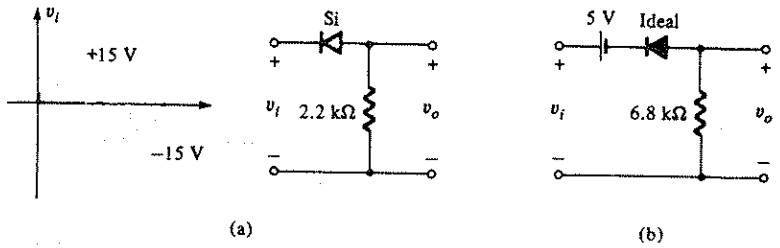

**22.** Şekil 2.108'deki devre için $v_0$'ı çizin ve mevcut dc gerilimini bulun.



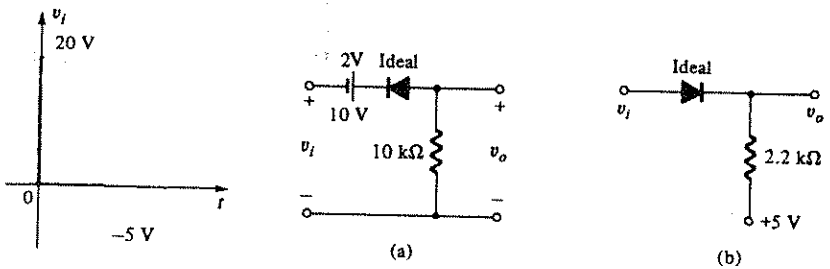
23. Şekil 2.109'daki devre için $v_0$'ı çizin ve mevcut dc gerilimini bulun.




24. Gösterilen giriş için Şekil 2.110'daki her bir devrenin $v_0$ değerini bulun.

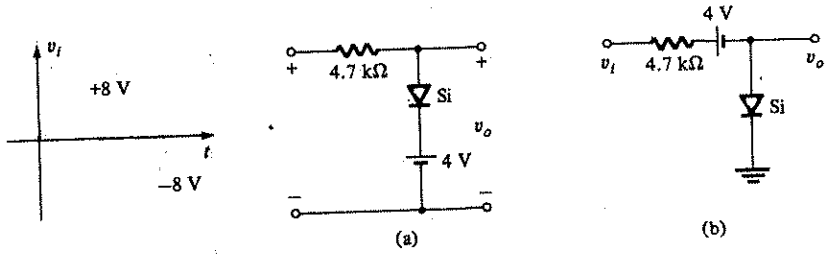



25. Gösterilen giriş için Şekil 2.111'deki her bir devrenin $v_0$ değerini bulun.

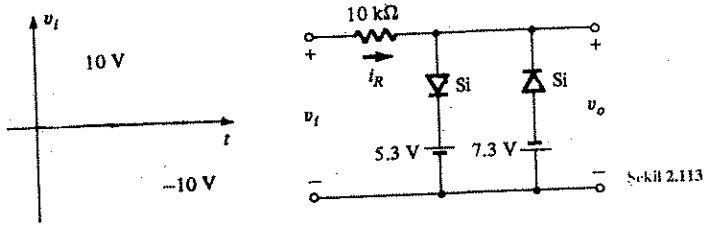



26. Gösterilen giriş için Şekil 2.112'deki her bir devrenin $v_0$ değerini bulun.



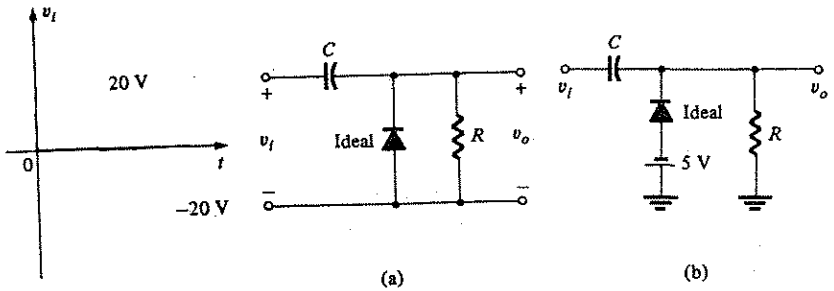



27. Gösterilen giriş için Şekil 2.113'deki devrenin $i_R$ akımını çizin.

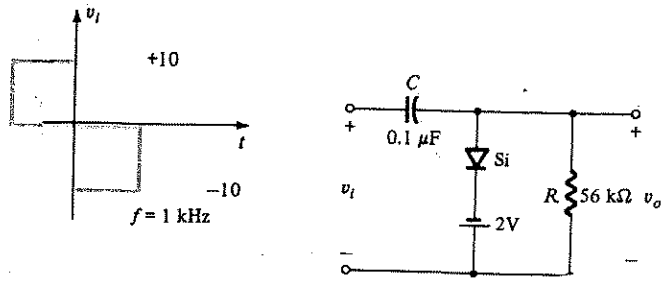



Şekil 2.113

28. Gösterilen giriş için Şekil 2.114'deki herbir devrenin $v_0$ grafiğini çizin.

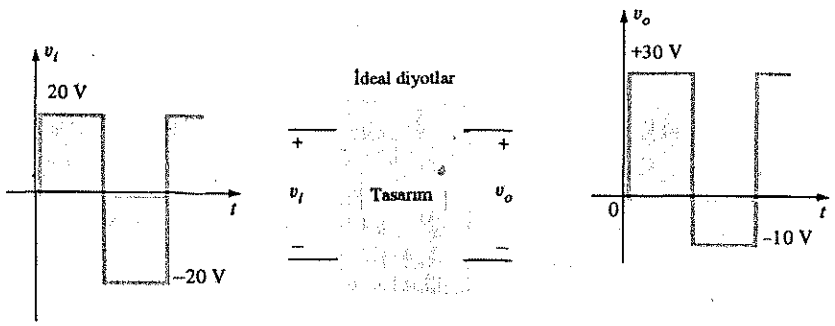



29. Şekil 2.115'deki devre için:
   (a) 5τ'yi hesaplayın.
   (b) 5τ'yi uygulanan sinyalin yarı periyodu ile karşılaştırın.
   (c) $v_0$ eğrisini çizin.



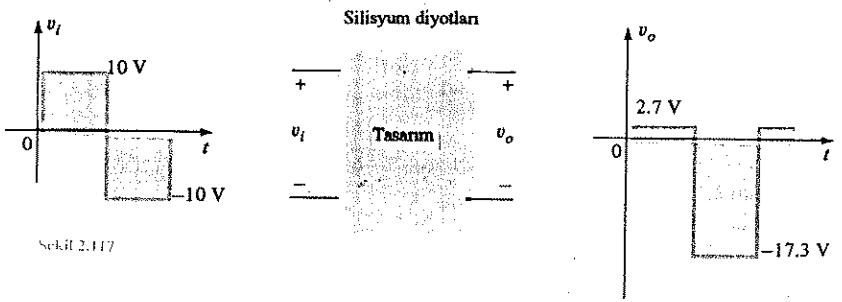

Şekil 2.115

**30.** İdeal diyotlar kullanarak Şekil 2.116'da gösterilen işlevi yerine getirmek için bir kenetleme devresi tasarlayın.




Şekil 2.116

**31.** İdeal diyotlar kullanarak Şekil 2.117'de gösterilen işlevi yerine getirmek için bir kenetleme devresi tasarlayın.

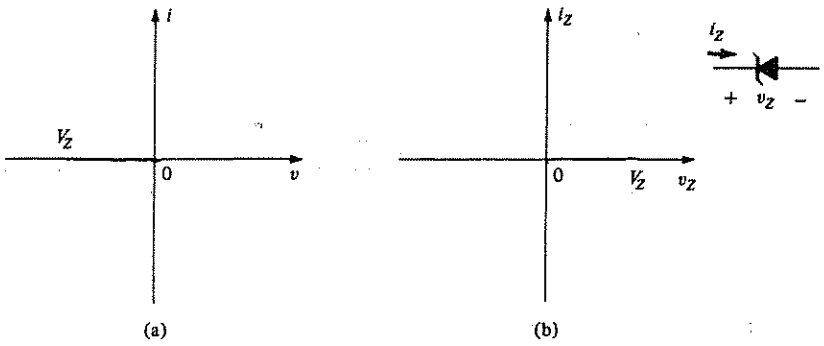



Şekil 2.117



Yarıiletken diyot gibi tek bir *p-n* jonksiyonuna sahip olan, ancak çalışma şekilleri, uç karakteristikleri ve uygulama alanları farklı olan bir dizi iki uçlu eleman vardır. Bunlardan bazıları (Zener, Schottky, tünel ve varikap diyotları, foto diyotlar, LED'ler ve güneş hücreleri gibi) bu bölümde tanıtılacaktır. Buna ek olarak foto iletken hürce, LCD (sıvı kristalli gösterge) ve termistör gibi farklı yapıya sahip iki uçlu elemanlar da incelenecektir.

Yarıiletken diyodun Zener ve çığ bölgesi 1.6. Bölümde ayrıntılarıyla anlatılmıştı. Şekil 3.1a'daki diyotta bu durum, bir $V_Z$ geri öngerilimleme potansiyelinde ortaya çıkar. Zener diyodu, bu Zener bölgesinden tam anlamıyla faydalanmak için tasarlanan bir elemandır. Karakteristiği Şekil 3.1b'de gösterildiği gibi (Şekil 3.1a'nın 0 noktasına göre simetriği) söz konusu bölgeyi vurgulamak için *xy* koordinat düzleminin birinci bölgesinde verirsek, bu karakteristik ile 1.10 bölümdeki silisyum diyodun karakteristiği arasında bir benzerlik ortaya çıkar. Dikey yükseliş $V_Z$ gerilimi kadar ideal eğriye yaklaşmaktadır. 0'dan $V_Z$'ye kadar herhangi bir gerilim, silisyum diyotta $V_T$'nin altına düşmesi gibi, bir açık devre eşdeğerine yol açacaktır. Bununla beraber Zener diyot ile silisyum diyodun karakteristikleri arasında geri öngerilimleme bölgesinde önemli farklılıklar vardır. Silisyum diyot geri öngerilimleme bölgesinde açık devre eşdeğerliliğini korurken, Zener diyotu geri kayma gerilimine ulaşıldıktan sonra kısa devre duruma geçer. Şekil 3.16b'nin birinci bölgesi, aynı şekildeki Zener diyotu sembolünün yanında görünen polarite ve

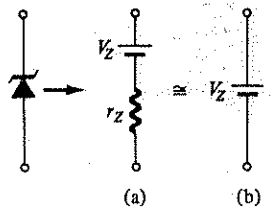



Zener diyotlar: (a) Zener potansiyeli (b) karakteristik ve notasyonu

akım yönüyle tanımlıdır. Şekil 3.1b'de gösterilen polariteyle bir $V_Z$ geriliminin uygulanması, Zener diyodunun, 2. Bölümde silisyum diyotu için tarif edilene çok benzer bir biçimde, açık devre durumundan "açık" duruma gelmesine yol açacaktır.

Zener bölgesinin konumu, katkılama düzeyleri değiştirilerek ayarlanabilir. Katkılamadaki artış, eklenen katkı maddelerinin sayısını artırarak, Zener potansiyelini düşürecektir. Zener potansiyeli 2.4 ila 200 V arasında bulunan ve 1/4 ila 50 W arasında değişen bir güç anma değerine sahip Zener diyotları mevcuttur. Daha yüksek sıcaklık ve akım kapasitesi nedeniyle Zener diyotların yapımında genelde silisyum tercih edilir.

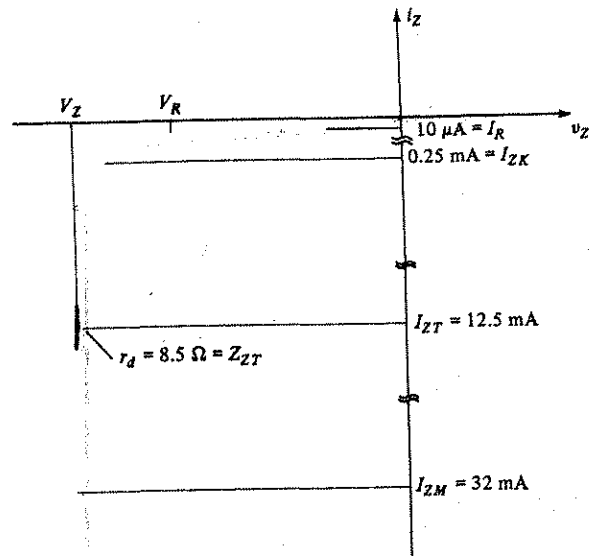
Zener diyodunun Zener bölgesindeki tam eşdeğer devresi Şekil 3.2'de gösterildiği gibi küçük bir dinamik dirençten ve Zener potansiyeline eşit bir dc kaynağından oluşur. Ancak aşağıdaki uygulamalar için birinci dereceden yaklaşık olarak harici dirençlerin Zener eşdeğeri dirençten çok daha büyük ve eşdeğer devrenin Şekil 3.2b'de gösterildiği gibi olduğunu kabul edeceğiz.




Zener eşdeğer devresi: (a) tam (b) yaklaşık

Tablo 3.1'deki Zener isim plakasında IN961, Fairchild, 500 mW % 20 ile tanımlanan diyot için gösterilen verileri açıklamak amacıyla Zener bölgesinin daha büyükçe bir çizimi Şekil 3.3'de verilmiştir.






Zener test karakteristiği (Faircihild IN961)

**TABLO 3.1 Elektriksel Karakteristikler**
**(Aksi Belirtilmedikçe 25°C ortam sıcaklığında)**

| Jedec Tipi | Zener Anma Gerilimi, $V_Z$ (V) | Teot Akımı, $I_{ZT}$ (mA) | Maks. Dinamik empedansı $I_{ZT}$'de $Z_{ZT}$ (Ω) | Maks. Bükülme Empedansı, $I_{ZK}$'da $Z_{ZK}$ (Ω) (mA) | Maksimum Ters-yönde Akım, $V_R$'de $I_R$ (μA) | Test Gerilimi, $V_R$ (V) | Maksimum Regülatör Akım, $I_{ZM}$ (mA) | Tipik Sıcaklık Katsayısı (%/°C) |
|---|---|---|---|---|---|---|---|---|
| 1N961 | 10 | 12.5 | 8.5 | 700 0.25 | 10 | 7.2 | 32 | +0.072 |

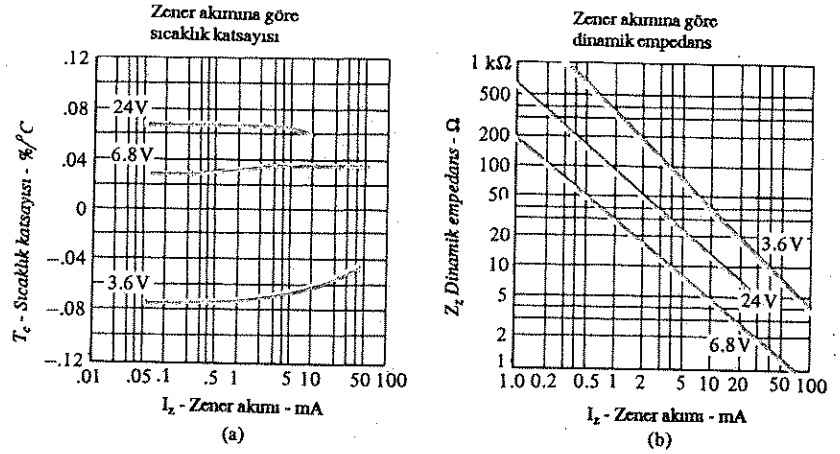
$V_Z$ 'yle ilgili "nominal" (anma) terimi bunun tipik bir ortalama değer olduğunu gösterir. Bu, % 20'lik bir diyot olduğu için Zener potansiyelinin, uygulama aralığında 10V %20 ya da 8 ilâ 12 V arasında değişmesi beklenebilir.

Aynı özelliklerde % 10 veya % 5'lik diyotlar da mevcuttur. $I_{ZT}$ test akımı tipik bir çalışma düzeyi olup $V_{ZT}$ bu akım düzeyinin dinamik empedansıdır. Masimum bükülme empedansı, $I_{ZK}$ bükülme akımında ortaya çıkar. Ters-yönde doyma akımı belirli bir potansiyel düzeyinde sağlanır ve $I_{ZT}$ % 20'lik birime karşılık maksimum akımıdır.

Sıcaklık katsayısı $V_{ZT}$ 'nın sıcaklığa göre % değişimini yansıtır; ve aşağıdaki denklem ile tanımlanır:

$$T_C = \frac{\Delta V_Z}{V_Z (T_1 - T_0)} \times \%100 \qquad \%/°C \qquad (3.1)$$

Burada $\Delta V_Z$ sıcaklık değişiminden dolayı Zener potansiyelinde meydana gelen de-




Şekil 3.4 500-mW Fairchild Zener diyoda ilişkin elektriksel karakteristikler (Fairchild Camera ve Instrument Corporation izniyle)

ğişikliktir. Şekil 3.4a'da farklı Zener düzeyleri için sıcaklık katsayısının pozitif, negatif, hatta sıfır olabileceğine dikkat edin. Pozitif bir değer, sıcaklıktaki bir artışla $V_Z$ 'deki belirli bir artışı, negatif bir değer ise sıcaklıktaki bir artışla $V_Z$'deki bir düşüşü yansıtıyor olacaktır. 24 V, 6.8 V ve 3.6 V düzeyleri, IN961 ile aynı Zener grubundan bu anma değerlerine sahip üç Zener diyoduyla ilgilidir. 10V'luk IN961 Zener'in eğrisi doğal olarak 6.8V ve 24V 'luk zenerlerin eğrileri arasında kalıyor olacaktır. Bu diyodun tüm bölge için pozitif bir sıcaklık katsayısına sahip olduğuna dikkat edin. Denklem 3.1'e dönecek olursak, $T_0$, $V_Z$'nın sağlandığı sıcaklıktır (normalde oda sıcaklığı 25°C); $T_1$ ise yeni düzeydir. Örnek 3.1 Eşitlik 3.1'in kullanımını açıklayacaktır.

ÖRNEK 3.1

Bir IN961 Fairchild Zener diyodunun 100°C'deki anma gerilimini bulun.

Çözüm:

Denklem 3.1'den:

$$\Delta V_Z = \frac{T_C V_Z}{100}(T_1 - T_0)$$

Yerine konursa

$$\Delta V_Z = \frac{(0.072)(10)}{100}(100 - 25)$$

$$= (0.0072)(75)$$

$$= 0.54\ V$$



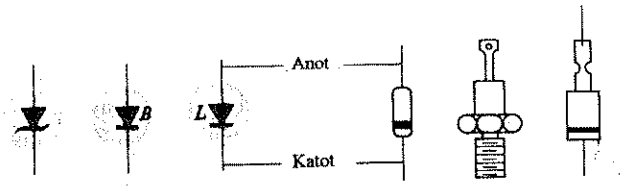
ve pozitif sıcaklık katsayısından dolayı $V_Z$' ile tanımlanan yeni Zener potansiyeli şöyle olacaktır:

$$V_Z = V_Z + 0.54$$

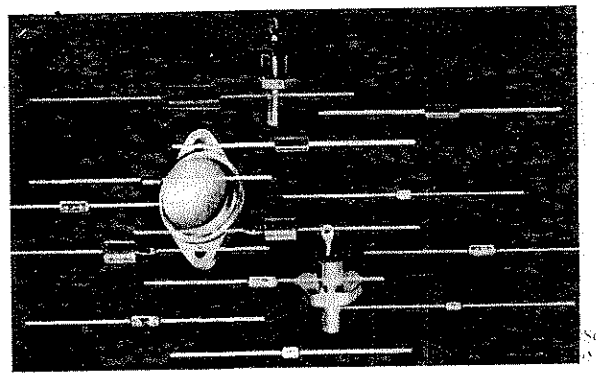
$$= 10.54\ \mathbf{V}$$

Dinamik empedanstaki (aslında, seri dirençteki) akıma göre değişim Şekil 3.4b'de görülmektedir. 10V'luk Zener yine 6.8V ve 24V'luk Zenerler arasında görünmektedir. Burada, akım arttıkça (ya da Şekil 3.1b'deki yükselen eğrinin ne kadar yukarısında bulunulursa) direnç değerinin o oranda düşük olduğuna dikkat edin. Ayrıca yine eğrinin bükülme kısmına yaklaştıkça ve ileri geçtikçe direncin önemli düzeylere çıktığına dikkat edin.

Çeşitli Zener diyotlarının kılıf ve uç tanımları Şekil 3.5'de görülmektedir. Şekil 3.6'da ise çeşitli Zener elemanlarının fotoğrafı Şekil 3.6'da verilmiştir. Görünümlerinin yarıiletken diyoda çok benzediğine dikkat edin. Zener diyodunun birkaç uygulama alanları aşağıda incelenecektir.




Şekil 3.5 Zener uç tanımları ve sembolleri



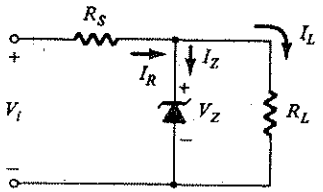
Şekil 3.6 Zener diyotları (Siemens Corporation izniyle)

## 3.3 ZENER DİYOT UYGULAMALARI

Zener diyodun en sık görülen kullanımı öngerilimleme ve karşılaştırmaya yönelik sabit bir referans gerilimi sağlamaktır. Örneğin $V_i$ veya $R_L$'deki değişimlere karşı

yük üzerinde sabit bir $V_Z$ gerilimi sağlamak için tasarlanmış olan Şekil 3.7'deki devreyi ele alalım. Burada gözönünde bulundurulması gereken iki durum sözkonusudur: birincisi giriş geriliminin sabit olup $R_L$'nin değişeceği ve diğerinin ise $R_L$'nin sabit olup $V_i$'nin değişeceği durum. Bu iki durum ayrı ayrı ele alınacaktır.

**Sabit $V_i$, Değişken $R_L$,** $V_Z$ kayma gerilimi dolayısıyla Zener diyodunun "açık" durumda olmasını sağlıyacak belirli bir direnç değeri (ve bu nedenle yük akımı) aralığı olacaktır. $R_L$ düşük değerde olursa, $V_Z$'den daha düşük $V_L$ gerilimine yol açacak ve Zener diyodu "kapalı" durumda bulunacaktır.




Zener diyodunu çalıştıracak minimum yük direncini (ve dolayısıyla maksimum yük akımını) belirlemek için basitçe Şekil 3.8'de gösterildiği gibi Zener diyodunu çıkartın ve $V_L = V_Z$'lik bir yük gerilimine yol açacak $R_L$ değerini hesaplayın. Yani;

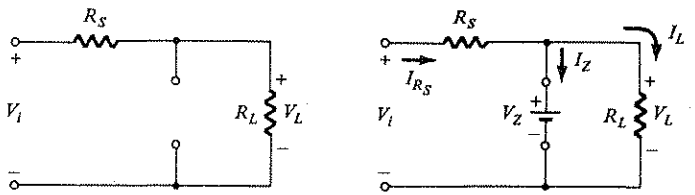
$$V_L = V_Z = \frac{R_L V_i}{R_L + R_s}$$

Gerilim-bölücü kuralından; ve $R_L$ için çözersek

$$R_{L_{min}} = \frac{R_S V_Z}{V_i - V_Z} \tag{3.2}$$

elde ederiz.

Eşitlik 3.2'den elde edilen $R_L$ 'den büyük her direnç değeri, Zener diyodunun çalışmasını sağlıyacaktır ve artık diyot $V_Z$ kaynak eşdeğeriyle Şekil 3.9'da gösterildiği gibi değiştirilebilir.






Denklem 3.2 ile tanımlanan koşul minimum $R_L$ yaratır; ancak maksimum $I_L$

$$I_{L_{maks}} = \frac{V_L}{R_L} = \frac{V_Z}{I_{L_{min}}} \tag{3.3}$$

Diyod bir kere "açık" (çalışır) duruma geçtikten sonra $R_S$ üzerindeki gerilim;

$$V_{R_S} = V_i - V_Z \tag{3.4}$$

ile sabit kalır ve $I_R$

$$I_{R_S} = \frac{V_{R_S}}{R_s} \tag{3.5}$$

ile sabit kalır.

Zener akımı,

$$I_Z = I_R - I_L \tag{3.6}$$

Bu da $I_R$ sabit olduğu için $I_L$ maksimumken minimum bir $I_Z$'ye ve $I_L$ minumumken maksimum bir $I_Z$'ye yol açar.

Bilgi sayfasından gösterildiği gibi $I_Z$; $I_{ZM}$ ile sınırlı olduğundan $R_L$'nin ve dolayısıyla $I_L$'nın değer aralığını etkilemektedir.

$I_Z$ yerine $I_{RM}$ konursa minimum $I_L$,

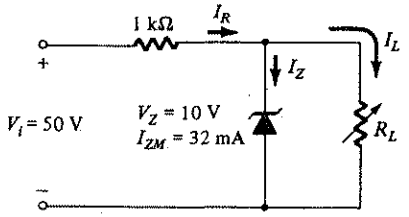
$$I_{L_{min}} = I_{R_s} - I_{ZM} \tag{3.7}$$

olarak bulunur ve maksimum yük direnci de

$$R_{L_{maks}} = \frac{V_Z}{I_{L_{min}}} \tag{3.8}$$

şeklinde bulunur.

(a) Şekil 3.10'daki devre için $V_{R_L}$'yi 10V'ta tutacak $R_L$ ve $I_L$ aralığını bulun.
(b) Diyodun bir regülatör olarak maksimum güç anma değerini hesaplayın.




(a) Zener diyodunu çalışır duruma getirecek $R_L$ değerini hesaplamak için Denklem 3.2'yi kullanın:

$$R_{L\text{min}} = \frac{R_s V_Z}{V_i - V_Z} = \frac{(1\ k\Omega)(10)}{50 - 10} = \frac{10 \times 10^3}{40} = 250\ \Omega$$

Daha sonra $R_S$ direnci üzerindeki gerilim Denklem 3.4 ile bulunur:

$$V_{R_s} = V_i - V_Z = 50 - 10 = 40\ \mathbf{V}$$

ve Denklem 3.5 $I_{R_S}$ değerini verir:

$$I_{R_s} = \frac{V_{R_s}}{R_s} = \frac{40}{1\ \text{k}\Omega} = 40\ \mathbf{mA}$$

Ardından minimum $I_L$ değeri Denklem 3.7 ile bulunur:

$$I_{L\text{min}} = I_{R_s} - I_{ZM} = 40 - 32 = 8\ \mathbf{mA}$$

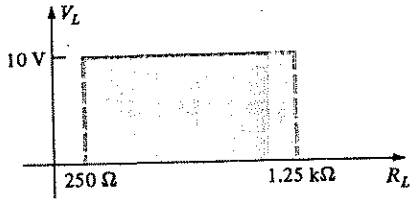
Denklem (3.8) maksimum $R_L$ değeri bulunur:

$$R_{L\text{maks}} = \frac{V_Z}{R_{L\text{min}}} = \frac{10}{8\ \text{mA}} = 1.25\ \mathbf{k}$$

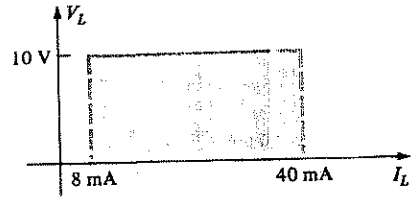


$V_L$'ye karşılık $R_L$'nin grafiği Şekil 3.11a'da ve $I_L$'ye karşılık $V_L$'nin grafiği Şekil 3.11b'de görülmektedir.

(b)
$$P_{maks} = V_Z I_{ZM}$$
$$= (10)(32\ \text{mA}) = 320\ \mathbf{mW}$$




(a)




(b)

Şekil 3.11

## Sabit $R_L$, Değişken $V_i$

Şekil 3.7'deki devrede $R_L$'nin sabit değerleri için $V_i$ gerilimi Zener diyodunu çalıştıracak büyüklükte olmalıdır. Çalıştırma gerilimi,

$$V_L = V_Z = \frac{R_L V_i}{R_L + R_s}$$

ve

$$\boxed{V_{i\text{min}} = \frac{(R_L + R_s) V_Z}{R_L}} \qquad (3.9)$$

ile bulunmaktadır.

Maksimum $V_i$ değeri, maksimum Zener akımı $I_{ZM}$ ile sınırlıdır. $I_{ZM} = I_R - I_L$ olduğundan

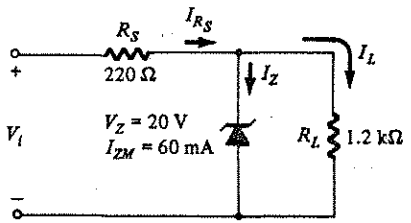
$$\boxed{I_{R_{maks}} = I_{ZM} + I_L} \qquad (3.10)$$

$I_L$, $V_Z/R_L$'de sabit ve $I_{ZM}$ maksimum $I_Z$ değeri olduğu için, maksimum $V_i$;

veya
$$V_{i_{maks}} = I_{R_{maks}} R_S + V_Z \tag{3.11}$$

ile tanımlanır.

Şekil 3.12'deki Zener diyodunu "açık" (çalışır) durumda tutacak $V_i$ değer aralığını bulun.




[Denklem 3.9] $$V_{i_{min}} = \frac{(R_L + R_s)\,V_Z}{R_L} = \frac{(1200 + 220)\,(20)}{1200} = 23.67\ V$$

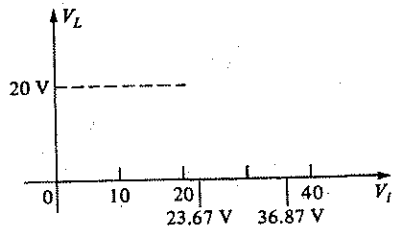
$$I_L = \frac{V_L}{R_L} = \frac{V_Z}{R_L} = \frac{20}{1.2\ \text{k}\Omega} = 16.67\ \text{mA}$$

[Denklem 3.10] $$I_{R_{maks}} = I_{ZM} + I_L = (60 + 16.67)\ \text{mA}$$
$$= 76.67\ \text{mA}$$

[Denklem 3.11] $$V_{i_{maks}} = I_{R_{maks}} R_s + V_Z$$
$$= (76.67\ \text{mA})(0.22\ \text{k}\Omega) + 20$$
$$= 16.87 + 20$$
$$= 36.87\ \text{V}$$



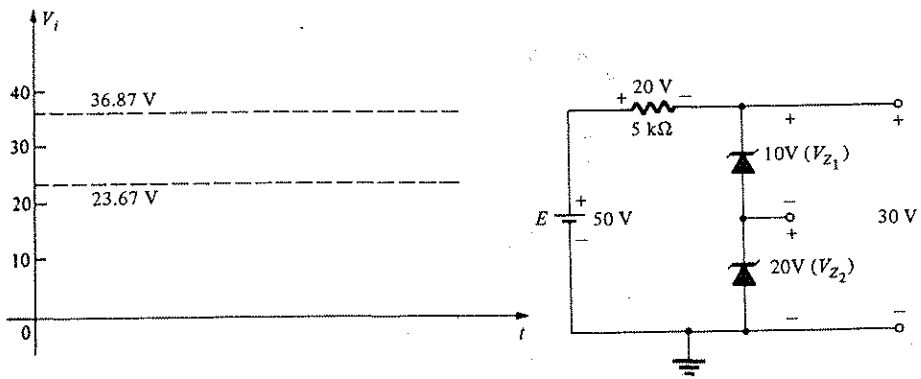
$V_i$'nin fonksiyonu olarak $V_L$'nin grafiği Şekil 3.13'de verilmiştir.




Örnek 3.3'de elde edilen sonuçlar Şekil 3.12'deki sabit $R_L$'ye sahip devrede 23.67 V -36.87V arasında değin giriş gerilimi için çıkış geriliminin 20V'ta sabit kalacağını gösterir.

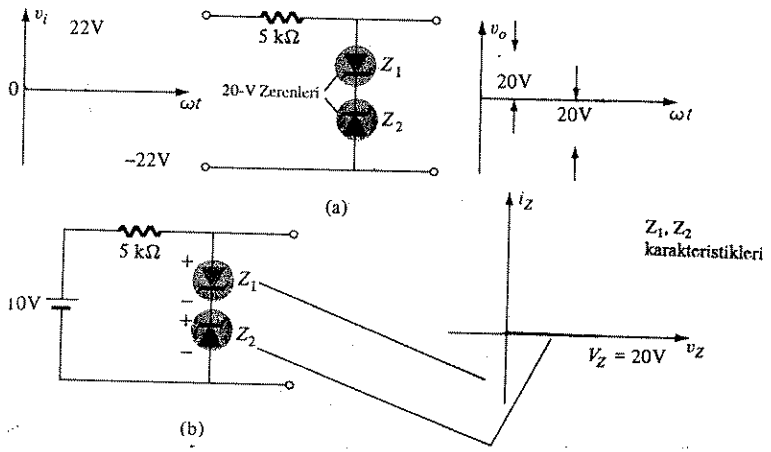
Aslında giriş Şekil 3.14'deki gibi olabilir ve çıkış, Şekil 3.14'de gösterildiği gibi 10 V'ta sabit kalabilirdi. Şekil 3.14'de görülen dalga biçimi yarım- veya tam-dalga doğrultulmuş bir çıkışın filtrelenmesiyle elde edilmektedir, bu işlem daha sonraki bir bölümde ayrıntısıyla anlatılmaktadır. Ancak net sonuç, ortalama 0 değerine sahip sinüzsoidal bir kaynaktan Şekil 3.13'de gösterildiği gibi kararlı bir dc gerilim oluşturulmasıdır.

Zener diyotlar Şekil 3.15'de gösterildiği gibi seri bağlanarak iki veya daha fazla referans düzeyi oluşturulabilir. E, $V_{Z1}$ ve $V_{Z2}$'nin toplamından daha büyük olduğu sürece her iki diyot "açık" durumda olacak ve üç referans gerilimi elde edilecektir.



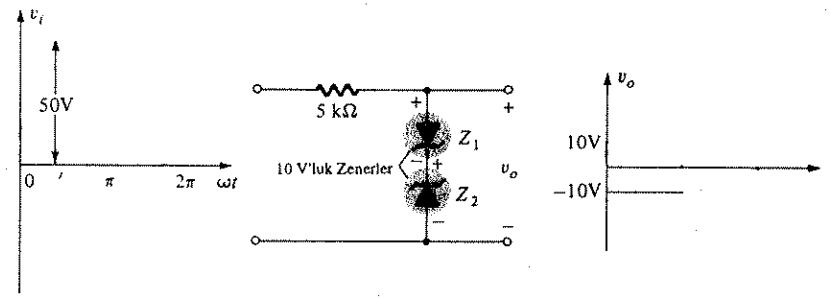

Üç referans gerilimi

Şekil 3.16'da gösterildiği gibi, sırt sırta bağlı iki Zener de bir ac regülatörü olarak kullanılabilir. Sinüzoidal $V_i$ sinyali için devre, $V_i = 10$V anında Şekil 3.16b'deki gibi davranacaktır. Her bir diyodun çalışma bölgesi hemen yanındaki şekilde gösterilmiştir.




Sinüzoidal ac regülasyonu: (a) Tepe-tepe [illegible] devrenin $V_i = 10$ V'ta çalışması.

$Z_1$ ile ilgili empedansın çok küçük, hatta bir kısa devre olduğuna dikkat edin, çünkü 5 kΩ'luk dirençle seri bağlıdır, buna karşılık açık devre sembolüne karşılık gelen $Z_2$ empedansı çok büyüktür. $Z_2$ bir açık devre olduğundan, $V_0 = V_i = 10$V'dur. Bu, $V_i$, 20 V'tan biraz daha büyük oluncaya kadar devam edecektir. Bundan sonra $Z_2$ düşük direnç bölgesine (Zener bölgesine) girecek, $Z_1$ pratik açıdan kısa devre olacak ve $V_Z = 20$V $Z_2$'nin yerini alacaktır. Oluşan çıkış dalga biçimi aynı şekilde gösterilmiştir. Dalga biçiminin tam bir sinüs olmayıp, rms değerinin 20V'luk tepe değerli sinüzoidal dalga biçimine 22V'luk tepe değerine sahip sinüsoidal girişten daha yakın olduğuna dikkat edin (bir kare dalganın rms değeri tepe değeridir; buna karşın bir sinüzoidal fonksiyonun rms değeri, tepe değerinin 0.707 kadarıdır). $V_i$ sinyali 10 V'luk Zenerlerle 50V'luk bir tepe değerine yükseltirse, Şekil 3.16a'daki devre basit kare dalga üretecine dönüştürülebilir (kırpma özelliğinden dolayı). Elde edilen dalga biçimi Şekil 3.17'de görülmektedir.



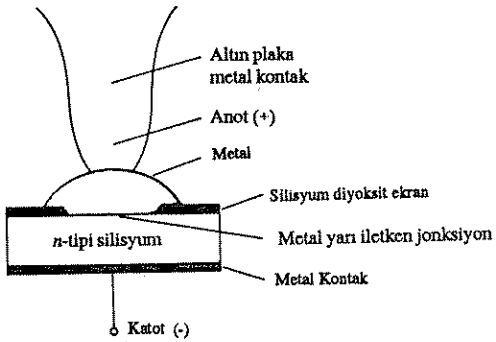

Basit bir kare dalga üreteci.



## 3.4 SCHOTTKY-ENGEL (SICAK-TAŞIYICI) DİYOTLARI

Geçtiğimiz yıllarda, Schottky-engeli, yüzey-engeli veya sıcak-taşıyıcı diyotları denen iki uçlu elemanlara olan ilgi giderek artmıştır. Kullanım alanı başlangıçta nokta-temaslı diyoda alternatif olarak çok yüksek frekans aralığı ile sınırlıydı. Bu deneme başarılı oldu, çünkü bu elemanlar çok daha sağlamdı, (yüksek frekanslarda önemli olan) daha kısa bir tepki süresine ve (yüksek frekans uygulamaları için pratik öneme sahip bir büyüklük olan,) daha düşük gürültü değerine sahipti. Ancak son yıllarda düşük-gerilim yüksek-akımlı güç kaynakları ile ac'den dc'ye dönüştürücülerde giderek daha çok kullanım alanı buldu. Diyodun diğer uygulama alanları arasında radar sistemleri, bilgisayarlar için Schottky TTL mantığı, iletişim cihazlarındaki karıştırıcılar ve detektörler, aletlendirme ve analog-sayısal dönüştürücüler sayılabilir.

Yapısı, geleneksel *p-n* jonksiyonlarından Şekil 3.18'de görüldüğü gibi bir metal-yarıiletken jonksiyon kullanılması bakımından çok farklıdır. Yarı iletken olarak normalde *n*-tipi silisyum kullanılmaktadır (her ne kadar bazen *p*-tipi silisyum kullanılıyor olsa da); Ancak molibden, platin, krom veya tungsten gibi farklı metaller de kullanılmaktadır. Farklı yapım teknikleri elemanda, frekans aralıklarının artması ve daha düşük öngerilimleme vs. gibi farklı karakteristiklere yol açmaktadır. Konumuzdaki öncelikler her bir tekniğin burada incelenmesine elvermiyor, ancak bu konudaki bilgiler genelde üretici tarafından sağlanmaktadır.




Şekil 3.18 Pasifleştirilmiş sıcak-taşıyıcı diyodu.

Ancak nokta-temaslı diyoda kıyasla Schottky diyot daha tek biçimli bir jonksiyon bölgesi ve sağlam bir yapı sağlamaktadır.

Malzemelerin ikisinde de çoğunluk taşıyıcısı elektrondur. Metalde azınlık taşıyıcılarının (deliklerin) düzeyi önemsiz kalmaktadır. Malzemeler birleştirildiğinde *n*-tipi silisyum yarıiletken malzemesindeki elektronlar anında bitişikteki metale akar ve böylece büyük bir çoğunluk taşıyıcısı akışı oluşturur. Enjekte edilen taşıyıcılar metaldeki elektronlara göre çok yüksek kinetik enerjiye sahip olduklarından, bunlara genelde "sıcak taşıyıcılar" denir. Geleneksel *p-n* jonksiyonunda bitişikteki bölgeye azınlık taşıyıcıların enjeksiyonu sözkonusuydu. Burada ise elektronlar aynı elektron

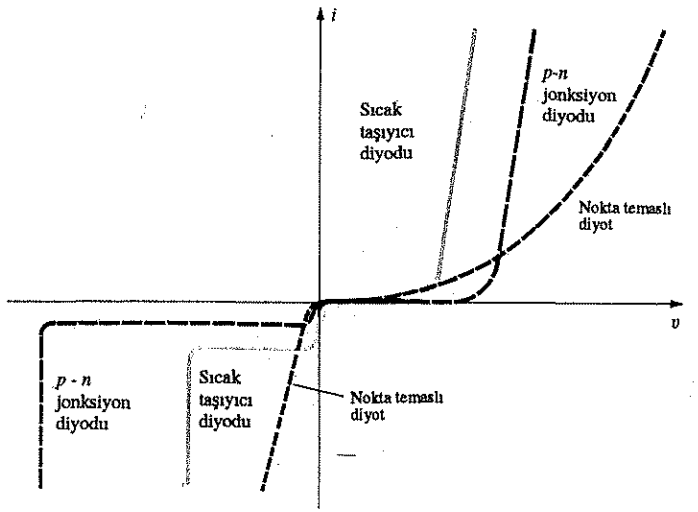
çoğunluğuna sahip bir bölgeye girmektedir. Bu nedenle Schottky diyotları, iletimin tümüyle çoğunluk taşıyıcıları aracılığıyla gerçekleşmesinden dolayı-benzersizdir. Metale olan büyük elektron akışı, silisyum malzemede jonksiyon yüzeyine yakın bir yerde, taşıyıcıları boşaltılmış bir bölge yaratır (*p-n* jonksiyon diyodundaki boşaltılmış bölgeye çok benzer bir şekilde). Metaldeki ek taşıyıcılar iki malzemenin sınırında metal üzerinde negatif bir duvar oluşturur. Net sonuç, iki malzeme arasındaki akımı önleyen bir "yüzey engelidir." Yani silisyum malzemedeki elektronlar (negatif yükler), metal yüzeyinde taşıyıcısız bir bölgeyle ve negatif bir duvarla karşılaşır.

Şekil 3.18'de gösterildiği gibi bir ileri öngerilim uygulanması, uygulanan pozitif potansiyelin bu bölgeden gelen elektronlar üzerindeki çekiminden dolayı negatif engelin gücünü azaltacaktır. Ortaya çıkan sonuç ise, sınır üzerinden, şiddeti uygulanan öngerilim potansiyeli tarafından kontrol edilen yoğun elektron akışının tekrar başlamasıdır. Bir Schottky diyodunun jonksiyonundaki engel, hem ileri hem de geri öngerilimleme bölgelerinde *p-n* jonksiyon elemana göre daha düşüktür. Bu nedenle ileri ve geri öngerilim bölgesinde uygulanan aynı öngerilimleme için daha büyük bir akım meydana gelecektir. Bu, ileri öngerilimlemede istenilen bir sonuçtur, ancak geri öngerilim bölgesinde kesinlikle istenmeyen bir sonuçtur.

İleri öngerilimleme, akımda meydana gelen üstel yükselme Denklem 1.4'le tanımlanmaktadır; ancak burada $\eta$ yapım tekniğine bağlıdır (metal kedi bıyığı yapım türünde, germanyum diyoda benzer bir şekilde bu değer 1.05'dir). Ters öngerilim bölgesinde $I_S$ akımı, temel olarak metalden yarıiletken malzemeye geçen elektronlardan kaynaklanmaktadır. Schottky diyodunda devam eden araştırma alanlarından bir tanesi, 100°C'nin üstünde sıcaklıklarda meydana gelecek olan yüksek kaçak akımları üzerinde yoğunlaşmaktadır. Tasarımda iyileştirmelerle artık, -65°C'den 150°C'ye kadar sıcaklık aralığına sahip elemanlar mevcuttur. Oda sıcaklığında $I_S$, düşük-güçlü elemanlarda tipik olarak mikroamper düzeyinde ve yüksek güçlü elemanlarda ise, miliamper düzeyinde olmaktadır; ancak bu değerler, aynı akım sınırlarına sahip tipik *p-n* jonksiyon elemanlardaki değerlerden genelde daha büyüktür. Buna ek olarak, her ne kadar Schottky diyotları ters öngerilim bölgesinde Şekil 3.19'da gösterildiği gibi nokta temaslı diyotlara göre daha iyi karakteristiklere sahip olsa da, bu diyotların PIV anma değerleri karşılaştırılabilecek bir *p-n* jonksiyonlu elemana göre genelde önemli ölçüde daha düşüktür. Tipik olarak 50 A'lik bir eleman için, Schottky diyodunun PIV değeri, *p-n* jonksiyonundaki 150V'a kıyasla yaklaşık 50 V'ta kalmaktadır. Ancak son zamanlardaki gelişmeler bu akım düzeyinde 100 V'u aşan PIV değerlerine sahip Schottky diyotlarına yol açmıştır. Şekil 3.19'da verilen karakteristiklerden de anlaşılacağı üzere Schottky diyodu, ideal karakteristiklere, nokta temas diyoda göre daha yakındır ve tipik bir silisyum yarıiletken *p-n* jonksiyonuna göre daha düşük $V_T$ düzeylerine sahiptir. "Sıcak-taşıyıcı" diyodunun $V_T$ düzeyi büyük ölçüde kullanılan metal tarafından kontrol edilir. Sıcaklık aralığı ile $V_T$ düzeyi arasında bir ilişki vardır. Birindeki bir artış diğerindeki bir artışa karşılık geliyor gibidir. Buna ek olarak, izin verilen akım düzeyleri aralığı



ne kadar darsa, $V_T$ değeri de o kadar düşük olacaktır. Bazı düşük-güçlü elemanlarda $V_T$ değeri yaklaşık sıfır olarak kabul edilebilir. Ancak orta ve yüksek aralıklarda 0.2V'luk bir değer iyi bir temsili değer olarak kabul edilebilir.



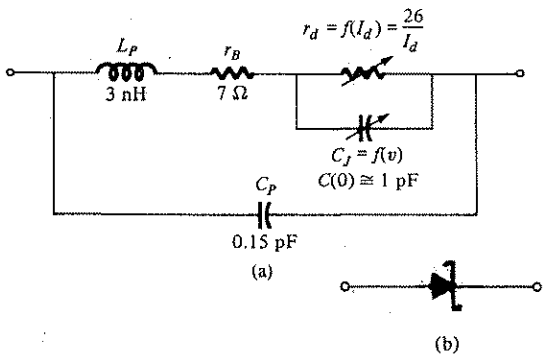

Şekil 3.19 Sıcak-taşıyıcı, nokta-temaslı ve *p-n* jonksiyon diyotlarının karşılaştırılması.

Elemanın maksimum akım anma değeri şimdilik 75A ile sınırlıdır, fakat yakın gelecekte 100A'lık elemanlar beklenmektedir. Bu diyodun temel uygulama alanlarından birisi 20 kHz veya daha yüksek frekanslarda çalışan *anahtarlamalı güç kaynaklarıdır*. Bu güç kaynaklarından birinde kullanılmak üzere 25°C'de 0.6V ileri gerilim değeri ve 10 ns'lik bir tıkanma süresine sahip 50A anma değerli tipik bir eleman düşünülebilir. Aynı 50A'lik akım limitine sahip *p-n* jonksiyonlu bir eleman, 1.1V'luk bir ileri gerilim düşüşüne ve 30 ilâ 50 ns'lik bir tıkanma süresine sahip olabilir. İleri gerilimdeki fark önemli görünmeyebilir, ancak güç kaybı farkını göz önünde bulundurun: $P_{\text{sıcak-taşıyıcı}} = (0.6)\ (50) = 30\text{W}$'a karşılık $P_{p\text{-}n}=(1.1)\ (50) = 55$ W; bu da verimlilik kriterleri açısından ölçülebilir bir farktır. Doğal olarak Schottky durumunda ortaya çıkacak olan daha yüksek kaçak akımından dolayı geri öngerilimleme bölgesinde daha yüksek bir kayıp olacaktır; ancak *p-n* jonksiyon elemanı ile karşılaştırıldığında ileri ve geri öngerilimleme bölgelerindeki toplam kayıp önemli ölçüde iyileştirilmiştir.

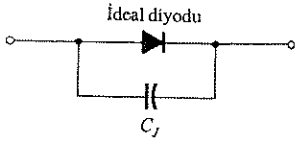
Yarıiletken diyotlardaki tıkanma süresi konusunda verdiğimiz bilgilerden hatırlayacağınız gibi, enjekte edilen azınlık taşıyıcıları yüksek $t_{rr}$ değerinin (tıkanma süresi) nedeni olarak gösterilmişti. Schottky diyodunda kayda değer düzeyde azınlık taşıyıcıların görülmemesi yukarda belirtildiği gibi çok daha düşük düzeylerde bir tıkanma süresine yol açmaktadır. Schottky diyodunun, durumlar arasında çok hızlı

geçiş yapılması gerçken 20GHz'e yakın frekanslarda bu kadar etkin olmasının temel nedeni budur. Daha yüksek frekanslar için, çok küçük jonksiyon alanına sahip nokta temaslı diyotlar hâlâ kullanılmaktadır.

Diyodun eşdeğer devresi (tipik değerleriyle) ve yaygın olarak kullanılan sembolü Şekil 3.20'de verilmiştir. Bazı üreticiler, işlevi özünde aynı olduğu bu diyot için standart diyot sembolünü kullanmayı tercih etmektedir. $L_P$ endüktansı ve $C_P$ kapasitansı paket (eleman) değerleri olup, $r_B$ temas ve gövde direncini içeren seri dirençtir. $r_D$ direnci ve $C_j$ kapasitansı, daha önceki bölümlerde tanıtılan değerlerdir. Birçok uygulama için mükemmel bir yaklaşık eşdeğer devre basitçe ideal diyoda paralel bağlanmış jonksiyon kapasitansından oluşmaktadır. (Şekil 3.21).




Şekil 3.20 Schottky (sıcak taşıyıcı) diyotu (a) eşdeğer devresi; (b) sembolü




Şekil 3.21 Schottky diyota ilişkin yaklaşık eşdeğer devre

Motorola Semiconductor Products., Inc. tarafından üretilen bir dizi sıcak-taşıyıcı doğrultucusu özellikleri ve uç kodlarıyla birlikte Şekil 3.22'de görülmektedir. Gördüğünüz gibi elemanların tümünde, maksimum ileri gerilim düşümü $V_F$, 0.65 V'u aşmamaktadır; ki bu bir silisyum diyot için özünde $V_T$'ydi.

Hewlett-Packard 5082-2300 serisi genel amaçlı Schottky-engel diyoduna ait üç eğri, Şekil 3.23'de verilmiştir. Şekil 3.23a'da T = 100°C'de 0.01 mA'lik bir akımda $V_F$'nin yalnızca 0.1V olduğuna dikkat edin. Ayrıca Şekil 3.23b'de geri akımın nanoamper düzeyiyle ve kapasitansın yüksek bir anahtarlama hızı sağlamak için Şekil 3.23c'de 1 pF ile sınırlı kaldığına dikkat edin.

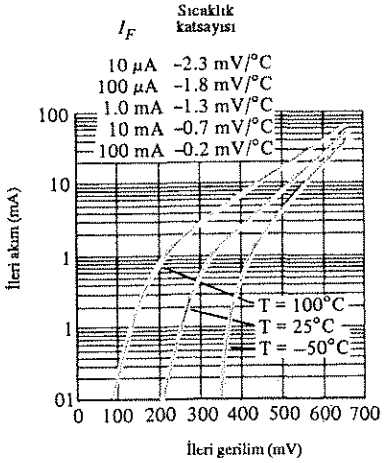


| | | $I_o$, Doğrultulmuş ortalama ileri akım (amper) | | | | | | | | | | | | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | Kılıf | 0.5 | | 1.0 | | | 3.0 | | | 3.0 | | 5.0 | 15 | | | 25 | | | 40 | | | | | | | |
| | | S1-02 (DO-7) Cam | | 59-04 Plastik | | | 267 Plastik | | | 60 Metal | | | | | 245 (DO-4) Metal | | | | 257 (DO-5) Metal | | | 430-2 (DO-21) Metal | | | | |
| | Anot: | | | | | | | | | | | | | | | | | | | | | | | | | |
| | Katot: | | | | | | | | | | | | | | | | | | | | | | | | | |
| $V_{RRM}$ (Volt) | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 20 | | MBR020 | 1N5817 | MBR120P | 1N5820 | MBR320P | MBR320M | 1N5823 | 1N5826 | MBR1520 | 1N5829 | MBR2520 | 1N5832 | MBR4020 | MBR4020PF | | | | | | | | | | | |
| 30 | | MBR030 | 1N5818 | MBR130P | 1N5821 | MBR330P | MBR330M | 1N5824 | 1N5827 | MBR1530 | 1N5830 | MBR2530 | 1N5833 | MBR4030 | MBR4030PF | | | | | | | | | | | |
| 35 | | | | MBR135P | | MBR335P | MBR335M | | | MBR1535 | | MBR2535 | | MBR4035 | MBR4035PF | | | | | | | | | | | |
| 40 | | | 1N5819 | MBR140P | 1N5822 | MBR340P | MBR340M | 1N5825 | 1N5828 | MBR1540 | 1N5831 | MBR2540 | 1N5834 | MBR4040 | | | | | | | | | | | | |
| $I_{FSM}$ (Amps) | | 5.0 | 100 | 50 | 250 | 200 | 500 | 500 | 500 | 500 | 500 | 800 | 800 | 800 | 800 | | | | | | | | | | | |
| $T_C$ @ Nominal $I_o$ (°C) | | | | | | | | | 85 | 80 | 85 | 80 | 75 | 70 | 50 | | | | | | | | | | | |
| $T_J$ Max (°C) | | 125 | 125 | 125 | 125 | 125 | 125 | 125 | 125 | 125 | 125 | 125 | 125 | 125 | 125 | | | | | | | | | | | |
| Max $V_F$ @ $I_{FM} = I_O$ | | 0.50 | *0.60 | 0.65 | *0.525 | 0.60 | 0.45@5A | *0.38 | *0.50 | 0.55 | *0.48 | 0.55 | *0.59 | 0.63 | 0.63 | | | | | | | | | | | |

Schottky engel diyotları, alçak, gerilim, yüksek - frekanslı güç kaynaklarında kullanılmak için ve anahtarlama diyotları olarak idealdir. Bu elemanlar, ileri yönde düşük gerilime ve yaklaşık 10 ns'den daha kısa anahtarlama sürelerine sahiptir. 0,5 ila 5.0 amper arasında akım ve 40 volta kadar gerilim değerlerine sahip olarak sunulurlar.

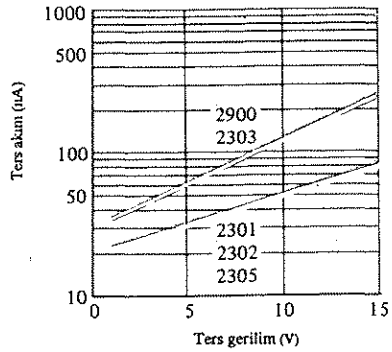
$V_{RRM}$ - karşı ters tepe gerilimi
$I_{FSM}$ - ileri yön akımı, şok tepe değeri
$I_{FM}$ - ileri yön akımı maksimum

Şekil 3.22 Motorola Schottky engel diyotları (Motorola Semiconductor Products,



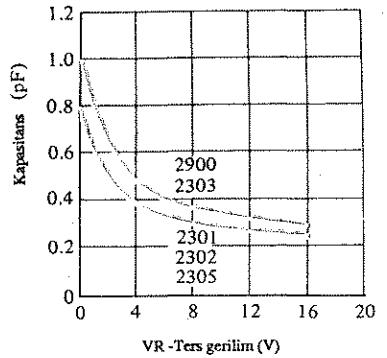

5082-2300 Serisi Schottky Diyotlara ilişkin Tipik Sıcaklık Değişimini Gösteren I - V Eğrisi

(a)




5082-2300 Serisi Diyotlara ilişkin Ters gerilime bağlı Ters Akım

(b)




5082-2300 Serisi Diyotlarına ilişkin Ters Gerilime bağlı Tipik kapasitans. ($T_A$ = 25 C sıcaklıkta)

(c)

Şekil 3.23 Hewlett-Packard 5082-2300 genel-amaçlı Schottky engel diyotlarına ilişkin karakteristik eğriler (Hewlett-Packard Corporation izniyle)



## 3.5 VARAKTÖR (VARİKAP) DİYOTLARI

Varaktör [aynı zamanda, varikap, VVC (gerilimle-değiştirilebilen kapasitans) veya akort da denir] diyotları yarıiletken, gerilime bağımlı, değişken kondansatörlerdir. Çalışma modu, eleman geri öngerilimlendiği zaman *p-n* jonksiyonunda var olan kapasitansa bağlıdır. Geri öngerilimleme koşulları altında, jonksiyonun her iki tarafında, beraberce boşaltılmış bölgeyi oluşturan ve boşaltılmış bölge genişliği $W_d$'yi tanımlayan ve kullanılmayan yüklerden oluşan bir bölge olduğu tesbit edilmişti. İzole kullanılmayan yükler tarafından oluşturulan geçiş kapasitansı ($C_T$) aşağıdaki formül ile belirlenmektedir:

$$C_T = \varepsilon \frac{A}{W_d} \tag{3.12}$$

burada yarıiletken malzemelerin geçirgenliği (permitivite), A, *p-n* jonksiyon alanı ve $W_d$ boşaltılmış bölgenin genişliğidir.

Ters yönde öngerilimleme potansiyeli arttıkça, boşaltılmış bölgenin alanı büyümekte, bu ise geçiş kapasitansını azaltmaktadır. Ticari olarak satılan tipik bir varikap diyodun karakteristiği, Şekil 3.24'de görülmektedir. Ters öngerilimin artmasıyla $C_T$'nin başlangıçtaki keskin düşüşüne dikkat edin. VVC diyotları için normal $V_r$ aralığı yaklaşık 20V ile sınırlıdır. Uygulanan ters öngerilim terimleriyle geçiş kapasitansı yaklaşık olarak

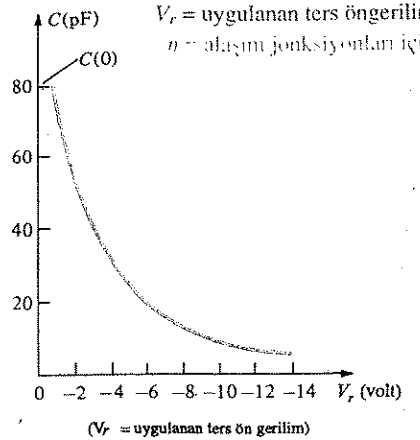
$$C_T = \varepsilon \frac{K}{(V_T + V_r)^n} \tag{3.13}$$

bulunur; burada $K$ = yarı iletken malzeme ve yapım tekniğine bağlı sabit

$V_T$ = 1.6 bölümde tanımlanan bükülme potansiyeli

$V_r$ = uygulanan ters öngerilim potansiyelinin büyüklüğü

$n$ = alaşımlı jonksiyonlar için 1/2, difüzyon jonksiyonları için 1/3



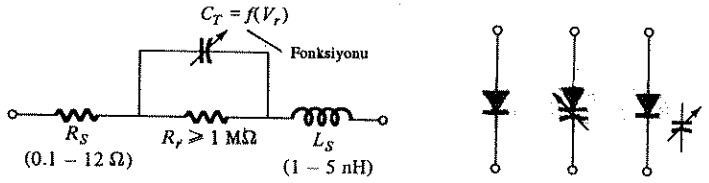

Şekil 3.24 $V_r$'ye bağlı C(pF) olarak varikap karakteristiği

Sıfır öngerilimleme durumundaki C(0) kapasitans terimleriyle, ve $V_r$'nin bir fonksiyonu olarak kapasitans

$$C_T(V_T) = \frac{C(0)}{\left(1 + \left|\frac{V_r}{V_T}\right|\right)^n} \qquad (3.14)$$

ile ifade edilir.

Varikap diyodu için kullanılan en yaygın semboller ve geri öngerilimle bölgesindeki eşdeğer devresi için birinci dereceden yaklaşık devresi Şekil 3.25'de verilmiştir. Geri öngerilim bölgesinde olduğumuz için, eşdeğer devredeki direncin değeri çok büyüktür (tipik olarak 1 MΩ veya daha büyük), ancak diyodun geometrik direnci $R_S$, Şekil 3.25'de gösterildiği gibi, çok küçüktür. $C$'nin değeri ele alınan varikap diyoduna bağlı olarak 2 ilâ 100 pF arasında değişecektir. $R_r$'nin (kaçak akımın minimum düzeyde olması amacıyla) mümkün olduğu kadar büyük olması için, varikap diyodlarında normalde silisyum kullanılır. Diyodun çok yüksek frekanslarda kullanılacak olması, nanohenri olarak ölçülmesine karşın, $L_s$ endüktansını da hesaba katmamızı gerektirmektedir. Hatırlayacağınız gibi $X_L = 2\pi fL$ ; ve 10 GHz'lik bir frekans ile $L_s$ = 1nH, $X_{Ls}$=$2\pi fL$ = (6.28) ($10^{10}$) ($10^{-9}$) = 62.8 Ω 'a elde edilecektir. Açıkça görüldüğü gibi varikap diyodunun kullanımında bir frekans sınırlaması vardır.




Şekil 3.25 Varikap diyodu: (a) geri öngerilim bölgesindeki eşdeğer devresi (b) sembolleri

Uygun bir frekans aralığı ile diğer seri elemanlarına kıyasla düşük bir $R_s$ ve $X_{Ls}$ olduğu Şekil 3.25a'daki varikapın eşdeğer devresi yerine sadece değişken kondansatör konulabilir. Tam bilgi sayfası ve karakteristik eğrileri sırasıyla Şekil 3.26 ve Şekil 3.27'de görülmektedir. Şekil 3.26'daki $C_3/C_{25}$ oranı, 3 ve 25V'luk öngerilim potansiyellerindeki kapasitans düzeylerinin oranıdır. Bu oran kapasitansın, geri öngerilim potansiyelindeki bir değişimle ne kadar değişeceği konusunda hızlı bir tahmin sağlamaktadır. Bu ölçü, varikap diyotun kullanılmasında göz önünde bulundurulan bir nicelik olup, her çevrimde kapasitif eleman tarafından depolanan enerjinin her çevrimde harcanan (veya kaybedilen) enerjiye oranının ölçüsüdür. Enerji kaybı çok ender olarak olumlu birşey olarak görüldüğünden bu nisbi değer ne kadar yüksekse o kadar iyidir. Elemanın rezonans frekansı $f_O = 1/2\pi\sqrt{LC}$ formülüyle belirlenir ve varikap diyotun kullanım aralığını etkiler.

Şekil 3.27'de miktarların çoğu yeterince açıktır. Ancak *kapasitans sıcaklık katsayısı* aşağıdaki formül ile tanımlanır:



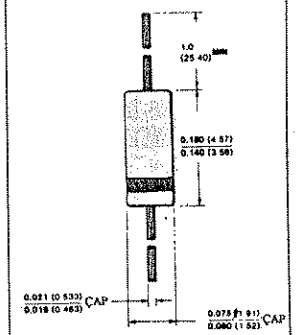
# BB139

## VHF/FM VARAKTÖR DİYODU

DİFÜZYONLU SİLİSYUM DÜZLEMİ

- $C_3/C_{25}$ 5.0-6.5
- UYDURULMUŞ TAKIMLAR (Not 2)

**DO -35 STANDARDI BOYUTLARI**




**NOTLAR:**
Bakır kaplı çelik üzerine kalay kaplanmış
Altın kaplamalı bacaklarda vardır
Tam sızdırmazlık sağlanmış cam paket
Paket ağırlığı 0.14 gr' dır.

**MUTLAK MAKSİMUM ANMA DEĞERLERİ (NOT 1)**

| | |
|---|---|
| | −55°C to +150°C |
| **Sıcaklıklar** | |
| Saklama Sıcaklık Aralığı | +150°C |
| Jonksiyonun Maksimum çalışma sıcaklığı | +260°C |
| Bacak Sıcaklığı | |
| **Maksimum Gerilim** | 30 V |
| WIV Ters Yönde Çalışma Gerilimi | |

**ELEKTRİKSEL KARAKTERİSTİKLER (Aksi belirtilmedikçe 25°C Ortam sıcaklığında)**

| SEMBOL | KARAKTERİSTİK | MIN | TİPİK | MAKS | BİRİM | TEST KOŞULLARI |
|---|---|---|---|---|---|---|
| $B_V$ | Kırılma Gerilimi | 30 | | | V | $I_R$ = 100 µA |
| $I_R$ | Ters Yön Akımı | | 10<br>0.1 | 50<br>0.5 | na<br>µa | $V_R$ = 28 V<br>$V_R$ = 28 V, TA = 60°C |
| C | Kapasitans | 4.3 | 29<br>5.1 | 6.0 | pF<br>pF | $V_R$ = 3.0 V, f = 1 MHz<br>$V_R$ = 25 V, f = 1 MHz |
| $C_3/C_{25}$ | Kapasitans oranı | 5.0 | 5.7 | 6.5 | | $V_R$ = 3 V/25 V, f = 1 MHz |
| Q | Yararlılık Faktörü | | 150 | | | $V_R$ = 3.0 V, f = 100 MHz |
| $R_S$ | Seri Direnç | | 0.35 | | Ω | C = 10 pF, f = 600 MHz |
| $L_S$ | Seri Endüktans | | 2.5 | | nH | Kılıftan 1.5 mm uzakta |
| $f_o$ | Seri Rezonans | | 1.4 | | GHz | $V_R$ = 25 V |

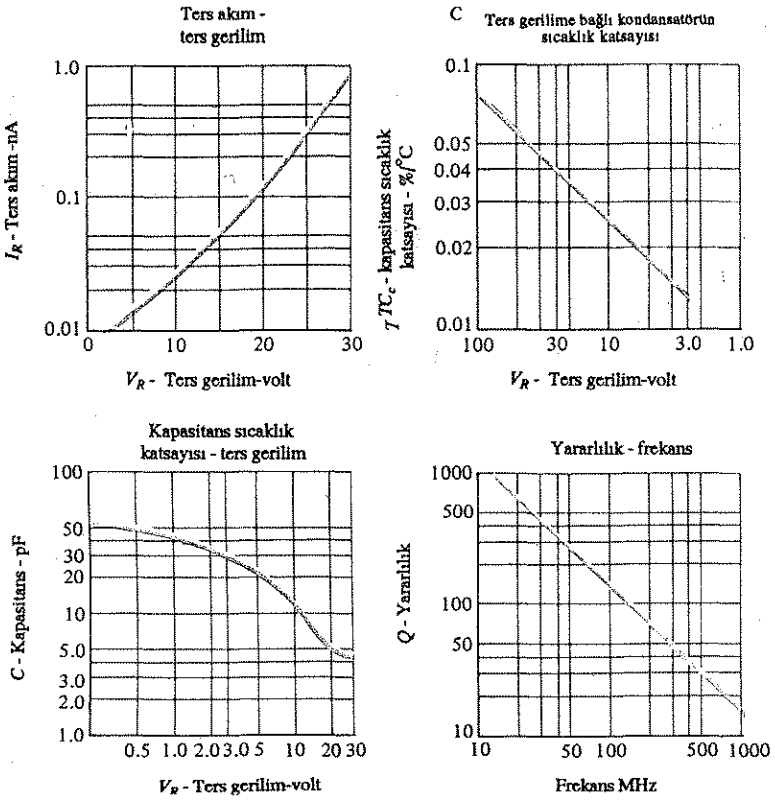
NOTLAR
1. Bu anma değerleri, üzerine çıkıldığında aygıtın hasar görebileceği sınır değerleridir.
2. Bir gruptaki herhangi iki diyot arasındaki kapasitans farkı; 0.5 V-28 V arasındaki ters gerilim değerinin %3'ünden daha küçüktür.

Şekil 3.26 VHF/FM Fairchild varaktör diyoduna ilişkin elektriksel karakteristikler (Fairchild Camera and Instrument Corporation izniyle)

$$T_{C_C} = \frac{\Delta C}{C_0(T_1 - T_0)} \times \%\ 100\ \ \%/°C \qquad (3.15)$$

burada $\Delta C$, $T_1 - T_0$ sıcaklık değişiminden dolayı meydana gelen kapasitans değişikliğini; ve $C_0$, belirli bir geri öngerilim potansiyelinde $T_0$ sıcaklığındaki ka-

pasitanstır. Örneğin Şekil 3.26'ya bakılırsa $V_R$ = 3V ve $T_0$ = 25°C'de $C_0$ = 29pF olduğu görülür. Böylece kapasitanstaki formül 3.15'te $T_1$ ve sıcaklığı ve grafikten belirlenen $TC_C$ değeri (= 0.013) yerine konularak bulunabilir. Yeni bir $V_R$ değerinde $TC_C$'nin değeri buna uygun olarak değişecektir. Şekil 3.26'ya dönersek maksimum




Şekil 3.27 VHF/FM Fairchild varaktör diyoduna ilişkin karakteristik eğriler (Fairchild Camera and Instrament Corporation izniyle)

frekansın 600 MHz olduğunu görürüz. Bu frekans da

$$X_L = 2\pi fL = (6.28)\,(600 \times 10^6)\,(2.5 \times 10^{-9}) = 9.42\Omega$$

olarak bulunur, normalde ihmal edilebilecek küçüklükte bir değerdir.

Diyodun kullanım bulduğu bazı yüksek frekans alanları (düşük kapasitans düzeyleri ile belirlendiği üzere) arasında FM modülatörleri, otomatik frekans kontrol aygıtları, ayarlanabilir bantgeçiren filtreler ve parametrik yükselteçler bulunmaktadır.

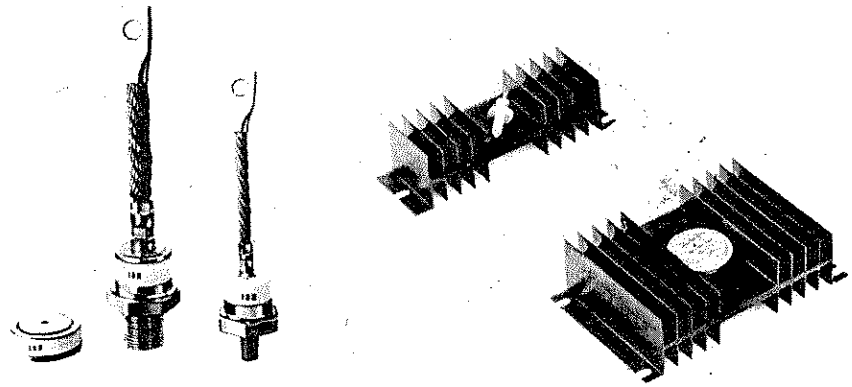


## 3.6 GÜÇ DİYOTLARI

Bazı uygulamaların yüksek güç ve sıcaklık gereksinimlerini karşılamak için özel olarak bir dizi diyot tasarlanmıştır. Güç diyotlarının en sık kullanımı, ac sinyallerinin (ortalama değeri sıfır olan) ortalama veya dc düzeyli sinyallere dönüştürüldüğü doğrultma işleminde görülmektedir. Bu amaçla kullanıldıklarında, diyotlara genelde doğrultucu denir.

Güç diyotlarının çoğunluğu daha yüksek akım, sıcaklık ve PIV anma değerinden dolayı silisyumdan yapılmaktadır. Daha yüksek akım gereksinimi, düşük bir ileri diyot direnci sağlamak için daha büyük jonksiyon alanları gerektirmektedir. İleri yön direnci çok büyük olsaydı, aşırı $I^2R$ kayıpları meydana gelirdi. Güç diyodlarının akım kapasitesi, iki veya daha çok diyodu paralel bağlayarak, PIV anma değeri ise diyotları seri bağlayarak artırılabilir.

Değişik tipteki güç diyotları, akım anma değeriyle birlikte Şekil 3.28a'da verilmiştir. Yüksek akım dolayısıyla meydana gelen yüksek sıcaklıklar, bir çok durumda elemandan ısıyı çekmek üzere soğutucuların kullanılmasını gerektirmektedir. Değişik tipteki bir kaç soğutucu Şekil 3.28b'de gösterilmiştir. Soğutucu kullanılmadığı durumlarda, şasiye doğrudan takılan ve onun soğutucu olarak görev görmesini sağlıyan iri başlı diyodlar tasarlanmaktadır.




IR HIZLI TIKANMALI DOĞRULTUCULAR
401 PDL (SOLDA), 400 AMP.
251 UL (ORTADA), 250 AMP.
101 KL & KLR (SAĞDA), 100 AMP

(a) (b)

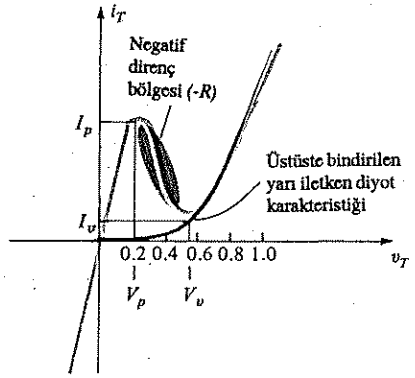
Şekil 3.28 Güç diyotları ve soğutucular. (International Rectifier Corporation izniyle)

## 3.7 TÜNEL DİYOTLARI

Tünel diyodu ilk defa 1958 yılında Leo Esaki tarafından geliştirildi. Şekil 3.29'da

şu ana değin ele aldığımız tüm diyotlardan, negatif direnç bölgesine sahip olması bakımından farklıdır. Bu bölgede uç gerilimindeki bir artış, diyot akımındaki bir azalışa yol açmaktadır.

Tünel diyotları, *p-n* jonksiyonu oluşturan malzemeleri normal bir yarı iletken diyoduna göre yüzlerce ve binlerce kat daha fazla katkılayarak üretilir. Bu, $10^{-6}$ cm gibi, yani tipik bir yarı iletken diyodunun yüzde biri genişliğinde çok küçük bir boşaltılmış bölgeye yol açmaktadır. Bu ince boşaltılmış bölgeden birçok taşıyıcı, düşük




Şekil 3.29 Tünel diyot karakteristiği.

ileri öngerilimde Şekil 3.29'daki eğride görülen tepeye neden olan, "tünellemeyi" gerçekleştirmektedir. Karşılaştırma açısından tipik bir yarıiletken diyodu karakteristiği Şekil 3.29'daki tünel diyotu karakteristiğinin üzerine çizilmiştir.

Bu inceltilmiş bölge klâsik diyotlardakinden çok daha yüksek hıza sahip taşıyıcılara yol açmaktadır. Tünel diyodu bu nedenle nonosaniye veya pikosaniye düzeyinde anahtarlama hızlarına gereksinim duyulan bilgisayar gibi yüksek hız uygulamalarında kullanılabilmektedir.

3.2. Bölümden de hazırlayacağınız gibi katkılama düzeyindeki bir artış Zener potansiyelini düşürmektedir. Şekil 3.29'da, çok yüksek bir katkılama düzeyinin bu bölge üzerindeki etkilerine dikkat edin. Tünel diyodu üretiminde en sık kullanılan yarı iletken malzemeler germanyum ve galyum arsenittir. $I_P/I_c$ oranı, bilgisayar uygulamaları için çok önemlidir. Bu oran, germanyum için tipik olarak 10:1'ken, germanyum arsenitte 20:1'e yakındır.

Tünel diyodunun tepe akımı ($I_P$) birkaç mikroamperden birkaç yüz ampere kadar değişebilmektedir. Ancak tepe gerilimi yaklaşık 600 mV ile sınırlıdır. Bu nedenle 1.5 V'luk bir pil gerilimine sahip basit bir AVO-metre yanlış kullanılırsa tünel diyodunda önemli hasarlara yol açabilir.

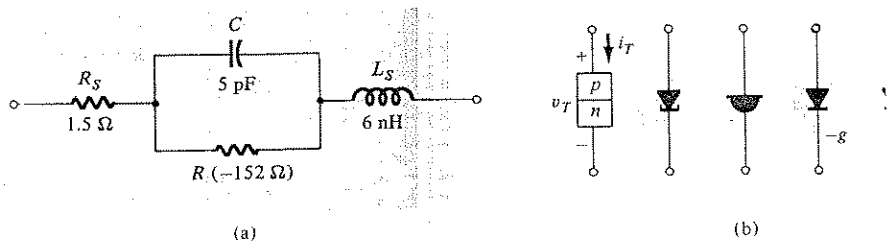
Tünel diyodunun negatif direnç bölgesindeki eşdeğer devresi, tünel diyotlar için en sık kullanılan sembollerle birlikte, Şekil 3.30'da gösterilmiştir. Her parametreye ilişkin değerler Tablo 3.2'de özellikleri gösterilen 1N2939 GE tünel di-



yoduna aittir. $L_S$ endüktörü uç tellerinden dolayı oluşmaktadır. $R_S$ direnci ise, teller, tel-yarıiletken jonksiyonundaki temas ve yarı iletken malzemelerinin kendilerinden kaynaklanmaktadır. C kapasitansı, jonksiyon difüzyon kapasitansını, R ise bölgenin negatif direncini gösterir. Negatif direnç, ileride ele alınacak olan osilatör uygulamasında kullanılmaktadır.

Diyodun özellikleri arasında bulunan 1/8 inçlik tel uzunluğuna dikkat edin. Bu uzunluktaki bir artış $L_S$'de artışa yol açacaktır. Gerçekten de bu tünel diyot için tel uzunluğuna bağlı olarak $L_S$ 'nin 1 ilâ 12 nH arasında değiştiği biliniyordu. Yüksek frekanslarda ($X_{LS} = 2\pi f L_S$) bu faktör etkisini hissettirebilir.

$V_{fp}$ = 500 mV (tipik) ve $I_{ileri}$ (maks) = 5 mA olması tünel diyotların düşük



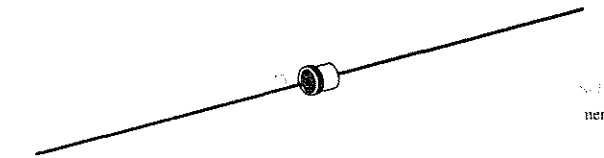

Şekil 3.30 Tünel diyodu: (a) eşdeğer devresi; (b) sembolleri.

**TABLO 3.2 Karakteristik Özellikler: Ge 1N2939**

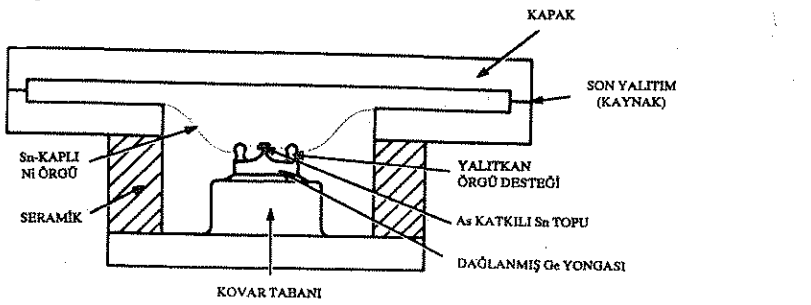
| | Minimum | Tipik | Maksimum | |
|---|---|---|---|---|
| Mutlak maksimum anma değerleri | | | | |
| İleri-yön akım (-55 ila + 100°C) | | 5 mA | | |
| Ters-yön akımı (-55 ila + 100°C) | | 10 mA | | |
| Elektrikod karakteristikler (25°) | | | | |
| (1/8 inç bacak uz.) | | | | |
| $I_P$ | 0.9 | 1.0 | 1.1 | mA |
| $I_V$ | | 0.1 | 0.14 | mA |
| $V_P$ | 50 | 60 | 65 | mV |
| $V_V$ | | 350 | | mV |
| Ters-yön gerilimi ($I_R$ = 1.0 mA) | | | 30 | mV |
| İleri yönde tepe nokta akımı gerilimi, $V_{fp}$ | 450 | 500 | 600 | mV |
| $I_P/I_v$ | | 10 | | |
| $-R$ | | -152 | | Ω |
| $C$ | | 5 | 15 | pF |
| $L_s$ | | 6 | | nH |
| $R_s$ | | 1.5 | 4.0 | Ω |

güç tünel diyotları olduğunu [$P_D = (0.5)\ (5 \times 10^{-3}) = 2.5$ mW] göstermektedir, ki bu da bilgisayar uygulamaları için mükemmeldir. Elemanın bir görünümü Şekil 3.31'de verilmiştir.

Her ne kadar günümüz yüksek frekans sistemlerinde tünel diyotlarının kullanımı tünel diyoduna alternatif oluşturan üretim tekniklerince kısıtlanmış olsa da, basitliği, doğrusallığı, düşük güç kullanımı ve güvenilirliği, bu diyotun kullanılmaya devamını sağlamıştır. Gelişmiş tasarımlı bir tünel diyodun temel yapısı ve gerçek jonksiyonun fotoğrafı Şekil 3.32'de verilmiştir.



Şekil 3.31 Ge In 2939 tünel diyotu. (General Electric Corporation izniyle)




Şekil 3.32 Tünel diyodu: (a) yapısı; (b) fotoğrafı. (COM-SAT Technical Review, P.F. Varadi and T.D. Kirkendall izniyle)

## 3.8 FOTODİYOTLAR

Işığa duyarlı elemanlara olan ilgi, geçtiğimiz yıllarda olağanüstü bir artış gösterdi. Sonuçtaki *optoelektronik alanı*, verimlilik düzeylerini artırma yönündeki çabalarda büyük araştırmalara sahne olacaktır.



Reklam medyası sayesinde sokaktaki insan, ışık kaynaklarının eşsiz bir enerji kaynağı sunduğunun farkına varmıştır. *Foton* denilen ayrık paketler halinde iletilen bu enerji, aşağıdaki formülde belirlendiği gibi hareket eden ışık dalgasının frekansıyla doğrudan ilgili bir düzeye sahiptir:

$$W = \hbar f \text{ joule} \qquad (3.16)$$

burada $\hbar$ Planck sabitidir ve değeri $6.624 \times 10^{-34}$ joule-saniyedir. Bu formül, $\hbar$ sabit olduğu için, gelen ışık dalgalarıyla ilgili enerjinin, hareket eden dalganın frekansıyla doğrudan ilişkili olduğunu ortaya koymaktadır.

Frekans ise, hareket eden dalganın dalga boyuyla (art arda gelen tepeler arasındaki uzaklık) doğrudan ilgilidir ve aşağıdaki formülle ifade edilir:

$$\lambda = \frac{\upsilon}{f} \qquad (3.17)$$

burada $\lambda$ = dalga boyu, metre olarak

$\upsilon$ = ışık hızı, $3 \times 10^8$ m/s

$f$ = hareket eden dalganın frekansı, hertz

Dalga boyu genelde angstrom (Å) veya mikrometre (μm) birimiyle ölçülür; burada

$$1\ \text{Å} = 10^{-10}\ \text{m ve } 1\mu\text{m} = 10^{-6}\ \text{m}$$

Dalga boyu önemlidir, çünkü optoelektronik elemanda kullanılacak olan malzemeyi belirleyecektir. $G_e$, $S_i$ ve Selenyum'un bağıl tayf tepkileri Şekil 3.33'de gösterilmiştir. Görünebilir ışık tayfıda değişik renklerle ilgili dalgaboyları da birlikte verilmiştir.

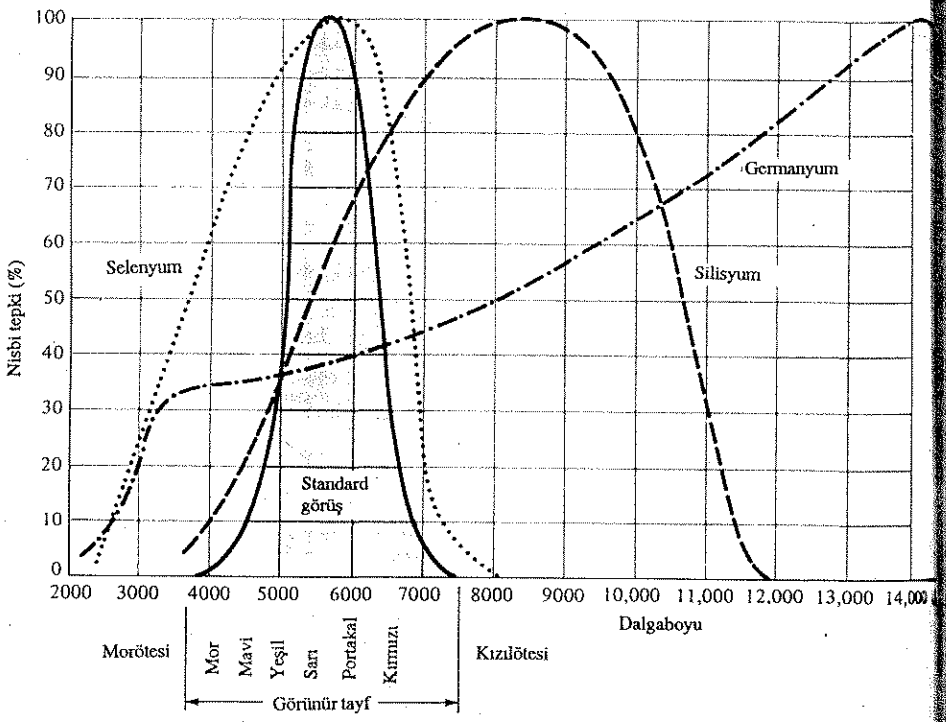
Her malzeme içinde üretilen serbest elektron sayısı, gelen ışığın *şiddeti* ile orantılıdır. Işık şiddeti belli bir yüzey alanına düşen *ışık akısı* miktarının bir ölçüsüdür. *Işık akışı* normalde, *lumen* (lm) veya watt ile ölçülür. İki birim arasında

$$1\ \text{lm} = 1.496 \times 10^{-10}\ \text{W}$$

ilişkisi vardır.

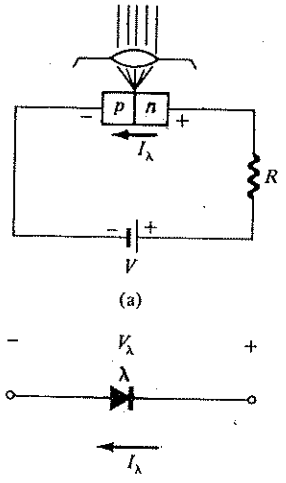
Işık şiddeti normalde lm/Ft, fit-kandela (f/c) veya $W/m^2$ ile ölçülür; burada

$$1\ \text{lm/ft}^2 = 1\ \text{fc} = 1.609 \times 10^{-12}\ \text{W/m}^2$$




İnsan gözüne kıyasla Si, Ge ve selenyuma ilişkin bağıl tayf tepkileri

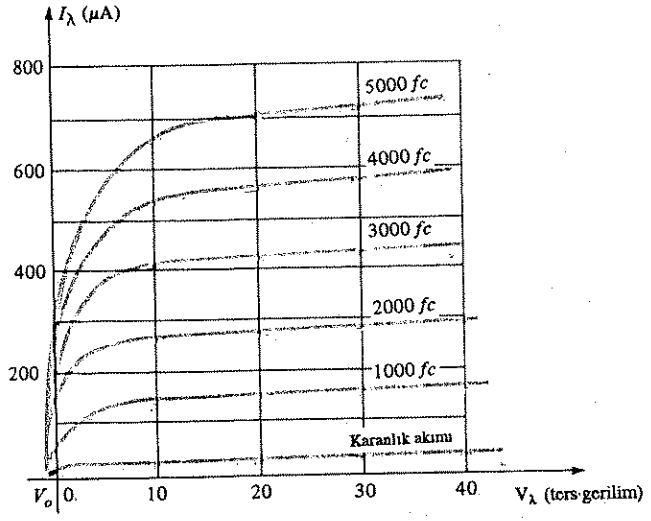
Fotodiyodu, çalışma bölgesi tersine öngerilimleme bölgesi ile sınırlı olan bir yarıiletken *p-n* jonksiyon elemanıdır. Temel öngerilimleme düzenlemesi, yapısı, ve fotodiyot sembolü Şekil 3.34'de gösterilmiştir.



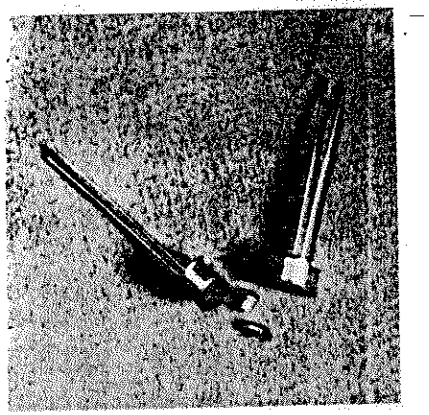

Fotodiyot: (a) Temel-öngerilimleme düzenlemesi ve yapısı; (b) sembolü.



1. Bölümden hatırlayacağınız gibi ters doyma akımı normalde bir mikroamper ile sınırlıdır. Bu akım tamamıyle *n*- ve *p*-tipi malzemelerde ısıl olarak üretilen azınlık taşıyıcılarından kaynaklanır. Jonksiyona ışık uygulamasıyla, gelen hareket halindeki (foton halindeki) ışık dalgaları atomik yapıya enerji transfer ederek azınlık taşıyıcı sayısında ve ters yöndeki akım düzeyinde bir artışa yol açacaktır. Bu, Şekil 3.35'de değişik ışık şiddeti düzeyleri için açıkça gösterilmiştir. *Karanlık* akımı, uygulanan aydınlatma olmadan var olan akımdır. Burada akımın ancak $V_0$'a eşit bir pozitif öngerilim uygulanmasıyla sıfır düzeyine döneceğine dikkat edin. Buna ek olarak, ışığı jonksiyon bölgesine yoğunlaştırmak için bir merceğin nasıl kullanıldığı Şekil 3.34'de gösterilmiştir. Kapaktaki merceği gösteren gerçek bir elemana ait fotoğraf Şekil 3.36'da sunulmuştur.

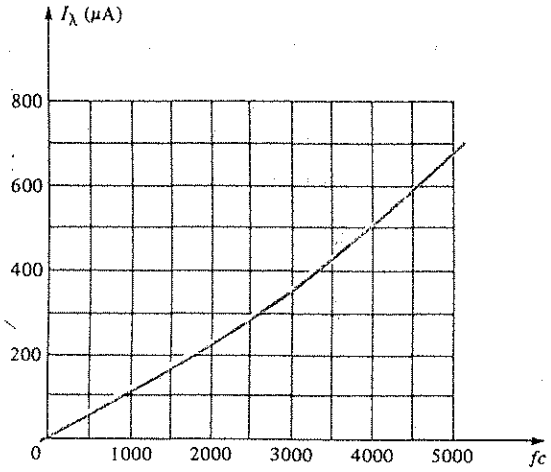



Tipik bir fotodiyot karakteristik grubu



Hewlett-Packard 5082-4200 S bacaklı fotodiyodun fotoğrafı (Hewlett-Packard Corporation izniyle)

Işık akışında, aynı artış eğrileri arasındaki hemen hemen birbirine eşit olan aralık, ters akım ile ışık akışı arasında yaklaşık doğrusal bir ilişki olduğunu ortaya koymaktadır. Başka bir deyişle, ışık şiddetindeki bir artış ters akımda benzer bir artışa neden olmaktadır. Bu doğrusal ilişkiyi göstermek üzere iki eğrinin çizimi 20V'luk sabit bir $V_\lambda$ gerilimi için Şekil 3.37'de verilmiştir. Bağlantılı olarak değerlendirirsek gelen ışık olmadan ters akımın neredeyse sıfır düzeyinde olduğunu varsayabiliriz. Yükselme ve alçalma süreleri (durum değişikliği parametreleri) bu eleman için çok küçük olduğundan (nanosaniye aralığında), yüksek hızda sayım veya anahtarlama uygulamaları için kullanılabilir. Şekil 3.33'e dönersek, Ge'un Si'dan daha geniş bir dalga boyu tayfını kapsadığını görürüz. Bu özellik onu, ileride kısaca anlatacağımız lazer ve kızılötesi (IR) ışık kaynakları için uygun kılmaktadır. Kuşkusuz Ge'un silisyumdan daha yüksek bir karanlık akımı var ancak aynı zamanda daha yüksek bir ters akım düzeyine de sahiptir. Gelen ışığın fotodiyot üzerinde ürettiği akım düzeyi, kontrol amacına yönelik olarak doğrudan kullanılacak kadar olmasa da bu amaçla yükseltilebilir.

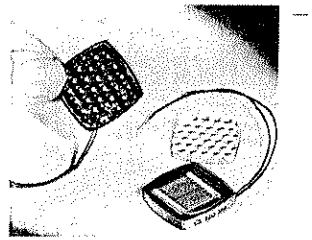



Şekil 3.37'deki fotodiyoda ilişkin fc - $I_\lambda$ ($V_A$ = 20 V) eğrisi

## 3.9 FOTO İLETKEN HÜCRELER

Foto iletken hücre, iç direnci, gelen ışığın şiddeti ile (doğrusal olarak) değişen iki uçlu bir yariiletken elemandır. Bu özelliğinden dolayı da sık sık fotodirenç elemanı da denilmektedir. Tipik bir fotoiletken hücre en çok kullanılan grafik sembolüyle birlikte Şekil 3.38'de görülmektedir.





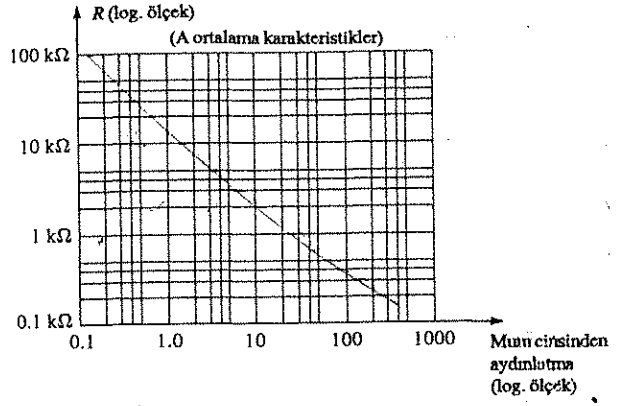
(a) (b)

Şekil 3.38 Fotoiletken hücre: (a) görünüşü; (b) sembolü [(a) International Rectifier Corporation izniyle]

En sık kullanılan foto iletken malzemelerin başında kadmiyum sülfit (CdS) ve Kadmiyum Selenit (CdSe) gelmektedir. Şekil 3.33'de gösterildiği gibi Cds'nin tayf tepe tepkisi yaklaşık 5100 Å'da, CdSe'in tayf tepe tepkisi ise 6150 Å'da bulunmaktadır. Cds kullanılan elemanlarda tepki süresi yaklaşık 100 ms, CdSe'li hücrelerde ise 10 ms dolayındadır.

Foto iletken hücrenin, normal diyotta görülen jonksiyonu yoktur. Uçlar arasına bağlanmış ince bir malzeme tabakası gelen ışık enerjisine maruz bırakılmaktadır.

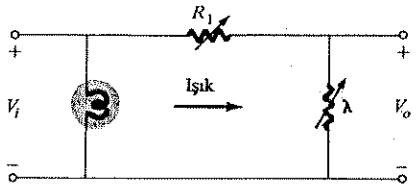
Foto iletken üzerine düşen ışığın şiddeti arttıkça enerji taşıyan foton paketlerinin artmasından dolayı yapıda bulunan çok sayıdaki elektronun enerji düzeyide artacaktır. Böylece yapıda nispeten "serbest" elektronların sayısında bir artış ortaya çıkmakta ve uç direnci düşmektedir. Tipik bir foto iletken hücrenin duyarlılık eğrisi Şekil 3.39'da görülmektedir. Oluşan eğrideki (bir doğrusallığa logaritmik-logaritmik ölçekle çizildiğinde) ve ışıktaki değişikliğe bağlı olarak dirençteki büyük değişmeye (100 kΩ → 100 Ω) dikkat edin.




Şekil 3.39 Fotoiletken hücrenin uç karakteristikleri (GE B425.)

Elemanın basit ancak ilginç sayılabilecek bir uygulaması Şekil 3.40'da sunulmuştur. Sistemin amacı, $V_i$ anma değerinden sapmalar gösterse bile, $V_0$'ı sabit bir düzeyde tutmaya yöneliktir. Şekilde gösterildiği gibi, fotoiletken hücre, lamba ve dirençle birlikte bu gerilim regülatörü sistemin bir parçasını oluşturmaktadır. Şu veya bu nedenle $V_i$ miktarı düşecek olursa, lambanın parlaklığı da azalacaktır. Işıktaki bu düşüş, $V_0$'ı gerilim bölücü kuralının belirlediği anma değerinde tutmak üzere, foto iletken hücrenin direncinde bir artışa yol açacaktır; yani,

$$V_0 = \frac{R_\lambda V_i}{R_\lambda + R_1} \qquad (3.18)$$




Şekil 3.40 Fotoiletken hücre kullanan bir gerilim regülatörü

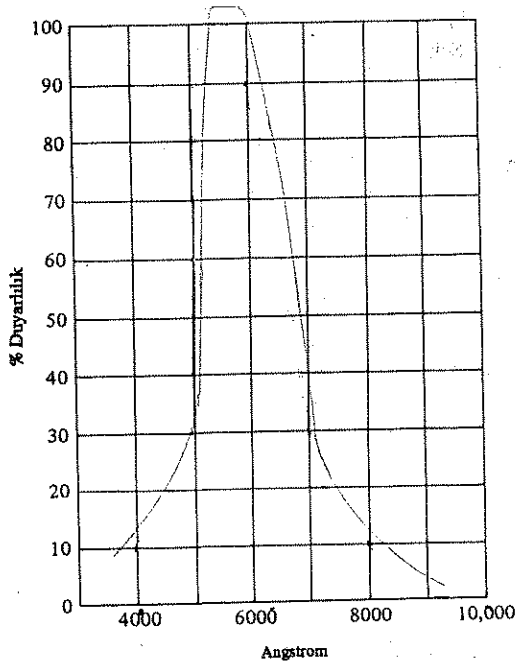
Her bir eleman için üreticiler tarafından sağlanan bilgilerin zenginliğini örneklemek açısından Şekil 3.11'de tanımlanan CdS (kadmiyum sülfit) fotoiletken hücresini inceleyin. Sıcaklık ve tepki süresine dikkat edin.

## 3.10 KIZILÖTESİ (IR) IŞIK KAYNAKLARI

Kızıl ötesi diyotları, ileri yönde öngerilimlendikleri zaman bir ışıma akı hüzmesi yayan yarı iletken galyum arsenit elemanlardır. Elemanın temel yapısı, Şekil 3.42'de gösterilmiştir. Jonksiyon ileri yönde öngerilimlendiği zaman *n*-bölgesinden gelen elektronlar, *p*- ile *n*-tipi malzemeler arasında bulunan özel tasarımlı bir yeniden birleşme bölgesindeki *p* malzemesinde bulunan artık deliklerle yeniden birleşmektedirler. Bu yeniden birleşme işlemi sırasında elemandan foton şeklinde enerji yayılır. Üretilen fotonlar ya tekrar malzeme içerisinde emilir veya Şekil 3.42'de görüldüğü gibi yayım enerjisi olarak eleman yüzeyini terk eder.

Tipik bir elemandaki dc ileri akımının bir fonksiyonu olarak yayım akışının (mN olarak) eğrisi Şekil 3.43'de görülmektedir. Bu iki değişken arasındaki neredeyse doğrusal olan ilişkiye dikkat edin. Bu tür elemanlara ait ilginç bir desen, Şekil 3.44'de verilmiştir. Dahili bir kolimatör (paralelleştirici) sistemli elemanlardaki dar desene dikkat edin. Bu tür bir elemanın iç yapısı ve grafik sembolüyle birlikte Şekil 3.45'de verilmiştir. Bu tür elemanların birkaç uygulama alanı arasında kart ve kağıt şerit okuyucuları, şaft kodlayıcıları, veri-iletim sistemleri ve hırsız alarmları sayılabilir.






**İletkenliğin Sıcaklık ve Işığa Bağlı Olarak Değişimi**

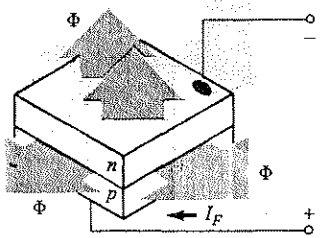
| *Fit Kandela* | *.01* | *0.1* | *1.0* | *10* | *100* |
|---|---|---|---|---|---|
| *Sıcaklık* | *% İletkenlik* | | | | |
| -25°C | 103 | 104 | 104 | 102 | 106 |
| 0 | 98 | 102 | 102 | 100 | 103 |
| 25°C | 100 | 100 | 100 | 100 | 100 |
| 50°C | 98 | 102 | 103 | 104 | 99 |
| 75°C | 90 | 106 | 108 | 109 | 104 |

**Işığa Bağlı Tepki Süresi**

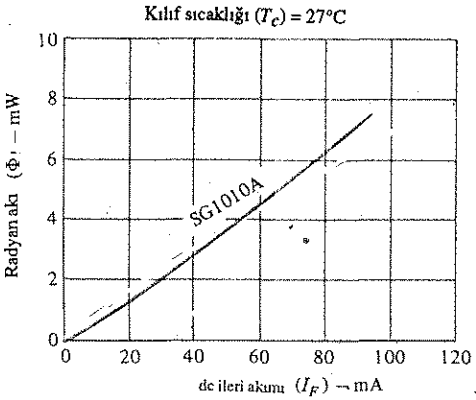
| *Fit Kandela* | *.01* | *0.1* | *1.0* | *10* | *100* |
|---|---|---|---|---|---|
| Yükselme (saniye)* | 0.5 | .095 | .022 | .005 | .002 |
| Azalma (saniye)** | .125 | .021 | .005 | .002 | .001 |

* 5 sn'lik karanlık adaptasyonu sonrasında son okunan değerin 1/e'sine kadar geçen süre.
** İlk okunan değerin 1/e'sine kadar geçen süre.

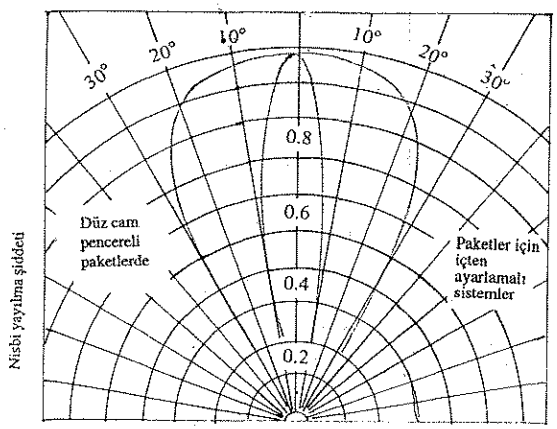
Şekil 3.41 Clairex CdS fotoiletken hücrenin karakteristikleri (Clairex Electronics izniyle)




Şekil 3.42 IR-yayan yariletken diyotların genel yapısı (RCA Solid State Division izniyle)



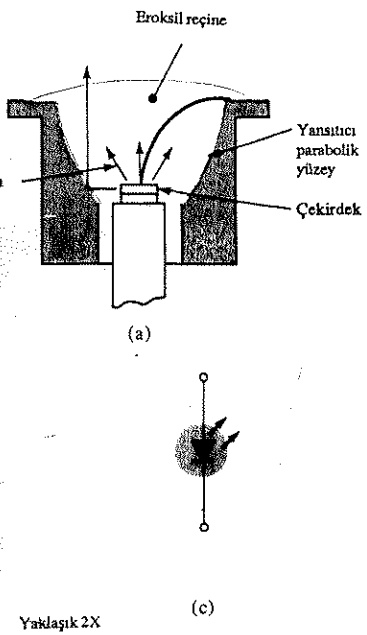

Şekil 3.43 IR-yayan bir diyoda ilişkin de ileri akımına bağlı tipik bir ışıma akısı eğrisi (RCA Solid State Division izniyle)




Şekil 3.44 IR-yayan RCA diyodunun tipik bir ışıma yoğunluk deseni (RCA Solid State Division izniyle)

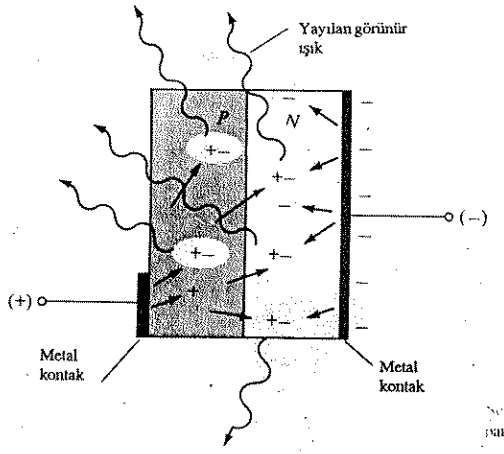


Şekil 3.45 IR-yayan RCA diyodu (a) yapısı; (b) fotoğrafı; (c) sem bofü. (RCA Solid State Division izniyle)




## 3.11 IŞIK YAYAN DİYOTLAR

Işık yayan diyot (LED), adının da belirttiği gibi, enerji verildiği zaman görülebilir bir ışık yayan diyottur. İleri öngerilimli bir *p-n* jonksiyonunda, yapı içerisinde ve temelde jonksiyon yakınlarında elektronlar ve delikler yeniden birleşir. Bu yeniden birleşme, bağlanamayan serbest elektronun taşıdığı enerjinin başka bir enerji durumuna transferini gerektirir. Tüm yariletken *p-n* jonksiyonlarında bu enerjinin bir bölümü ısı olarak bir bölümü de foton şeklinde dışarı verilmektedir. Silisyum ve germanyumda enerjinin büyük bir bölümü ısı, geri kalan bölüm ise ışık şeklinde yayılır. Galyum arsenit fosfit (GaAsP) veya Galyum Fosfit (GaP) gibi diğer malzemelerde, yayılan ışık enerjsindeki fotonların sayısı, iyi görülebilir bir ışık kaynağı yaratmak için yeterli olmaktadır. Elektrik enerjisi uygulayarak ışık vermeyi sağlama işlemine *elektroparlaklık* denmektedir. Şekil 3.46'da gösterildiği gibi, maksimum sayıda ışık enerjisi fotonu üretmek için *p*-malzemesine bağlanan iletken yüzey çok küçük tutulur. Şekilde dikkat ederseniz ileri yönde öngerilimlenmiş jonksiyon dolayısıyla enjekte edilen taşıyıcıların yeniden birleşmesi, yeniden birleşme bölgesinde ışık yayılmasına yol açmaktadır. Gene şekilde de gösterildiği gibi doğal olarak foton enerjisi paketlerinin bir bölümünü yapının kendisi tarafından emilir; ancak çok büyük bir yüzdesi ayrılmayı başarır.




Şekil 3.46 LED içindeki elektro-parlaklık işlemi

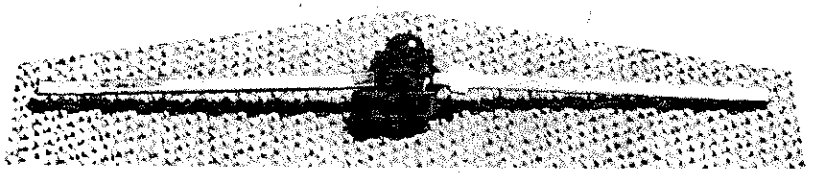
Hewlett-Packard tarafından üretilen bir minyatür-altı yüksek verimli yarı iletken LED'lerin görünüm ve karakterikleri Şekil 3.47'de verilmiştir. .

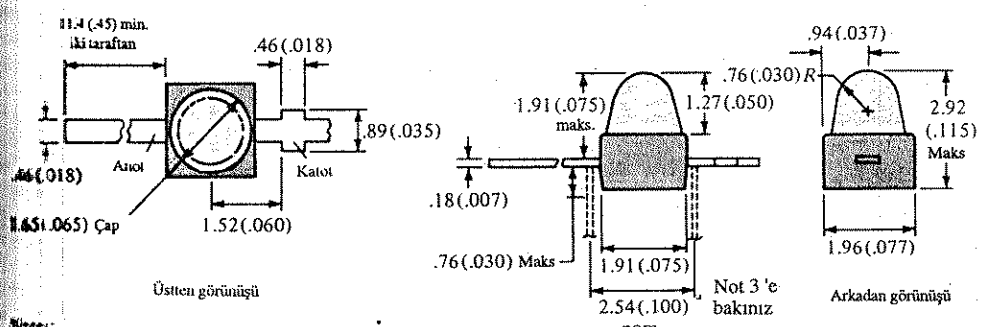
Şu ana kadar tanımlanmayan iki nicelik, $T_A$ = 25°C'de elektriksel/optik karakteristikler başlığı altında görülmektedir. Bunlar eksenel ışık şiddeti ($I_V$) ve ışık tesirliliği ($\eta_V$) terimleridir. Işık şiddeti kandela birimiyle ölçülür. Bir kandela, ışık kaynağından 1 fit uzaklıkta 1 fit$^2$ alanda 1 fit$^2$-kandelalık bir aydınlatma sağlar ve 4 lümenlik bir ışık akışı yayar. Bu tarif her ne kadar bir ölçüm birimi olarak kandela hakkında yeterli açıklık getirmese de, düzeyi, benzer elemanlarla karşılaştırılabilir. "Tesirlilik" terimi, tanım itibariyle bir elemanın istenilen etkiyi yaratma kabiliyetinin bir ölçüsüdür. LED için bu, uygulanan her watt için üretilen lümen sayısının oranıdır. Yüksek-verimli kırmızı LED'in yüksek tesirliliğine dikkat edin. Şekil 3.47h'da görüldüğü gibi bağıl verimlilik, birim akıma karşılık gelen ışık şiddeti ile tanımlanır. Ayrıca her bir LED'in (kırmızı, sarı, yeşil) ürettiği ışık dalgalarının tepe dalga boyunun her bir renk için tanımlanan dalga boyuna ($\lambda_d$)'ne ölçüde yakın olduğuna dikkat edin. Her rengin bağıl şiddetinin dalga boyuna göre grafiği Şekil 3.47e'de verilmiştir.

LED *p-n* jonksiyonlu bir eleman olduğundan, 1. Bölüm'de tanıtılan diyot tepkisi eğrilerine benzer bir ileri öngerim karakteristiğine sahip olacaktır (Şekil 3.47f). İleri akıma bağlı olarak bağıl ışık şiddetinin hemen hemen doğrusal biçimde artmasına dikkat edin (Şekil 3.47g). Şekil 3.17i'den anlaşılabileceği gibi belli bir frekansta darbe süresi ne kadar uzun olursa, izin verilen tepe akımı da o kadar küçük olur ($t_p$ kırılma değerini geçtikten sonra). Şekil 3.47j'de ise, şiddetin, ışığın 0°'den (tam yukarıdan) gelmesi halinde maksimum, 90°'den gelmesi (elemana yandan bakılması) halinde ise minimum olduğu ortaya çıkmaktadır.

Günümüzde LED görüntüleme birimleri birçok ebat ve şekilde bulunabilmektedir. Bu birimlerin ışık yayan bölgesi 0.1-1 inç arasındadır. Rakamlar








**Notes:**
1. **All dimensions are in millimetres (inches).**
2. **Silver-plated leads. See application bulletin 3.**
3. **User may bend leads as shown.**

(b)

*Notlar:*

1. Tüm boyutlar milimetre (inç) cinsindendir.
2. Bacaklar gümüş kaplanmıştır. Bkz. başvuru bülteni 3.
3. Kullanıcı, bacakları şekilde görüldüğü gibi kıvırabilir.

(b)

**Mutlak Maksimum Anma Değerleri ($T_A$ = 25°C'de)**

| *Parametre* | *Kırmızı 4100/4101* | *Parlak Kırmızı 4160* | *Sarı 4150* | *Yeşil 4190* | *Birimi* |
|---|---|---|---|---|---|
| Güç harcaması | 100 | 120 | 120 | 120 | mW |
| Ortalama ileri akım | 50[1] | 20[1] | 20[1] | 30[2] | mA |
| İleri tepe gerilimi | 1000 | 60 | 60 | 60 | mA |
| Çalışma ve saklama Sıcaklık aralığı | -55°C ile 100°C arasında | | | | |
| Bacak lehimleme sıcaklığı [gövdeden 1.6 mm (0.063 inç) mesafede] | 230°C için 3 saniye | | | | |

[1]. 50°C'den itibaren 0.2 mA/°C azalım oranıyla
[2]. 50°C'den itibaren 0.4 mA°C azalım oranıyla

(c)

Şekil 3.47 Hewlett-Packard minyatür-altı yüksek-verimli kırmızı yarı-iletken LED'ler: (a) görünüşü: (b) paket boyutları; (c) mutlak maksimum anma değerleri (devamı sayfalarda)

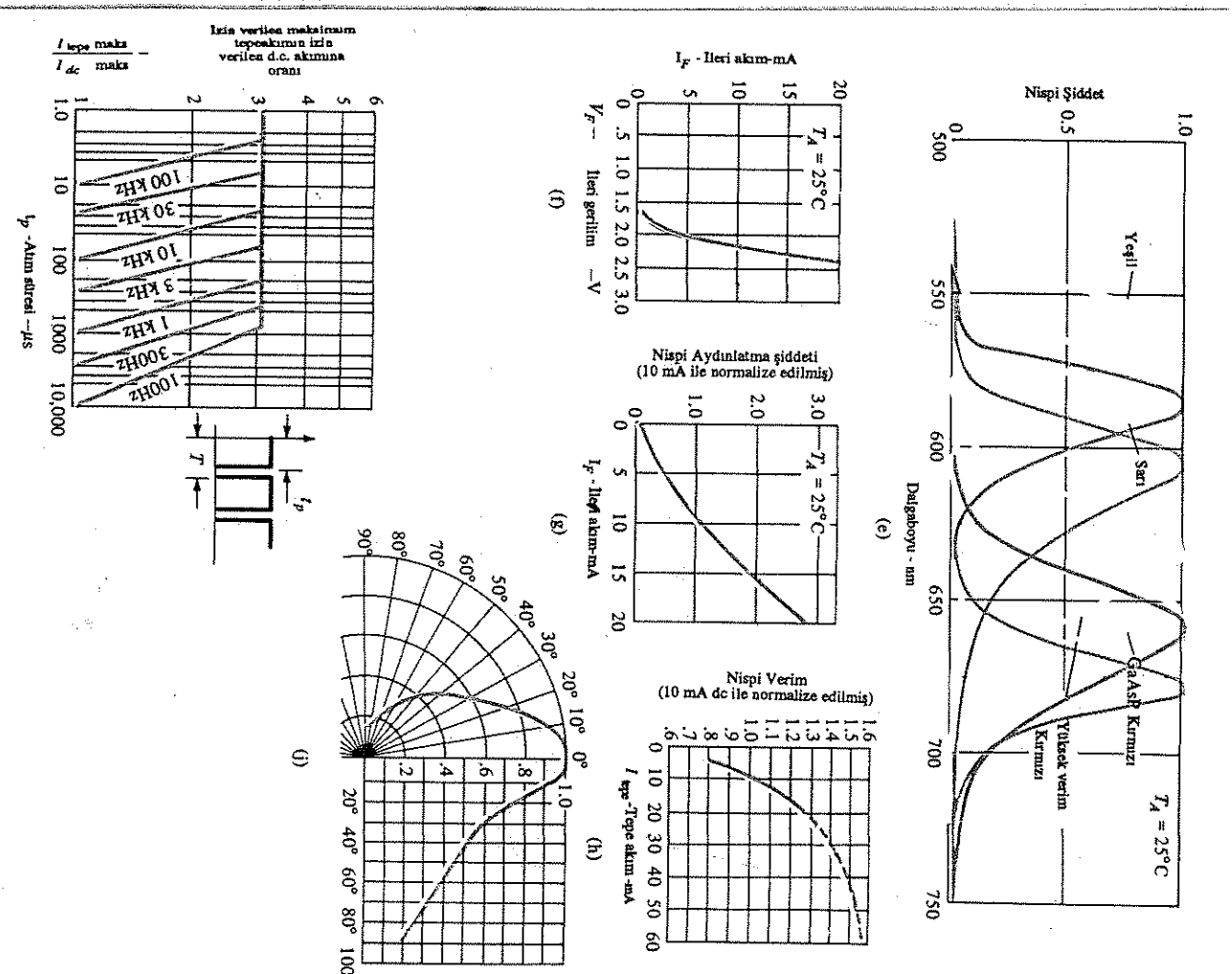
## Elektrik/Optik Karakteristikler ($T_A$ = 25°C'de)

| | | 5082-4100/4101 | | | 5082-4160 | | | 5082-4150 | | | 5082-4190 | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| *Sembol* | *Tanım* | *Min.* | *Tipik.* | *Maks.* | *Min.* | *Tipik.* | *Maks.* | *Min.* | *Tipik.* | *Maks.* | *Min.* | *Tipik.* | *Maks.* | *Birim* | *Test Koşulları* |
| $I_V$ | Eksenel aydınlatma şiddeti | -/0.5 | 7/1.0 | | 1.0 | 3.0 | | 1.0 | 2.0 | | 0.8 | 1.5 | | mcd | $I_F$ = 10mA, |
| $2\theta_{1/2}$ | Yarı aydınlatma şiddetine sahip noktalar arasındaki iç açı | | 45 | | | 80 | | | 90 | | | $I_F$ = 20mA'de 70 | | derece | Not 1 |
| $\lambda_{tepe}$ | Tepe değeri dalga boyu | | 655 | | | 635 | | | 583 | | | 565 | | nm | Tepe değerinde ölçüm |
| $\lambda d$ | Baskın dalgaboyu | | 640 | | | 628 | | | 585 | | | 572 | | nm | Not 2 |
| $\tau_S$ | Tepki hızı | | 15 | | | 90 | | | 90 | | | 200 | | ns | |
| $C$ | Kapasitans | | 100 | | | 11 | | | 15 | | | 13 | | pF | $V_F$ = 0; $f$ = 1 MHz |
| $\theta_{JC}$ | Isıl direnç | | 125 | | | 120 | | | 100 | | | 100 | | °C/W | Gövdeden çıkan 0.79 mm (0.031 inç) uzunluktaki katot bacağına bağlantı |
| $V_F$ | İleri gerilim | | 1.6 | 2.0 | | 2.2 | 3.0 | | 2.2 | 3.0 | | 2.4 | 3.0 | V | $I_F$ = 10mA |
| $BV_R$ | Ters yönde kırılma gerilimi | 3.0 | 10 | | 5.0 | | | 5.0 | | | 5.0 | $I_F$ = 20mA'de | | V | $I_R$ = 100µa |
| $\eta_V$ | Aydınlatma tesirliği | | 55 | | | 147 | | | 570 | | | 665 | | lm/W | Not 3 |

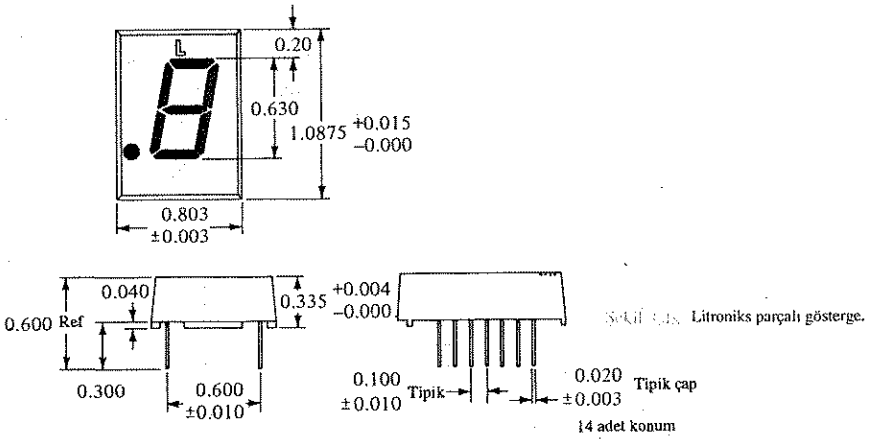
NOTLAR:
1. $\theta_{1/2}$; aydınlatma şiddetinin, eksenel aydınlatma şiddetinin yarısı olduğu eksen-dışı açıdır.
2. Baskın dalgaboyu, $\lambda_d$, CIE renk diyagramından türetilmiş oluş, cihazın rengini tanımlayan tek bir dalgaboyunu temsil eder.
3. Yayınım şiddeti, $I_e$, (watt/steradyan); $I_e = I_V/\eta_V$ formülünden bulunabilir, bu formüldeki $\eta_V$; aydınlatma şiddeti (kandela) ve parlaklık tesirliliği (lümen/watt)'dir.

Şekil 3.47 (devamı) (d) Elektriksel/optik karakteristikler.

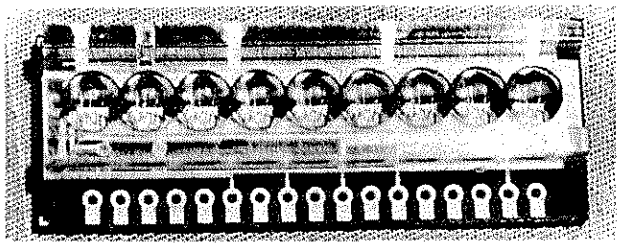





Şekil 3.47 (devamı) (e) Dalga boyuna bağlı bağıl şiddet; (f) ileri gerilime bağlı ileri akım; (g) ileri akıma bağlı bağıl parlaklık şiddeti; (h) tepe akımına bağlı bağıl verim; (i) darbe süresine bağlı maksimum tepe akımı; (j) açısal yer-değiştirmeye karşı bağıl parlaklık şiddeti. (Hewlett-Packard Corporation izniyle.)




Şekil 3.48 Litroniks parçalı gösterge.



Şekil 3.49 Sekiz-haneli ve işaretli hesap makinesi ekranı (Hewlett-Packard Corporation)

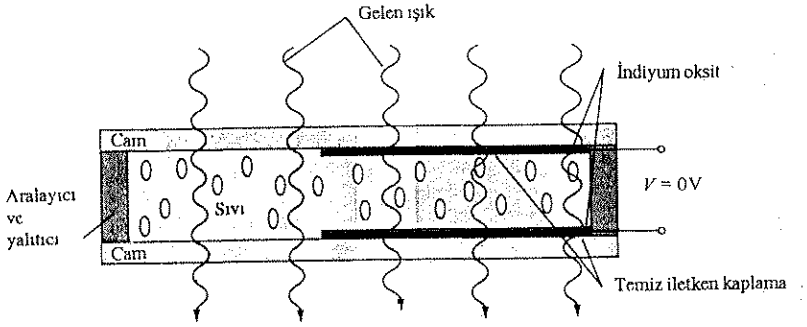
Şekil 3.48'deki türden parçalarla oluşturulabilir. Uygun $p$-tipi malzeme parçasına bir ileri öngerilim uygulanarak 0 ila 9 arasında bir sayı görüntülenebilir.

Şekil 3.49'daki görüntüleme (display) birimi, hesap makinalarında kullanılmaktadır ve sekiz hanelidir. İki LED'li iki uçlu LED lambaları da mevcut olup böylelikle öngerilimlemenin yönü değiştiğinde renk yeşilden kırmızıya veya tersine dönmektedir. LED'ler günümüzde kırmızı, sarı, portakal rengi ve beyaz olarak üretilmektedir. Mavi renkte LED'lerin üretilmesini yakın gelecekte mümkün görünüyor. Genelde LED'ler, bunlarla yarıiletken devreleri tamamiyle uyumlu kılan 1.7 ile 3.3V arası gerilim düzeylerinde çalışır. Çok hızlı bir tepki süresine (nanosaniyeler düzeyinde) sahiptirler ve görünürlük açısından iyi kontrast oranları sağlarlar. Güç gereksinimleri 10 ila 150 mW arasında olup ömürleri 100.000 saati aşmaktadır. Yarıiletken yapıları önemli bir sağlamlık faktörü sağlar.

## 3.12 SIVI KRİSTALLİ GÖRÜNTÜ BİRİMLERİ

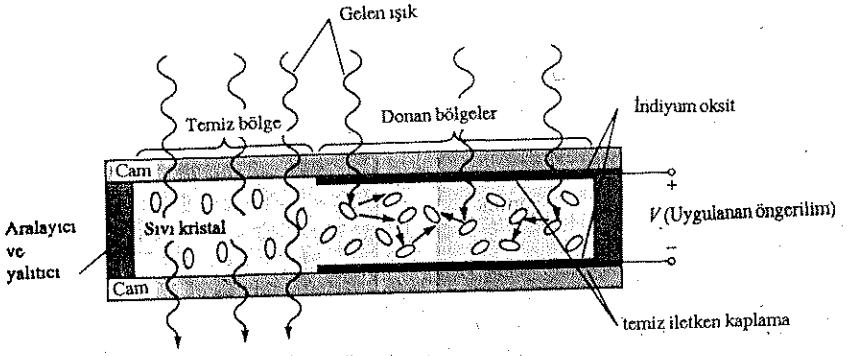
Sıvı kristal görüntüleme birimlerinin (LCD) LED'e göre daha düşük güç ihtiyacı gibi önemli bir avantajı vardır. Bu ihtiyaç, LED'deki miliwatt düzeyine kıyasla tipik olarak mikrowatt düzeyindedir. Ancak harici veya dahili bir ışık kaynağına gereksinim duyarlar, 0-60°C'lik bir sıcaklık aralığı ile sınırlıdır ve ömürleri ilgi konusudur, çünkü LCD'ler kimyasal olarak bozunabilmektedir. Günümüzde merkezi ilgi odağında bulunanlar alan-etkili ve dinamik-saçılım üniteleridir. Her ikisini de bu kısımda kısa tanıtacağız.

Bir sıvı kristal malzemesi (LCD'ler için normalde organiktir), sıvı gibi akan ancak moleküler yapısı normalde katılarda görülen bazı özelliklere sahiptir. Işıksaçan üniteler alanında en büyük ilgi, Şekil 3.50'de gösterilen kristal yapıya sahip *nematik sıvı kristaller* üzerinde yoğunlaşmıştır. Bağımsız moleküllerin, şekilde görüldüğü gibi çubuğa benzer bir görünümleri vardır.




Şekil 3.50 Öngerilim uygulanmamış halde nematik sıvı kristal.

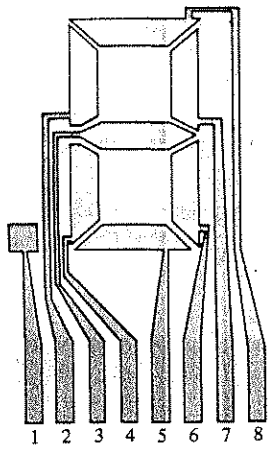
İndiyum oksit iletken yüzeyi saydamdır ve şekilde gösterilen şartlar altında gelen ışık, buradan geçerek sıvı kristal yapıyı görünür kılar. İletken yüzeylere Şekil 3.51'de gösterildiği gibi gerilim (ticari elemanlar için eşik değeri genellikle 6 ila 20 V arasındadır) uygulandığı zaman moleküler düzen bozulur ve sonuçta farklı kırılma indisli bölgeler oluşur.




Şekil 3.51 Öngerilim uygulanmış halde nematik sıvı kristal

Bu nedenle gelen ışık, değişik kırılma indislerine sahip bölgelerin ara yüzeylerinde değişik yönlere yansıtılmakta ve dolayısıyla saçılan ışık, buzlu cam görünümünü vermektedir (ilk defa RCA tarafından 1968 yılında incelenmiştir ve dinamik saçılma adıyla anılmaktadır. Ancak Şekil 3.51'e dikkat ederseniz buzlu görünüm sadece iletken yüzeyler birbirine karşıtsa oluşmakta ve geri kalan alanlar yarı saydam kalmaktadır.

LCD görüntüleme birimi üzerindeki bir rakam Şekil 3.52'deki parça görünümüne sahip olabilir. Siyah alan gerçekte alttaki uçlara harici kontrol amacıyla bağlı olan temiz bir iletken yüzeydir. İki benzer maske, sızdırmaz ve kalın bir sıvı kristal malzeme tabakasının karşılıklı yüzeylerine yerleştirilmiştir. Eğer 2 rakamı isteniyorsa 8, 7, 3, 4 ve 5 numaralı uçlara enerji verilir ve bu bölgeler buzlanırken diğer alanlar açık kalır.

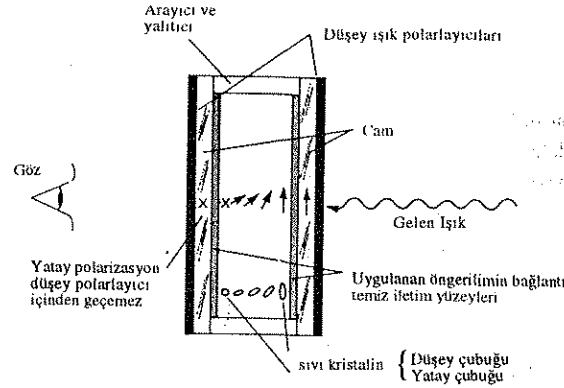



Şekil 3.52 LCD sekiz-parçalı basamak göstergesi

Daha önce belirttiğimiz gibi, LCD kendi ışığını üretmez; dahili veya harici bir katmana ihtiyaç duyar. Karanlık koşullar altında birim, LCD'nin arkasında veya yan tarafında kendi dahili ışık kaynağına sahip olmalıdır. Gündüzleri veya aydınlık alanlarda, maksimum şiddeti sağlamak üzere ışığı görüntüleme birimi içerisinden geriye yansıtmak için LCD'nin arkasına bir yansıtıcı konabilir. Optimal çalışma sağlamak için günümüzde saat üreticileri, transmisif (kendi ışık kaynağına sahip) ve yansıtmalı tiplerin transreflektif (yansıtmalı) denilen bir birleşimi kullanmaktadır.

*Alan-etkili* veya *bükülü-nematik* LCD'ler, aynı parça görünümüne ve kapatılmış ince sıvı kristal katmanına sahiptir, ancak çalışma şekli oldukça farklıdır. Dinamik-saçılımlı LCD'ye benzer bir şekilde, alan-etkili LCD yansıtma veya geçirgen modda dahili bir kaynak ile çalışabilmektedir. Geçirgen görüntü aygıtı Şekil 3.53'de görülmektedir. Dahili ışık kaynağı solda ve bakan kişiye sağda kalmaktadır. Bu şekil, Şekil 3.50'den, bir *ışık polarizatörü* bulundurması bakımından oldukça farklıdır. Sağdan gelen ışığın yalnızca düşey bileşeni sağdaki düşey-ışık polarizatöründen



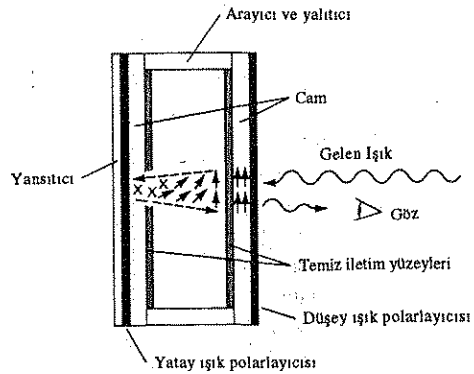



Şekil 3.53 Öngerilim uygulanmamış halde transmisif alan-etkili LCD.

geçebilmektedir. Alan-etkili LCD'de yanda sağdaki açık iletken yüzey kimyasal olarak aşındırılır veya sıvı kristaldeki molekülleri düşen yüzeyde hücre duvarına paralel yönlendirmek için organik bir film uygulanır. Sıvı kristalin sağ ucundaki çubuklara dikkat edin. Moleküllerin gösterilen yönde (yatay) 90° faz farklı, buna karşın hücre duvarına paralel olmasını sağlamak için, karşı taraftaki yüzey de işlenir. Sıvı kristalin iki duvarı arasında, şekilde gösterildiği gibi, bir polarizasyondan diğerine genel bir sürüklenme vardır. Soldaki ışık polarizatörü de yalnızca düşey olarak polarize edilmiş gelen ışığın geçişine izin verecek şekildedir. İletken yüzeylere uygulanan bir gerilim uygulanmamışsa, düşey olarak polarize edilen ışık, sıvı kristal bölgesine girip molekül yapısının 90°'lik bükümlerini izler. Sağdaki düşey ışık polarizatöründeki yatay polarizasyon geçişe izin vermez ve bakan kişi tüm görüntüleme ekranı üzerinde tek parça halinde karanlık bir desen görür. Bir eşik gerilimi uygulandığında (ticari ünitelerde 2 ila 8V arası) çubuk benzeri moleküller elektrik alanı ile aynı yöne dönerek (duvara dikey olacak şekilde) ışığın 90°'lik kayma olmaksızın geçişine izin verir. Düşey olarak gelen ışık böylece ikincil düşey polarize edilmiş ekrandan doğrudan geçer ve bakan kişi aydınlık bir alan görür. Her rakamın parçalarının uygun bir şekilde enerjilenmesiyle desen, Şekil 3.54'de gösterildiği gibi görünecektir. Yansıtıcı tip alan-etkili LCD, Şekil 3.55'de

Şekil 3.54 Yansıtıcı tip LCD (RCA Solid State Division izniyle.)

Şekil 3.56 Transmisif tip LCD. (RCA Solid State Division izniyle.)




Şekil 3.55 Öngerilim uygulanmamış halde yansıtıcı tip alan-etkili LCD.

gösterilmiştir. Bu durumda sol uçtaki yatay polarize edilmiş ışık yatay polarize edilmiş bir filtre ile karşılaşır, yansıtıcıya geçer ve buradan tekrar kristalin içine yansır, diğeri dikey polarizasyona yönelir ve geri bakan kişiye döner. Uygulanan herhangi bir gerilim yoksa tek parça halinde aydınlatılmış bir ekran görülür. Belirli bir gerilimin uygulanması düşey olarak gelen ışığın solda bulunan ve içinden geçemeyip yansıtılacağı yatay olarak polarize edilmiş bir filtre ile karşılaşmasına yol açacaktır. Kristal üzerinde karanlık bir bölge oluşur ve Şekil 3.56'da görülen desen ortaya çıkar.

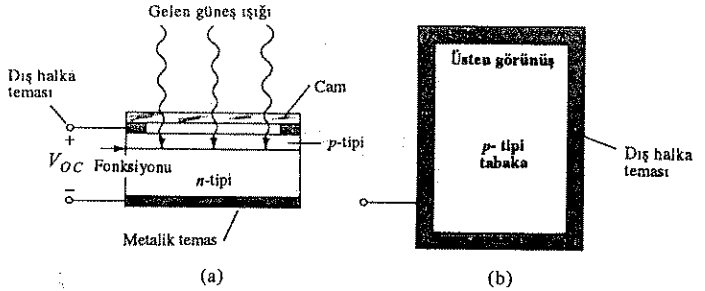
Alan-etkili LCD'ler normalde, enerji kaynağının temel faktör olduğu durumlarda (örn: kol-saatleri, taşınabilir cihazlar vs) kullanılır; çünkü ışık-saçıcı modellere göre çok daha az enerji harcarlar (birincisinde mikrowatt düzeyinde diğerinde miliwatt düzeyinde). Alan-etkili elemanlarda maliyet daha yüksektir ve boyları yaklaşık 5 cm ile sınırlıdır; buna karşılık ışık-saçıcı ünitelerin boyları 20 cm'ye kadar çıkabilmektedir.

Görüntü birimlerinde önemli başka bir nokta, açılma ve kapanma süreleridir. LCD'ler özellik itibariyle LED'lerden çok daha yavaştır. LCD'ler tipik olarak 100 ila 300 ms arasında tepki sürelerine sahipken, LED'ler 100 ns'nin altında tepki süreleri sağlamaktadır. Ancak, 100 ns ile 100 ms (saniyenin onda biri) arasındaki farkın pek önemli olmadığı çeşitli uygulamalar (örneğin saatler) mevcuttur. Bu uygulamalar için LCD'lerin düşük güç gereksinimi çok çekici bir özellik olmaktadır. LCD birimlerinin ömrü sürekli artırılarak 10.000 saati geçen düzeylere getirilmiştir. LCD birimlerinin ürettiği renk, aydınlatma kaynağına bağlı olduğundan, renk seçiminde daha çok seçenek söz konusudur.

## 3.13 GÜNEŞ HÜCRELERİ

Son yıllarda alternatif enerji kaynağı olarak güneş hücresi artan bir ilgi toplamıştır. Deniz seviyesinde güneşten alınan güç şiddetinin 100 mW/cm$^2$ (1kW/m$^2$) dolayında olduğunu düşünürsek, güneşin bir enerji kaynağı olduğu ve güneş enerjisini elektrik enerjisine dönüştürme verimini en yüksek düzeye çıkarmak için daha fazla araştırma ve geliştirme gerektirdiği kesindir.

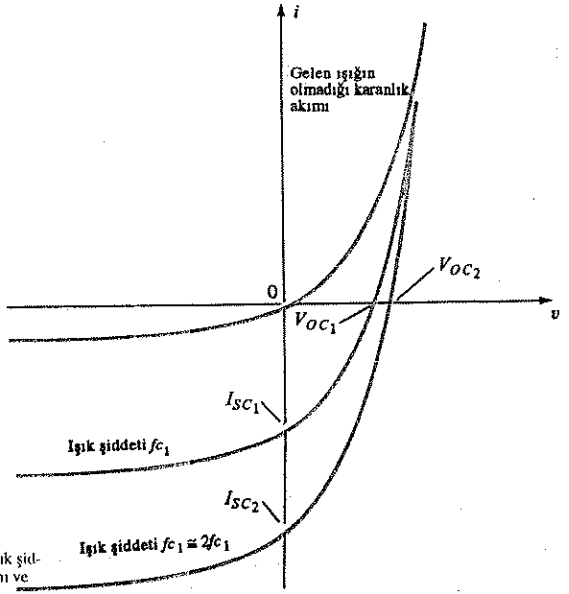
Silisyum *p-n* Jonksiyonlu bir güneş hücresinin temel yapısı Şekil 3.57'de gö-



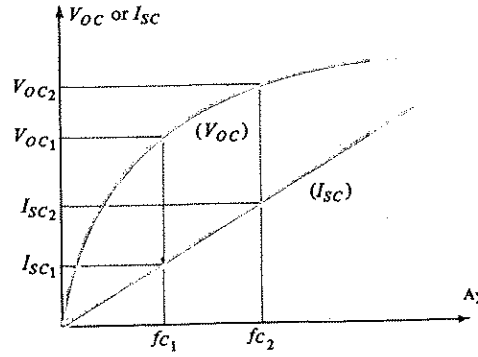

Şekil 3.57 Güneş hücresi : (a) Kesiti; (b) üsten görünüş.



rülmektedir. Üsten görünüşte gösterildiği gibi güneşe dik bakan yüzey alanının maksimum düzeyde olmasını sağlamak için her türlü çaba harcanmaktadır. Buna ek olarak, *p*-tipi malzemeye bağlanan metalik iletkenin ve *p*-tipi malzemenin kalınlığının maksimum sayıda ışık enerjisi fotonunun jonksiyona ulaşmasını sağlıyacak şekilde olduğuna dikkat edin. Bu bölgedeki bir ışık enerjisi fotonu bir valans elektronu ile çarpışıp ana atomdan ayrılmasına yetecek oranda enerjiyi aktarabilir. Sonuç serbest elektronların ve deliklerin üretilmesidir. Bu, jonksiyonun her iki tarafındada olacaktır. *p*-tipi malzemede yeni üretilen elektronlar azınlık taşıyıcılarıdır ve jonksiyon boyunca, öngerilimsiz temel *p-n* jonksiyonu için açıklandığı gibi, serbestçe hareket edeceklerdir. Benzer bir yaklaşım *n*-tipi malzemede üretilen delikler için geçerlidir. Sonuç, bir *p-n* jonksiyonunun konvansiyonel ileri akımıyla ters yönde olan azınlık taşıyıcısı akımındaki bir artıştır. Ters akımdaki bu artış Şekil 3.58'de gösterilmeştir. Düşey eksenin herhangi bir yerinde V = 0 olduğu ve bir kısa -devre durumunu temsil ettiği için bu kesişme noktasındaki akıma kısa-devre akımı denir ve $I_{sc}$ ile gösterilir. Açık devre durumunda ($I_d = 0$) *fotovoltaik* gerilim ($V_{oc}$) ortaya çıkar. Bu şekil 3.59'da gösterildiği gibi, aydınlatmanın logaritmik bir fonksiyonudur. $V_{oc}$, yüksüz (açık-devre) durumundaki pilin terminal (uç) gerilimidir. Ancak aynı şekilde, kısa devre akımının aydınlatmanın doğrusal bir fonksiyonu olduğuna dikkat edin. Yani aydınlatmadaki artışa karşılık ikiye katlanacaktır (Şekil 3.59'daki $fc_1$ ve $2fc_1$) buna karşılık $V_{oc}$'deki değişim bu bölge için daha düşük kalacaktır. $V_{oc}$'deki temel artış aydınlatmadaki düşük düzeyli artışlarda görülmektedir. Sonuçta aydınlatmanın daha da artması $V_{oc}$ üzerinde, $I_{sc}$ artmasına rağmen, çok az etki yaratacaktır; bu da güç kapasitesinin artmasına neden olacaktır.

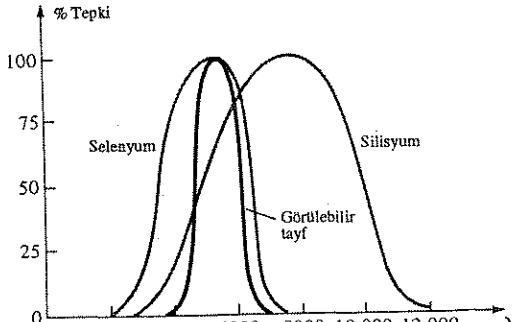



Şekil 3.58 Güneş hücrelerinde ışık şiddetine bağlı olarak kısa-devre akımı ve açık-devre geriliminin değişimi.



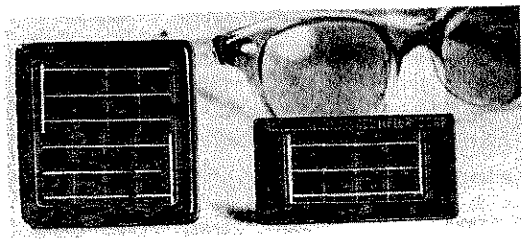

Şekil 3.59 Güneş hücrelerinde, aydınlatmaya bağlı olarak $V_{OC}$ ve $I_{SC}$'nin değişimi

Güneş hücreleri için en yaygın kullanılan malzemeler selenyum ve silisyumdur. Ancak başka malzemelerinin yanısıra galyum arsenit, indiyum arsenit ve kadmiyum sülfit de kullanılmaktadır. Gelen ışığın dalga boyu. *p-n* jonksiyonunun gelen fotonlara tepkisini etkileyecektir. Şekil 3.60'da selenyum hücrenin tepki eğrisinin




Şekil 3.60 Se, Si ve çıplak gözün tayf tepkisi

insan gözününkine ne kadar yakın olduğuna dikkat edin. Bu olgu, pozometre ve otomatik pozlama diyaframları gibi fotoğraf makinelerinde geniş bir uygulama alanı bulmaktadır. Silisyum da görünebilir tayfa sarkmaktadır, ancak tepe değeri kızılötesi bölgede olan 0,8 mm (8000 Å) dalga boyundadır. Genel olarak silisyumun daha yüksek bir dönüştürme verimi, daha büyük kararlığı vardır ve yorgunluğu karşı daha dayanıklıdır. Her iki malzemenin de mükemmel sıcaklık karakteristikleri vardır. Yani, önemli ölçüde verimlilik düşüşüne uğramadan aşırı sıcak veya soğuğa dayanıklıdır. Tipik bir güneş hücresi, elektrik karakteristiği ile birlikte Şekil 3.61'de görülmektedir.



Şekil 3.61 Tipik bir güneş hücresi ve elektriksel karakteristikleri (International Rectifier Corporation izniyle.)

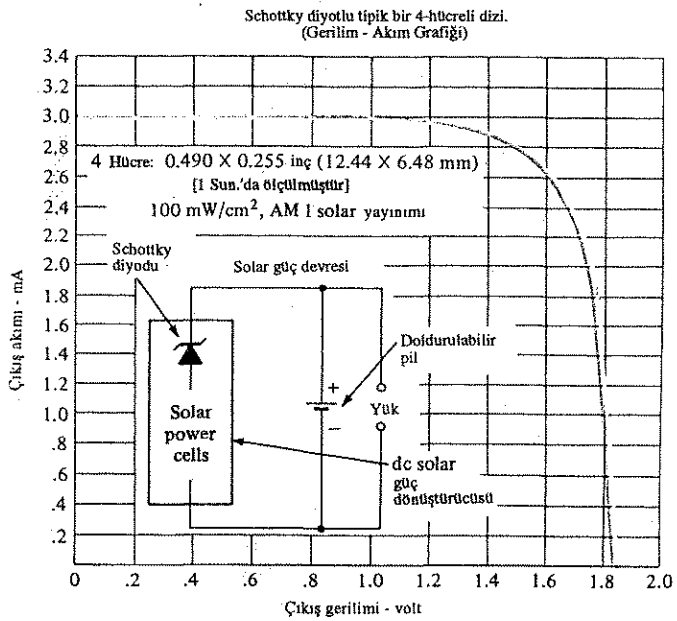


**Elektriksel Karakteristikler***

| *IR Numarası* | *Yük Gerilimi (volt) (min.)* | *Yük Akımı (miliamper) (min.)* | *Güç (miliwatt) (min.)* |
|---|---|---|---|
| SP2A40B | 1.6 | 36 | 58 |
| SP2B48B | 1.6 | 40 | 64 |
| SP4C40B | 3.2 | 36 | 115 |
| SP2C80B | 1.6 | 72 | 115 |
| SP4D48B | 3.2 | 40 | 128 |
| SP2D96B | 1.6 | 80 | 129 |
| S2900E5M | .4 | 60 | 24 |
| S2900E7M | .4 | 90 | 36 |
| S2900E9.5M | .4 | 120 | 48 |

* Akım-Gerilim karakteristikleri; 100 mW/cm$^2$ (yaklaşık güneş ışığı parlaklığında)'lik bir aydınlatma düzeyindeki değerleri ifade eder.

Güneş hücrelerinin kullanımındaki bir yenilik Şekil 3.62'de görülmektedir. Güneş hücrelerinin seri olarak düzenlenmesi tek bir elemandan daha fazla gerilimleri gerilimler elde etmek mümkün olmaktadır. Tipik bir dört-hücre dizisinin performansı da verilmiştir. Yaklaşık 2.6 mA'lik bir akımda çıkış gerilimi 1.6 V dolayında




(b)

Şekil 3.62 International Rectifier'in dört-hücreli dizisi: (a) görünüşü; (b) karakteristikler; (International Rectifier Corporation izniyle)

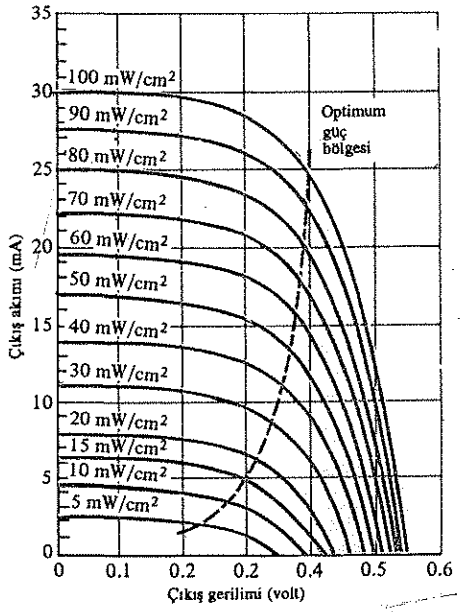
olmakta ve böylece çıkış gücü de 4.16 mW'ı bulmaktadır. Schottky engel diyodu, güç konvertörü üzerinden pil akım kaçağını engellemek için konmuştur. Yani Schottky diyodunun direnci güç konvertöründen (+ dan -'ye) geçen yük için o denli yüksektir ki yeniden doldurulabilir pil için açık devre gibi görünecek ve ondan akım çekmeyecektir.

Bu konuyla ilgili bir not ilginç olabilir. Lockheed Missiles and Space Company NASA, uzay mekiği için büyük bir güneş hücresi kanadı üretmek üzere ihaleyi kazanmıştır. Kanat açıldığı zaman 4 m genişliğinde ve 32 m uzunluğunda olacaktır ve üzerinde her biri 3060 silisyum güneş hücresi bulunan 41 adet panel olacak. Kanat, toplam 12.5 kW'lık elektrik enerjisi üretebilecektir.

Bir güneş hücresinin verimi, elektriksel güç çıkışının ışık kaynağının sağladığı güce oranıyla belirlenir. Yani

$$\eta = \frac{P_{o\,(\text{elektriksel})}}{P_{i\,(\text{ışık enerjisi})}} \times \%100 = \frac{P_{\text{maks(güneş hücresi)}}}{(\text{cm}^2 \text{ olarak alan})\,(100\ \text{mW/cm}^2)} \times \%100 \qquad (3.19)$$

Verimlilik düzeyleri % 10 ila 40 arasında değişmektedir ve mevcut ilgi devam ederse bunun daha da artması beklenebilir. % 10 verimliliğe ve 1 $cm^2$'lik aktif alana sahip silisyum güneş hücrelerine ait tipik çıkış karakteristikleri Şekil 3.63'de görülmektedir. Sabit gerilimde ışık akısına bağlı olarak çıkış akımındaki neredeyse doğrusallığa ve optimum güç yüzeyine dikkat edin.



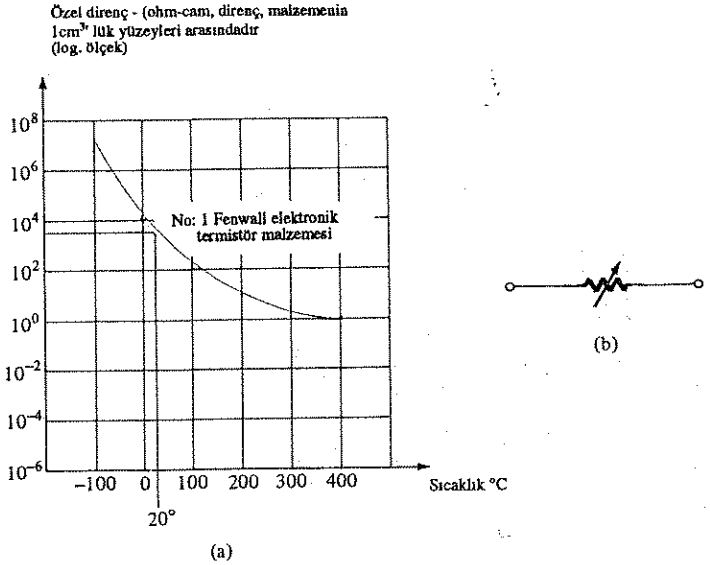

Şekil 3.63 %10 verimlilik ve 1 $cm^2$ aktif alana sahip silisyum güneş hücrelerine ilişkin tipik çıkış karakteristikleri. Hücrenin sıcaklığı 30°C'dir



## 3.14 TERMİSTÖRLER

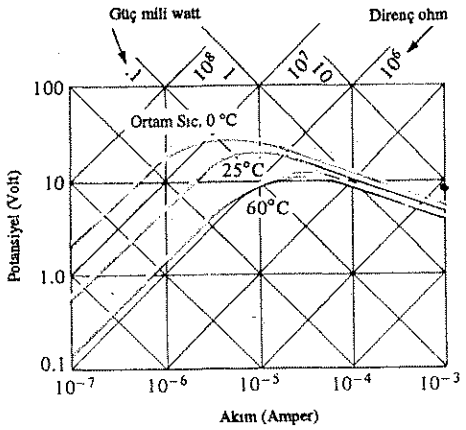
Termistör, adından da anlaşılabileceği gibi sıcaklığa duyarlı bir dirençtir; yani uçlarından ölçülen direnç gövde sıcaklığına bağlıdır. Negatif bir sıcaklık katsayısına sahiptir; bu da gövde sıcaklığı arttıkça direncinin azalacağı anlamına gelir. Bir jonksiyon elemanı değildir, Ge veya Si'dan veya kobalt, nikel, stronsiyum veya mangan elementlerinin oksitlerinin bir karışımından üretilmektedir.

Temsili bir termistörün karakteristiği eleman için yaygın olarak kullanılan sembolle birlikte Şekil 3.64'de verilmiştir. Dikkatle incelerseniz termistörün oda sıcaklığında (20°C) 5000 Ω dolayında bir dirence, 100°C'de ise 100 Ω 'luk bir direnc sahip olduğunu görürsünüz. Yani 80°C'lık bir sıcaklık farkı 50:1'lik bir direnç değişimine yol açmıştır. Bu değişim oranı tipik olarak sıcaklıktaki bir derecelik değişim için % 3 ila % 5 arasındadır. Temelde elemanın sıcaklığını değiştirmek için




Şekil 3.64 Termistör: (a) Tipik bir karakteristik grubu; (b) Sembolü.

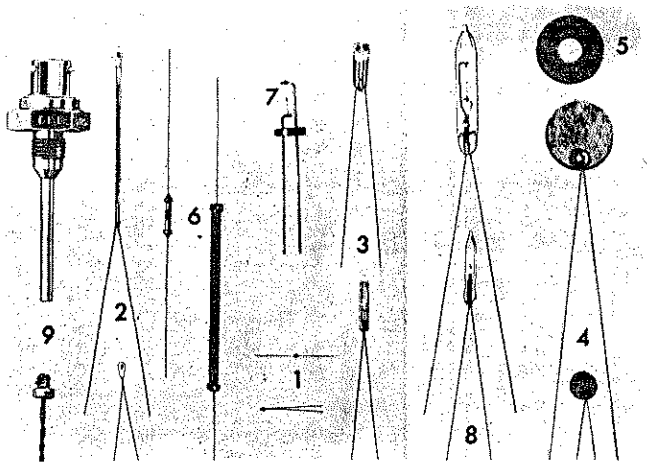
iki yol vardır: dahili ve harici. Termistörden geçen akımdaki küçük bir değişiklik iç sıcaklıktaki bir değişikliğe yol açacaktır. Uygulanan küçük bir gerilim, gövde sıcaklığını çevre sıcaklığının üstüne çıkarmaya yetecek oranda bir akım yaratmayacaktır. Bu bölgede, Şekil 3.65'de gösterildiği gibi, termistör bir direnç gibi davranacak ve pozitif bir sıcaklık katsayısına sahip olacaktır. Ancak akım arttıkça sıcaklık, negatif sıcaklık katsayısının ortaya çıkacağı noktaya kadar yükselecektir.




Şekil 3.66 Fenwal Electronics BK65V1 Termistörün Kararlı-durum akım-gerilim karakteristikleri. (Fenwal Electronics, Incorporated izniyle)

Dahili akış oranının, elemanın direnci üzerinde böylesine bir etkiye sahip olması; kontrol, ölçüm teknikleri vs. gibi birçok alanda yeni ufuklar açmaktadır. Harici bir değişiklik çevreleyen ortamın sıcaklığının değiştirilmesini veya termistör sıcak veya soğuk bir çözelti içerisine daldırılmasını gerektirirdi.

Ticari piyasada mevcut birkaç termistörün fotoğrafı Şekil 3.66'da verilmiştir.

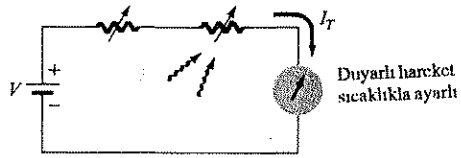



Şekil 3.67 Çeşitli termistör tipleri: (1) damla; (2) Cer problu; (3) eş-eğrili değiştirilebilir problu ve damla tip; (4) mercimek; (5) pul; (6) çubuk; (7) özel montajlı damla; (8) vakumlu ve gaz doldurulmuş problu; (9) özel problu (Fenwal Electronica Incorporated izniyle)

Basit bir sıcaklık gösterge devresi Şekil 3.67'de görülmektedir. Çevreleyen ortam sıcaklığındaki herhangi bir artış termistör direncinde bir düşüşe ve $I_T$ akımında bir artışa yol açacaktır. $I_T$'deki artış, artan bir sapma üretecek ve bu da iyi ayarlanırsa artan sıcaklığı gösterecektir. Değişken direnç, kalibrasyon amacıyla eklenmiştir.



Şekil 3.67 Sıcaklık gösterge devresi.




## PROBLEMLER

### § 3.2

1. Belirli bir Zener diyodu için şu karakteristikler verilmiştir: $V_Z = 29V$, $V_R = 16.8$ $V_{ZT} = 10mA$, $I_R = 20A$ ve $I_{ZM} = 40$ mA. Karakteristik eğriyi Şekil 3.3'de gösterildiği şekilde çizin.

2. Hangi sıcaklıkta 1N961 10V Fairchild Zener diyodunun 10.75V'luk bir nominal gerilimi olacaktır (İpucu: Tablo 3.1'deki verileri dikkate alın).

3. 5V'luk bir Zener diyodunun (25°C anma değeri) 100°C sıcaklıkta nominal gerilimi 4.8V'a düşüyorsa, sıcaklık katsayısını hesaplayın.

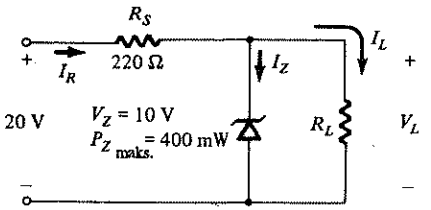
4. Şekil 3.4a'daki eğrileri kullanarak, 20V'luk bir diyot için sıcaklık katsayısının hangi düzeyde olmasını beklerdiniz? Soruyu 5V'luk bir diyot için tekrarlayın. Nominal gerilim düzeyleri ile 0.1 mA'lik akım düzeyi arasında doğrusal bir ölçek olduğunu kabul edin.

5. Şekil 3.4b'den $I_Z = 10$ mA'de, 24V'luk diyodun dinamik empedansını belirleyin. Logaritmik ölçekte bir çizim olduğuna dikkat edin.

6. Şekil 3.4b'deki 24 V'luk diyot için 0.2 mA, 1 mA ve 10 mA'lik akım düzeylerin-de dinamik empedans düzeylerini karşılaştırın. Sonuçlar, bu bölgedeki karakteristiğin biçimiyle ne ölçüde ilişkilidir?

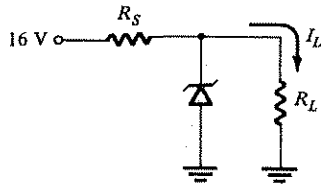
### § 3.3

7. (a) $R_L = 180\ \Omega$ olarak kabul edilirse, Şekil 3.68'deki devrenin $V_L$, $I_L$, $I_R$ ve $I_R$ değerlerini bulun.

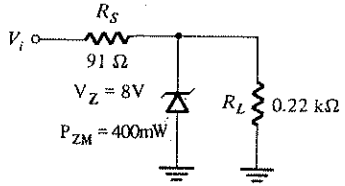



(b) (a) şıkkını $R_L = 470$ alarak tekrarlayın.
(c) Zener diyodu için maksimum güç koşulları sağlayacak $R_L$ değerini
(d) Zener diyodunu "çalışır" iletim duruma getirecek minimum $R_L$ değerini bulun:

**8.** (a) Şekil 3.69'daki devrede $V_L$ yük akımının 0 ile 200 mA arasında değişmesi durumunda $V_L$'yi 12 V'ta tutacak $R_S$ ve $R_Z$ değerlerini bulun.
(b) (a) şıkkındaki Zener diyodu için $P_{Zmaks}$ değerini bulun.




**9.** Şekil 3.70'deki devre için, $V_L$'yi 8V'ta tutacak ve Zener diyodun maksimum güç anma değerini aşmayacak $V_i$ değer aralığını bulun.




**10.** 1 kΩ'luk bir yük direnci üzerinde 20 V'luk çıkış gerilimi sağlayacak, 30 ila 50 V arası girişe sahip bir gerilim regülatörü tasarlayın. Yani, uygun $R_S$ değerini ve maksimum akımı ($I_{ZM}$) bulun.



**11.** Girişi 50 V'luk kare dalga kabul ederek Şekil 3.17'deki devrenin çıkışını çizin. Problemi, 5V'luk bir kare dalga girişi için tekrarlayın.

§ 3.4

**12.** (a) Sıcak-taşıyıcı diyodunun geleneksel yarı iletken diyodun yapısından hangi bakımından önemli bir fark gösterdiğini kendi cümlelerinizle açıklayın.
(b) Buna ek olarak çalışma şeklini anlatın.13. (a) Şekil 3.19'a bakın. Diyot-ların ileri yönde öngerilimleme bölgelerindeki dinamik dirençlerini nasıl karşılaştırırsınız?
(b) $I_S$ 'den daha negatif olan ters akımın herhangi bir düzeyinde nasıl bir karşılaştırma yapılabilir?

**14.** Şekil 3.22 ile ilgili olarak; şok akımı $I_{FSM}$ , ortalama doğrultulmuş ileri yön akımı ile nasıl bir ilişki içerisindedir? Tipik olarak 20:1'den daha büyük müdür? Bu kadar yüksek akım düzeyleri nasıl mümkün olabiliyor? Akımın nominal değerleri arttıkça yapılarda ne gibi önemli farklar görülmektedir?

**15.** Şekil 3.23a ile ilgili olarak; hangi sıcaklıkta 1 mA'lik akımla 300 mV'luk yönde bir ileri gerilim düşümü meydana gelmektedir. Hangi akım düzeyleri en yüksek sıcaklık katsayısına sahiptir? Sıcaklık düzeyleri arasında doğrusal bir geçiş olduğunu varsayın.

**16.** Şekil 3.23b'deki 2900/2303 ile anılan eğri için ters gerilimin 5'ten 10 V'a yükselmesi durumunda $I_R$'deki değişimi yüzde cinsinden bulun. Hangi ters gerilimde 1 μA'lik bir ters akım elde edilmesini beklersiniz? $I_R$ için logaritmik ölçek kullanılmış olduğuna dikkat edin.

**17.** Şekil 3.23c'deki 2900/2303 eğrisi için 0 ila 2 V arasında kapasitansta meydana gelen değişimi yüzde cinsinden bulun, 8 ila 10V arasındaki değişimle ne ölçüde karşılaştırılabilir?

§ 3.5

**18.** (a) Difüzyon jonksiyonlu bir varikap diyodun, C(0) = 80 pF ve $V_0 = 0.7$ ise 4.2 V'luk bir ters gerilimdeki geçiş kapasitansı ne değerde olacaktır.
(b) (a) şıkkında verilen bilgilerden yararlanarak Denklem (3.13)'deki K sabitini bulun.

**19** (a) Şekil 3.24'deki karakteristiğe sahip bir varikap diyodu için -3 ve -12V arasında kalan ters öngerilim potansiyellerindeki kapasitans farkını bulun.

(b) $V$ = -8V'ta ($\Delta C/\Delta V_r$) değişiminin artım oranını bulun. -2V'ta belirlenen değişimin artım oranı ile nasıl bir ilişki görülebilir.

**20** (a) Bir RLC (direnç, endüktans, kapasitör) seri devresinin rezonans frekansı $f_0 = 1/(2\pi\sqrt{LC})$ ile bulunur. Şekil 13.26'da verilen $F_0$ ve $L_S$ değerlerini kullanarak, C değerini bulun.
(b) (a) şıkkında hesaplanan değer ile Şekil 3.27'deki eğriyle $V_R$=25 V'la bulunan değeri karşılaştırın.

**21.** Şekil 3.27 ile ilgili olarak; $V_R$ = 3V'taki kapasitans ile $V_R$ = 25V'taki kapasitans arasındaki oranı bulun ve Şekil 3.26'da $C_3/C_{25}$ için verilen değerle karşılaştırın (Maksimum = 6.5).

**22.** $C_0$ = 22 pF, TCc = %0.02/°C ve $\Delta C$ = 0.11 pF olursa, $T_0$ = 25°C'nin üzerinde bir sıcaklık artışı için varaktör diyodun T1 değerini bulun.

**23.** BB139 varaktör diyoduna uygulanan ters gerilimdeki her bir değişim başına kapasitansta meydana gelecek en büyük değişim $V_R$'nin hangi bölgesinde ortaya çıkacaktır? Ölçeklerin doğrusal olmadığına dikkat edin.

**24.** $Q = X_L/R = 2\pi fL/R$, ise $R_S$ = 0.35 ve $L_S$ = 2.5 mH değerlerini kullanarak 600 MHz'teki yararlılık faktörünü (Q) bulun. Frekansa bağlı olarak Q'daki değişmeyi yorumlayın ve Şekil 3.27'deki grafiği destekleyip desteklemediğini açıklayın.

§ 3.6

**25.** Bir üretici bilgi sayfasına bakarak bir yüksek güç elemanıyla (>10A) ve düşük güç aygıtının (<100mA) genel karakteristiklerini karşılaştırın. Verilen bilgi ve karakteristiklerde önemli bir değişiklik var mıdır? Neden?

§ 3.7

**26.** Bir yarı iletken jonksiyon diyoduyla tünel diyodu arasındaki temel farklar nelerdir?

**27.** Şekil 3.30'daki eşdeğer devrede kapasitörün negatif direnç ile paralel bağlı olduğuna dikkat edin. C = 5 pF iken bir kapasitörün 1 MHz ve 100 MHz'deki reaktansını bulun. Ayrıca paralel birleşiminin (R= - 152 Ω) her bir frekans için toplam empedansını bulun. $L_S$'i 6 nH kabul edersek, endüktif reaktansın büyüklüğü, bu frekansların herhangi birinde önemsenecek kadar büyük mü olmaktadır?



**28.** Tünel diyodunun maksimum ters akım anma değerinin ileri akım anma değerinden daha büyük olabileceğine neden inanırsınız? (İpucu: Karakteristiğe bakın ve güç anma değerini göz önünde bulundurun.)

§ 3.8

**29.** Yeşil ışığın (500 Å dalgaboyundaki) fotonlarının enerjisini bulun. Cevabınızı jul ve elektron volt birimleriyle verin.

**30.** (a) Şekil 3.33 ile ilgili olarak; görülebilir tayfın alt ve üst sınırlarıyla ilgili frekanslar hangileri olabilir?
(b) Silisyumun bağıl tepe tepkisi ile ilgili dalgaboyu kaç mikrondur?
(c) Her malzemenin tayf tepkisinin bant genişliğini tepe değerin % 70'indeki düzey ile tanımlarsak, silisyumun bant genişliği ne olurdu?

**31.** Şekil 3.35 ile ilgili olarak; $V_\lambda$ =30V ve ışık şiddeti 4 x $10^{-9}$ W/m$^2$ ise $I_\lambda$'yı bulun.

**32.** (a) Şekil 3.33'de verilen malzemelerden hangisi sarı, kırmızı, yeşil ve kızıl ötesi (11.000 Å'dan az) ışık kaynaklarına en iyi tepkiyi verir?
(b) Hangi renk 0.5 x $10^{15}$ Hz'lik bir frekansta maksimum tayf tepkisine sahiptir?

**33.** Gelen akı 3000 fc, $V_\lambda$ = 25 V ve $R$ =100 k Ω ise, Şekil 3.34'deki direnç üzerindeki gerilim düşümü ne olacaktır?

§ 3.9

**34.** Şekil 3.39'daki karakteristiğe sahip bir fotoiletken hücre için, direncin ışığa göre; (a) 1 → 1 kΩ, (b) 1 → 10 Ωk, (c) 10 → 100 kΩ (bunun logaritmik bir ölçek olduğuna dikkat edin) aralıkları için yaklaşık değişme oranı nedir? Direncin ışığa bağlı olarak en büyük gösterdiği bölge hangisidir?

**35.** Bir fotodiyodun "karanlık akımı" nedir?

**36.** Şekil 3.40'daki fotoiletken diyot üzerindeki aydınlatma 10 fc ve $R_l$ = 5 k ise hücre üzerinde 6 V'luk bir gerilim üretecek $V_i$ değerin bulun. Şekil 3.39'daki karakteristikleri kullanın.

**37.** Şekil 3.41'deki verileri kullanarak, 0.01, 1.0 ve 100 $f_c$ için iletkenlik yüzdesinin sıcaklığa göre eğrisini çizin?

**38.** (a) Şekil 3.41'deki verileri kullanarak aydınlatmaya bağlı olarak yük-

selme süresinin eğrisini çizin.
(b) (a) şıkkını bozunma süresi için tekrarlayın.
(c) (a) ve (b) şıklarındaki aydınlatmanın önemli tüm etkilerini tartışın.

**39.** Şekil 3.41'deki CdS elemanı en çok hangi renge karşı duyarlıdır?

§ 3.10

**40.** (a) Şekil 3.43'deki aygıt için 70 mA'lik bir ileri dc akımındaki ışıma akısını bulun.
(b) 45 mA ileri akımındaki ışıma akısını lümen birimiyle bulun.

**41.** (a) Şekil 3.44'ten yararlanarak düz cam pencereye sahip bir kılıfın 25° açıdaki bağıl ışıma şiddetini bulun.
(b) Düz kılıf için derecenin fonksiyonu olarak nisbi yayım şiddetinin grafiğini çizin.

**42.** Bir SG 1010A kızılötesi emetörüne 60 mA'lik bir dc ileri akımı uygulanırsa ve emetördedahili bir paralelleştirici sistem varsa merkezin 5° dışındaki ışıma akışı lumens birimiyle ne kadar olur? Şekil 3.43 ve 3.44'e bakın.

§ 3.11

**43.** (a) Şekil 3.47e'deki yatay ekseni angstrom birimine çevirin.
(b) Bağıl şiddetin tepe değerleri Şekil 3.33'de verilen renk bandlarının nerelerine karşılık geliyor?

**44.** Şekil 3.47f ile ilgili olarak; sözkonusu eleman için en uygun $V_T$ değeri nedir? Bu değer silisyum ve germanyuma ilişkin $V_T$ değerleriyle ne ölçüde karşılaştırılabilir?

**45.** Şekil 3.47'deki verileri kullanarak bağıl ışık şiddeti 1.5 ise diyot üzerindeki ileri gerilimi bulun.

**46.** (a) Şekil 3.47'deki elemanın tepe akımı 5 mA'den 10 mA'e yükseltilirse bağıl verimliliğindeki artış yüzdesi ne olur?
(b) (a) şıkkını 30'dan 35 mA'e yükselme için tekrarlayın.
(c) (a) ve (b) şıklarında bulduğunuz artış yüzdelerini karşılaştırın. Sizce eğrinin hangi noktasında tepe değerinin daha fazla artırılması önemli bir kazanç sağlamayacaktır.



**47.** (a) Şekil 3.47i ile ilgili olarak; darbe süresi 1 ms, frekans 300 Hz ve izin verilebilir maksimum dc akımı 20 mA ise, izin verilebilir tepe akımı ne olacaktır.
(b) (a) şıkkını 100 Hz için tekrarlayın.

**48.** (a) 0° açısal yerdeğiştirmede ışık şiddeti Şekil 3.47'deki eleman için 3 mcd olursa, hangi açıda 0,75 mcd olur?
(b) Hangi açıda ışık şiddeti kaybı % 50 düzeyinin altına düşer?

**49.** Şekil 3.47'de görülen yüksek verimli kırmızı LED için sıcaklıkla belirlenen, ortalama ileri akımına ait akım anma değerini düşürme eğrisini çizin. (Mutlak maksimum anma değerlerine dikkat edin).

§ 3.12

**50.** Şekil 3.52 ile ilgili olarak; 7 rakamını görüntülemek için hangi uçlara enerji verilmelidir?

**51.** LCD'nin temel çalışmasını kendi cümlelerinizle anlatın.

**52.** LED ile LCD'nin çalışma biçimi arasındaki nispi farkları açıklayın.

**53.** LCD görüntü elemanıyla LED görüntü elemanı ile karşılaştırıldığında bağıntılı avantajları ve dezavantajları nelerdir.

§ 3.13

**54.** 1cm × 2 cm boyutunda bir güneş hücresi %9'luk bir dönüştürme verimliliğine sahiptir. Elemanın maksimum güç anma değerini bulun.

**55.** Bir güneş hücresinin güç anma değeri kabaca $V_{OC}I_{SC}$ çarpımıyla bulunursa, en yüksek artış oranı, aydınlatmanın yüksek mi yoksa alçak düzeylerinde mi elde edilecektir? Ulaştığınız sonucun nedenlerini belirtin.

**56.** (a) Şekil 3.63 ile ilgili olarak; 0.25 V'luk bir çıkış geriliminde 24 mA'lik bir akım akıtmak için gereken güç yoğunluğu ne kadardır?
(b) Şekil 3.63'de maksimum güç yoğunluğu neden 100 mW/cm'dir?
(c) Çıkış gerilimi 0.3V ve güç 40 mW/cm$^2$ ise çıkış akımını bulun.

**57.** (a) Şekil 3.63'deki karakteristikleri kullanarak 0.15V'luk bir çıkış geriliminde çıkış akımının güç yoğunluğuna göre eğrisini çizin?

(b) 19 mA'lik bir akımda çıkış geriliminin güç yoğunluğuna göre eğrisini çizin.
(c) (a) ve (b) şıklarındaki eğriler maksimum güç sınırlamaları içerisinde doğrusal kalıyor mu?

§ 3.14

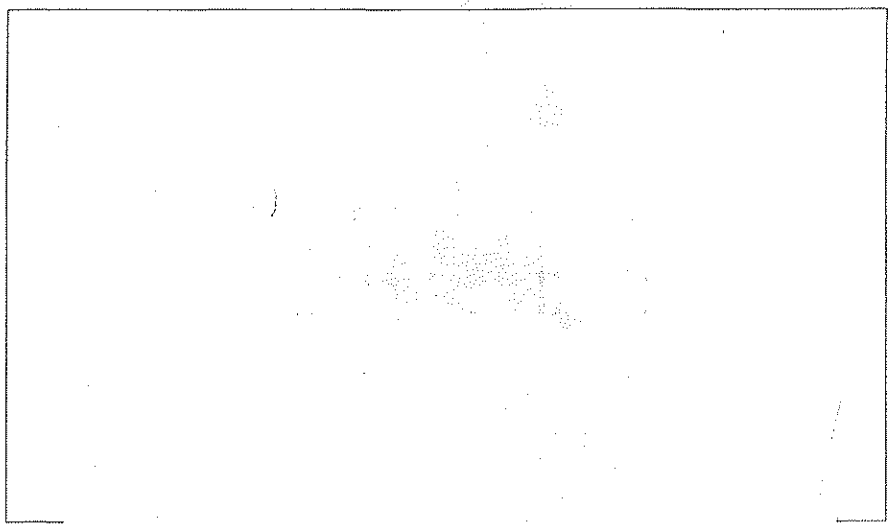
58. Şekil 3.64'de görülen termistör için sıcaklık T = 20°C'deyken öz dirençteki dinamik değişim oranını belirleyin. Bu değer 300°C'de belirlenen değerle ne ölçüde karşılaştırılabilir? Elde ettiğiniz sonuçlardan yararlanarak birim sıcaklık başına dirençte meydana gelen en büyük değişimin yüksek sıcaklıklarda mı yoksa düşük sıcaklıklarda mı meydana geldiğini bulun. Düşey eksenin logaritmik olduğuna dikkat edin.

59. Şekil 3.64'deki verileri kullanarak 1 $cm^2$ dikey yüzey alanına sahip 2-cm uzunluğunda bir malzeme parçasının 0°C'deki toplam direncini bulun. Düşey eksenin logaritmik olduğuna dikkat edin.

60. (a) Şekil 3.65 ile ilgili olarak, 25°C sıcaklığa sahip bir malzeme parçasının pozitif sıcaklık katsayısından negatif sıcaklık katsayısına geçiş yaptığı akım değerini bulun. (Şekil 3.65 logaritmik ölçeklidir).
(b) Şekil 3.65'deki elemanın 0°C'lik eğrinin tepe noktasında sahip olduğu güç ve direnç düzeylerini bulun.
(c) 25°C'lik sıcaklıkta, direnç düzeyini 1 MΩ kabul ederek güç anma değerini bulun.

61. Şekil 3.67'de V = 0.2V ve $R_{değişken}$ = 10 Ω'dur. Duyarlı harekette geçen akım 2mA ve gerilim düşümü 0V olursa termistörün direnç değeri ne olur?

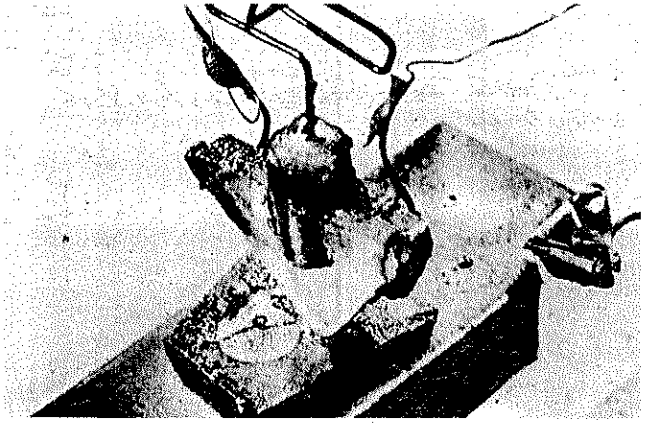




## 4.1 GİRİŞ

1904-1907 döneminde vakum tüpler, ilgi ve geliştirme odağı durumundaki elektronik aktif elemanı. 1904'de vakum tüp diyodu J.A. Flemming tarafından bulundu. Bundan kısa bir süre sonra, 1906'da Lee De Forest, *kontrol ızgarası* denen ve ilk yükselteç sayılan *triyodun* ortaya çıkmasını sağlayan üçüncü bir elemanı vakum diyoduna ekledi. İlerleyen yıllarda, radyo ve televizyon tüp endüstrisine büyük ivme kazandırdı. Üretim 1922 yılındaki 1 milyon tüpten 1937'de 100 milyon tüpe yükseldi. 1930'ların ilk yıllarında dört elemanlı tetrot ve beş elemanlı pentot, elektron-tüp endüstrisinde ağırlık kazanmaya başladı. Sonraki yıllarda, bu endüstri öncelikli önem kazanmaya başladı ve tasarım, üretim teknikleri, yüksek güç ve yüksek frekans uygulamalarında ve minyatürleşmede hızlı gelişmeler yaşandı.

Ancak 23 Aralık 1947'de elektronik endüstrisi yepyeni bir ilgi ve geliştirme alanının açılışını yaşadı. O günün öğleden sonrasında Walter H. Brattain ve John Bardeen, Bell Telephone laboratuvarlarında ilk transistörün yükseltici etkisini gösterdi. İlk transistör (bir nokta-temas transistörü) Şekil 4.1'de gösterilmiştir. Bu üç uçlu yarı iletken elemanın tüpe göre avantajları hemen anlaşılabiliyordu: daha küçük ve hafifti; ısıtıyıcıya gereksinim duymuyordu veya ısıtıcı kaybı yoktu; sağlam bir yapıya sahipti; ve eleman daha az güç harcadığından daha verimliydi; hemen kullanılabiliyordu, yani ısınma süresine ihtiyaç yoktu; ve daha düşük oranda çalışma gerilimi gerektirmekteydi. Bu bölümün, üç veya daha fazla uca sahip elemanlara ilk değinişimiz olduğuna dikkat edin. Tüm yükselteçlerin (gerilim,

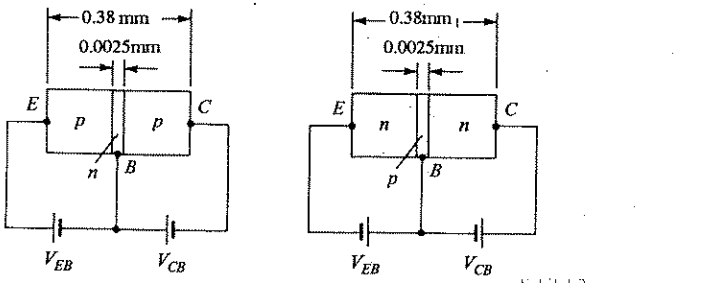


Şekil 4.1 İlk transistör.
(Bell Telephone Laboratories izniyle.)

akım veya güç düzeyini artıran elemanlar) diğer ikisi arasındaki akışı kontrol eden bir uca sahip en az üç uçlu elemanlar olduklarını göreceksiniz.

## 4.2 TRANSİSTÖRÜN YAPISI

Transistör ya iki *n*- ve bir *p*-tipi malzeme tabakasından veya iki *p*- ve bir *n*-tipi malzeme tabakasından oluşan üç katmanlı yarı iletken bir elemandır. İlkine *npn*-transistörü, ikincisine ise *pnp* transistörü denmektedir. Her ikisi de, uygun dc öngerilimleme durumu ile Şekil 4.2'de görülmektedir. 5. Bölümde dc öngerimlemesinin, ac yükseltme için uygun bir çalışma bölgesi yaratma bakımından gerekli olduğunu göreceğiz. Transistörün dış tabakaları, sandviç benzeri arada bulunan *p*- veya *n*-tipi malzemelerdekinden çok daha büyük olan genişliklere sahip yüksek katkılı yarıiletken malzemelerdir. Şekil 4.2'de gösterilen transistörlerde toplam kalınlığın merkezi tabakanın kalınlığına oranı 0.150/0.001 = 150:1'dir. Sandviç tabakasının katkılanma düzeyi de dış katmanlara göre oldukça düşüktür. (tipik olarak 10:1 veya daha az). Bu düşük katkılama düzeyi "serbest" taşıyıcıların sayısını sınırlayarak malzemenin iletkenliğini düşürmektedir (direncini artırmaktadır).



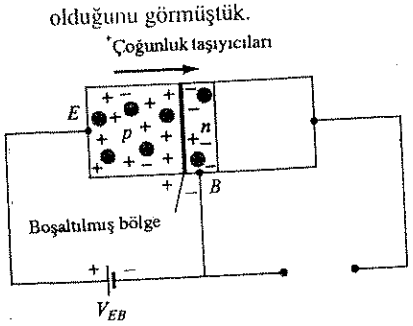

Şekil 4.2 Transistör tipleri: (a) *pnp*; (b) *npn*



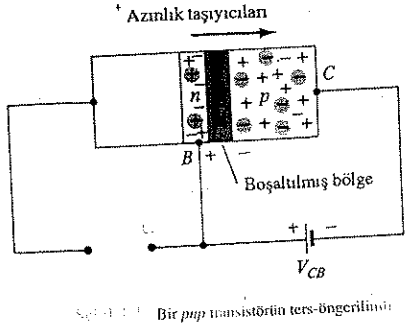
Şekil 4.2'de gösterilen öngerilimlemede uçlar, baş harflerle gösterilmiştir: *emetör (emitter)* için *E*, *kollektör (collector)* için *C* ve *baz (base)* için *B*. Notasyonun bu şekilde kullanılmasının nedeni, transistörün çalışmasını ele aldığımızda anlaşılacaktır. *İki kutuplu (bipolar) jonksiyon transistörünün* kısaltması olan BJT terimi, bu üç uçlu eleman için sık sık kullanılmaktadır. İki kutuplu'luk terimi elektron ve deliklerin, zıt polarizasyonlu malzemedeki enjeksiyon işlemine katıldıklarını gösterir. Yanlızca bir taşıyıcı kullanıldığında (elektron veya delik) *tek-kutuplu* eleman olarak anılır. Schottky diyodunun böylesine bir eleman olduğunu hatırlayın.

## 4.3 TRANSİSTÖRÜN ÇALIŞMASI

Şimdi, şekil 4.2a'daki *pnp* transistörünü göz önüne alarak bir transistörün temel çalışması anlatılacaktır. Elektron ve deliklerin rolleri karşılıklı olarak değiştirildiğinde, bir *npn* transistörünün çalışması *pnp* transtörünki ile tıpatıp aynıdır.
Şekil 3.43'deki *pnp* transistörü baz-kollektör öngerilimlemesi olmadan yeniden çizilmiştir. Bu durum ile 1. Bölümde anlatılan ileri öngerilimli diyodun durumu arasındaki benzerliğe dikkat edin. Boşaltılmış bölgenin genişliği uygulanan öngerilimleme dolayısıyla azalmıştır ve dolayısıyla *p*-tipi malzemeden *n*-tipi malzemeye büyük bir çoğunluk taşıyıcısı akışı olmaktadır.
Şimdi Şekil 4.2a'daki *pnp* transistörünün baz-emetör öngerilimini, Şekil 4.4'de görüldüğü gibi kaldıralım. Bu durum ile 1.6. Bölümde ters-öngerilimi diyodun durumu arasındaki benzerliklere dikkat edin. Hatırlayacağınız gibi çoğunluk taşıyıcılarının akışının sıfırlanıp, Şekil 4.4'de gösterildiği gibi yalnızca azınlık-taşıyıcısı akımının olduğunu görmüştük.



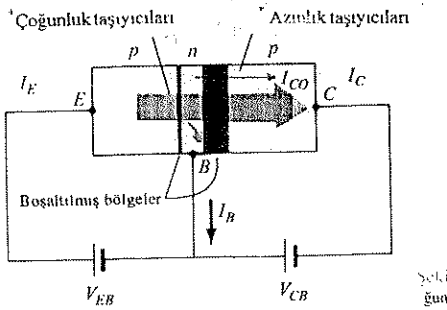

Bir *pnp* transistörün ileri-öngerilimli jonksiyonu




Bir *pnp* transistörün ters-öngerilimli jonksiyonu

*Bu nedenle, özetlersek, bir transistörün bir p-n jonksiyonu ters öngerilimliyken diğer jonksiyonu ileri öngerilimlidir.*
Şekil 4.5'de her iki öngerilimleme potansiyeli bir *pnp*-transistörüne uygulanmıştır ve oluşan çoğunluk ve azınlık taşıyıcı akışları gösterildiği gibidir. Şekil 4.5'de bo-

şaltılmış bölgelerin genişliklerine dikkat edilirse, hangi jonksiyonun ileri, hangisinin ters öngerilimlenmiş olduğu hemen anlaşılabilir. Yine Şekil 4.5'de gösterildiği gibi çok sayıda çoğunluk taşıyıcısı, ileri öngerilimli p-n jonksiyonunu difüzyon yoluyla aşarak *n*-tipi malzemeye ulaşmaktadır. Burada bu taşıyıcıların doğrudan $I_B$ baz akımınamı katkıda bulundukları, yoksa doğrudan *p*-tipi malzemeye mi geçtikleri sorusu gündeme geliyor. Arada kalan *n*-tipi malzeme, çok ince ve iletkenliği düşük olduğu için çok az sayıda taşıyıcı, yüksek dirence sahip bu yolu izleyerek baz ucuna ulaşacaktır. Tipik olarak mikroamper düzeyindeki baz akımı, emetör ve kollektör akımlarında görülen miliamper düzeylerine kıyasla küçük kalmaktadır.




Şekil 4.5 Bir pnp transistöründe çoğunluk ve azınlık taşıyıcılarının akışı.

Şekil 4.5'de gösterildiği gibi bu çoğunluk taşıyıcıların daha büyük bir bölümü, ters öngerilimli jonksiyon üzerinden difüzyon yoluyla kollektörün ucuna bağlı *p*-tipi malzemeye geçecektir. Çoğunluk taşıyıcıların ters öngerilimli jonksiyon üzerinden kolaylıkla geçmelerinin sebebi, eğer ters öngerilimli diyota enjekte edilen çoğunluk taşıyıcılarının *n*-tipi malzemede azınlık taşıyıcısı olarak göründüğünü göz önünde bulundurursak, rahatlıkla anlaşılabilmektedir. Başka bir deyişle, *n*-tipi baz bölgesi malzemeye azınlık taşıyıcıları *enjekte* edilmiş oluyor. Bunu, boşaltılmış bölgedeki tüm azınlık taşıyıcılarının diyodun ters-öngerilim jonksiyonundan geçmesi olgusuyla birleştirirsek, Şekil 4.5'deki akış yönünün nedeni anlaşılacaktır.

Şekil 4.5'deki transistörü tek bir düğüm kabul ederek Kirchhoff akım yasasını uygularsak,

$$I_E = I_C + I_B \tag{4.1}$$

elde ederiz ve emetör akımıyla kollektör ve baz akımlarının toplamı olduğunu buluruz. Ancak kollektör akımı iki bileşenden oluşmaktadır: Şekil 4.5'de gösterildiği gibi çoğunluk ve azınlık taşıyıcıları. Azınlık-akımı bileşenine kaçak akım denir ve $I_{co}$ sembolüyle gösterilir. (emetör ucu açıkken akan $I_c$ akımı). Bu nedenle kollektör akımı toplam olarak Eşitlik (4.2) ile belirlenir.

$$I_C = I_{C\text{çoğunluk}} + I_{CO\text{azınlık}} \tag{4.2}$$



Genel amaçlı transistörlerde, $I_C$ miliamper düzeyinde görülürken, $I_{CO}$ mikroamper veya nanoamper düzeyinde görülmektedir. Ters öngerilimlenmiş diyotlardaki $I_S$ akımında olduğu gibi, $I_{CO}$ akımı da sıcaklığa karşı duyarlıdır ve geniş sıcaklık aralıklarına sahip uygulamalar sözkonusu olduğunda dikkatle incelenmelidir. Gerekli önem verilmezse yüksek sıcaklıklarda sistemin kararlılığını önemli ölçüde etkileyebilmektedir.

Yapım tekniklerinde sağlanan ilerlemelerle $I_{CO}$ düzeyleri, etkilerinin ihmal edilebileceği noktalara kadar düşürülmüştür.

Şekil 4.2'de *npn* ve *pnp* transistörleri için görülen devre, bazın hem giriş (emetör) hem de çıkış (kollektör) uçlarında ortak olması dolayısıyla *ortak-bazlı* devre olarak anılmaktadır. Ortak bazlı devresinde sabit $V_{CB}$ değerleri için $I_C$'deki küçük bir değişmenin $I_E$'deki küçük bir değişime olan oranı genelde *ortak-bazlı, kısa devre yükseltme faktörü* adıyla anılmakta ve $\alpha$ (alfa) sembolüyle gösterilmektedir.

$$\alpha = \left.\frac{\Delta I_C}{\Delta I_E}\right|_{V_{CB}=\text{sabit}} \tag{4.3}$$

ile ifade edilir.

"Kısa-devre" terimi, $\alpha$ belirlendiği anda yükün kısa devre yapıldığını gösterir. Yükün (yük direncinin) kısa devre yapılması zorunluluğu ve Denklem (4.3) benzeri formüllerin kullanılmasıyla ilgili işlemler konusunda, 8. Bölümde eşdeğer devreleri ele alırken daha ayrıntılı bilgiler verilecektir. Tipik $\alpha$ değerleri, 0.90 ve 0.998 arasında değişmektedir. Pratik uygulamaların çoğunda değeri yüzde birkaçlık bir belirsizlikle ve aşağıdaki formülle yaklaşık olarak elde edilebilir:

$$\alpha \cong \frac{I_C}{I_E} \tag{4.4}$$

burada $I_C$ ve $I_E$ sırasıyla kollektör ve emetör akımlarının transistör karakteristiği üzerinde belli bir noktadaki büyüklüğüdür.

Denklem (4.3) ve (4.4), $\alpha$ değerini, transistör karakteristikleri veya devre koşullarından bulmak için kullanılır. Ancak en kesin anlamda sadece Şekil 4.5'in *p*-tipi emetör malzemesinden çıkıp kollektör ucuna ulaşan deliklerin (çoğunluk taşıyıcıların) yüzdesini gösteren bir ölçüdür.

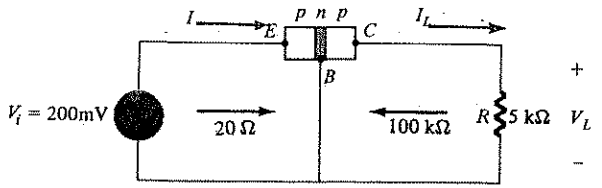
Bu nedenle Denklem (4.2) ile tanımlandığı gibi

$$I_C = \alpha I_{E\text{çoğunluk}} + I_{CO\text{azınlık}} \tag{4.5}$$

## 4.4 TRANSİSTÖRÜN YÜKSELTME ETKİSİ

Artık Şekil 4.6'daki devre kullanılarak ortak bazlı devrenin gerilim-yükseltme etkisi açıklanabilir. Şekilde, dc öngerilimleme şekilde yer almamaktadır, çünkü ilgimiz ac

tepkisiyle sınırlı olacaktır. Ortak bazlı devrede bir transistörün emetör ile bazı arasındaki giriş direnci tipik olarak 10 ila 100 Ω arasında, çıkış direnci ise 100 kΩ ile 1 MΩ arasında değişir. Dirençteki bu farklılık, girişteki ileri öngerilimli jonksiyondan




Şekil 4.6 Ortak-bazlı devrenin gerilim yükseltme etkisi.

(baz'dan emetöre) ve çıkıştaki ters öngerilimli jonksiyondan (bazdan kollektöre) kaynaklanmaktadır. Giriş direnci olarak 20 Ω değeri ortak alınır ve etkin değerler kullanırsa,

$$I = \frac{V_i}{R_i} = \frac{200 \times 10^{-3}}{20} = 10 \text{ mA}$$

buluruz. Bu noktada $\alpha = 1$ ($I_C = I_E$) kabul edersek,

$$I_L = I = 10 \text{ mA}$$

ve

$$V_L = I_L R$$
$$= (10 \times 10^{-3})(5 \times 10^{+3})$$
$$= 50 \text{ V}$$

Gerilim yükseltme

$$A_v = \frac{V_L}{V_i} = \frac{50}{200 \times 10^{-3}} = 250$$

olur.

Ortak bazlı devrede tipik gerilim yükseltme değerleri 50 ila 300 arasında değişmektedir. Akım yükseltme ($I_C/I_E$) oranı, ortak bazlı devre için her zaman 1'in altındadır. Bu son özellik açıkça anlaşılıyor olmalıdır, çünkü $I_C = I_E$ ve her zaman 1'den küçüktür.

Temel yükseltme işlemi, bir $I$ akımını bir alçak direnç devresinden yüksek *direnç* devresine *transfer* ederek gerçekleştirilmektedir. Bu terimlerin İngilizce karşılıklarının tek bir terimde birleştirilmesi ile *transistör* kelimesi üretilmiştir; yani

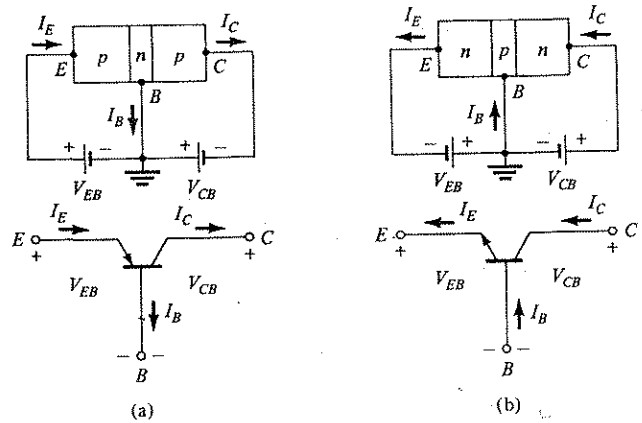
*transfer* + *rezistör* → *transistör*





Günümüzde yayınlanan kitap vb. yayınların çoğunluğunda transistörler için kullanılan işaret ve semboller, Şekil 4.7'de *pnp* ve *npn* transistörleri ortak bazlı devrede gösterilmektedir. Ortak-baz terimi, bazın, devrenin hem giriş hem çıkışı için ortak olmasından kaynaklanmaktadır. Her iki gerilim kaynağının da $B$ harfiyle işaretlendiğine ve bazın, devrenin topraklı veya "destekleyici" ucu (bacağı) olduğuna dikkat edin. Kitap boyunca tüm akım yönleri, elektron akışından çok geleneksel akış yönünü (delik akışını) gösterecek şekilde kullanılacaktır. Bu seçim temelde günümüzdeki ve geçmişteki yayınların çoğunda geleneksel akımın kullanılmış olmasına dayanmaktadır.

Bazı kitaplarda, transistörün çalışması anlatılırken, Şekil 4.7'ye giren tüm akımları gösterip gerekli olduğu yerlere eksi işareti koyma yöntemi tercih edilmektedir. Başka bir deyişle, gerçek konvansiyonel akış yönü ters olduğu takdirde büyüklük ile birlikte eksi işareti de kullanılmaktadır. Açıklık getirmek amacıyla, Şekil 4.7'de gösterildiği gibi tüm akımlar, aktif bölgedeki gerçek akış yönlerini gösterecektir. *Semboldeki ok yönünün, $I_E$'nin yönü ile aynı olduğuna dikkat edin (bu yalnızca geleneksel akış yönü için doğrudur).* Bilgi sayfalarındaki eksi işareti tüm akımların girdiğini gösterir.




Şekil 4.7 Ortak-bazlı devre için kullanılan işaret ve semboller: (a) *pnp*; (b) *npn*.

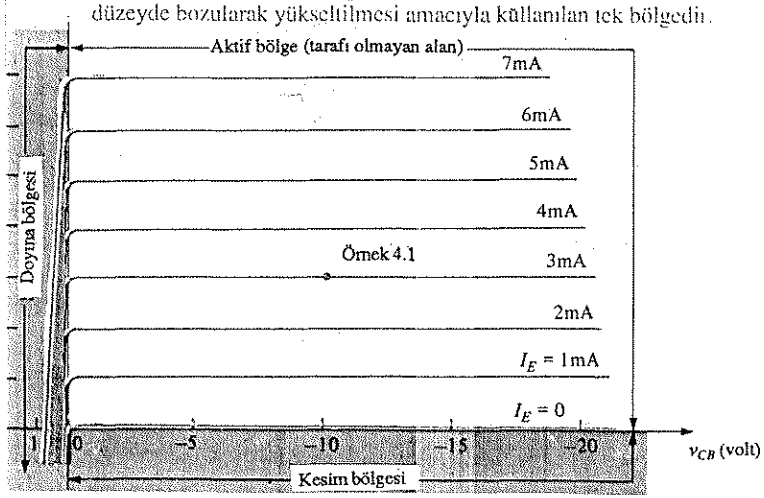
Ortak bazlı devre durumunda uygulanan potansiyeller, baz potansiyeline göre ve $V_{EB}$ ve $V_{CB}$ şeklinde yazılırlar. Başka bir deyişle, indisin ikinci harfi daima transistörün devre tipini belirtecektir. Her durumda indisin ilk harfi her zaman için, Şekil 4.7'de gösterildiği gibi, daha yüksek potansiyele sahip noktayı tanımlar. Bu nedenle *pnp* transistörü için, Şekil 4.8'deki karakteristikte belirtildiği üzere, $V_{EB}$ pozitif ve $V_{CB}$ negatiftir (çünkü $V_{CB}$ kaynağı, kollektörü daha düşük potansiyelde tutmaktadır). *npn* transistöründe $V_{EB}$ negatif ve $V_{CB}$ pozitiftir.

Buna ek olarak, şekil 4.7'deki *pnp* ortak-baz transistörünün davranışını temsil etmek için iki grup karakteristiğin gerekli olduğuna dikkat edin: *Sürme noktası* (veya giriş) ve *çıkış* grubu.

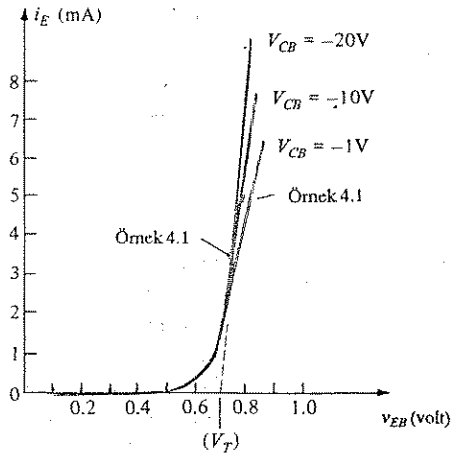
Şekil 4.8a'daki çıkış veya kollektör karakteristiği, kollektör (çıkış) akımını, kollektörden baza giden (çıkış) gerilime ve (giriş) emetör akımına ilişkilendirir. Kolektör karakteristiğinin, şekil 48a'da belirtildiği gibi ilgi konusu üç temel bölgesi vardır: İletim, kesim ve doyma bölgeleri.

İletim bölgesinde kollektör jonksiyonu ters yönde, emetör jonksiyonu ise ileri yönde öngerilimlenmiştir.

Bu koşullar Şekil 4.5'deki durumla ilgilidir. İletim bölgesi, sinyallerin minimum düzeyde bozularak yükseltilmesi amacıyla kullanılan tek bölgedir.




(a)




(b)

Şekil 4.8 Ortak-bazlı devredeki bir *pnp* transistörünün karakteristikleri: (a) kollektör veya çıkış karakterisikleri; (b) emetör veya giriş karakteristikleri.

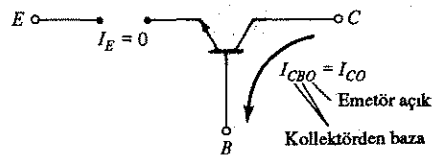


Emetör akımı ($I_E$) sıfır düzeyindeyken kollektör akımı Şekil 48a'da gösterildiği gibi, ters doyma akımı $I_{CO}$'dan oluşmaktadır. $I_{CO}$ akımı, $I_C$'nın düşey eksen ölçeğine (miliamper) göre o denli küçüktür ki (mikroamper), $I_C = 0$ ile özünde aynı yatay eksende görülmektedir. Ortak-bazlı devrede $I_E = 0$ durumunda görülen devre koşulları Şekil 4.9'da gösterilmiştir. $I_{CO}$ için bilgi sayfalarında en sık kullanılan işaret, Şekil 4.9'da gösterildiği gibi, $I_{CBO}$'dur. Gelişen yapım teknikleri sayesinde genel amaçlı (özellikle silisyum) transistörlerde düşük ve orta-güç aralıklarında $I_{CBO}$ düzeyi genellikle o denli düşük kalır ki etkileri ihmal edilebilmektedir. Ancak yüksek güç elemanlarında $I_{CBO}$ yine mikroamper aralığında kalacaktır. Buna ek olarak $I_{CBO}$'nun, aynı diyottaki $I_S$ akımı (her ikisi de kaçak akımdır) gibi, sıcaklığa karşı duyarlı olduğunu unutmayın. Daha yüksek sıcaklıklarda herhangi bir düzeydeki güç elemanı için sıcaklıkla beraber hızlı bir yükselişe geçmesi nedeniyle önemli bir faktör olabilir.

Şekil 4.8a'ya dikkat edilirse, emetör akımı sıfırın üzerine çıkınca kollektör akımı yaklaşık olarak, transistör-akım denklemlerinde belirtildiği gibi emetör akımının artışına eşit bir artış göstermektedir. Ayrıca $V_{CB}$'nin, iletim bölgesinde kollektör akımı üzerindeki neredeyse ihmal edilebilir olan etkisine dikkat edin. Eğrilerden de açıkça anlaşılabileceği gibi, $I_E$ ve $I_C$ arasındaki ilişki iletim bölgesinde yaklaşık olarak

$$I_C \cong I_E \tag{4.6}$$

kadardır.




Ters doyma akımı.

Kesim bölgesinde, hem kollektör hem de emetör jonksiyonu ters öngerilimlenmiştir ve dolayısıyla, Şekil 4.8a'da gösterildiği gibi ihmal edilebilir bir kollektör akımına yol açmaktadır. Bu bölgenin karakteristiğini açıkça göstermek için $V_{CB}$ yatay ölçeği 0 $V$'un soluna doğru genişletilmiştir. Doyma bölgesi adı verilen bölgede kollektör ve emetör jonksiyonları ileri öngerilimlenmiştir; bu da kollektör-baz potansiyelindeki küçük değişikliklere karşılık kollektör akımında üstel değişimler yaratmaktadır.

Şekil 4.8b'de gösterildiği gibi, giriş veya emetör karakteristiklerinin sadece bir bölgesi ile ilgilenilmektedir. Kollektörün sabit $V_{CB}$ geriliminde bulunması durumunda, emetör-baz potansiyeli arttıkça emetör akımı da artmaktadır. Artan $V_{CB}$ düzeyleri,

aynı akımı sağlayacak şekilde, $V_{EB}$ düzeyinin azalmasına yol açmaktadır. Geniş bir $V_{CB}$ değerleri aralığı için eğrilerdeki yakın gruplaşmaya dikkat edin. Ayrıca silisyum transistörde eğrilerin ortalama değerlerinin yaklaşık $V_T = 0.7$V'da yükselişe ne kadar yakın başladıklarına dikkat edin.

Yarı iletken silisyum diyotta olduğu gibi, *dc çalışmada ileri öngerilimli baz-emetör jonksiyonu için yaklaşık olarak*

$$V_{EB} \cong 0.7 \text{ V} \tag{4.7}$$

olacaktır.

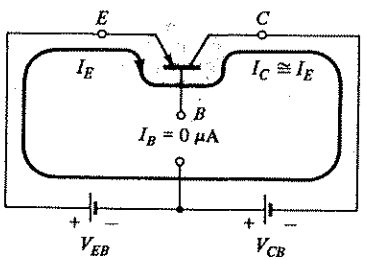
ÖRNEK 4.1

Şekil 4.8'deki karakteristikleri kullanarak:
(a) $I_E = 3$mA ve $V_{CB} = -10$V olursa akacak olan kollektör akımını bulun.
(b) $V_{EB} = 750$ mV ve $V_{CB} = -10$V olursa $I_C$'nin değeri ne olur?
(c) $I_C = 5$ mA ve $V_{CB} = 1$V için $V_{EB}$'yi bulun.

Çözüm:

(a) $I_C \cong I_E \cong$ **3 mA**
(b) Giriş karakteristiklerinde $V_{EB} = 750$ mV ve $V_{CB} = -10$V'tan kesişme noktasında $I_E = 3.5$ mA böylece $I_C = I_E =$ **3.5 mA**'dir.
(c) $I_E = I_C = 5$ mA. Giriş karakteristiğinde $I_E = 5$ mA ve $V_{CB} = -1$V'un kesişme noktasında $V_{EB} = 800$ mV = **0.8 V** olarak bulunur.

$I_C \cong I_E$ yaklaşık değeri kullanılarak ve $I_B \cong 0$ µA varsayılarak ortak-bazın uygun öngerilimlenme koşulları kolayca belirlenebilir. Sonuç, Şekil 4.10'da *pnp* transistörü için görülen devredir. Sembolün üzerindeki ok $I_E \cong I_C$ durumu için geleneksel akış yönünü göstermektedir. Daha sonra dc kaynakları akan akımın yönünü destekleyecek bir polariteyle araya eklenmektedir. *npn* transistörü için polariteler tersine çevrilecektir.




Şekil 4.10



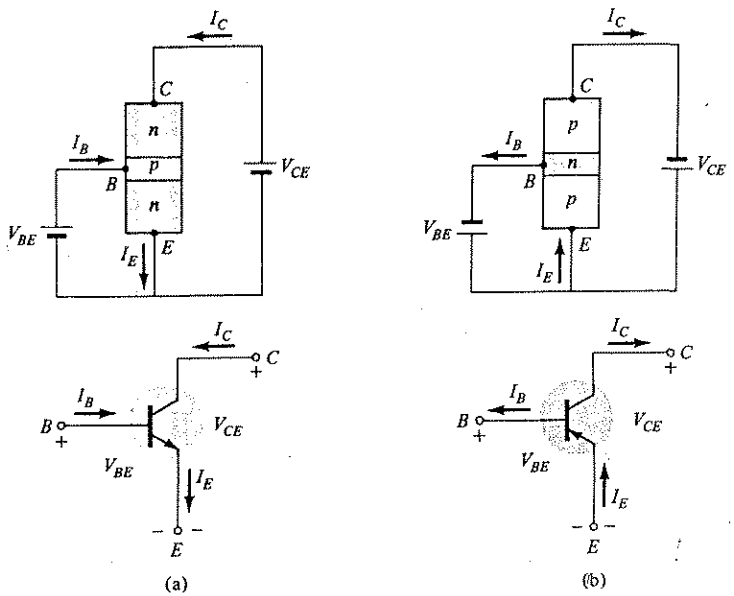
## 4.6 ORTAK EMETÖRLÜ DEVRE

*pnp* ve npn transitörleri için en sık rastlanılan transistör devresi, Şekil 4.11'de gösterilmiştir. Emetörün hem giriş hem de çıkış uçlarında ortak olması nedeniyle bu düzenlemeye *ortak-emetörlü devre* denir, (bu durumda hem baz hem de kollektör uçları emetörü ortak olarak kullanır). Ortak-emetörlü devrenin davranışını tam anlamıyla ortaya koymak için gene iki karakteristik grubu gereklidir: birincisi giriş veya baz devresi için ve diğeri de çıkış veya kollektör devresi için. Her ikisi de Şekil 4.12'de gösterilmiştir.

Emetör, kollektör ve baz akımları, gerçek geleneksel akım yönleriyle gösterilmiş olup, potansiyeller içinse devrenin tipini belirtmek üzere ikinci indis olarak $E$ harfi konulur. Transistör devre tipinin değişmesine rağmen, daha önce ortak-bazlı devre için geliştirilen akım denklemleri aynen geçerlidir.

Ortak emetörlü devrenin çıkış karakteristiği, ($I_B$) giriş akımının değer aralığı için, çıkış akımının ($I_C$) çıkış gerilimine ($V_{CE}$) göre bir grafiği olacaktır. Giriş karakteristikleri ise ($V_{CE}$) çıkış geriliminin değer aralığı için, giriş akımının ($I_B$) giriş gerilimine ($V_{BE}$) göre grafiğidir.

Şekil 4.12'deki karakteristiğe dikkat ederseniz, $I_C$'nin miliamper düzeyinde olması karşın $I_B$ mikroamperler düzeyindedir. Ayrıca $I_B$ eğrilerinin ortak bazlı devrelerde $I_E$ için elde edilen eğriler kadar yatay olmadığına dikkat edin; bu olgu, kollektör-emetör geriliminin, kollektör akımının büyüklüğünü etkileyeceğini gösterir.




Şekil 4.11 Ortak emetörlü devre için kullanılan işaret ve semboller: (a) *npn* transisör; (b) *pnp* transistör.

Ortak emetörlü devrenin iletimde olduğu bölge, eksenin en büyük doğrusallığa sahip parçası; yani, $I_B$ eğrilerinin hemen hemen düz ve eşit aralıkta olduğu bölgedir. Şekil 4.12a'da bu bölge $V_{CE}$ doyma noktasındaki düşey kesik çizginin sağında ve $I_B = 0$ eğrisinin üstünde görülür. $V_{CE}$ doyma noktasının solundaki bölgeye doyma bölgesi denir. İletim bölgesinde kollektör jonksiyonunun ters öngerilimli olmasına karşılık, emetör jonksiyonu ileri öngerilimlidir. Bunların, ortak-bazlı devrenin iletim bölgesinde görülen koşullarla aynı olduğunu hatırlayacaksınız. Ortak-emetörlü devrenin iletim bölgesi; gerilim, akım veya güç yükseltmede kullanılabilir.

Ortak emetörlü devrenin kesim bölgesi, ortak bazlı devredeki kadar iyi tanımlanmamıştır. Şekil 4.12'deki kollektör devresinde, $I_B$ sıfırken Ic'nin sıfır olmadığına dikkat edin. Ortak bazlı devre durumunda $I_E$ giriş akımı sıfıra eşitken, kolektör akımı yalnızca ters doyma akımı $I_{CO}$'ya eşittir; böylece $I_E = 0$ eğrisi ve gerilim ekseni pratik açıdan aynıydı.

Kollektör karakteristiklerinde görülen bu farklılığın nedeni Denklem (4.1) ve Denklem (4.5) kullanılarak bulunabilir. Yani,

$$I_C = \alpha I_E + I_{CO} \qquad \text{(Denklem 4.5)}$$

ancak

$$I_E = I_C + I_B \qquad \text{(Denklem 4.1)}$$

Bu nedenle,

$$I_C = \alpha (I_C + I_B) + I_{CO} = \alpha I_C + \alpha I_B + I_{CO}$$

ve

$$I_C (1 - \alpha) = \alpha I_B + I_{CO}$$

sonuçta

$$\boxed{I_C = \frac{\alpha I_B}{1 - \alpha} + \frac{I_{CO}}{1 - \alpha}} \qquad (4.8)$$

Daha önce tartışılan $I_B = 0$ durumunu ele alır ve bu değeri Denklem (4.8)'de yerine koyarsak

$$\boxed{I_C = \frac{I_{CO}}{1 - \alpha}\bigg|_{I_B = 0}} \qquad (4.9)$$

$\alpha = 0.996$ için,

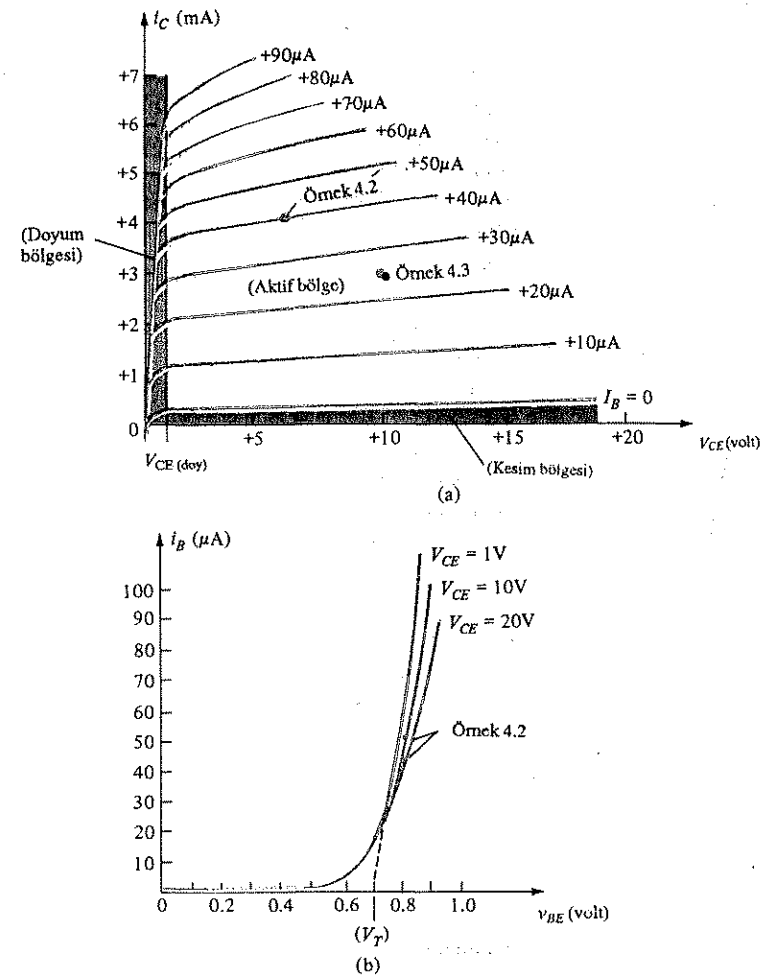
$$I_C = \frac{I_{CO}}{1 - 0.996} = \frac{I_{CO}}{0.004}$$

ve

$$I_C = 250\, I_{CO}\big|_{I_B = 0}$$

bu da, $I_B = 0$ eğrisinin yatay gerilim eksininden düşey doğrultuda sapmasını açıklamaktadır. İlerde kullanmak üzere Denklem (4.9) ile tanımlanan kollektör



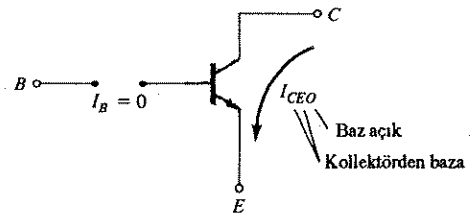



Şekil 4.12 Ortak emetörlü devreli bir *npn* transistörünün karakteristikleri: (a) kollektör karakteristikleri; (b) baz karakteristikleri.

akımı Denklem (4.10)'daki gibi gösterilecektir.

$$\boxed{I_{CEO} = \frac{I_{CO}}{1 - \alpha}\bigg|_{I_B = 0}} \qquad (4.10)$$

Yeni tanımlanan bu akımı çevreleyen koşullar, buna ilişkin referans yönü ile birlikte Şekil 4.13'te verilmiştir.




Şekil 4.13 $I_{CEO}$'e ilişkin devre koşulları.

$I_{CEO}$'nun büyüklüğü tipik olarak silisyum malzemelerde germanyum malzemelerde olandan çok daha düşüktür. Benzer anma değerlerine sahip transistörlerde tipik $I_{CEO}$ değeri, silisyumda birkaç mikroamper olurken, germanyumda birkaç yüz mikroamper olabilmektedir.

*Doğrusal (en az bozulmalı) yükseltme amaçları için, ortak-emetörlü devrenin kesim bölgesi (bu kitap için) $I_C = I_{CEO}$ ile belirlenecektir.* Başka bir deyişle bozulmasız bir çıkış sinyali istendiği takdirde $I_B = 0$'ın altında kalan bölgede çalışmaktan kaçınılmalıdır.

Bir bilgisayarın mantık devrelerinde anahtar olarak kullanıldığında, transistörün önem taşıyan iki çalışma noktası olacaktır: birincisi, kesim diğeri doyum bölgesinde. Kesim durumu seçilen $V_{CE}$ gerilimi için ideal olarak $I_C = 0$ ile belirlenmiş olmalıdır. $I_{CEO}$, silisyum malzemelerde tipik olarak düşük olduğu için, anahtarlama amacına yönelik kesim, yalnızca silisyum transistörleri için $I_C = I_{CBO}$ veya $I_B = 0$'da gerçekleşecektir. Germanyum transistörlerde ise anahtarlama amacına yönelik kesim $I_{CEO} = I_{CEO} = I_{CO}$ koşulları altında tanımlı olacaktır. Bu koşul, germanyum transistörlerde, normalde ileri öngerilimli baz-emetör jonksiyonunu, gerilim değerinin onda biri-ikisi kadar ters öngerilimleyerek elde edilebilir.

Şekil 4.12'deki karakteristikleri kullanarak:
(a) $V_{BE} = +800$ mV $V_{CE} = +10$V'a karşılık gelen $I_C$ değerini bulun.
(b) $I_C = +4$mA ve $I_B = +40$ µA'e karşılık gelen $V_{CE}$ ve $V_{BE}$ değerlerini bulun.

(a) Giriş karakteristiğinde $V_{BE} = +800$mV ile $V_{CE} = +10$ V'un kesiştiği noktadan,

$$I_B \cong 50\ \mu A$$

gibi bir değer bulunmaktadır.

Çıkış karakteristiğinde $I_B = 50$ µA ve $V_{CE} = 10$ V'un kesiştiği noktadan,



$$I_C \cong 5.1\ \mathbf{mA}$$

değerinde bir akım elde edilir.

(b) Çıkış karakteristiğinde $I_B = +4$ mA ve $I_B = +40$µ A'in kesiştiği noktadan,

$$V_{CE} = +6.2\ \mathbf{V}$$

bulunur.

Giriş karakteristiğinde $I_B = +40$µA ve $V_{CE} = +6.2$V'un kesiştiği noktadan,

$$V_{BE} \cong \mathbf{770\ mV}$$

bulunur.

4.3. Bölümde alfa ($\alpha$) sembolü, ortak bazlı devrenin ileri akım transfer oranı için kullanılmıştı. Ortak emetörlü devrede, sabit bir kollektör-emetör geriliminde ($V_{CE}$) kollektör akımındaki küçük bir değişikliğe karşı baz akımındaki değişikliğin oranı Yunanca beta ($\beta$) harfi ile gösterilir ve genelde *ortak-emetör ileri yönde akım yükseltme faktörü* adını alır. $\beta$'nın değeri,

$$\beta = \left.\frac{\Delta I_C}{\Delta I_B}\right|_{V_{CE}\ =\ \text{sabit}} \tag{4.11}$$

formülüyle veriliri.

ile ifade edilir. Beta ($\beta$) değeri, yaklaşık olarak şu formülden de bulunabilir:

$$\beta \cong \frac{I_C}{I_B} \tag{4.12}$$

burada $I_C$ ve $I_B$, doğrusal bölgedeki (yani, ortak emetör karakteristiğinin yatay baz akımı çizgilerinin paralel ve eşit aralıklı olmaya en yakın oldukları yerde) belirli bir çalışma noktasının kollektör ve baz akımlarıdır. Denklem (4.12)'de $I_C$ ve $I_B$ sabit veya dc değerleri olduğundan için Denklem (4.12) ile bulunan değere dc , Denklem (4.11) ile bulunan değere de ac veya dinamik değeri denmektedir. Tipik değerleri 20 ila 100 arasında değişmektedir. Denklem (4.1), (4.4), (4.12) üzerinde aşağıdaki işlemleri yaparsak:

Denklem (4.1) $\beta = \frac{I_C}{I_B}$ ifadesinden $I_B = \frac{I_C}{\beta}$ elde edilir.

Denklem (4.4) $\alpha = \frac{I_C}{I_E}$ ifadesinden $I_E = \frac{I_C}{\alpha}$ elde edilir.

Denklem (4.1) $I_E = I_C + I_B$

Yerine koyarsak: $$\frac{I_C}{\alpha} = I_C + \frac{I_C}{\beta}$$

ve $I_C$ ile bölersek: $$\frac{1}{\alpha} = 1 + \frac{1}{\beta}$$

ve $$\beta = \alpha\beta + \alpha$$

veya $$\beta(1 - \alpha) = \alpha$$

elde ederiz, $$\boxed{\beta = \frac{\alpha}{1 - \alpha}} \quad (4.13)$$

veya $$\boxed{\alpha = \frac{\beta}{\beta - 1}} \quad (4.14)$$

Buna ek olarak

$$I_{CEO} = \frac{I_{CO}}{1 - \alpha} = \frac{I_{CBO}}{1 - \alpha}$$

olduğundan $$\boxed{I_{CEO} = (\beta + 1)I_{CEO} \cong \beta I_{CEO}} \quad (4.15)$$

(a) Şekil 4.12'deki karakteristikte $V_{CE} = +10\ V$ ve $I_C = +3$mA çalışma noktasındaki dc beta değerini bulun.
(b) Bu çalışma noktasıyla ilgili $\alpha$ değerini bulun.
(c) $V_{CE} = +10$ V'a karşılık gelen $I_{CEO}$ değerini bulun.
(b) (a) şıkkından elde edilen $\beta_{dc}$ değerini kullanarak yaklaşık $I_{CBO}$ değerini hesaplayın.

(a) $V_{CE} = +10$ V ve $I_C = +3$ mA, $I_B = +25\ \mu$A 'nın kesişme noktasında

$$\beta_{dc} = \frac{I_C}{I_B} = \frac{3 \times 10^{-3}}{25 \times 10^{-6}} = 120$$

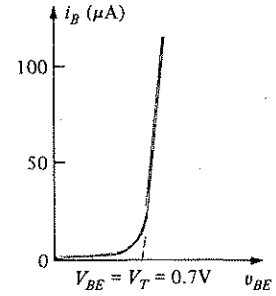
(b) $$\alpha = \frac{\beta}{\beta + 1} = \frac{120}{121} \cong 0.992$$

(c) $I_{CEO} = \mathbf{0.3\ mA}$; $V_{CE} = \mathbf{10\ V}$ ve $I_B = 0\ \mu$A'in kesişme noktasında.

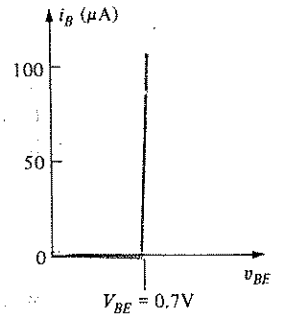
(d) $$I_{CBO} \cong \frac{I_{CEO}}{\beta} = \frac{0.3\ \text{mA}}{120} = 2.5\ \mu\text{A}$$



Ortak emetörlü devredeki giriş karakteristikleri, ortak bazlı devrenin karakteristiklerine çok benzemektedir (Şekil 4.12). Her iki durumda da giriş akımındaki artış, ileri öngerilim potansiyelinin artması sonucu baz-emetör jonksiyonunu geçen çoğunluk taşıyıcılarının artışından kaynaklanmaktadır. Ayrıca çıkış gerilimindeki değişmelerin (ortak-emetörlü devre için $V_{CE}$ ve ortak-bazlı devre için $V_{CB}$) karakteristiklerde büyük kaymalara yol açmadığına dikkat edin. Aslında, genelde karşılaşılan dc gerilim düzeylerinde, çıkış uç gerilimindeki değişmeler nedeniyle baz-emetör geriliminde meydana gelen değişimler, yaklaşık olarak ihmal edilebilir. Bu temelde ortalama bir değer kullanıcak olursak, kollektör-emetör devresi için Şekil 4.14'deki eğri oluşmaktadır. Silisyum diyotu karakteristikleriyle olan benzerliklere dikkat edin. Yarıiletken diyot tanımımızdan hatırlayacağınız gibi dc analizinde Şekil 4.14'deki eğriyi, Şekil 4.15'deki eğriyle göstermiştik. Bu nedenle özünde bir transistör yapısının baz-emetör gerilimi, dc analizinde birinci dereceden yakınsama, silisyum için $V_{BE} \cong 0.7$V ve germanyum için de 0.3 V olarak varsaymaktır. Eğer uygun polariteyle 0.7 V öngerilim (silisyum transistörler için) sağlayacak yeterli gerilim yoksa, transistör aktif bölgede olamaz. Bu yaklaşık değerin kullanıldığı bir dizi uygulama 9. Bölüm'de görülecektir. Ortak-bazlı devresinin benzer giriş karakteristikleri olduğundan [bu ileride tanıtacağınız ortak-kollektör (CC) devresi için de doğrudur], dc analizinde birinci dereceden yaklaşıklık olarak karakteristiğin iletim bölgesinde öngerilimlenen bir BJT'nin baz-emetör geriliminin $V_T$ olduğu sonucuna varabiliriz. Ayrıca CB devresinin çıkış karakteristiğinde $I_C \cong I_B$ olduğunu görmüştük. CE devresinin $I_C = \beta I_B$'dir ve $B$ çalışma koşullarıyla belirlenir.




Şekil 4.14 $V_{CE}$'nin ihmal edilmesi halinde Şekil 4.12'nin yeniden çizilmesi.

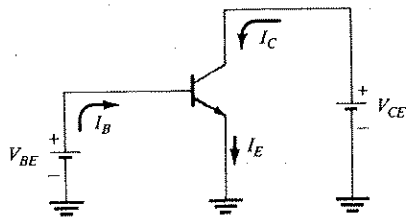



Şekil 4.15 dc analizi için Şekil 4.14'ün yaklaşıklık yöntemiyle yeniden çizilmesi.

El kitapları, bilgi sayfaları ve transistörlere ilişkin diğer yayınlarda ortak-emetör karakteristiklerine sıkça rastlanır. Ortak-baz karakteristiği, son birkaç kısımda türetilen akım denklemleri kullanılarak doğrudan ortak-emetörlü devreden elde edilebilir. Başka bir deyişle ortak-emetörlü devrenin karakteristiğindeki her nokta için, ortak-

baz karakteristiğinin bir noktasını oluşturmak üzere türetilmiş olan ve formüllerde yerine konabilecek yeterli sayıda değişken elde edilebilir. Bu işlem doğal olarak zaman alıcıdır, ancak istenilen karakteristiği sağlayacaktır.

Uygulanan dc potansiyelleri için uygun polariteyi belirlemek üzere ilk önce Şekil 4.16'da bir *npn* transistörü için gösterildiği gibi, $I_E$ yönünü sembol üzerindeki ok yönü ile eşleştirmektir. $I_E = I_C + I_B$ olduğundan hem $I_C$ hem de $I_B$ aynı şekilde gösterildiği gibi transistöre girmelidir. Bundan sonra gerekli tek şey, (Şekil 4.16)




Şekil 4.16 Ortak emetörlü bir *npn* transistörün uygun öngerilimlenmesinin belirlenmesi.

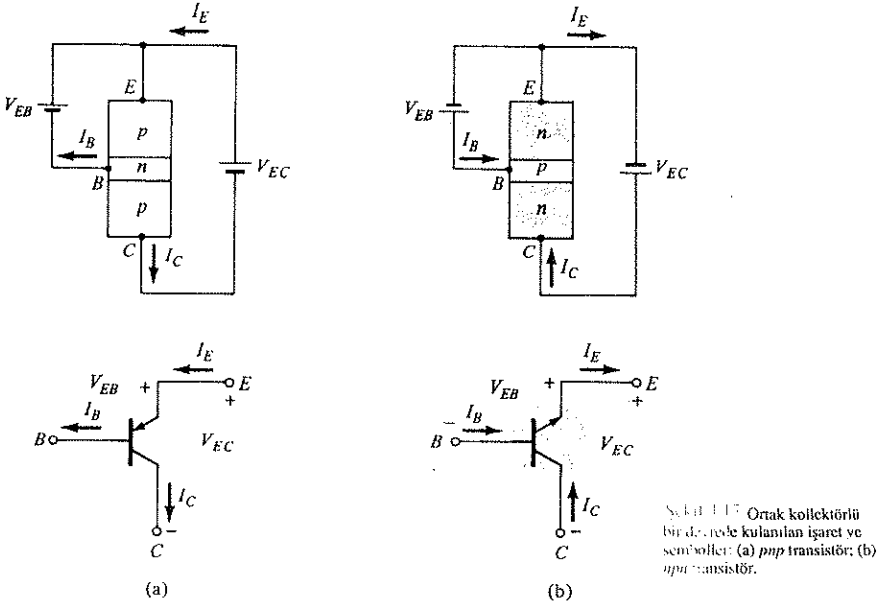
$V_{BE}$ ve $V_{CE}$ kaynaklarını, akımı $I_B$ ve $I_C$ ile gösterilen yönde "itecek" şekilde yerleştirmektir. Bir *pnp* transistöründe tüm akımlar ve dolayısıyla da tüm kaynaklar ters çevrilecektir.

## [illegible]

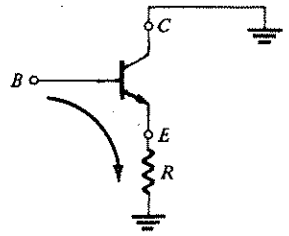
Üçüncü ve sonuncu transistörlü devre tipi, ortak-kollektörlü devredir ve Şekil 4.17'de ilgili akım yönleri ve gerilim sembolleriyle gösterilmiştir. Ortak kollektörlü devre, öncelikli olarak empedans uydurma amacıyla kullanılır; çünkü bu devre, yüksek giriş empedansını ve düşük çıkış empedansına çevirmektedir, yani ortak baz ve ortak emetörlü devrelerin tam tersi özelliklere sahiptir.

Ortak kollektörlü devre genelde Şekil 4.18'de gösterildiği gibi emetörden toprağa, arada yük direnci bulunacak şekilde düzenlenir. Bu devrede transistör, ortak-emetörlü devreye benzer şekilde bağlanmış olmasına karşın kollektörün topraklanmış olduğuna dikkat edin. Tasarım açısından, Şekil 4.18'deki devrenin parametrelerini seçmek için ortak-kollektör karakteristik grubuna gerek duyulmaz. Devre, 4.6. bölümdeki ortak emetör karakteristikleri kullanılarak tasarlanabilir. Pratik açıdan ortak kollektörlü devrenin çıkış karakteristikleri, ortak-emetörlü devreninkiyle aynıdır. Ortak kollektörlü devrede çıkış karakteristiği, $I_B$ değer aralığında $I_E$'nin $V_{EC}$'ye göre grafiğidir. Bu nedenle giriş akımı, hem ortak emetör hem de ortak kolektör karakteristiğinde aynıdır. Ortak kollektörlü devrenin yatay gerilim ekseni, $V_{EC} = -V_{CE}$ olduğu için, ortak emetör karakteristiğinin kollektör-emetör geriliminin işareti değiştirilerek elde edilir. Son olarak, ortak kollektör karakteristinde






Şekil 4.17 Ortak kollektörlü bir devrede kullanılan işaret ve sembolleri: (a) *pnp* transistör; (b) *npn* transistör.




Şekil 4.18 Empedans uydurma amacıyla kullanılan ortak kollektörlü devre

$I_C$, yerine $I_E$ konulduğu taktirde, ortak emetör karakteristiğinin düşey $I_C$ ölçeğinde hemen hemen fark edilemeyecek bir değişiklik meydana gelir (çünkü $\alpha \cong 1$). Ortak kollektörlü devrenin giriş devresine ilişkin gerekli bilgiyi elde etmek için ortak-emetör karakteristiği yeterlidir; yapılması gereken tek şey Şekil 4.18'deki çevre etrafında Kirchhoff gerilim yasasını uygulayarak uygun matematiksel işlemleri gerçekleştirmektedir.

## 4.8 TRANSİSTÖR MAKSİMUM ANMA DEĞERLERİ

Standart transistör bilgi Sayfalarında en az üç maksimum anma değeri görülecektir: *Kollektör kaybı, kollektör gerilimi ve kollektör akımı*. Şekil 4.12'de karakteristikleri

verilen transistörün maksimum anma değerleri aşağıdaki gibidir:

$$P_{C\text{maks}} = 30 \text{ mW}$$
$$I_{C\text{maks}} = 6 \text{ mA}$$
$$V_{CE\text{maks}} = 20 \text{ V}$$

Güç veya kayıp anma değeri, kollektör gerilimi ve kollektör akımının çarpımından oluşur. Ortak emetörlü devre için

$$P_{C\text{maks}} = V_{CE} I_C \tag{4.16}$$

Bu formül ile belirlenen doğrusal olmayan eğri Şekil 4.19'da gösterilmiştir. Eğri, çeşitli $V_{CE}$ (veya $I_C$) değerleri seçilerek ve diğer değişken Denklem (4.16)

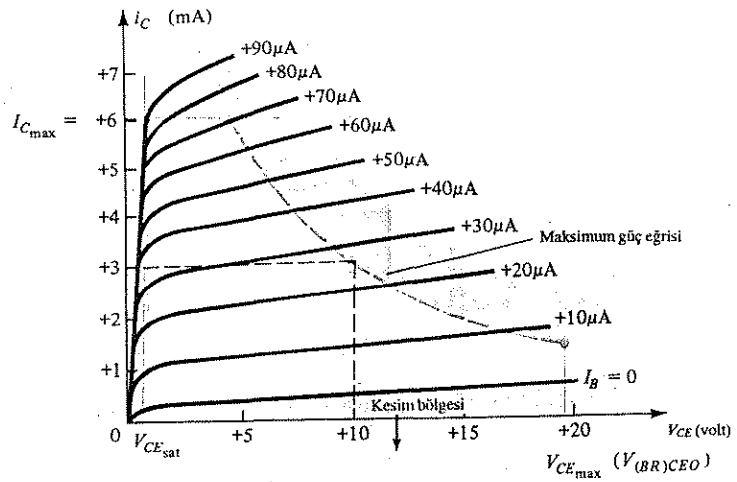
yardımıyla bulunarak elde edilmiştir. Örneğin, $V_{CE}$ = 10V'ta

$$I_C = \frac{P_{\text{maks}}}{V_{CE}} = \frac{30 \times 10^{-3}}{10} = 3 \text{ mA}$$

Şekil 4.19'da gösterildiği gibi. $V_{CE}$ = 5V'ta

$$I_C = 6 \text{ mA}$$

ve $V_{CE}$ = 20 V'ta




Şekil 4.19 Yükseltme işlemine ilişkin çalışma bölgesi.



$I_C$ = 1.5 mA

Bu üç noktanın birleştirilmesiyle güç eğrisi elde edilir. Maksimum güç anma değerinin aşılmaması gerekiyorsa, bu transistörün kullanıldığı sistem tasarımlarında bu eğrinin üstünde kalan bölgede çalışılmaması gerekir. Maksimum kollektör gerilimi, yani örneğimizdeki $V_{CE}$, Şekil 4.19'da düşey çizgi olarak gösterilmiştir. Maksimum kollektör akımı da yatay çizgi olarak gösterilmiştir.

Ortak bazlı devre için kollektör kaybı aşağıdaki eşitlikle verilir. Maksimum kollektör gerilimi $V_{CE}$'yle ilgilidir.

$$P_{C\text{maks}} = V_{CB} I_C \tag{4.17}$$

Yükseltme amaçları için, doyma ve kesim bölgelerinin doğrusal olmayan karakteristiklerinden de kaçınmak gerekir. Doyma bölgesi, $V_{CE}$ doyma noktasındaki düşey çizgiyle, kesim bölgesi ise $I_B$ = 0 ile gösterilmiştir. (Şekil 4.19). Geriye kalan taralı olmayan bölge yükseltme amaçları için kullanılan bölgedir. Her ne kadar çalışma alanı çok sınırlanmış görünse de, karakteristiğin yatay ekseni volt ölçekli olduğunda, birçok sinyalin mikrovolt ve milivolt aralığında kaldığını unutmayın. Maksimum anma değerlerine ek olarak bilgi ve karakteristik özellik sayfalarında transistörün çalışmasına ilişkin başka önemli bilgiler de bulunmaktadır. Bu ek bilgilerin tartışmasına, her parametre tamamıyle tanıtılmadan girilmeyecektir.

## 4.9 TRANSİSTÖR KARAKTERİSTİK ÖZELLİKLER SAYFASI

RCA güç transistörleri veri kitabında 2N1711 transistörü için verilen bilgiler 4.20 - 4.27 şekillerde verilmiştir. Belirtildiği gibi bu, genel amaçlı küçük sinyal/orta-güçlü bir elemandır.

Bir parametrenin sonundaki "o" harfi, belirtilmemiş olan ucun açık bırakıldığını gösterir. Şekil 4.20'de dikkat ederseniz $I_{CBO}$ 25°C'de sadece 0.01 A iken 150°C'de 10 A'e çıkmaktadır. $\beta_{dc} = I_C/I_B$ ile eşanlamlı olan $h_{FE}$ büyüklüğünün minimum değeri 20'dir. Önceliklerimiz, Şekil 4.20'de verilen tüm büyüklüklerin tamamını tartışmamıza izin vermiyor. Ancak şirketlerin çoğu bu büyüklükleri kataloglarının başında dikkatle tanımlamaktadır. Bu büyüklüklerden bazıları ileriki bölümlerde tanıtılacaktır.

$V_{CE\,(doy)}$, kapasitans düzeyleri ve ısıl direnç büyüklüklerini elbette biliyor olmanız gerekir. $h_{fe}$, $h_{ib}$, $h_{rb}$, ve $h_{ob}$ hibrid (karma) parametreleri 9. Bölümde tanıtılacaktır.

Elemanın çıkış karakteristikleri Şekil 4.22'de görülmektedir. Yüksek gerilim ve akım düzeylerinde görülen bozulmaya dikkat edin; doğrusal çalışma için bu bölgeden kaçınılmalıdır. Doğrusal çalışma, çıkış dalga biçiminin giriş ile aynı görünüme sahip olmasını (yükseltilmiş olarak) ve yükseltici birim tarafından bozulmamasını gerektirir.

## Elektriksel Karakteristikler

Şekil 4.29 RCA 2N1711' güç transistörünün elektriksel karakteristikleri

| Karakteristik | Sembol | Kılıf sıcaklığı °C | Frekans kHz | Test Koşulları: dc Kollektör - Baz Gerilimi V $V_{CB}$ | dc Kollektör - Emetör Gerilimi V $V_{CE}$ | dc Emetör-Baz Gerilimi V $V_{EB}$ | dc Kollektör akımı mA $I_C$ | dc Emetör akımı mA $I_E$ | dc Baz akımı mA $I_B$ | Sınırlar Min. | Sınırlar Maks. | Birim |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Kollektör-kesim akımı | $I_{CBO}$ | 25 | | 60 | | | | 0 | | - | 0.01 | |
| | | 150 | | 60 | | | | 0 | | - | 10 | μA |
| Emetör-kesim akımı | $I_{EBO}$ | 25 | | | | 5 | 0 | | | - | 0.005 | μA |
| dc-darbesi ileri akım transfer oranı[a] | $h_{FE}$ | 25 | | | 10 | | 10 | | | 75 | - | |
| | | 25 | | | 10 | | 150 | | | 100 | 300 | |
| | | 25 | | | 10 | | 500 | | | 40 | - | |
| | | 25 | | | 10 | | 0.01 | | | 20 | - | |
| dc ileri akım transfer oranı | $h_{FE}$ | 25 | | | 10 | | 0.1 | | | 35 | - | |
| | | -55 | | | 10 | | 10 | | | 35 | - | |
| Kollektör-baz kırılma gerilimi | $V_{(BR)CBO}$ | 25 | | | | | 0.1 | 0 | | 75 | - | V |
| Emetör-baz kırılma gerilimi | $V_{(BR)EBO}$ | 25 | | | | | 0 | 0.1 | | 7 | - | V |
| Kollektör-emetör arasında düşen gerilimli | $V_{RT}$ | 25 | | | | 1.5[b] | 0.1 | | | 75 | - | V |
| 10 ohmluk baz-emetör direnci durumunda kollektör-emetör arası gerilimi | $V_{CER}$ (sus) | 25 | | | | | 100 (darbeli) | | | 50 | - | V |

## Elektriksel Karakteristikler (devamı)

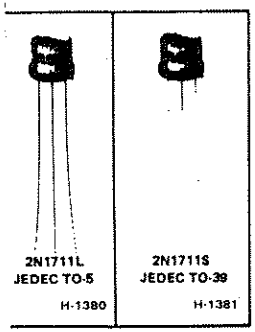
| Karakteristik | Sembol | Kılıf sıcaklığı °C | Frekans kHz | Test Koşulları: dc Kollektör - Baz Gerilimi V $V_{CB}$ | dc Kollektör - Emetör Gerilimi V $V_{CE}$ | dc Emetör-Baz Gerilimi V $V_{EB}$ | dc Kollektör akımı mA $I_C$ | dc Emetör akımı mA $I_E$ | dc Baz akımı mA $I_B$ | Sınırlar Min. | Sınırlar Maks. | Birim |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Kollektör-emetör doyma gerilimi | $V_{CE}$ (doyum) | 25 | | | | | 150 | | 15 | - | 1.5 | V |
| Baz-emetör doyma gerilimi | $V_{BE}$ (doyum) | 25 | | | | | 150 | | 15 | - | 1.3 | V |
| Küçük-sinyal ileri akım transfer oranı | $h_{fe}$ | 25 | 1 | | 5 | | 1 | | | 50 | 200 | |
| | | 25 | 1 | | 10 | | 5 | | | 70 | 300 | |
| Gürültü faktörü | | 25 | 20MHz | | 10 | | 50 | | | 5 | - | |
| Üreteç direnci (RG) = 510 ohm, devrenin bant genişliği (BW) = 1 periyot | $NF$ | 25 | 1 | 10 | | | 0.3 | | | - | 8 | dB |
| Çıkış kapasitansı | $C_{ob}$ | 25 | | 10 | | | | 0 | | - | 15 | pF |
| Giriş kapasitansı | $C_{ib}$ | 25 | | | | 0.5 | 0 | | | - | 80 | pF |
| Giriş direnci | $h_{ib}$ | 25 | 1 | 5 | | | 1 | | | 24 | 34 | |
| | | 25 | 1 | 10 | | | 5 | | | 4 | 8 | |
| | | 25 | 1 | 5 | | | 1 | | | - | $5 \times 10^{-4}$ | Ω |
| Gerilim-geribesleme oranı | $h_{rb}$ | 25 | 1 | 10 | | | 5 | | | - | $5 \times 10^{-4}$ | |
| | | 25 | 1 | 5 | | | 1 | | | 0.1 | 0.5 | μS |
| Çıkış iletkenliği | $h_{ob}$ | 25 | 1 | 10 | | | 5 | | | 0.1 | 1 | |
| Isıl direnç: Jonksiyon-kılıf | $R_{\theta JC}$ | - | | | | | | | | - | 58.3 | °C/W |
| Jonksiyon-sırbest kova | $R_{\theta JA}$ | - | | | | | | | | - | 219 | |

[A] Darbe süresi = 300 μs; iş faktörü ≤ %2

[B] $V_{EBF}$ = Emetör-baz yüzer potansiyel

# Güç Transistörleri

## 2N1711



2N1711L
JEDEC TO-5
H-1380

2N1711S
JEDEC TO-39
H-1381

### Silisyum N-P-N
### Düzlemsel Transistör

Küçük-Sinyal ve Orta-Güç Uygulamaları için Genel Amaçlı Tip

*Özellikleri:*

- Minimum kazanç x bant genişliği = 70 MHz; dc'den 25 MHz'e kadar uygulamalarda kullanıma uygundur
- Yüksek jonksiyon sıcaklıklarında çalışabilme
- Düşük-gürültü ve düşük-kaçak karakteristikleri için düzlemsel (planar) yöntemiyle imal edilmiştir.
- Düşük çıkış kapasitansı

Bu eleman; bacak uzunluğu, 1/2 inç (TO-5 paketi) veya 1/2 inç (TO-39 paketi) sağlanabilir. Bacak uzunluğu daha uzun olan tipler, tip numarası ve L son eki, daha kısa olan tipler ise tip numarası ve S son eki ile belirtilirler.

RCA-2N1711, askeri ve endüstriyel cihazlarda geniş bir küçük-sinyal ve orta-güç uygulamalarında kullanılmak amacıyla üretilmiş bulunan bir silisyum n-p-p düzlemsel transistörüdür. Düşük-gürültü ve kaçak karakteristikleri, yüksek beta (hFE) değeri, yüksek kırılma gerilimi, düşük doyma gerilimi, yüksek tutma gerilimi ve düşük çıkış kapasitansı gibi özel niteliklere sahiptir.

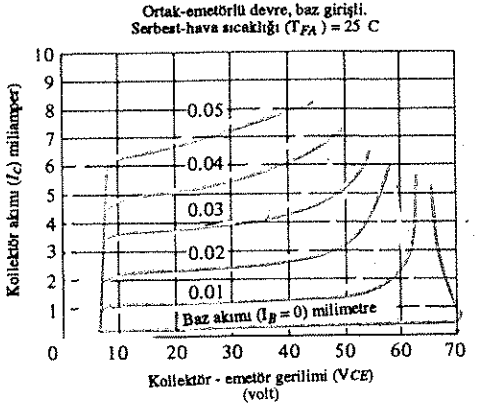
MAKSİMUM ANMA DEĞERLERİ, *Mutlak-Maksimum Değerler:*

| | | | |
|---|---|---|---|
| KOLLEKTÖR-BAZ GERİLİMİ | $V_{CBO}$ | 75 | V |
| KOLLEKTÖR-EMETÖR GERİLİMİ: | | | |
| Dışarıdan bağlanan baz-emetör direnci ile ($R_{BE}$) ≤ 10 Ω | $V_{CER}$ | 50 | V |
| EMETÖR-BAZ GERİLİMİ | $V_{EBO}$ | 7 | V |
| KOLLEKTÖR AKIMI | $I_C$ | 1 | A |
| TRANSİSTÖR GÜÇ HARCAMASI: | | | |
| 25°C'ye kadar kılıf sıcaklığında | $P_T$ | 3 | W |
| 25°C üzeri kılıf sıcaklığında | | Bkz. Şekil 3.22 | |
| 25°C'ye kadar serbest hava sıcaklığında | | 0.8 | W |
| 25°C üzeri serbest hava sıcaklığında | | Bkz. Şekil 3.22 | |
| SICAKLIK ARALIĞI: | | | |
| Saklama ve Çalışma (Jonksiyon) | | -65 ile +200 | °C |
| BACAK SICAKLIĞI (Lehimlemede): | | | |
| oturma düzleminden ≥ 1/16 inç (1.58 mm) mesafede maks. 10 s. süreyle | | 230 | °C |

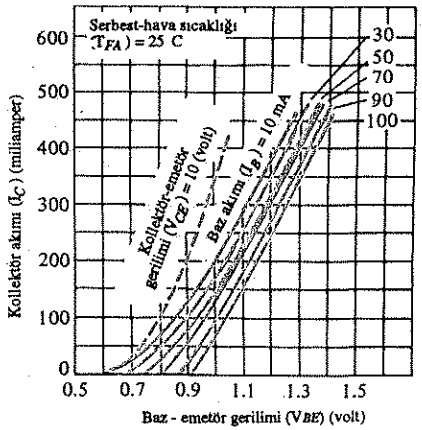
RCA 2N1711 güç transistörü. (RCA Solid State Division izniyle.)

Artan baz akım düzeylerine bağlı olarak $V_{BE}$'nin $I_C$'ye göre eğrisinde meydana gelen kaymaya dikkat edin. Ayrıca elemanın bir güç transistörü olması nedeniyle $I_B$'nin miliamper ile ölçüldüğünü göz önünde bulundurun. Şekil 4.28'de gösterildiği gibi baz akımları muhtemelen 25 mA'i geçmeyeceği için, kullandığımız $V_{BE}$ = 0.7 V değerinin iyi bir ortalama olduğu görülecektir.

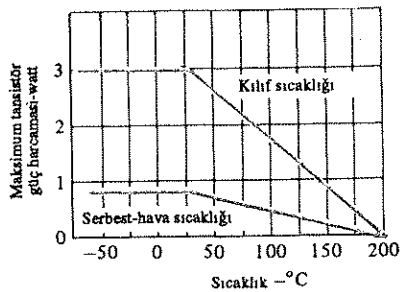




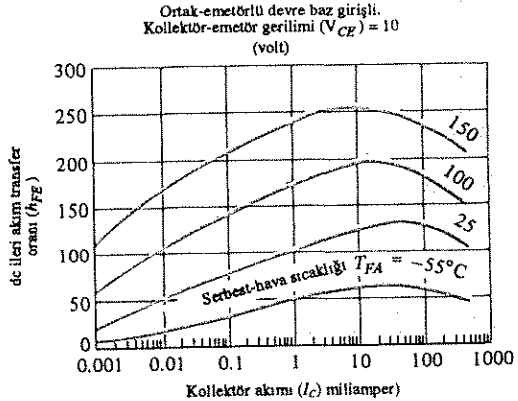

RCA 2N1711 çıkış karakteristikleri. (RCA Solid State Division izniyle.)



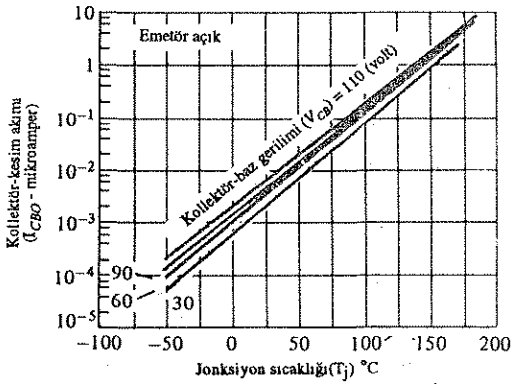

RCA 2N1711 transfer karakteristikleri. (RCA Solid State Division izniyle.)



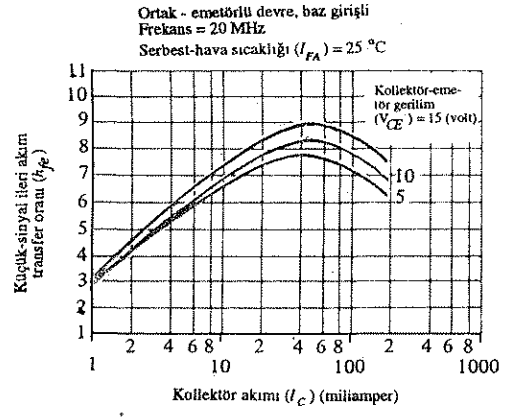

RCA 2N1711 güç düşürme eğrileri. (RCA Solid State Division izniyle.)




RCA 2N1711 dc karakteristikleri. (RCA Solid State Division izniyle.)

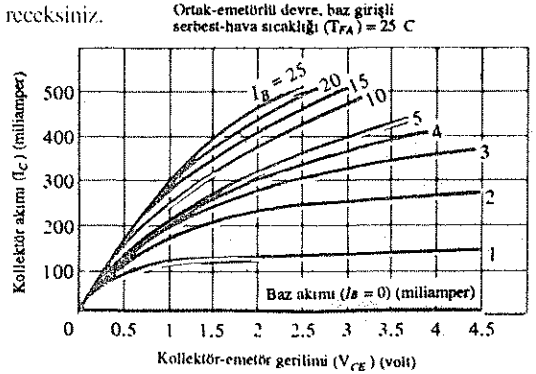



Şekil 4.26 RCA 2N1711 kollektör-kesim-akımı karakteristikleri. (RCA Solid State Division izniyle.)




Şekil 4.27 RCA 2N1711 küçük-sinyal beta karakteristikleri. (RCA Solid State Division izniyle.)

Bilinen güç anma değerini düşürme eğrisi Şekil 4.24'de verilmiştir. Kılıf içinde ve açık-havadaki sıcaklık için de bir eğri verildiğini da fark edeceksiniz. Belli bir sıcaklık aralığında $h_{FE}$'deki değişme $I_C$'nin bir fonksiyonu olarak verilmiştir. Kollektör akımının çok yüksek olması durumunda oranın her sıcaklık değişiminde düştüğünü göreceksiniz.




Şekil 4.28 RCA 2N1711 çıkış karakteristikleri (Yüksek IC). (RCA Solid State Division izniyle.)



Şekil 4.26'da $I_{CBO}$ düzeyi, farklı kollektör-baz gerilim düzeyleri için, jonksiyon sıcaklığının fonksiyonu olarak verilmiştir. Görüldüğü kadarıyla jonksiyon sıcaklığı 135°C'ye yaklaşıncaya kadar $I_{CBO}$, 1 A'e çıkmaz. Beta'nın 100 olması durumunda bile $I_{CBO}$ bu sıcaklıkta $I_{CEO} \cong \beta I_{CBO} \cong 100(1) = 100\ \mu A = 0.1$ mA ile sınırlı olacaktır. Orta-güçlü bir elemanda bu istenilmeyen etki için bu oldukça düşük bir değerdir.

Küçük-sinyal ileri akım transfer oranı ($h_{fe}$) 9. Bölümde tanımlanacaktır. Kısaca açıklamak gerekirse bu, elemanın küçük-sinyal ac kazancının bir ölçüsüdür (yani bir sinüzoidal sinyalin tepeden tepeye artış düzeyidir).

Şekil 4.28'de yüksek akım düzeylerinde kollektör karakteristiğindeki değişiklikler gösterilmiştir. Şekil 4.22'deki eğriler arasında görülen eşit aralıklar gitmiş, yerine çizgilerin artan yoğunlukları oldukça doğrusal bir desen kazanmıştır.

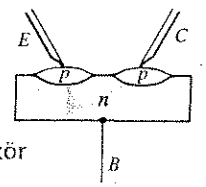
Diğer bölümlerde önemli yeni büyüklükleri tanıttıkça bu şekillere döneceğiz.

## 4.10 TRANSİSTÖR ÜRETİMİ

Transistör üretiminde kullanılan yöntemlerin çoğu kısaca yarı iletken diyot üretiminde kullanılan tekniklerin bir uzantısıdır. Günümüzde en sık kullanılan teknikler arasında nokta temas, alaşım jonksiyon, büyütülmüş jonksiyon ve difüzyon yöntemi bulunmaktadır. Her yöntemin aşağıda sunulan tanıtımı kısa olacak, fakat her birindeki temel adımlara yer verilecektir. Her yöntemin ayrıntılı tanıtımı kendi başına bir kitap gerektirecek kadar büyüktür.

### Nokta Temaslı Transistör

Nokta temaslı transistör, nokta temaslı yarı iletken diyot için kullanılan yönteme çok benzer bir şekilde üretilir. Bu durumda iki adet tel, Şekil 4.29'da gösterildiği gibi, bir *n*-tipi pulun hemen yanına yerleştirilir. Ardından her tele elektrik darbeleri verilerek her tel ile yarı iletken pul arasında kalan sınırda bir *p-n* jonksiyonunun oluşumu sağlanır. Sonuç, Şekil 4.29'da gösterilen *pnp* transistörüdür. Bu teknik günümüzde yüksek frekans/düşük güç elemanları ile sınırlıdır. Şekil 4.1'de gösterilen ilk transistörün imalinde kullanılan yöntem buydu.

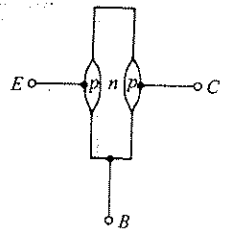



Şekil 4.29 Nokta temaslı transistör

### Alaşım Jonksiyonlu Transistör

Alaşım jonksiyonu tekniği de yarıiletken diyotların üretimindeki alaşım yönteminin bir uzantısıdır. Ancak transistörde Şekil 4.30'da gösterildiği gibi, aynı kat-

kıya sahip iki nokta, yarı iletken pulun zıt katkılara sahip iki yanına yerleştirilir. Daha sonra parçanın tamamı eriyip noktalar taban pulla birleşinceye kadar ısıtılır; sonuçta Şekil 4.30'da gösterilen ve yarıiletken diyotlar için anlatılan *p-n* jonksiyonları meydana gelir.

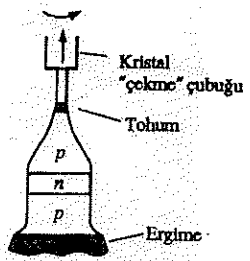



Şekil 4.30 Alaşım jonksiyonlu transistör

Kollektör damlası (noktası) ve oluşan jonksiyon, kollektör-baz jonksiyonundaki güç kaybına ve büyük akıma dayanacak kadar büyüktür. Bu yöntem kısaca anlatılacak olan difüzyon tekniği kadar sık olmasa da yüksek-güçlü diyotların yapımında hâlâ yaygın olarak kullanılmaktadır.

### Büyütülmüş Jonksiyonlu Transistör

Büyütülmüş jonksiyonlu transistörün iki *p-n* jonksiyonunu oluşturmak için Czochralski tekniği (1.18. Bölüm) kullanılır. Bu işlem, Şekil 4.31'de gösterildiği gibi, katkı düzeyi kontrolünün ve çekme hızının, *n*- ve *p*-tipi malzemelerinde uygun katkılama düzeyi ve taban genişliğini sağlayacak şekilde olmasını gerektirmektedir. Bu tipteki transistörler genelde $\frac{1}{4}$ W'nin altında bir anma değeri ile sınırlıdır.




Şekil 4.31 Büyütülmüş jonksiyonlu transistör

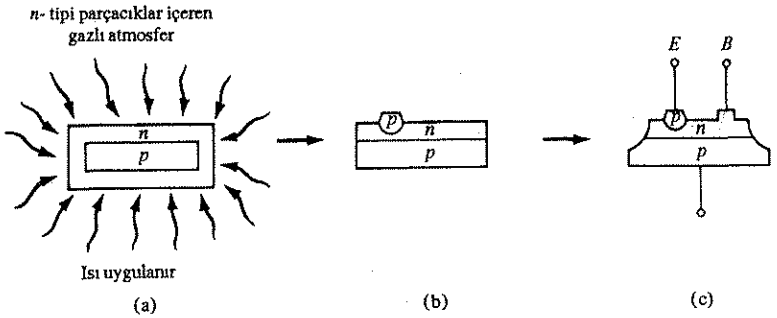
### Difüzyon Transistörleri

Günümüzde transistör imalatında en sık kullanılan yöntem difüzyon (yayılma) tekniğidir. Temel işlem yarıiletken diyot üretimi anlatırken tanıtılmıştı.

Difüzyon tekniği, *difüzyon* veya *epitaksiyel* tipte olabilen *mesa (düz)* ve *düzlemsel*

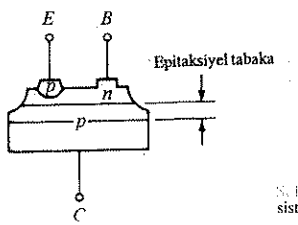


transistörlerin üretiminde uygulanır. Şekil 4.32'de gösterildiği gibi *pnp* difüzyon-tipi mesa (düz tipte) transistörde ilk işlem, taban bölgesini oluşturmak üzere, *p*-tipi bir pul üzerinde *n*-tipi difüzyon yapılmasıdır. Ardından *p*-tipi emetör, şekildeki gibi, n-tipi tabana difüze edilir veya alaşım yapılır. Kollektör jonksiyonu kapasitansını düşürmek amacıyla kimyasal aşındırma yapılır. "Mesa" terimi coğrafi şekillere benzerlikten esinlenerek türetilmiştir. Diyot üretimiyle ilgili tartışmada da belirttiğimiz gibi difüzyon tekniği, çeşitli bölgelerin katkılama düzeylerinin ve kalınlıklarının çok hassas bir şekilde kontrol edilmesini sağlar.




Şekil 4.32 Düz (mesa) transistör: (a) difüzyon işlemi; (b) alaşım işlemi; (c) oyma işlemi.

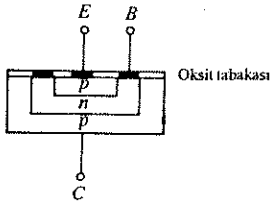
Epitaksiyel mesa transistörü ile mesa transistörü arasındaki temel fark, orijinal kollektör alt tabakasına bir epitaksiyel tabakanın eklenmesidir. Epitaksiyel terimi Yunanca epi-üstüne ve taksi-düzenlemek kelimelerinden türetilmiş olup bu ek tabakanın oluşturulmasındaki işlemi tarif etmektedir. Asıl *p*-tipi alt tabaka (Şekil 4.33'deki kollektör) aynı katkı düzeyine sahip buharla dolu kapalı bir kılıfın içine yerleştirilir. Sıcaklığın gerektiği gibi kontrol edilmesiyle, buhardaki atomlar orjinal p-tipi alt tabakanın üstüne düşüp belli bir düzene girerek Şekil 4.33'de gösterilen epitaksiyel tabakayı oluşturur. Bu tabaka oluşturulduktan sonra, mesa transistörü için yukarda anlatıldığı gibi bu işleme baz ve emetör bölgelerini oluşturacak şekilde devam edilir. Orijinal *p*-tipi alt tabakanın epitaksiyel tabakaya göre daha yüksek bir katkılama düzeyi ve dolayısıyla daha az dirençli olacaktır.




Şekil 4.33 Epitaksiyal mesa transistörü.

Sonuçta transistörün kayıplarını düşürmek, kollektör bacağına daha düşük direnç bağlanarak elde edilir.

Düzlemsel ve epitaksiyel düzlemsel transistörler, baz ve emetör bölgelerini oluşturmak için iki difüzyon işlemi kullanarak üretilir. Düzlemsel transistör, Şekil 4.34'de görüldüğü üzere, düz bir yüzeye sahip olduğundan düzlemsel sıfatı verilmektedir. Şekil 4.34'de gösterildiği gibi yüzeysel kaçak kayıplarını (jonksiyon içerisinden çok yüzey üzerindeki kaçak akımlarını) büyük ölçüde azaltmak için, açıkta kalan jonksiyonları kapatmak üzere bir oksit tabakası eklenmektedir.




Şekil 4.34 Düzlemsel (planar) transistör

## 4.11 TRANSİSTÖR KILIFI VE UÇLARIN TANIMI

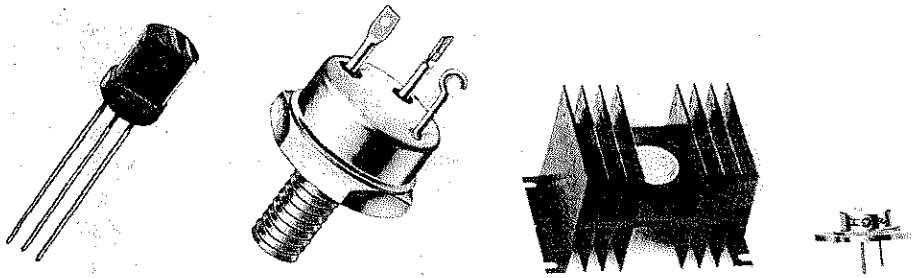
4.10. Bölümde anlatılan tekniklerden biri kullanılarak transistör üretildikten sonra tipik olarak altın, alüminyum veya nikelden teller takılmakta ve tüm yapı Şekil 4.35'de gösterilen kılıfa benzer bir kapsüle yerleştirilmektedir. Büyük başlı ve soğutma plakalı olanlar yüksek güç elemanları ve küçük başlı veya plastik gövdeli olanlar ise düşük veya orta-güçlü elemanlardır.

Mümkün olduğu ölçüde transistör kılıfında hangi bacağın emetör, kollektör veya baza bağlandığını belirtmek için bazı işaretler olacaktır. Genelde kullanılan yöntemlerden birkaçı Şekil 4.36'da verilmiştir.

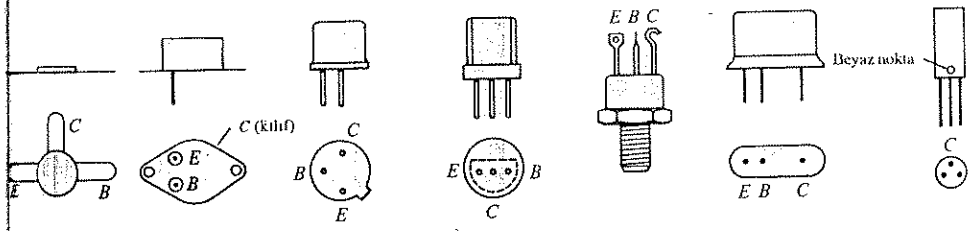
Fairchild serisinden TO-92 ambalajının iç yapısı Şekil 4.37'de görülmektedir. Gördüğünüz gibi asıl yarı iletken eleman çok küçük boyuttadır. Altın bağlantı telleri, bakır bir çerçeve ve epoksi malzemeden kılıf vardır.

14 bacaklı plastik çift sıralı pakete (DIP) (Şekil 4.38a) dört adet bağımsız *pnp* silisyum transistörü konulabilmektedir. İç bacak bağlantıları Şekil 4.38b'de görülmektedir. Diyot IC paketinde olduğu gibi, üst yüzeydeki çıkıntı 1 numarasını ve 14 bacağı gösterir.*

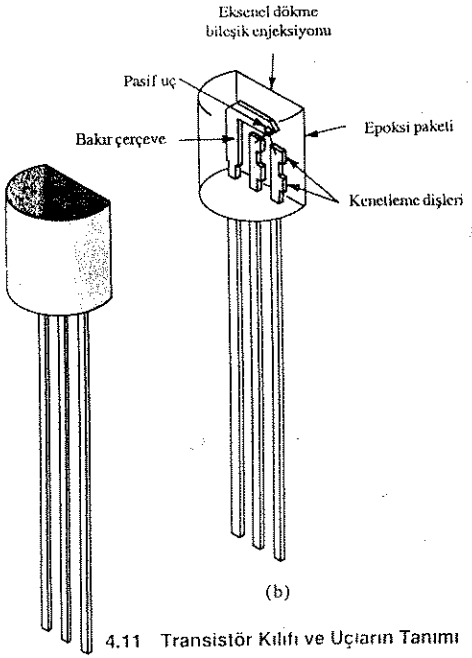


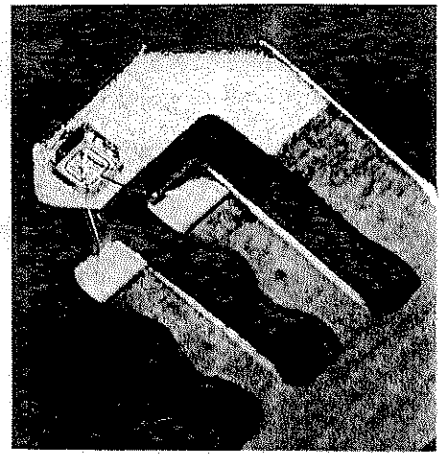


Şekil 4.35 Çeşitli transistör tipleri [(a) ve (b) General Electric Company; (c) ve (d) International Rectifier Corporation izniyle.]

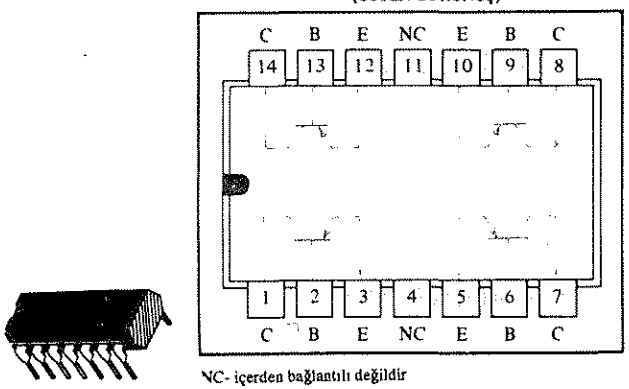



Şekil 4.36 Transistör uç tanımları



Şekil 4.37 TO-92 standardı bir paketteki Fairchild marka bir transistörün iç yapısı. (Fairchild Camera and Instrument Corporation izniyle.)




Şekil 4.48 Q2T2905 tipi Texas Instruments marka dörtlü bir pnp silisyum transistörü. (a) görünüşü (b) bacak bağlantıları. (Texas Instruments Incorporad izniyle.)

## PROBLEMLER

### § 4.2

1. İki transistör türünün adları nelerdir? Her transistörün şemasını çizip, her bir tabakadaki çoğunluk ve azınlık taşıyıcıların türünü belirtin. Bu bilgiler silisyum tipi malzemeden germanyum tipi malzemeye geçildiğinde değişiyor mu?

2. İki kutuplu ile tek kutuplu transistör arasındaki temel fark nedir?

### § 4.3

3. Transistörün uygun çalışması için iki transistör jonksiyonu nasıl öngerilimlenmelidir?

4. Bir transistördeki kaçak akımın nedeni nedir?

5. Bir *npn* transistörünün ileri öngerilimli jonksiyonunun Şekil 4.3'e benzer bir çizimini yapın. Meydana gelen taşıyıcı hareketini açıklayın.

6. Bir *npn* transistörünün ters öngerilimlenmiş jonksiyonunun Şekil 4.4'e benzer bir çizimini yapın. Meydana gelen taşıyıcı hareketini açıklayın.

7. Bir *npn* transistörünün çoğunluk ve azınlık taşıyıcıları akışının Şekil 4.5'e benzer bir çizimini yapın. Meydana gelen taşıyıcı hareketini açıklayın.



8. Kollektör akımındaki 2 mA değişmeye ve $\alpha = 0.98$ değerine karşılık emetör akımında meydana gelen değişimi bulun.

9. Emetör akımı 8 mA ve değeri 0.99 olan bir transistörün kolektör akımı ne kadardır.

### § 4.4

10. Şekil 4.6'daki devrede $V_i = 500$ mV ve $R = 1$ k olduğunu kabul edersek, gerilim kazancını ($A_v = V_o/V_i$) hesaplayın. (Diğer devre değerleri aynı kalıyor.)

11. Şekil 4.6'daki devre için kaynağın $V_i$ ile seri bağlı 100 om'luk bir iç dirence sahip olduğunu kabul edersek, elde edilecek gerilimi ($A_v = V_o/V_i$) hesaplayın.

### § 4.5

12. Yalnızca ve yalnızca hatırladıklarınızından çıkarak ortak bazlı transistör devresini (*npn* ve *pnp* için) çizin ve uygulanan öngerilimin polaritesine bağlı olarak akan akımların yönlerini belirtin.

13. Şekil 4.8'deki karakteristikleri kullanarak:
    (a) $I_E = 5$mA ve $V_{CB} = -10$V ise akan kollektör akımını bulun.
    (b) $V_{EB} = 750$ mV ve $V_{CB} = -10$V ise akan kollektör akımını bulun.
    (c) $I_C = 4$ mA ve $V_{CB} = -1$V ise $V_{EB}$'yi bulun.

14. Şekil 4.8b'deki karakteristikler bir silisyum transistörüne aittir. İleri öngerilimli jonksiyonun baz-emetör gerilimi için yaklaşık değer ne olabilir? Bir germanyum transistörü için ne gibi farklılıklar beklersiniz?

### § 4.6

15. $I_{CO}$ ve $I_{CEO}$'yu tanımlayın. Aralarındaki farklar nelerdir? Aralarındaki ilişki nedir? Büyüklükleri bakımından tipik olarak birbirlerine yakın mıdır?

16. Şekil 4.12'deki karakteristiği kullanarak:
    (a) $V_{BE} = +750$ mV ve $V_{CE} = +5$V için $I_C$ değerini bulun.
    (b) $I_C = 3$ mA ve $I_B = 30$ A için $V_{CE}$ ve $V_{BE}$ değerlerini bulun.

17. (a) Şekil 4.12'deki ortak emetör karakteristiği için, $V_{CE} = +8$V ve $I_C = 2$ mA'lik bir çalışma noktasında dc beta değerini bulun.
    (b) Bu çalışma noktasına karşılık gelen $\alpha$ değerini bulun.

(c) $V_{CE}$ = +8V için $I_{CEO}$ değerini bulun.
(d) (a) Şıkkında elde ettiğiniz dc beta değerini kullanarak $I_{CBO}$'nun yaklaşık değerini hesaplayın.

§ 4.7

**18.** Şekil 4.18'deki devreye 2 Vrms'lik bir giriş gerilimi (baz toprak arası ölçülen) uygulanıyor. Emetör geriliminin baz gerilimini tam olarak takip ettiğini ve $V_{be}$ (rms) = 0.1V olduğunu kabul ederek, $R_E$ = 1kΩ için devrenin gerilim yükseltime oranını ($A_v = V_o/V_i$) ve emetör akımını hesaplayın.

**19.** Şekil 4.12'deki karakteristiğe sahip bir transistör için, ortak-kollektör devrenin giriş ve çıkış karakteristiğini çizin.

§ 4.8

**20.** $I_{C_{maks}}$ = 5mA, $V_{CE_{maks}}$ = 15V ve $P_{C_{maks}}$ = 40 mW için, Şekil 4.12'deki karakteristiğe sahip bir transistörün çalışma bölgesini belirleyin.

**21.** $I_{C_{maks}}$ = 6 mA, $V_{CB_{maks}}$ = -15V ve $P_{C_{maks}}$ = 30mW için, Şekil 4.8'deki karakteristiğe sahip bir transistörün çalışma bölgesini belirleyin.

§ 4.9

**22.** Şekil 4.21'e bakarak, transistörün sıcaklık aralığını Fahrenheit cinsinden bulun.

**23.** Verilen α dc ileri akım transfer oranını (Şekil 4.20) kullanarak $I_C$ = 0.1 mA iken değerini bulun.

**24.** Denklem (4.9) ve 23. Problemin sonuçlarını kullanarak $I_{CO}$'yu hesaplayın ve Şekil 4.20'deki $I_{CBO}$ değerinin sınırları içinde kalıp kalmadığına bakın. $I_B$ = 0 μA'de $I_C$ = 0.1 mA ve kılıf sıcaklığını $T_{kılıf}$ = 150°C alın.

**25.** Şekil 4.20 ve 4.21'deki verilerden yararlanarak ortak emetörlü devrenin maksimum güç kaybı bölgesinin sınırlarını çizin ($T_{kılıf}$ = 25°C).

**26.** Açık hava sıcaklığını 100°C alarak, maksimum güç eğrisini Şekil 4.28'deki karakteristiğin üzerine çizin.

**27.** Şekil 4.22'ye bakarak:



(a) $V_{CE}$ = 30V, $I_B$ = 25 μA için $I_C$.
(b) $I_C$ = 4 mA, $I_B$ = 30μA için $V_{CE}$.
(c) $I_C$ = 3mA, $V_{CE}$ = 20V için $I_B$ değerini bulun.

**28.** (a) $V_{CE}$ = 30V ve $I_C$ = 7mA'lik bir çalışma noktasında, Şekil 4.22 ve 4.23'den yararlanarak $V_{BE}$ değerini bulun. 10mA'den çok küçük akımlar için, $V_{CE}$ = 10V değeri ile Şekil 3.23'de işaretli bulunan eğriyi kullanın.
(b) $V_{CE}$ = 2V ve Ic=300 mA'lik bir çalışma noktasında, Şekil 4.23 ve 4.28'den yararlanarak $V_{BE}$ değerini bulun.
(c) (a) ve (b) şıklarındaki çalışma koşullarının her biri için yaklaşık eşdeğer bir devrenin uygun $V_T$ düzeyi ne olurdu?

**29.** (a) Şekil 4.24'deki her bir eğriye ilişkin güç anma değerini düşürme faktörünü hesaplayın.
(b) Kılıf-sıcaklığı eğrisi için elde ettiğiniz değerden yararlanarak, 100°C'lik bir sıcaklıktaki güç anma değerini bulun.
(c) Grafikten elde edilen değeri (b) şıkkında elde edilenle karşılaştırın.

**30.** (a) Şekil 4.25'den yararlanarak, $I_C$ = 5mA ve 100°C'lik bir sıcaklıkta dc değerini belirleyin.
(b) Bu noktadaki α değeri nedir?
(c) $I_C$ = 0.01 mA ila $I_C$ = 10 mA'lik bir aralıkta, oda sıcaklığı ile 100°C arasındaki ortalama değişim nedir? Bu, tasarımda üstünde önemle durmamız gereken bir nokta mıdır? Neden?

**31.** (a) 50°C'lik bir jonksiyon sıcaklığı ve $V_{CB}$ = 30 V için Şekil 4.26'dan $I_{CBO}$ değerini bulun. Logaritmik ölçeğe dikkat edin.
(b) β =200 ise, $I_{CEO}$ düzeyi nedir?
(c) 50°C'ye yakın sıcaklıklarda $V_{CB}$ = 30 V'da sıcaklıktaki her derece değişiklik için $I_{CBO}$'nun değişme oranı nedir?

**32.** (a) Şekil 4.27'den yararlanarak, $I_C$ = 2 ile 4mA ($V_{CB}$ = 10V) aralığında kollektör akımındaki değişmeye göre *hfe*'nin değişme oranını belirleyin.
(b) Tipik *hfe* değerlerinin 100 dolaylarında olmasına rağmen, buradaki düşey ölçekte bu kadar küçük olmasını neye bağlıyorsunuz?

§ 4.10

**33.** (a) Transistör yapım teknikleri arasındaki temel farkları açıklayın.
(b) Yüksek-güç uygulamaları için hangilerini kabul edilebilir buluyorsunuz?

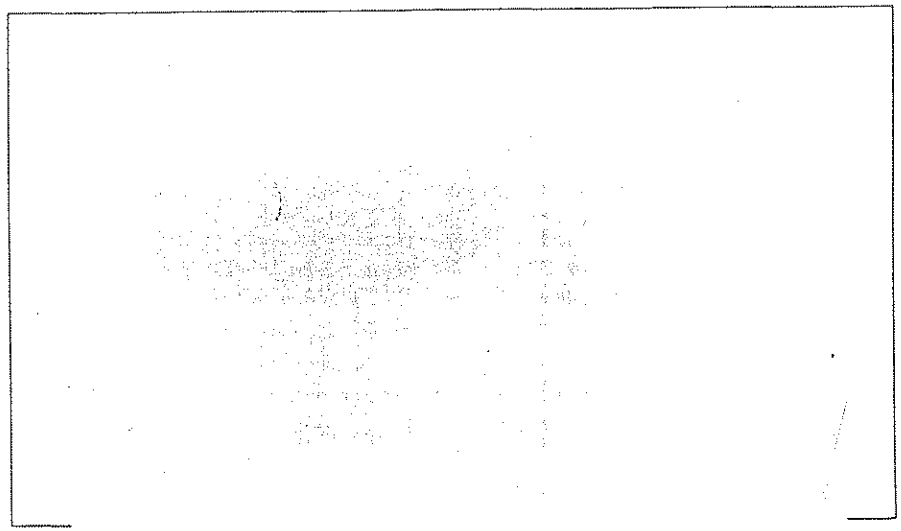
(c) Difüzyon işlemini anlatın.

§ 4.11

**34.** (a) Değişik kılıflara sahip üç transistör bulun, uçları (bacakları) belirleyin ve aygıtı çizin.

(b) Bir üretici bilgi kitabında yalnızca transistörlerle sınırlı bir *IC* (Entegre Devre) yapısı bulmaya çalışın. İç şemasını çizin; uçları belirleyin.





## 5.1 GİRİŞ

Transistörler çok çeşitli uygulama alanlarında çok çeşitli şekillerde kullanılmaktadır. Aksi halde, her alanın ve uygulamanın öğrenilmesi çok zor hatta imkansız olurdu. Bunun yerine, daha temel devre çalışması incelenirse, bu bilgiler biraz farklılık gösteren veya tamamen farklı olan uygulamalara aktarılabilir. Bu bölümde iki kutuplu jonksiyon transistörlerinin (BJT'lerin) öngerilimlenmesindeki temel kavramlar ele alınacaktır.

Bu transistörlerin gerilim veya akım yükseltme veya kontrol (*açma-kapama*) elemanları olarak kullanabilmek için önce transistörün *öngerilimlenmesi* gerekir. Öngerilimlemenin genel nedeni transistörü açık duruma getirmektir ve özelde transistörü, karakteristiğin, en doğrusal çalıştığı bir bölgesinde çalıştırmaktır. Her ne kadar öngerilimlemeyi sağlayan devrenin amacı aygıtı istenilen doğrusal çalışma bölgesinde çalıştırmak olsa da (bu bölge her eleman için üretici tarafından tanımlanır), öngerilimleme elemanları hâlâ genel uygulama devresinin bir parçasıdır: yani yükselteç, dalga biçimi şekillendiricisi, mantık devresi v.s. Devrenin tamamını ele alıp çalışmasının tüm yönlerini birden inceleyebilirdik; ancak bu karmaşık ve kafa karıştırıcı olurdu. Her devre uygulaması tipini, çalışmanın ortak özelliklerine ilişkin derin bir bilgiye sahip olmaksızın çalışmasının tüm yönleriyle incelenmek zorunda kalacaktık. Bu bölüm bu nedenle iki kutuplu transistörün dc öngerilimlenmesinin temel kavramlarını kapsamaktadır. Tabii ki amaç; transistör karakteristiğinin istenilen bölgesinde çalışmaktır.

Bu kavramlar iyi anlaşılırsa, birçok farklı devre, hatta yeni devre uygulamaları bile, devreler konusunda derinliğine bilgi sahibi olunduğu için, daha kolay in-

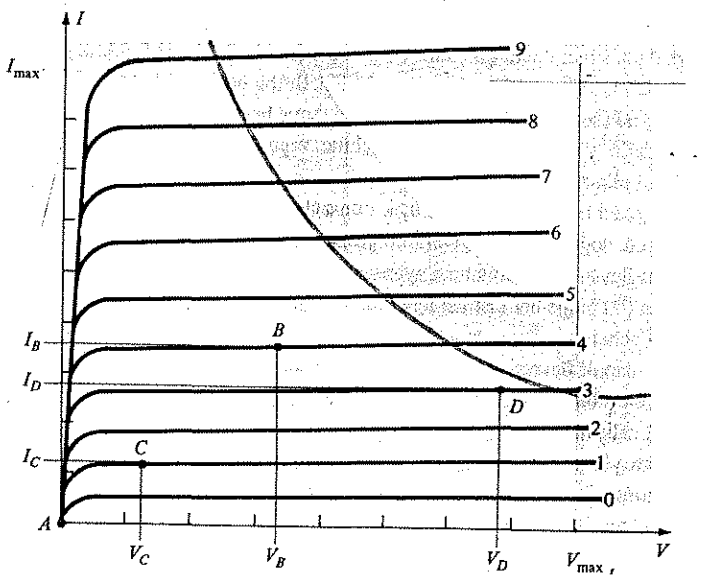
celenebilir ve çözümlenebilir. Yükseltecin kazancını ve ac çalışmasını etkileyen diğer faktörler 9. Bölümde ele alınacaktır. Temel dc öngerilim kavramları bu bölümde anlatılmakta ve sonra 9., 11. ve 12. Bölümlerde uygulanmaktadır.

Dc öngerilimleme, sabit (durağan) bir akımı (transistörün içerisinden) geçirmek ve transistör üzerinde istenilen sabit bir gerilim düşüşünü sağlamakla ilgili olduğundan *statik* bir işlemdir. Transistör hakkında gerekli bilgiler transistör statik karakteristiklerinden elde edilebilir.

## 5.2 ÇALIŞMA NOKTASI

Öngerilimlemenin amacı, *çalışma noktası* (*sükunet* veya Q-noktası) denen ve belli bir düzeyde akım ve gerilim sağlamak olduğundan, bu noktanın transistör karakteristiği üzerinden nasıl seçildiği konusuna biraz eğileceğiz. Gösterilen dört çalışma noktası ile birlikte genel bir transistör karakteristiği Şekil 5.1'de verilmiştir. Öngerilimleme devresi, transistörün bu noktalardan herhangi birinde veya *çalışma bölgesinin* herhangi bir noktasında çalışmasını sağlayacak şekilde tasarlanmış olabilir. Çalışma bölgesi, sözkonusu transistörün akım veya gerilim yönünden maksimum sınırlar içindeki alandır. Bu maksimum anma değerleri Şekil 5.1'deki karakteristikte, maksimum akım $I_{maks}$ için yatay bir çizgiyle ve maksimum gerilim $V_{maks}$ için düşey bir çizgiyle belirtilmiştir. Şekil 5.1'de $P_{maks}$ ile işaretli olan çizgiyle gösterildiği gibi, belirli bir transistörün çalışma bölgesinin tanımlanmasında maksimum gücünde (gerilim ile akımın çarpımı) dikkate alınması gerekiyor.

BJT elemanı, bu maksimum limit noktalarının dışında çalışmak üzere de öngerilimlenebilir; ancak böylesi bir uygulama ya transistörün ömrünü çok fazla kısaltır veya bozulmasına yol açar. Kendimizi, güvenli olan çalışma bölgesiyle sınırlarsak birçok değişik çalışma alanları veya noktalarını seçebiliriz. Tam nokta




Şekil 5.1 Transistörün statik karateristikleri üzerindeki çeşitli çalışma noktaları



veya alan çoğunlukla devrenin kullanım amacına bağlıdır. Fakat çalışma noktası kavramına ve dolayısıyla öngerilimleme devresine ilişkin bazı temel fikirleri sunmak amacıyla Şekil 5.1'de görülen çeşitli noktalar arasındaki bazı farklılıkları, ele alabiliriz.

Öngerilimleme olmasaydı, transistör daha baştan tümüyle kapalı olurdu; ki bu da A noktasındaki akıma karşılık gelirdi. Yani transistörde akım sıfır (ve üzerinde düşen gerilim de sıfır) olurdu. Transistörün, giriş sinyalinin tüm aralığı içinde akım ve gerilime göre değişebilecek veya tepki verebilecek şekilde öngerilimlenmesi gerekir. A noktası bunun için uygun olmazken, *B* noktası istenilen çalışmayı sağlayacaktır. *Öngerilimleme düzeyine ek olarak*, devreye bir sinyal uygulandığında transistör, çalışma noktası B'den, akım ve gerilim olarak saparak, transistörün, giriş sinyalinin hem pozitif hem negatif bölümüne tepki vermesini (ve belki de yükseltmesini) sağlayacaktır. Giriş sinyali küçükse, transistör üzerindeki gerilim ve akım değişecek, ancak bu, transistörü *kesim* veya *doyum* bölgesine kaydırmaya yetmeyecektir. Kesim, transistörün artık iletmediği durumdur. Doyma ise, transistör üzerindeki gerilim mümkün olduğu kadar küçükken, dış devreye bağlı olarak transistörden geçen akımın sınır veya doyum değerine ulaştığı durumdur. Genelde istenilen yükseltme etkisi, transistörün çalışma bölgesi içerisinde yani doyum ile kesim noktaları arasında görülür.

*C* noktası da çalışan transistörde pozitif veya negatif sapmalara izin verecektir; ancak çıkış gerilimi, *C* öngerilimleme noktasının gerilimi *B* noktasından daha aşağıda olduğundan, çok fazla yükselemeyecektir. *C* noktası, transistördeki akım düzeyinin daha düşük olduğu ve transistörün kazancının *doğrusal olmadığı*, yani bir eğriden diğerine geçiş aralığın eşit olmadığı bir çalışma bölgesindedir. Bu doğrusal olmama durumu, transistör kazancının, karakteristikte aşağı öngerilimlendiği zaman daha düşük, yukarı öngerilimlendiği zaman ise daha büyük olduğunu gösteriyor. Transistör kazancının en sabit (veya doğrusal) olduğu yerde çalışmayı gerçekleştirerek giriş sinyalinin salınım aralığının tamamında yükseltme düzeyinin aynı kalmasını sağlanması tercih edilmelidir. *B* noktası daha doğrusal aralığın olduğu bir bölgededir ve dolayısıyla daha doğrusal bir çalışma sağlayacaktır (Şekil 5.1).

*D* noktası, transistör çalışma noktasını maksimum gerilim düzeyinin yanına çekmektedir. Dolayısıyla maksimum gerilim düzeyinin aşılmaması için pozitif yandaki çıkış gerilimi salınımının sınırlanması gerekir. Bu nedenle B noktası, doğrusal kazanç veya mümkün olan en büyük gerilim ve akım salınımı açısından, en iyi çalışma noktası olarak görünmektedir. Bu genelde *küçük sinyal* yükselteçleri (9. Bölüm) için istenilen bir durumdur; fakat 12. Bölümde ele alınacak olan güç yükselticileri için gerekli değildir. Şimdilik transistörün *küçük sinyal* yükseltme işlemi için öngerilimlenmesi üzerinde duracağız.

Çok önemli diğer bir öngerilimleme faktörü de ele alınmalıdır. BJT'yi istenilen çalışma noktasına getirip öngerilimledikten sonra, sıcaklığın etkisini de hesaba katmak zorundayız. Sıcaklık transistör akım kazancı ve transistör kaçak akımı gibi transistör karakteristiklerinin değişmesine yol açar. Daha yüksek bir sıcaklık transistörden oda

sıcaklığına göre daha fazla akıma yol açar, böylece öngerilim devresiyle kurulan çalışma koşulunu değiştirir. Bu nedenle, öngerilim devresinin, devreye belli bir oranda *sıcaklık kararlılığı* sağlayarak transistördeki sıcaklık değişmelerinin çalışma noktasında yarattığı değişmeyi en aza indirmesi gerekir. Çalışma noktasının bu şekilde korunması, *kararlılık faktörü* ($S$) gibi bir parametre ile belirtilebilir; bu, çalışma noktası akımında sıcaklığa bağlı değişmeye gösterir. Yüksek kararlılığa sahip bir devre arzu edilen bir şeydir; aşağıda birkaç temel öngerilim devresinin kararlılığı karşılaştırılacaktır.

İki kutuplu transistörün çalışması, transistör parametreleri ile yeterince belirlenebilir ve öngerilimlemeyi bulmak için matematiksel teknikler kullanılabilir. Buna rağmen transistör karakteristikleri transistörün anlaşılması için yeterli bir yardım sağlar; tartışmamızda yer yer bu kullanılacaktır.

BJT'nin doğrusal veya aktif çalışma bölgesinde öngerilimlenebilmesi için aşağıdaki koşulların sağlanmış olması gerekir:

1. Baz-emetör jonksiyonu ileri öngerilimli ($p$-bölgesinin potansiyeli daha pozitif) olmalı ve baz emetör jonksiyonu üzerindeki bu ileri öngerilim 0.6 ile 0.7 V arasında olmalıdır.
2. Baz kolektör jonksiyonunun ters öngerilimli (n-bölgesinin potansiyeli daha pozitif) olması gerekir; baz kolektör jonksiyonu üzerindeki bu ters öngerilim değeri, transistörün maksimum sınırları içinde herhangi bir değeri alabilir.

[Burada, ileri öngerilim için $p$-$n$ jonksiyonu üzerindeki gerilimin $p$-pozitif, ters öngerilim için ise $n$-pozitif ile zıt (ters) olduğuna dikkat edin. ilk harf üzerindeki bu vurgu gerekli gerilim polaritesini hatırlamada yardımcı olabilir.]

BJT karakteristiğinin kesim, doyum ve doğrusal bölgelerindeki çalışma şu şekilde sağlanır:

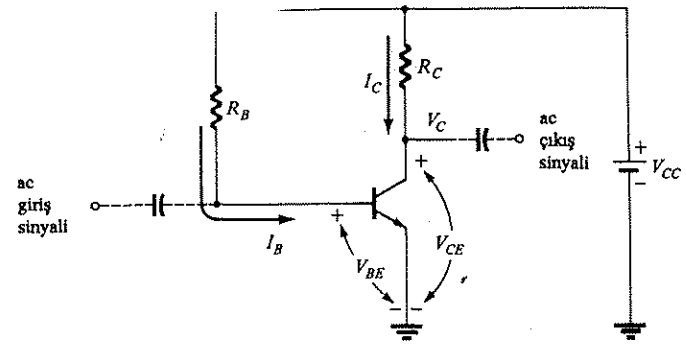
1. *Doğrusal bölgede çalışma:*
   Baz-emetör ileri öngerilimlenir
   Baz-kollektör ters öngerilimlenir
2. *Kesim bölgesinde çalışma:*
   Baz-emetör ters öngerilimlenir
3. *Doyum bölgesinde çalışma:*
   Baz-emetör ileri öngerilimlenir
   Baz-kollektör ileri öngerilimlenir

## 5.3 SABİT-ÖNGERİLİMLİ DEVRE

Şekil 5.2'de gösterilen sabit-öngerilimli devre, dc öngerilimleme incelemesinde oldukça doğrudan ve basit bir başlangıç noktası sağlamaktadır. Aşağıdaki devre analizi her ne kadar bir *npn* transistörü kullanılarak yapılan hesapları gösterse de, denk-



lemler ve hesaplar, tüm akım yönleri ve gerilim polariteleri değiştirilerek, bir *pnp* transistörüne de aynen uygulanabilir.



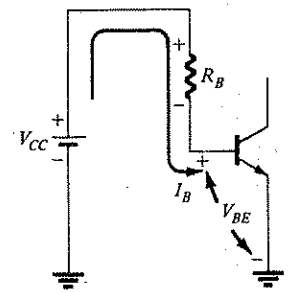

Şekil 5.2 Sabit öngerilimli devre

Bir BJT'nin öngerilimlenmesi baz-emetör ve baz-kollektör dc öngerilimlenme çevre denklemleri ayrı ayrı ele alınarak analiz edilebilir. Hatırlayacağınız gibi BJT'nin doğrusal bölgede çalışması için baz-emetörün ileri (aksi takdirde transistör kapanır), baz-kolektörün ise ters öngerilimli olması gerekir. Şekil 5.2'deki sabit öngerilimli devrede, transistörün baz ve kollektörünün dc öngerilim akım ve gerilimlerini nasıl bulabiliriz? Bu bölümde bu soruya cevap getirecek yöntemleri geliştireceğiz.

### Baz-Emetörün İleri Öngerilimlenmesi

İlk önce Şekil 5.3'de görülen kısmi devre şemasındaki baz-emetör devresi çevre denklemine bakalım. Çevre için Kirchhoff gerilim denklemini yazarsak,

$+V_{CC} - I_B R_B - V_{BE} = 0$ elde ederiz.




Şekil 5.3 Baz-emektör çevresi.

Yukarıdaki denklemi $I_B$ baz akımı için çözersek,

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} \tag{5.1}$$

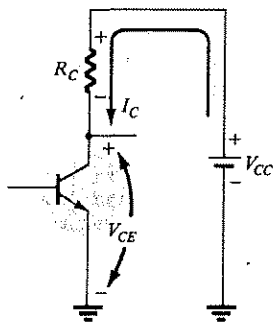
Kaynak gerilimi $V_{CC}$ ve baz-emetör gerilimi $V_{BE}$ sabit gerilim değerleri olduğundan, bir baz-öngerilim direncinin seçilmesi baz akımının değerini sabit tutar. Yaklaşıklık olarak ileri öngerilimli baz-emetör üzerindeki voltun onda biri ikisi kadar olan gerilim düşümü ($V_{BE}$) ihmal edilebilir, böylece baz akımını hesaplamak için sadeleştirilen

$$I_B \cong \frac{V_{CC}}{R_B} \tag{5.2}$$

denklemini elde ederiz.

## Baz-Kollektörün Ters Öngerilimlenmesi

Devrenin (Şekil 5.4) kollektör-emetör kısmı, güç kaynağı, kollektör direnci ve transistörün kollektör-emetör jonksiyonunundan oluşmaktadır. Kollektör ve emetörden geçen akımlar, $I_B$ her ikisine göre çok küçük kaldığından, hemen hemen aynıdır.




Şekil 5.4 Kollektör-emetör çevresi.

Doğrusal yükseltecin çalışması için kollektör akımı, transistör akım kazancı beta ($\beta$) veya $h_{FE}$ ile baz akımına bağlıdır. Matematiksel olarak ifade edersek:

$$I_C = \beta I_B \tag{5.3}$$

Baz akımı, Denklem (5.1) ve (5.2)'den yararlanılarak, devrenin baz-emetör kısmının



çalışmasından belirlenir. Denklem (5.3) ile gösterildiği gibi kollektör akımı baz akımından kat daha büyüktür ve kollektör devresindeki dirence kesinlikle bağımlı değildir. Bu nedenle kollektör akımı, devrenin kolektör-baz (veya bu durumda kollektör-emetör) kısmı tarafından değil, baz-emetör kısmı tarafından kontrol edilir.

Kollektör-emetör döngüsündeki gerilim düşümlerini hesaplarsak,

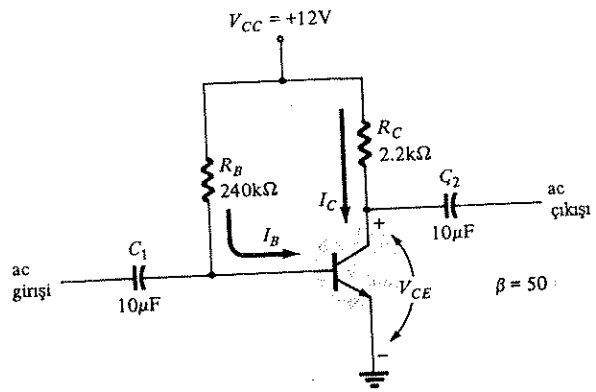
$$V_{CC} - I_C R_C - V_{CE} = 0$$

$$V_{CE} = V_{CC} - I_C R_C \tag{5.4}$$

elde ederiz.

## ÖRNEK 5.1

Şekil 5.5'deki devrenin dc öngerilimleme gerilim ve akımlarını bulun.




Şekil 5.5 Örnek 5.1'e ilişkin dc sabit öngerilimli devre.

### Çözüm

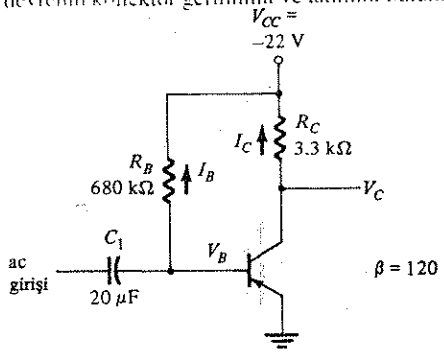
$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{(12 - 0.7)\text{ V}}{240\text{ k}\Omega} = 47.08\ \mu\text{A}$$

$$I_C = \beta I_B = 50(47.08\ \mu\text{A}) = \mathbf{2.35\ mA}$$

$$V_{CE} = V_{CC} - I_C R_C = 12\text{ V} - (2.35\text{ mA})(2.2\text{ k}\Omega) = \mathbf{6.83\ V}$$

ÖRNEK 5.2

Şekil 5.6'daki devrenin kollektör gerilimini ve akımını bulun.




Şekil 5.6 Örnek 5.2'ye ilişkin devre.

Çözüm:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{(22 - 0.7)\text{ V}}{680\text{ k}\Omega} = 31.32\ \mu\text{A}$$

$$I_C = \beta I_B = 120(31.32\ \mu\text{A}) = \mathbf{3.76\ mA}$$

$$V_C = -(V_{CC} - I_C R_C) = -[22\text{ V} - (3.76\text{ mA})(3.3\text{ k}\Omega)] = \mathbf{-9.6\ V}$$

### Transistörün Doyumu

Yukarıdaki çözüm adımlarına ek bir varsayım katmak gerekiyor. Kollektör ve baz akımları arasındaki ilişki, yani $I_C = \beta I_B$, sadece transistör doğrusal çalışma bölgesinde uygun bir şekilde öngerilimlenmiş ise doğrudur. Transistör, örneğin *doyum* bölgesinde öngerilimliyse, Denklem (5.3) ve (5.4) yanlış sonuçlara yol açar.

Transistörün doğrusal yükselteç çalışma bölgesinde öngerilimli olabilmesi için (kesim veya doyum bölgelerinin tersine) baz-emetör jonksiyonu ileri ve baz-kollektör jonksiyonu ters yönde öngerilimlenmelidir. Burada bizi ilgilendiren şey, ikinci öngerilimleme durumudur; yani kollektör-bazının uygun bir şekilde ters öngerilimli olup olmadığıdır. Bu ise ancak kollektör-emetör gerilimi $V_{CE}$ değer olarak baz-emetör ileri öngerilimleme gerilimi $V_{BE}$'den daha büyük olduğu sürece doğrudur. Denklem (5.4) ile belirlenen kollektör-emetör gerilimi $V_{CE}$, kaynak gerilimi $V_{CC}$ ile kollektör direnci üzerindeki gerilim düşmesi arasındaki fark olduğundan, ikincisinin $V_{CC}$'den daha küçük veya $I_C$ kollektör akımı bakımından ifade edilirse $V_{CC}$/Rc'den daha küçük olması gerekir. Matematiksel olarak ifade edersek çalışmanın aktif (doğrusal) bölgesinde öngerilimlenecek transistör için,



$$I_C < \frac{V_{CC}}{R_C} \tag{5.5}$$

olmalıdır.

Bu nedenle, kollektör-emetör gerilim hesapları yaparken sözkonusu devrede belirttiğimiz koşulun sağlanıp sağlanmadığını kontrol etmek için Denklem (5.5)'den yararlanmak yerinde olacaktır. Eğer koşul sağlanmışsa, yukarda belirtilen üç çözüm adımı uygulanabilir. Ancak yukardaki eşitlikle belirtilen transistörün doğrusal bölgesindeki izin verilebilen maksimum $I_C$ değeri aşılıyorsa, transistör doyum bölgesinde çalışıyor demektir. Bu durumda kollektör akımı devrece belirlenen maksimum değerde olacaktır:

$$I_{C\text{doy}} \cong \frac{V_{CC}}{R_C} \tag{5.6}$$

ve $V_{CE\text{doy}} \cong 0$ V (gerçekte voltun onda bir ikisi kadar). (5.7)

Denklem (5.1) ile hesaplanan baz akımı her durumda doğrudur.

Analiz edilecek devre yükselteç olarak kullanılıyorsa, doyum bölgesinde öngerilimli olmasını beklemeyiz. Fakat herhangi bir değer hatalı veya bağlantılarda bir yanlışlık sözkonusuysa, sonuçtaki çalışma transistörü doyum bölgesine öngerilimleyebilir; bu duruma dikkat etmeliyiz. (Doyum durumunun sadece yükseltecin çalışmasında istenmediğini unutmayın. Bilgisayar anahtarlama devrelerinin çalışması için bu bölge önemlidir).

## 5.4 EMETÖR DİRENÇLİ DC ÖNGERİLİM DEVRESİ

Şekil 5.7'deki dc öngerilim devresinde, 5.3. Bölümde ele alınan sabit-öngerilim devresinden daha kararlı bir öngerilimleme sağlayan bir emetör direnci vardır. Devrenin çalışmasını analiz etmek için devrenin baz-emetör çevresi ile Şekil 5.7'deki kollektör-emetör çevresini ayrı ayrı ele alacağız.

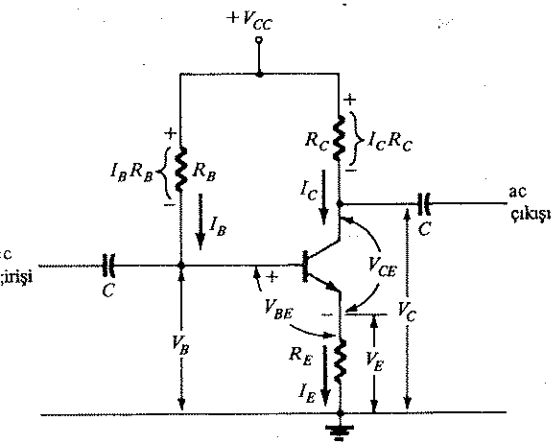
### Baz-Emetör Çevresi

Baz-emetör çevresinin kısmi bir şeması Şekil 5.8'de görülmektedir. Çevreye Kirchhoff gerilim yasasını uygularsak

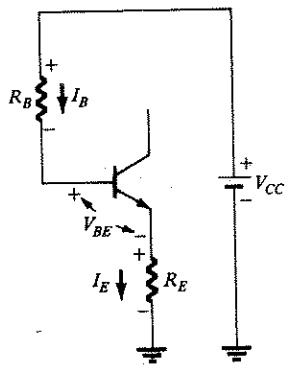
$$V_{CC} - I_B R_B - V_{BE} - I_E R_E = 0$$

elde ederiz.

$I_E$ yerine $(\beta + 1)I_B$ koyarsak yukardaki denklem[1]




Şekil 5.7 Emetör kararlılık direnci eklenmiş DC öngerilim devresi




**Şekil 5.8** Emetör direnciyle birlikte baz-emetör çevresi

$$V_{CC} - I_B R_B - V_{BE} - (\beta + 1)\, I_B R_E = 0$$

Baz akımı için çözersek

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} \tag{5.8}$$

elde ederiz.

Sabit öngerilim akım hesabı [Denklem (5.1)] ve Denklem (5.8) arasındaki farkın, paydadaki $(\beta + 1)R_E$ teriminden kaynaklandığına dikkat edin.

## Kollektör-Emetör Çevresi

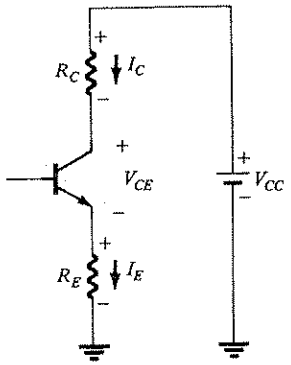
Kollektör-emetör çevresi Şekil 5.9'da gösterilmiştir. Bu çevre için Kirchhoff gerilim denklemini yazarsak

$$V_{CC} - I_C R_C - V_{CE} - I_E R_E = 0$$

elde ederiz.

[1] $I_E = IC + I_B = \beta I_B + I_B = (\beta + 1)I_B$






Şekil 5.9 Emetör direnciyle birlikte kollektör-emetör çevresi.

Kollektör akımı ($I_C$) Denklem (5.3) kullanılarak hesaplanır.

$$I_E \cong I_C$$

İlişkisini kulanarak kollektör-emetör üzerindeki gerilim için çözebiliriz.

$$V_{CE} \cong V_{CC} - I_C(R_C + R_E) \tag{5.9}$$

Emetörden toprağa ölçülen gerilim

$$V_E = I_E R_E \cong I_C R_E \tag{5.10}$$

ve kollektörden toprağa ölçülen gerilim

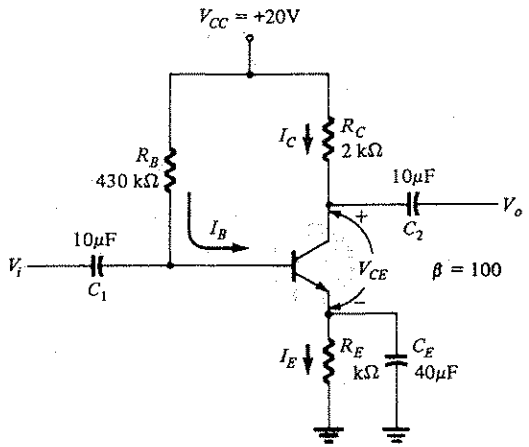
$$V_C = V_{CC} - I_C R_C \tag{5.11}$$

Transistörün öngerilimlendiği gerilim, kollektör ile emetör arasında ölçülür ($V_{CE}$) ve Denklem (5.9) ile verilmiştir; ancak şu şekilde hesaplanabilir:

$$V_{CE} = V_C - V_E$$

### ÖRNEK 5.3

Şekil 5.10'daki devredeki dc öngerilimleme gerilimini ($V_{CE}$) ve $I_C$ akımını hesaplayın.




Şekil 5.10 Örnek 5.3 ve 5.4'e ilişkin emetör-kararlılık dirençli öngerilim devresi

Çözüm:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{20\text{ V} - 0.7\text{ V}}{430\text{ k}\Omega + 101(1\text{ k}\Omega)} = \frac{19.3\text{ V}}{531\text{ k}\Omega} = 36.35\ \mu\text{A}$$

$$I_C = \beta I_B = 100(36.35\ \mu\text{A}) = 3.635\ \textbf{mA} \cong I_E$$

$$V_{CE} = V_{CC} - I_C R_C - I_E R_E = 20\text{ V} - 3.635\text{ mA}(2\text{ k}\Omega) - 3.635\text{ mA}(1\text{ k}\Omega) \cong 9.1\text{ V}$$

ÖRNEK 5.4

Şekil 5.10'daki devreden yararlanarak $V_C$=10 V'luk bir gerilim elde etmek için gerekli kollektör direncini ($R_C$) bulun.

Çözüm:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{20\text{ V} - 0.7\text{ V}}{430\text{ k}\Omega + 101(1\text{ k}\Omega)} = 36.35\ \mu\text{A}$$

$$I_C = \beta I_B = 100(36.35\ \mu\text{A}) = 3.635\text{ mA}$$

$I_B$ ve $I_C$'nin, 5.3. örnekte hesaplanan değerler ile aynı kaldığına dikkat edin. Denklem (5.11)'i kullanırsak,

$$V_C = V_{CC} - I_C R_C$$
$$10 = 20 - (3.635 \times 10^{-3})R_C$$

ve bu da $R_C$ için çözülürse,

$$R_C = \frac{20 - 10}{3.635 \times 10^{-3}} = 2.75\ \text{k}\Omega\ (2.7\ \text{k}\Omega\ \text{kullanılır})$$



## ARTIRILMIŞ ÖNGERİLİMLEME KARARLILIĞI

BJT dc öngerilimlenmesine bir emetör direncinin eklenmesi kararlılığı arttırır; yani kaynak gerilimi, sıcaklık ve hatta transistörün betası gibi değerlerin değişmesine rağmen dc öngerilim akımları ve gerilimleri, devre tarafından belirlenen değerlere yakın kalır. Matematiksel bir analiz 5.10. Bölümde verilecektir, ancak 5.5. örnekte gösterildiği gibi, kararlılığın artırılması için bir karşılaştırma yapılabilir.

ÖRNEK 5.5

Şekil 5.5'deki devrede β = 50 için ve yeni bir β =100 için öngerilim değerini ve akımlarını karşılaştıran bir tablo hazırlayın. Şekil 5.10'daki devre için β =100 ve yeni bir β = 50 için tablo hazırlayın.

Çözüm:

Örnek 5.1'de bulunan sonuçları kullanarak β =100 değeri için tekrarlarsak aşağıdaki değerler elde edilir:

| $\beta$ | $I_B$ ($\mu A$) | $I_C$ ($mA$) | $V_{CE}$ ($V$) |
|---|---|---|---|
| 50 | 47.08 | 2.35 | 6.83 |
| 100 | 47.08 | 4.71 | 1.64 |

BJT kollektör akımı, 'daki % 100'lük artışla % 100'lük bir artış gösteriyor ($I_B$'de değişiklik yok).
Örnek 5.3'de bulduğumuz sonuçları kullanarak β = 50 için tekrarlarsak aşağıdaki değerler elde edilir:

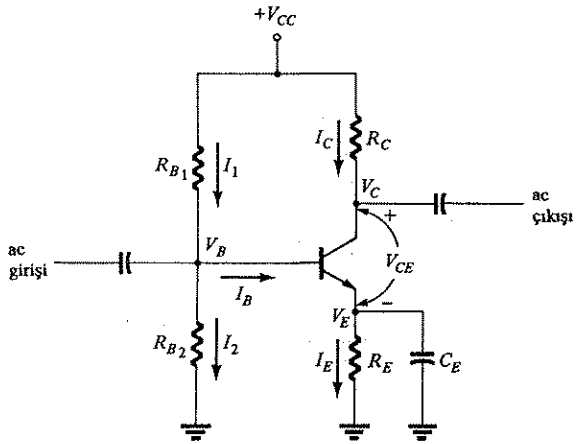
| $\beta$ | $I_B$ ($\mu A$) | $I_C$ ($mA$) | $V_{CE}$ ($V$) |
|---|---|---|---|
| 50 | 40.12 | 2.01 | 13.97 |
| 100 | 36.35 | 3.635 | 9.095 |

BJT kollektör akımı, β'daki %100 azalışa karşılık % 50'nin altında bir oranda değişmektedir. $I_B$'nin yükseldiğine dikkat edin, ki bu da $I_C$ değerini korumaya yardımcı olur; veya en azından β'daki değişim nedeniyle $I_C$'de ortaya çıkacak genel değişimi azaltır.

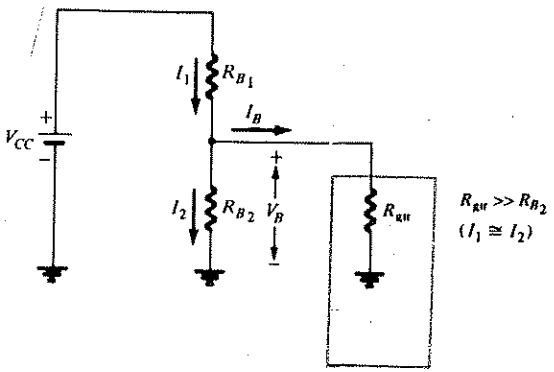
## 5.5 BETA'DAN BAĞIMSIZ DC ÖNGERİLİMLEME DEVRESİ

### Yaklaşık Analiz

Önceki dc öngerilim devrelerinde kollektörün öngerilim akımı ve gerilim değerleri transistörün akım kazancına ($\beta$) bağlıydı. Ancak beta değeri özellikle silisyum transistörlerde sıcaklığa karşı duyarlıdır; ayrıca, betanın anma değeri de iyi tanımlanmış olmadığından, bu ve başka nedenlerden dolayı (transistörün bir başka transistörle değiştirilmesi ve kararlılığı) transistörün beta değerinden *bağımsız* bir dc öngerilim devresi tasarımı gerekecektir. Şekil 5.5'deki devre bu koşulları karşılamaktadır ve bu nedenle çok tanınmış bir öngerilimleme devresidir.




Beta'dan bağımsız dc öngerilim devresi




Yaklaşık baz gerilimi, $V_B$'nin hesaplanmasına ilişkin kısmi öngerilim devresi



İlk önce baz-emetör giriş devresini analiz edelim. Bazı gören direnç (Bkz. Şekil 5.12) $R_{B2}$ direncinden çok daha büyükse, baz gerilimi; $R_{B1}$ ve $R_{B2}$ gerilim bölücü dirençler tarafından belirlenir.

Eğer durum böyleyse, $R_{B1}$'den geçen akımın neredeyse tümü $R_{B2}$'ye gider ve bu iki transistör seri bağlı olarak kabul edilebilir. Dirençlerin bağlandığı noktadaki gerilim (ki bu, ayrıca transistörün baz gerilimidir), $R_{B1}$ ve $R_{B2}$ gerilim bölücü devresi ve kaynak gerilimi tarafından belirlenir. Bu gerilim bölücü tarafından transistör bazında oluşturulan gerilimi hesaplarsak,

$$V_B = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC} \tag{5.12}$$

elde ederiz; burada $V_B$; baz ile toprak arasındaki gerilimdir.

Ardından emetör gerilimini hesaplarsak,

$$V_E = V_B - V_{BE} \tag{5.13}$$

Emetör akımı

$$I_E = \frac{V_E}{R_E} \tag{5.14}$$

ile bulunur ve kollektör akımı

$$I_C \cong I_E \tag{5.15}$$

olur.

Kollektör direnci üzerindeki gerilim düşümü

$$V_{RC} = I_C R_C$$

olarak bulunur. Artık kollektör gerilimi (toprağa göre ölçülen)

$$V_C = V_{CC} - V_{RC} = V_{CC} - I_C R_C \tag{5.16}$$

ile bulunur ve son olarak kollektör- emetör gerilim,

$$V_{CE} = V_C - V_E$$

$$V_{CE} = V_{CC} - I_C R_C - I_E R_E \tag{5.17}$$

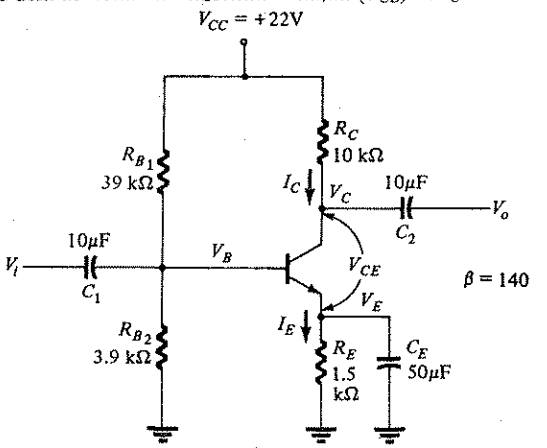
Uyguladığımız yönteme bir göz atacak olursanız (5.12)'den (5.17)'ye kadar olan eşitliklerde beta değerinin hiç kullanılmadığını göreceksiniz. Baz gerilimi, $R_{B1}$ ve $R_{B2}$ dirençleri ile kaynak gerilim tarafından belirlemektedir. Emetör gerilimi, yaklaşık olarak baz gerilimi ile aynı düzeyde sabitlenmiştir. Bu nedenle $R_E$ direnci, emetör ve kollektör akımlarını belirler. Son olarak, $R_C$ direnci, kollektör gerilimini ve bu nedenle kollektör-emetör öngerilim voltajını belirler.

Baz gerilimi $R_{B2}$ direnci ile, kollektör akımı $R_E$ direnci ile ve kollektör-emetör gerilimi $R_C$ direnci ile ayarlanır.

Diğer elemanlar üzerindeki değişiklikler, dc öngerilim ayarı üzerinde pek fazla etki yaratmaz. Kondansatörler, ac yükseltme işleminin parçası olmakla beraber dc öngerilimlemesi üzerinde etkileri yoktur ve buradaki analizde dikkate alınmayacaktır.

ÖRNEK

Şekil 5.13'deki devrenin dc öngerilim voltajını ($V_{CE}$) ve $I_C$ akımını bulun.




Şekil 5.13 Örnek 5.6 için beta-kararlı devre.

Çözüm:

$$V_B = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC} = \frac{39}{39 + 3.9}(22) = 2\,\text{V}$$

$$V_E = V_B - V_{BE} = 2 - 0.7 = 1.3\,\text{V}$$

$$I_E = \frac{V_E}{R_E} \cong I_C = \frac{1.3\,\text{V}}{1.5\,\text{k}\Omega} = 0.867\,\text{mA}$$

$$V_C = V_{CC} - I_C R_C = 22 - (0.867\,\text{mA})(10\,\text{k}\Omega) = 13.33\,\text{V}$$

$$V_{CE} = V_C - V_E = 13.33 - 1.3 = 12.03\,\text{V}$$



Şekil 5.11'deki devre yukardaki gibi sadece, eğer gerilim bölücüsü transistörü gören dc empedansı ile yüklenmemişse analiz edilebilir. Aşağıdaki analizde anlatıldığı gibi, gerilim bölücünün Thevenin eşdeğeri kullanılarak daha tam bir analiz yapılabilir.

$R_{B1}$ ve $R_{B2}$ dirençlerinin Thevenin eşdeğer direnci:

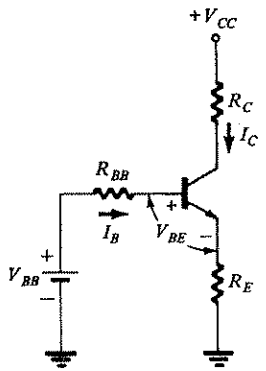
$$R_{BB} = \frac{R_{B1}R_{B2}}{R_{B1} + R_{B2}} \tag{5.18}$$

Thevenin eşdeğer gerilimi ise:

$$R_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC} \tag{5.19}$$

Artık analiz edilecek dc devresi Şekil 5.14'deki gibi yeniden çizilebilir. Şekil 5.14'den $I_B$ değerini aşağıdaki formülle hesaplıyabiliriz:

(5.20)




Şekil 5.14 Thevenin eşdeğeri kullanılarak dc devre analizi.

Bu durumda kollektör akımı

$$I_C = \beta I_B$$

olur ve $V_{CE}$ değeri Denklem (5.9) yardımıyla bulunabilir.

Tam analiz aşağıdaki örnekte anlatılmıştır.

ÖRNEK 5.7

Şekil 5.13'deki devrenin dc öngerilim voltajını ($V_{CE}$) ve $I_C$ akımını bulun.

Çözüm:

$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC} = \frac{3.9\ \text{k}\Omega}{39\ \text{k}\Omega + 3.9\ \text{k}\Omega}(22\ \text{V}) = 2\ \text{V}$$

$$R_{BB} = \frac{R_{B1} R_{B2}}{R_{B1} + R_{B2}} = \frac{39\ \text{k}\Omega \cdot 3.9\ \text{k}\Omega}{39\ \text{k}\Omega + 3.9\ \text{k}\Omega} = 3.55\ \text{k}\Omega$$

$$I_C = \frac{V_{BB} - V_{BE}}{R_{BB} + (\beta + 1)R_E} = \frac{2\ \text{V} - 0.7\ \text{V}}{3.55\ \text{k}\Omega + 141\ (1.5\ \text{k}\Omega)} = 6.05\ \mu\text{A}$$

$$I_C = \beta I_B = 140(6.05\ \mu\text{A}) = 0.85\ \textbf{mA} \cong I_E$$

$$V_{CE} = V_{CC} - I_C(R_C + R_E) = 22\ \text{V} - 0.85\ \text{mA}(10\ \text{k}\Omega + 1.5\ \text{k}\Omega)$$
$$= 22\ \text{V} - 9.8\ \text{V} = 12.2\ \textbf{V}$$

Bu değerler Örnek 5.6'da hesaplanan değerlerle karşılaştırılırsa, aradaki farkın ancak %2 kadar olduğu görülür.

ÖRNEK 5.8

Şekil 5.13'deki devrenin tam öngerilimleme analizini yaparak, $\beta$ =140 ve $\beta$ = 70 için kollektör akımı ve kollektör-emetör gerilimlerini karşılaştırın.

Çözüm:

Örnek 5.7'de hesaplanan sonuçları kullanarak $\beta$ = 70 için tekrarlarsak

| $\beta$ | $I_B$ (mA) | $V_{CE}$ (V) |
|---|---|---|
| 140 | 0.85 | 12.2 |
| 70 | 0.83 | 12.46 |

elde ederiz.

Devrenin kollektör akımı ve kollektör-emetör öngerilim voltajını ne kadar iyi koruduğu görülüyor; $\beta$ 'daki % 100'lük bir değişime karşılık, bu devredeki öngerilimleme değerleri ancak % 3'ten az bir değişme göstermektedir.

Tam veya yaklaşık analizin tercih edilmesi, $R_E$'nin $R_{BB}$'den çok büyük olup olmamasına bağlıdır. Örneğin %10 toleranslı dirençler kullanılırken, mühendislik bakış açısından tam değerden % 10 sapmayla elde edilen sonuçlar kabul edilebilir olacaktır. Bu bağlamda yaklaşık analiz

$$\beta R_E > 10 R_{BB}$$

olduğu sürece yeterli olacaktır.

### Transistörün Doyumu

Şekil 5.7'deki transistör doyum bölgesinde öngerilimlenmişse, kollektör-emetör üzerindeki doyum gerilimi ($V_{CE_{doy}}$) yaklaşık sıfır ve doyum akımı da

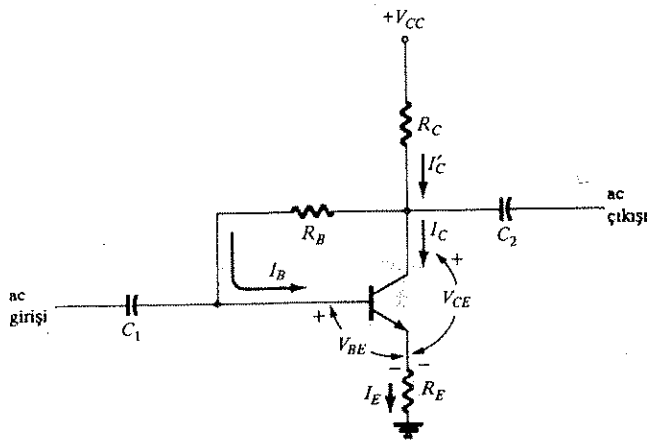
$$I_{C_{doy}} = \frac{V_{CC}}{R_C + R_E} \tag{5.21}$$

olur.

$I_C = I_B$ kullanılarak hesaplanan $I_C$ değeri $I_{Cdoy}$ değerinden küçük olduğu sürece, (5.12 - 5.20) denklemlerdeki dc öngerilimleme hesapları geçerlidir; aksi takdirde $V_{CE}$, Denklem (5.21) kullanılarak hesaplanan $I_{Cdoy}$ akımında kollektör akımındaki transistörün $V_{CE_{doy}}$ değerine eşittir, yani $V_{CE} = V_{CE_{doy}}$.

## 5.6 GERİBESLEMELİ DC ÖNGERİLİMLEME

Öngerilimleme kararlılığını artırmak için bir emetör direncinin kullanılmasının ya-



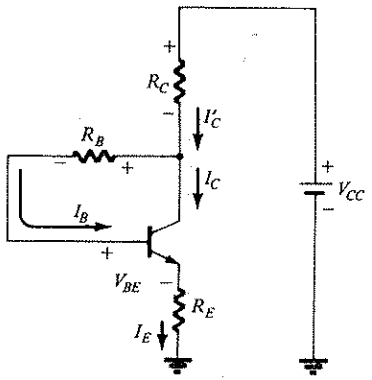

Şekil 5.15 Gerilim geribeslemeli DC öngerilim devresi

nısıra, gerilim geribeslemesi de bu görevi yerine getirmektedir. Şekil 5.15'de gerilim geribeslemeli bir dc öngerilim devresi görülmektedir. Bu bölümde bu devrenin dc akım ve geriliminin nasıl hesaplanacağı gösterilecektir.

### Baz-Emetör Çevresi

Şekil 5.16'da gerilim geribeslemeli devrenin baz-emetör çevre denklemi verilmiştir. Kirchhoff gerilim denkleminden,

$$+V_{CC} - I'_C R_C - I_B R_B - V_{BE} - I_E R_E = 0$$




Şekil 5.16 Baz-emetör döngüsünü gösteren kısmi devre.

$I'_C$ akımı, $I_C$ ve $I_B$ akımlarının toplamıdır;

$$I'_C = I_C + I_B = I_E = (\beta + 1)I_B$$

Kirchhoff gerilim eşitliğinde yerine konursa

$$V_{CC} - (\beta + 1)I_B R_C - I_B R_B - V_{BE} - (\beta + 1)I_B R_E = 0$$

$I_B$ baz akımı için çözülürse

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)(R_C + R_E)} \tag{5.22}$$

elde edilir.



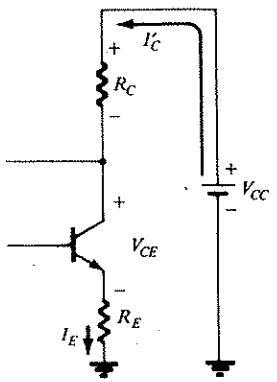
### Kollektör-Emetör Çevresi

Şekil 5.17'deki kollektör-emetör bölümünün kısmi devre şemasından Kirchhoff gerilim yasası uygulanırsa

$$+V_{CC} - I'_C R_C - V_{CE} - I_E R_E = 0$$

ve $I'_C = I_E$ eşitliğini kullanırsak, $V_{CE}$ için çözebiliriz:

$$V_{CE} = V_{CC} - I_E(R_C + R_E) \tag{5.23}$$




Şekil 5.17 Kollektör-emetör döngüsünü gösteren kısmi devre.

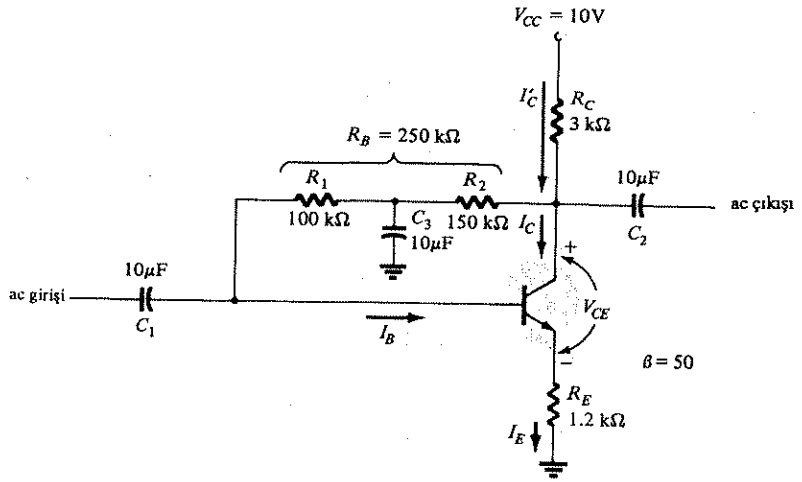
### ÖRNEK 5.9

Geribeslemesi uygulanan Şekil 5.18'deki devrenin dc öngerilim akımı, $I_E$ ve $V_{CE}$ gerilimini hesaplayın.

Çözüm:

$R_B$ geribesleme direnci, kollektör ile baz arasındaki dirençlerin toplamıdır (ac geribesleme kolundaki kondansatör ac geribesleme sinyalinin durdurulmasını veya zayıflatılmasını sağlar ve dc öngerilim hesabı üzerinde etkisi yoktur).

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)(R_C + R_E)} = \frac{(10 - 0.7)\text{ V}}{250\text{ k}\Omega + (51)(3\text{ k}\Omega + 1.2\text{ k}\Omega)} = 20.03\ \mu\text{A}$$




Şekil 5.18 Örnek 5.9'a ilişkin geribeslemeli kararlı devre.

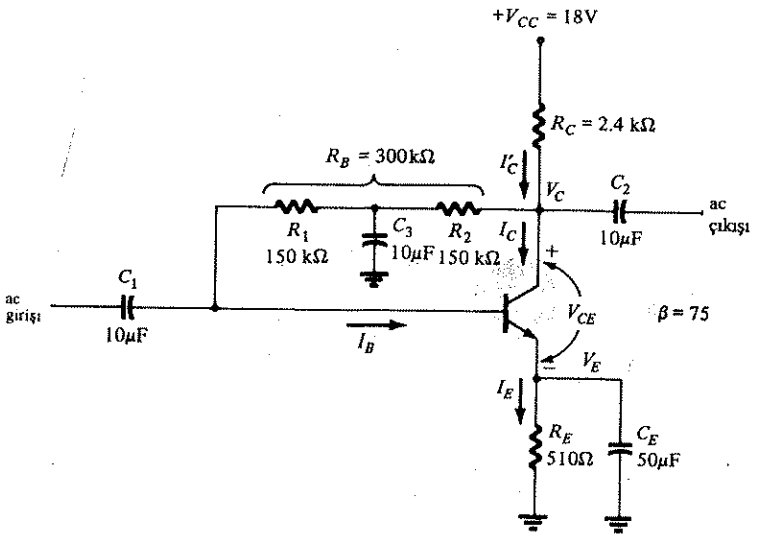
$I_E = (\beta + 1)I_B = (51)(20.03\ \mu A) = \mathbf{1.02\ mA}$

$V_{CE} = V_{CC} - I_E(R_C + R_E) = 10\ V - (1.02\ mA)(3\ k\Omega + 1.2\ k\Omega)$

$= 10 - 4.28 = \mathbf{5.72\ V}$

ÖRNEK 5.10

Şekil 5.19'daki öngerilim devresinin dc kollektör akımı $I_C$ ve $V_C$ gerilimini hesaplayın.




Şekil 5.19 Emetörü dirençli ve geribesleme ile kararlı hale getirilmiş DC öngerilim devresi.



Çözüm:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)(R_C + R_E)} = \frac{(18 - 0.7)\ V}{300\ k\Omega + (76)(2.4\ k\Omega + 510\ k\Omega)} = 33.2\ \mu A$$

$I_C = \beta I_B = 75(33.2\ \mu A) = \mathbf{2.49\ mA}$

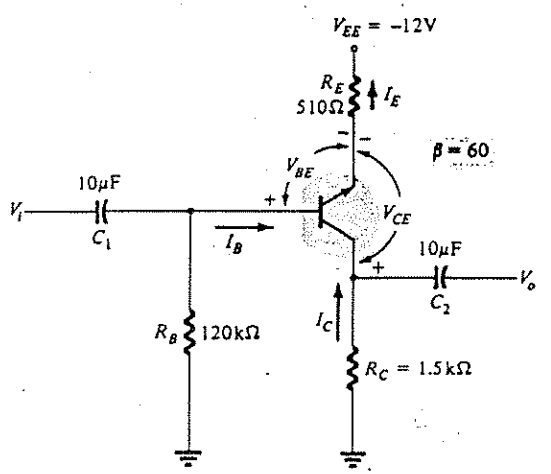
$V_C = V_{CC} - I_C R_C = 18\ V - (2.49\ mA)(2.4\ k\Omega) = \mathbf{12.02\ V}$

## 5.7 ÇEŞİTLİ DC ÖNGERİLİM DEVRELERİNİN ANALİZİ

Daha önceki kısımlarda standart *npn* öngerilim devrelerinin analiz edilmesine karşın, pratik devre elemanlarında çok çeşitli devre şemalarına rastlanır. Bu bölümde, daha önce ele alınan standart biçimde tasarlanmayan bir dizi devre için dc öngerilim hesapları verilecektir. Ancak göreceğiniz gibi kullanılan teknikler burada da geçerlidir.

ÖRNEK 5.11

Şekil 5.20'deki devrenin kollektör akımını ($I_C$) ve gerilimini ($V_{CE}$) hesaplayın.




Şekil 5.20 Örnek 5.11'e ilişkin öngerilim devresi.

Çözüm:

*Baz-Emetör Çevre denklemi:* $-I_B R_B - V_{BE} - I_E R_E + V_{EE} = 0$

$$I_B = \frac{V_{EE} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{12\text{ V} - 0.7\text{ V}}{120\text{ k}\Omega + 61(0.510\text{ k}\Omega)} = 74.78\ \mu\text{A}$$

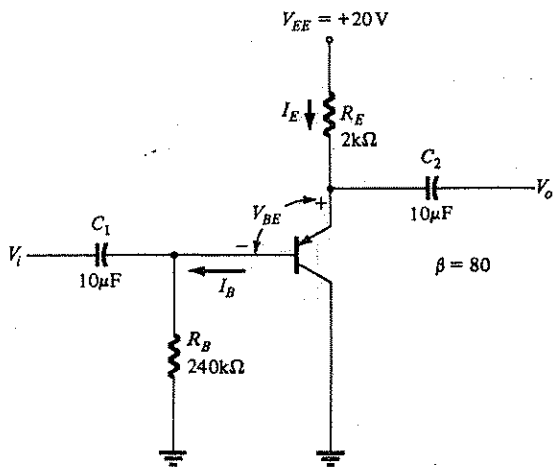
$$I_C = \beta I_B = 60(74.78\ \mu\text{A}) = 4.79\ \textbf{mA}$$

*Kollektör-Emetör Çevre Denklemi:* $-V_{EE} + I_E R_E + V_{CE} + I_C R_C = 0$

$$V_{CE} \cong V_{EE} - I_C(R_C + R_E) = 12\text{ V} - (4.49\text{ mA})(1.5\text{ k}\Omega + 0.510\text{ k}\Omega) = \textbf{2.975 V}$$

ÖRNEK 5.12

Şekil 5.21'deki devrenin öngerilimini ($V_E$) ve $I_C$ akımını bulun.




Örnek 5.12'ye ilişkin öngerilim devresi

Çözüm:

Baz-emetör çevre denklemini yazarsak

$$V_{EE} - I_E R_E - V_{BE} - I_B R_B = 0$$

$$I_B = \frac{V_{EE} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{20\text{ V} - 0.7\text{ V}}{240\text{ k}\Omega + 81(2\text{ k}\Omega)} = 48.01\ \mu\text{A}$$

$$I_C = \beta I_B = 80(48.01\ \mu\text{A}) = 3.84\ \textbf{mA} \cong I_E$$

$$V_E = V_{EE} - I_E R_E = 20\text{ V} - (3.84\text{ mA})(2\text{ k}\Omega) = 12.32\text{ V}$$



ÖRNEK 5.13

Şekil 5.22'deki devre için kollektör gerilimini ($V_C$) hesaplayın. (Yaklaşık gerilim-bölücü metodunu kullanın)

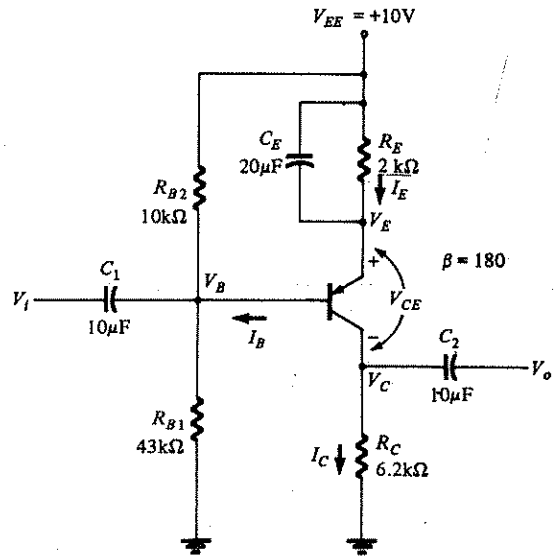
Çözüm:

$$V_B \cong \frac{R_{B1}}{R_{B1} + R_{B2}} V_{EE} = \frac{43\text{ k}\Omega}{43\text{ k}\Omega + 10\text{ k}\Omega}(10\text{ V}) = 8.11\text{ V}$$

$$V_E = V_B + V_{BE} = 8.11\text{ V} + 0.7\text{ V} = 8.81\text{ V}$$

$$I_E = \frac{V_{EE} - V_E}{R_E} = \frac{10\text{ V} - 8.81\text{ V}}{2\text{ k}\Omega} = 0.595\ \textbf{mA} \cong I_C$$

$$V_C = I_C R_C = (0.595\text{ mA})(6.2\text{ k}\Omega) = 3.69\text{ V}$$




Örnek 5.13'e ilişkin öngerilim devresi.

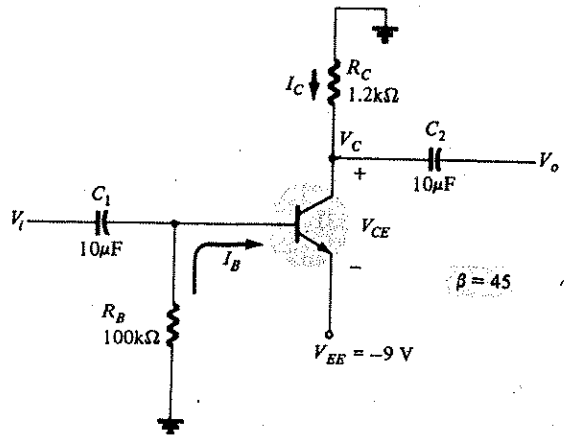
ÖRNEK 5.14

Şekil 5.23'deki devrenin kollektör gerilimini ($V_C$) ve $I_C$ akımını hesaplayın.

Çözüm:

$$-I_B R_B - V_{BE} + V_{EE} = 0$$

$$I_B = \frac{V_{EE} - V_{BE}}{R_B} = \frac{(9 - 0.7)\text{ V}}{100\text{ k}\Omega} = 83\ \mu\text{A}$$



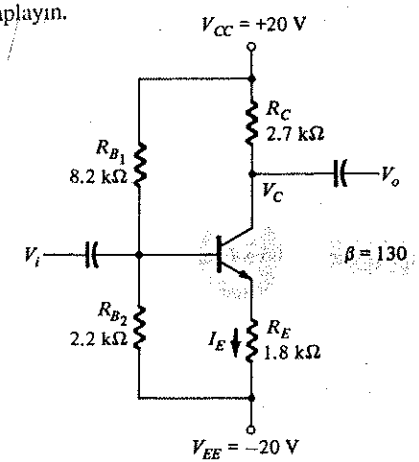

Şekil 5.23 Örnek 5.14'e ilişkin öngerilim devresi.

$I_C = \beta I_B = 45(83\ \mu A) = \mathbf{3.735\ mA}$

$V_C = -I_C R_C = -(3.735\ mA)(1.2\ k\Omega) = \mathbf{-4.48\ V}$

ÖRNEK 5.15

Şekil 5.24'deki devrenin emetör akımını ($I_E$) ve kollektör gerilimini ($V_C$) hesaplayın.




Şekil 5.24 Örnek 5.15'e ilişkin devre.



Çözüm:

$$R_{BB} = \frac{(8.2\ k\Omega)(2.2\ k\Omega)}{8.2\ k\Omega + 2.2\ k\Omega} = 1.735\ k\Omega$$

$$V_{BB} = \frac{2.2\ k\Omega}{8.2\ k\Omega + 2.2\ k\Omega}(20\ V) + \frac{8.2\ k\Omega}{8.2\ k\Omega + 2.2\ k\Omega}(-20\ V)$$

$$= 4.23\ V - 15.77\ V = -11.54\ V$$

$$-V_{BB} - I_B R_{BB} - V_{BE} - I_E R_E + V_{EE} = 0$$

$$I_B = \frac{V_{EE} - V_{BB} - V_{BE}}{R_{BB} + (\beta + 1)R_E} = \frac{20 - 11.54 - 0.7}{1.735\ k\Omega + 131(1.8\ k\Omega)}$$

$$= 32.67\ \mu A$$

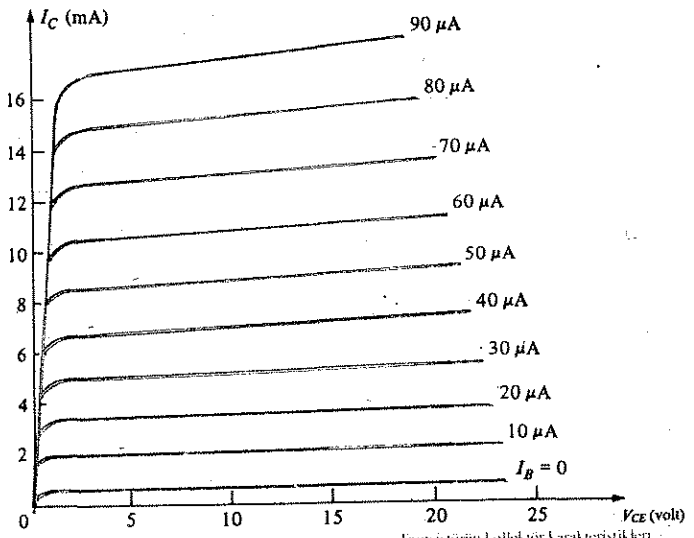
$$I_E = (\beta + 1)I_B = 131(32.67\ \mu A) = \mathbf{4.58\ mA}$$

$$V_C = V_{CC} - I_C R_C = 20\ V - (4.28\ mA)(2.7\ k\Omega) = \mathbf{8.4\ V}$$

## 5.8 GRAFİK OLARAK DC ÖNGERİLİM ANALİZİ

Dc öngerilim akım ve gerilimleri için yaptığımız analiz, bir dizi transistör devresi için matematiksel olarak gerçekleştirildi. Kullanılan faktörler sadece akım kazancı ($\beta$) ve ileri yönde öngerilimlemede baz-emetör gerilimi ($V_{BE}$) olmuştu. Bu bölümde bir transistör devresinin çalışma noktasını grafik olarak bulmak için kullanılan bir teknik anlatılacaktır. Açıklanan grafik yöntem çalışma noktasının seçilmesine yardımcı olacaktır ve dc öngerilim devre tasarımı konulu 5.9. Bölüm için bir temel oluşturacaktır.

Şekil 5.25'de gösterilen tipik CE kollektör karakteristiği, transistörün yalnızca genel çalışmasını tanımlamaktadır. Gerçek çalışma noktasının (sükunet çalışma noktası veya $Q$-noktası denir) elde edilmesinde devre kısıtlamaları da hesaba katılmalıdır.




Şekil 5.25 Transistörün kollektör karakteristikleri.

Kollektör-emetör çevre denklemi grafik olarak kollektör karakteristiğinin üzerine çizilebilir. Daha önce ele aldığımız birçok devre için tipik olan Denklem (5.9)'u kullanarak, denklemi kollektör akımı için çözmek üzere şöyle yazabiliriz.

$$V_{CE} = V_{CC} - I_C(R_C + R_E)$$

$$I_C = \frac{V_{CC}}{R_C + R_E} - \frac{V_{CE}}{R_C + R_E}$$

$$I_C = \underbrace{\frac{-1}{R_C + R_E}}_{m} \cdot V_{CE} + \underbrace{\frac{V_{CC}}{R_C + R_E}}_{b} \qquad (5.24)$$

$$y = m \cdot x + b$$

Denklem (5.24), çevre denkleminin aşağıda belirtilen eğime sahip bir doğru denklemi olduğunu gösteriyor:

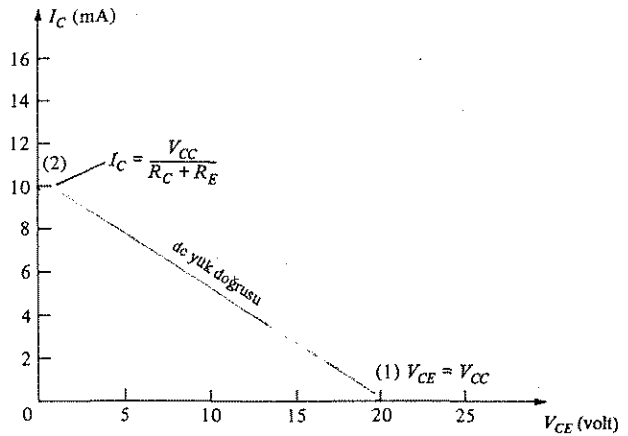
$$m = \frac{-1}{R_C + R_E}$$

ve $y$-eksenini kestiği nokta ise

$$b = \frac{V_{CC}}{R_C + R_E}$$

ile belirtilir, burada $I_C$ ve $V_{CE}$ değişken olarak yer almaktadır. Denklem (5.24)'ü temsil eden doğru, Şekil 5.26'daki grafik üzerine aşağıda gösterildiği gibi doğrunun iki uç noktası bulunarak çizilebilir:

1. Denklem (5.24)'de $I_C = 0$ konursa, $V_{CE} = V_{CC}$
2. Denklem (5.24)'de $V_{CE} = 0$ konursa, $I_C = V_{CC}/(R_C + R_E)$ elde edilir.

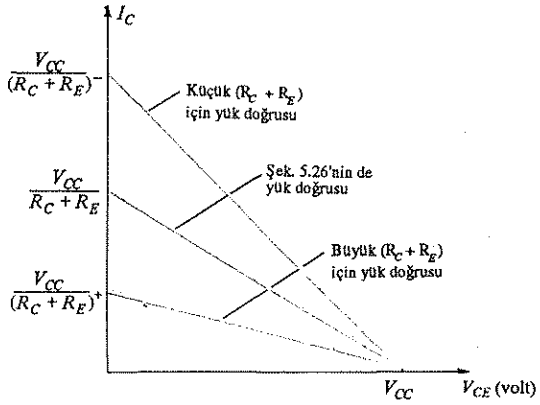



Dc yük doğrusu.

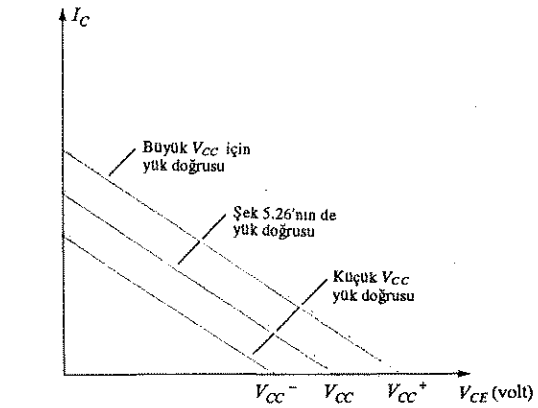


Bu noktalar Şekil 5.26'da sırasıyla (1) ve (2) şeklinde işaretlenmiş olup, bunları birleştiren doğruya *dc yük doğrusu* denmektedir. Her ne kadar transistörün kollektör karakteristiği ile aynı gerilim-akım eksen sistemi kullanılmış olsa da, dc yük doğrusunun, transistörün kendisiyle ilgili olmadığını vurgulamak için karakteristikler gösterilmemiştir. Çizilen yük doğrusu yalnızca kaynak gerilimi ($V_{CC}$), $R_C$ ve $R_E$ değerlerine bağlıdır.

Yük doğrusunun eğimi yalnızca $R_C$ ve $R_E$'nin değerine bağlıdır. Şekil 5.27a'da, $(R_C + R_E)$'nin Şekil 5.26'dan daha büyük ve daha küçük değerleri için yük doğrusu eğimleri gösterilmiştir. Şekil 5.27b, yalnızca kaynak geriliminin değiştirilmesinin, yük doğrusunu Şekil 5.26'ya göre paralel olarak kaydırdığını ve $(R_C + R_E)$ değeri sabit kaldığı için eğimin aynı kaldığını göstermektedir.




(a)



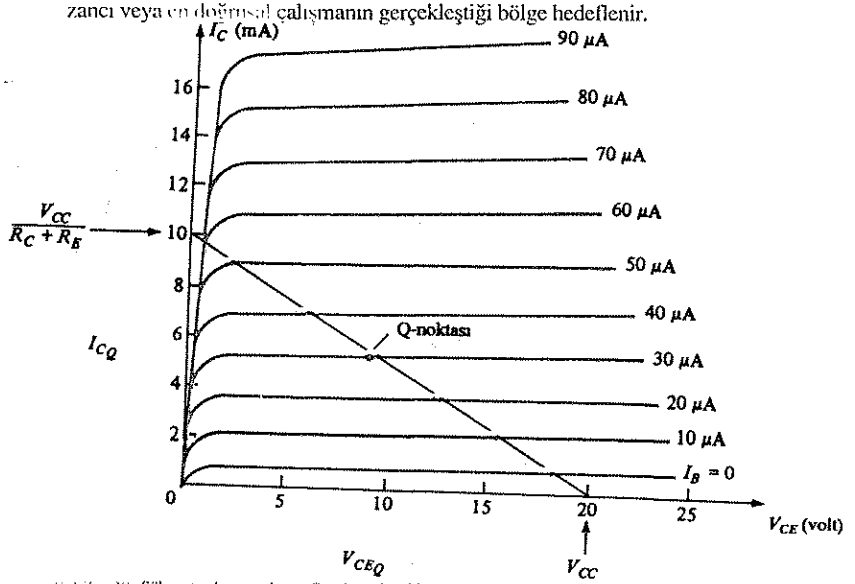

(b)

($R_C + R_E$) ve $V_{CC}$'nin değişmesinin dc yük doğrusu üzerine etkileri: (a) dirençteki değişmenin dc yük doğrusu üzerine etkisi; (b) kaynak gerilimindeki değişmenin dc yük doğrusu üzerine etkisi.

Devrenin çalışması, hem transistör karakteristiğine hem de devre elemanlarına bağlı olduğundan, her iki eğriyi (transistör karakteristiğini ve dc yük doğrusunu) bir grafiğin üzerine çizmek devrenin $Q$-noktasının belirlenmesini sağlar. Bu, Şekil 5.28'de gösterilmiştir. Şekil 5.28'de gösterilen tipik dc öngerilim noktası, gerilim aralığının (0 ile $V_{CC}$ arası) merkezi ile akım aralığının [0 ile $V_{CC}/(R_C + R_E)$ arası] merkezine yakındır.

Gerilim kaynağı tarafından belirlenen gerilim aralığına yakın bir çıkış gerilimi salınımına sahip bir büyük-sinyal yükselteci, ortada bir çalışma noktası gerektirecektir.

Yükselteç dışındaki devrelerde farklı öngerilim noktaları gerekebilir. Dc yük doğrusu, devrenin kollektör-emetör kısmındaki tüm olası gerilim ve akım değerlerini tanımlar. Şekil 5.28'de, baz akımı ve dc yük doğrusu ile belirlenen tipik bir öngerilim noktası görülüyor. Baz akımının daha yüksek değerlere çekilmesi, çalışma noktasını yük doğrusu boyunca doyum bölgesine doğru kaydırır. Buna karşın baz akımının düşürülmesi öngerilim noktasını transistörün kesim bölgesine kaydırır. Şekil 5.28'deki karakteristik ve yük doğrusu için, 60 μA'i aşan baz akımları transistörü doyum bölgesine sürecektir. Dikkat edilirse belirtilen yük doğrusu ve çalışma noktası için, dc baz ön gerilim akımına eklenen bir ac girişi, sınırlama (doyum) durumu ortaya çıkmadan önce yalnızca yaklaşık 25 μA'lık bir pozitif salınıma (30'dan 55A'e yükseltmek için) sahip olabilir. Diğer yandan, ac baz akımının değişimi kesim noktasına varılmadan önce 30 μA (30'dan 0 μA'e) kadar negatife gidebilir; böylece Şekil 5.28'deki öngerilim noktası merkezlenir. Birkaç volttan daha düşük çıkış gerilim salınımlarına sahip küçük-sinyal yükselteçlerinde $Q$-noktasının tam olarak ortalanması çok önemli değildir; genelde en büyük transistör kazancı veya en doğrusal çalışmanın gerçekleştiği bölge hedeflenir.

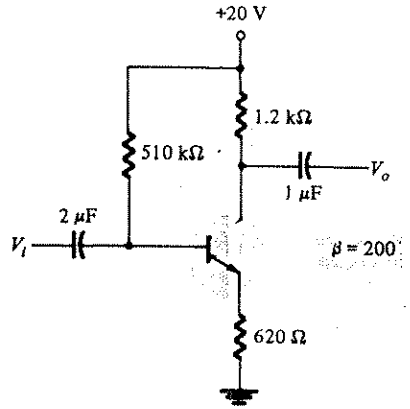



Şekil 5.28 Sükunet çalışma noktası (Q-noktası)'nı elde etmek için transistörün kollektör karakteristikleri ve dc yük doğrusunun kullanılması.



ÖRNEK 5.16

Şekil 5.25'deki transistör kollektör karakteristiğinden yararlanarak Şekil 5.29'daki devrenin $Q$-noktasını bulun.




Şekil 5.29 Örnek 5.16'ya ilişkin öngerilim devresi.

Çözüm:

Şekil 5.25'deki kollektör karakteristiğinin üzerine bir dc yük doğrusu çizilmelidir. Bu dc yük doğrusu, $I_C$ ekseni üzerindeki

$$\frac{V_{CC}}{R_C + R_E} = \frac{20\text{ V}}{1.2\text{ k}\Omega + 0.62\text{ k}\Omega} \cong 11\text{ mA}$$

noktasından, $V_{CE}$ ekseni üzerindeki

$$V_{CC} = 20\text{ V}$$

noktasına düz bir çizgi çizilerek elde edilir.

Baz akımı (5.8). denkleminden hesaplanırsa;

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E}$$

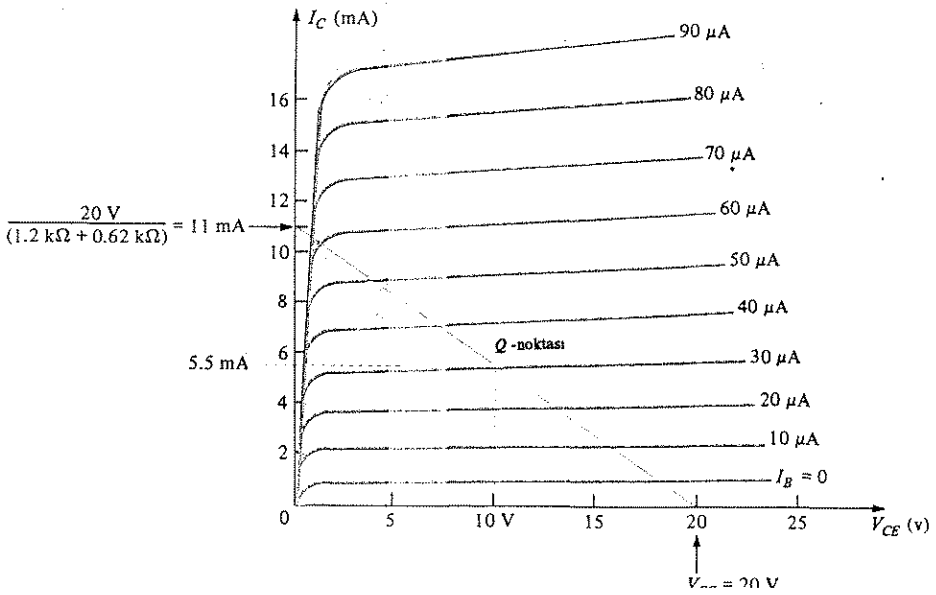
$$= \frac{(20 - 0.7)\text{ V}}{510\text{ k}\Omega + 201(0.62\text{ k}\Omega)} = 30.4\ \mu\text{A}$$

Şekil 5.30'da, devrenin dc yük doğrusu ve transistör kollektör karakteristiği, dc yük doğrusu ile $I_B = 30$A'lik baz akımının kesişme noktasında işaretlenen $Q$- noktası ile birlikte verilmiştir.

Görüldüğü gibi transistör,

$$V_{CE} = 10 \text{ V} \text{ ve } I_C = 5.5 \text{ mA}$$

noktasında öngerilimlenmiştir.




Şekil 5.30 Örnek 5.16'ya ilişkin Şekil 5.29'daki devrenin grafik analizi.

## 5.9 DC ÖNGERİLİM DEVRELERİNİN TASARIMI

Buraya kadar, belli bir transistör devresinde dc çalışma noktasını belirlemek için kullanılan çeşitli analiz teknikleri üzerine durmuştuk. Her ne kadar belli bir devrenin $Q$-noktasını belirlemek sık sık gerekli olsa da, bir devreyi istenen veya belirlenen bir öngerilim noktasında çalıştıracak bir devre tasarlamak da önem taşımaktadır. Genelde üreticinin özellik sayfası belirli bir transistör için uygun bir çalışma noktasını (veya bölgesini) belirten bilgiler sağlamaktadır. Buna ek olarak,



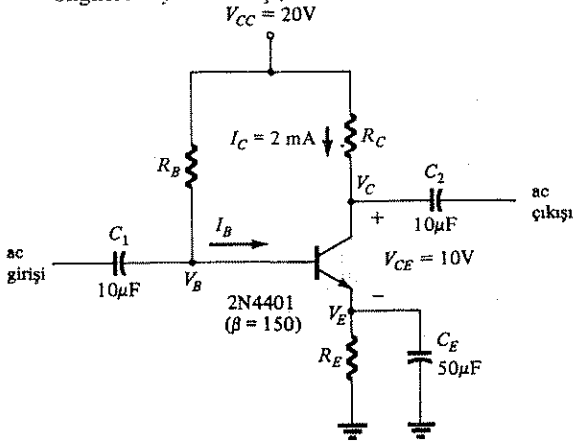
belli bir yükselteç katı ile ilgili devre faktörleri de bir tasarımın Q-noktasının belirlenmesinde kullanılabilecek akım salınımı, gerilim salınımı, ortak kaynak gerilimi, vs. gibi bazı koşullar gerektirebilir.

Sentez (veya tasarım) teknikleri daha önce ele alınan devre analizi tartışmamızdan kolayca çıkarılabilir. Hemen her durumda devre elemanlarının hesapları analiz yöntemindekine göre ters bir sıra izler. Bu kısımda ele alınacak sorun temelde şu şekilde özetlenebilir: Bir transistör için belirli bir çalışma noktasını sağlayacak öngerilimleme devresini (dirençler ve kaynak gerilimi değerleri) tasarlayın.

Pratikte, istenilen çalışma noktasının seçimine katkıda bulunacak ve göz önünde bulundurulması gereken başka faktörler de vardır. Ancak şu an için belli bir çalışma noktasını elde etmek için elemanların değerlerinin belirlenmesi üzerine yoğunlaşacağız. Bir dizi öngerilim devresinin temel denklemlerini ve işleyişlerini daha önce incelediğimiz için geliştirmemiz gereken yeni bir teori yoktur.

### Emetör Geri Besleme Dirençli Öngerilim Devrelerinin Tasarımı

İlk önce emetör-dirençli öngerilim kararlılığına (Şekil 5.31) sahip bir yükselteç devresinin temel dc öngerilim elemanlarının tasarımını ele alacağız. Kaynak gerilimi ve çalışma noktası, yükselteçte kullanılan transistör için üretici tarafından sunulan bilgilere dayanarak seçilecektir.




Şekil 5.31 Tasarım amaçları için emetör-dirençli kararlı öngerilim devresi.

Kollektör ve emetör direncinin seçimi doğrudan doğruya az önce verilen bilgilere

dayalı olarak yapılamaz. Kollektör-emetör çevresi etrafındaki gerilimlerle ilgili Denklem 5.9'da iki bilinmeyen vardır; kollektör ve emetör (sırasıyla $R_C$ ve $R_E$) dirençlerinin değerleri. Problemin çözümünü kolaylaştırmak (ve anlamlı kılmak) için biraz mühendislik mantığı kullanılabilir: örneğin emetör geriliminin makul bir yaklaşık değeri bulunabilirse problem basitleşir.

Hatırlayacağınız gibi emetör ile toprak arasına bir direnç yerleştirmenin amacı, bir dc öngerilim kararlılığı sağlamaktı; böylece transistördeki kaçak akımlar nedeniyle kollektör akımında ve transistörün $\beta$ değerinde meydana gelen değişimler, çalışma noktasında büyük bir kayma yaratmayacaktı.

Emetör direnci büyük tutulamaz, çünkü üzerinde düşen gerilim, kollektör-emetör arasındaki gerilimin salınım aralığını sınırlamaktadır. 5.4. Bölümdeki örnekler emetör ile toprak arasındaki $R_E$ üzerindeki gerilimin, tipik olarak kaynak geriliminin ($V_{CC}$) beşte biri ila onda biri arasında değiştiğini göstermektedir. Emetör gerilimini bu şekilde seçmek, emetör direnci $R_E$'yi ve ardından kollektör direnci $R_C$'yi hesaplamamızı mümkün kılar. Bu hesaplamaları yaparsak

$$V_{EQ} \cong \frac{1}{10} V_{CC} = \frac{20\text{ V}}{10} = 2\text{ V}$$

$$R_E = \frac{V_{EQ}}{I_{EQ}} \cong \frac{V_{EQ}}{I_{CQ}} = \frac{2\text{ V}}{2\text{ mA}} = 1\text{ k}\Omega$$

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{EQ}}{I_{CQ}} = \frac{(20 - 10 - 2)\text{ V}}{2\text{ mA}} = 4\text{ k}\Omega$$

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{2\text{ mA}}{150} = 13.33\ \mu\text{A}$$

$$R_B = \frac{V_{CC} - V_{BE} - V_{EQ}}{I_{BQ}} = \frac{(20 - 0.7 - 2)\text{ V}}{13.33\ \mu\text{A}} \cong 1.3\text{ M}\Omega$$

elde ederiz.

ÖRNEK 5.17

Emetör-direnç kararlılığına sahip transistörlü bir yükselteç devresinin (Şekil 5.31) $R_E$, $R_C$ ve $R_B$ direnç değerlerini bulun. Bir *npn* 2N4401 transistörünün akım kazancı, 5 mA'lik bir kollektör akımında tipik olarak 90'dır. Kaynak gerilimini 20 V olarak alın.

Çözüm:

Kaynak gerilimi ve transistör hakkındaki bilgilerden $I_{CQ}$ = 5mA ve $V_{CEQ}$ = 10V'luk bir çalışma noktası bulunur.



$$V_{EQ} \cong \frac{1}{10} V_{CC} = \frac{1}{10}(20\text{ V}) = 2\text{ V}$$

Bu durumda emetör direnci

$$R_E \cong \frac{V_E}{I_{CQ}} = \frac{2\text{ V}}{5\text{ mA}} = 400\,\Omega$$

olarak bulunur. Kollektör direnci,

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{EQ}}{I_{CQ}} = \frac{(20 - 10 - 2)\text{ V}}{5\text{ mA}} = \frac{8\text{ V}}{5\text{ mA}} = 1.6\text{ k}\Omega$$

Baz akımı ise,

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{5\text{ mA}}{90} \cong 55.56\ \mu\text{A}$$

olarak hesaplanır.

$$R_B = \frac{V_{CC} - V_{BE} - V_{EQ}}{I_{BQ}} = \frac{(20 - 0.7 - 2)\text{ V}}{55.56\ \mu\text{A}} = \frac{17.3\text{ V}}{55.56\ \mu\text{A}}$$

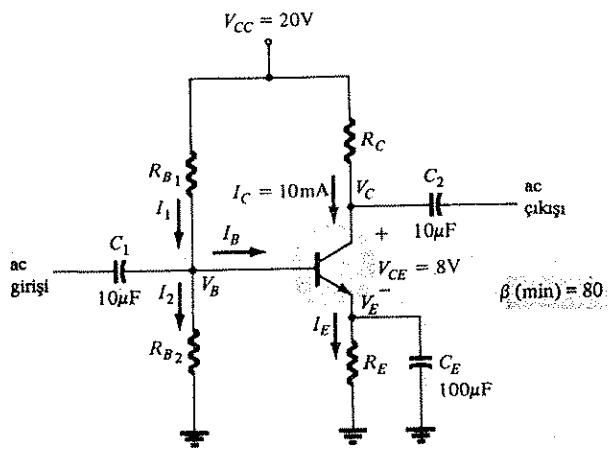
$$= 311\text{ k}\Omega\ (R_B = 300\text{ k}\Omega \text{ kullanılır})$$

## Akım Kazancı Kararlı (Beta'dan Bağımsız) Devre Tasarımı

Şekil 5.32'deki devre, hem kaçak akımlar hem de akım kazançlarındaki değişmelere karşı kararlılık sağlamaktadır. Verilen dört direncin değerinin belirli bir çalışma noktası için belirlenmesi gerekir. Daha önceki devre tasarımı yaklaşımındaki gibi emetör geriliminin ($V_E$) seçilmesinde mühendislik mantığının kullanılması tüm direnç değerlerinin bulunması için basit ve doğrudan bir yol sunmaktadır. Tasarım adımları şu şekildedir:

Emetör gerilimi, kaynak geriliminin ($V_{CC}$) yaklaşık onda biri kadar olacak şekilde seçilir.

$$V_{EQ} \cong \frac{1}{10} V_{CC} = \frac{1}{10}(20\text{ V}) = 2\text{ V}$$




Şekil 5.32 Tasarım amaçları için akım-kazanç-kararlılık devresi.

Bu $V_E$ değerini kullanarak emetör-direnci değerini

$$R_E \cong \frac{V_{EQ}}{I_{CQ}} = \frac{2\text{ V}}{10\text{ mA}} = 200\ \Omega$$

olarak buluruz. Kollektör direnci

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{EQ}}{I_{CQ}} = \frac{(20 - 8 - 2)\text{ V}}{10\text{ mA}} = 1\text{ k}\Omega$$

Baz gerilimi yaklaşık olarak emetör gerilimine eşittir veya daha kesin bir ifadeyle

$$V_B = V_E + V_{BE} = 2\text{ V} + 0.7\text{ V} = 2.7\text{ V}$$

$R_{B1}$ ve $R_{B2}$ baz dirençlerinin hesaplanmasında kullanılacak eşitliği biraz incelemek gerekecek. Yukarda baz gerilimi için hesaplanan değerlerden ve kaynak geriliminin değerinden yararlanarak bir eşitlik elde edilir; ancak iki bilinmeyen vardır, $R_{B1}$ ve $R_{B2}$. İkinci bir eşitlik bu iki direncin baz gerilimini sağlamadaki işlevinin anlaşılmasıyla elde edilebilir. Devrenin gerektiği gibi çalışması için iki dirençten geçen akım yaklaşık olarak eşit dolayısıyla da baz akımından yaklaşık 10 kat daha büyük olmalıdır. $R_{B1}$ ve $R_{B2}$ dirençlerinin hesaplanmasını sağlayacak iki eşitlik aşağıda verilmiştir:

$$V_B = \frac{R_{B2}}{R_{B1} + R_{B2}}(V_{CC})$$

$$R_{B2} \leq \frac{1}{10}(\beta R_E)$$

Bu denklemler çözülürse

$$R_{B1} = 10.25\text{ k}\Omega\ (10\text{ k}\Omega \text{ kullanılır}) \text{ ve } R_{B2} \cong 1.6\text{ k}\Omega$$

ÖRNEK 5.18

Şekil 5.32'deki gibi bir yükselteç devresi için bir dc öngerilim devresi tasarlayın. Bu örnek için, üretici bilgi sayfasının verdiği bilgilere göre transistörün, 1mA'lik tipik bir kollektör akımında akım kazancı 150'dir ve devrenin kaynak gerilimi 16 V'dur. $V_{CQ} = V_{CC}/2$ olacak şekilde tasarım yapın.

Çözüm:

$V_{EQ} = \frac{1}{10}(V_{CC}) = \frac{1}{10}(16\text{V}) = 1.6\text{ V}$ seçin ve $R_E$'yi hesaplayın:

$$R_E \cong \frac{V_{EQ}}{I_{CQ}} = \frac{1.6\text{ V}}{1\text{ mA}} = 1.6\text{ k}\Omega$$



$$V_{CQ} = \frac{V_{CC}}{2} = \frac{16\text{ V}}{2} = 8\text{ V}$$

$$V_{CEQ} = V_{CQ} - V_{EQ} = 8\text{ V} - 1.6\text{ V} = 6.4\text{ V}$$

Şimdi $R_C$'yi bulun

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{EQ}}{I_{CQ}} = \frac{(16 - 6.4 - 1.6)\text{ V}}{1\text{ mA}} = 8\ \mathbf{k\Omega}\ (8.2\ \text{k}\Omega \text{ kullanılır})$$

$V_{BQ}$'yu hesaplayın:

$$V_{BQ} = V_{EQ} + V_{BE} = 1.6\text{ V} + 0.7\text{ V} = 2.3\text{ V}$$

Son olarak $R_{B1}$ ve $R_{B2}$'yi hesaplayın:

$$R_{B2} \leq \frac{1}{10}(\beta R_E) = \frac{150(1.6\text{ k}\Omega)}{10} = 24\ \mathbf{k\Omega}$$

ve

olduğundan $\frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC} = V_{BQ} = 2.3\text{ V}$

$R_{B1} = \mathbf{143\ k\Omega}\ (150\ \text{k}\Omega)$

bulunur.

## 5.10 ÖNGERİLİMİN KARARLI HALE GETİRİLMESİ (STABİLİZASYON)

Sabit-öngerilimli devre, yükselteç olarak uygun bir kazanç sağlamasına karşın, öngerilim kararlılığını korumada zorluk çeker. Her yükselteç devresinde kollektör akımı $I_C$ aşağıdaki üç temel nedenden dolayı sıcaklık değişimine bağlı olarak değişecektir.

1. Ters yönde akımı (kaçak akımı) $I_{CO}$, sıcaklıktaki her 10°C'lik artışla ikiye katlanır.
2. Baz-emetör gerilimi $V_{BE}$, °C başına 2,5 mV azalır.
3. Transistörün akım kazancı, sıcaklıkla artar.

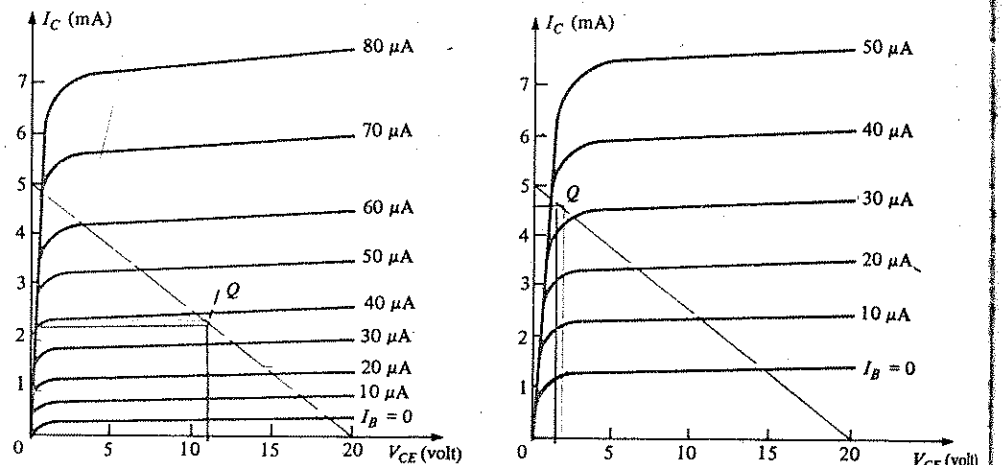
Yukardaki faktörlerden herhangi birisi veya tümü sıcaklıktaki değişimden dolayı öngerilim noktasının belirlenen değerinden kaymasına yol açabilir. Tablo 5.1'de silisyum transistörleri için tipik parametre değerleri verilmiştir.

TABLO 5.1 Tipik bir Silisyum Transistöre İlişkin Parametreler

| $T$ (°C) | $I_{CO}$ (nA) | $\beta$ | $V_{BE}$ (V) |
|---|---|---|---|
| -65 | $0.2 \times 10^{-3}$ | 20 | 0.85 |
| 25 | 0.1 | 50 | 0.65 |
| 100 | 20 | 80 | 0.48 |
| 175 | $3.3 \times 10^{3}$ | 120 | 0.3 |

İlk önce, kaçak akımının ve akım kazancındaki değişmenin başlangıçta devre tarafından belirlenen dc öngerilim noktası üzerindeki etkisini göstereceğiz. Transistör kolektör karakteristiğini oda sıcaklığında (25°C) ve 100°C'de gösteren Şekil 5.33a ve 5.33b'yi ele alalım. Dikkat edilirse, kaçak akımındaki önemli bir artış, yalnızca eğrilerin yükselmesine yol açmıyor, ayrıca eğriler arasındaki daha büyük aralıkların da gösterdiği gibi, yüksek sıcaklıkta beta değeri de artar.

Çalışma noktası, kollektör karakteristiğinin grafiği üzerine devrenin dc yük doğrusu çizilerek ve yük doğrusuyla giriş devresinin oluşturduğu dc baz akımının kesiştiği noktaya bakılarak belirlenebilir. Şekil 5.33a'da rastgele seçilmiş bir nokta örnekleme amacıyla işaretlenmiştir. Sabit öngerilim devresi, yaklaşık değeri sıcaklıktan veya kaçak akımındaki ya da betadaki değişmelerden etkilenmeyen kaynak gerilimine ve baz direncine bağlı olan bir baz akımı sağladığı için, Şekil 5.33b'deki grafikte de gösterildiği gibi, yüksek sıcaklıklarda da aynı baz akımı miktarı vb olacaktır. Şekilde




Şekil 5.33 Sıcaklıktaki değişme nedeniyle dc öngerilim noktası (Q-noktası)'ndaki kayma: (a) 25°C; (b) 100°C



gösterildiği gibi bu, dc öngerilim noktasının daha yüksek bir kollektör akımına kaymasına ve daha düşük bir uç noktada kollektör-emetör gerilimli çalışma noktasına yol açacaktır. Uç noktada transistör doyum bölgesine kayabilir. Her durumda yeni çalışma noktası yeterli olmayabilir ve öngerilim noktasının kaymasından dolayı önemli bir bozulma oluşabilir. Daha iyi bir öngerilim devresi, başlangıçtaki öngerilimlemeyi kararlı hale getiren veya koruyan ve böylece yükseltecin, sıcaklığı değişen bir ortamda kullanılmasını mümkün kılan bir devredir.

## Kararlılık Faktörü, S

Kararlılık Faktörü, (S), öngerilim kararlılığını etkileyen her parametre için bir kararlılık faktörü ($S$) tanımlanabilir. Bunlar şöyledir:

$$S(I_{CO}) = \frac{\Delta I_C}{\Delta I_{CO}} \qquad S(V_{BE}) = \frac{\Delta I_C}{\Delta V_{BE}} \qquad S(\beta) = \frac{\Delta I_C}{\Delta \beta}$$

Kararlılık faktörü, sıcaklık nedeniyle her bir parametrede meydana gelen değişiklik nedeniyle kollektör akımında görülen değişmesinin niceliksel ölçüsüdür. Transistör parametrelerinden her birisinin $I_C$ üzerindeki etkilerini kıyaslamak amacıyla, eleman ve devre bileşenlerinin öngerilim kararlılığını nasıl etkilediğini incelemek için ayrıntılı matematiksel analiz sonuçları kullanılacaktır.

### $S(I_{CO})$

Şekil 5.34a'da temel bir transistör devresi ve $I_{CO}$'nun etkilerini görülmektedir. Şekil S.34b sadece $I_{CO}$'daki değişimlere dayalı ( ve $V_{BE}$ sabit varsayılmıştır) kararlılık analizleri sonuçlarını göstermektedir. Şekil 5.34b'ye bakılırsa, kararlılık faktörünün ideal durum (en iyi koşul) olan $S = 1$ ile maksimum değer olan $S = \beta + 1$ arasında değiştiğini görürüz, ki bu son durum sabit-öngerilim devresinde veya $R_B/R_E$ oranı $\beta + 1$'den daha büyük olduğunda görülür. Özünde kararlılık faktörü, $R_E$'nin büyük değerleri için daha küçüktür, dolayısıyla bir emetör direncinin eklenmesi öngerilim kararlılığını artıracaktır. ($S$'yi küçültecektir).

$$S(I_{CO}) = \frac{(\beta + 1)(1 + R_B/R_E)}{(\beta + 1) + (R_B/R_E)} \tag{5.25}$$

$R_B/R_E \gg (\beta + 1)$ olduğu durumlarda Eşitlik (5.25), $(\beta + 1)$'e yaklaşmaktadır:

$$S(I_{CO}) \rightarrow \frac{(\beta + 1)(R_B/R_E)}{(\beta + 1) + (R_B/R_E)} = (\beta + 1) \qquad R_B/R_E >> (\beta + 1)$$

Aslında $R_E = 0$ (sabit öngerilimle çalışma) için

$$S(I_{CO}) = (\beta + 1)$$

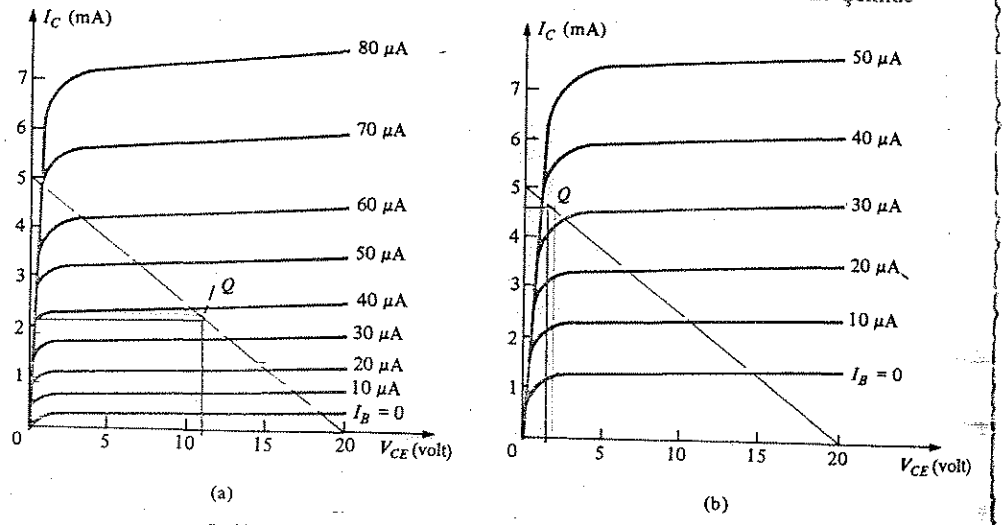
kararlılık faktörünün en büyük değerini sağlamaktadır.

TABLO 5.1 Tipik bir Silisyum Transistöre İlişkin Parametreler

| $T$ (°C) | $I_{CO}$ (nA) | $\beta$ | $V_{BE}$ (V) |
|---|---|---|---|
| -65 | $0.2 \times 10^{-3}$ | 20 | 0.85 |
| 25 | 0.1 | 50 | 0.65 |
| 100 | 20 | 80 | 0.48 |
| 175 | $3.3 \times 10^{3}$ | 120 | 0.3 |

İlk önce, kaçak akımının ve akım kazancındaki değişmenin başlangıçta devre tarafından belirlenen dc öngerilim noktası üzerindeki etkisini göstereceğiz. Transistör kolektör karakteristiğini oda sıcaklığında (25°C) ve 100°C'de gösteren Şekil 5.33a ve 5.33b'yi ele alalım. Dikkat edilirse, kaçak akımındaki önemli bir artış, yalnızca eğrilerin yükselmesine yol açmıyor, ayrıca eğriler arasındaki daha büyük aralıkların da gösterdiği gibi, yüksek sıcaklıkta beta değeri de artar.

Çalışma noktası, kollektör karakteristiğinin grafiği üzerine devrenin dc yük doğrusu çizilerek ve yük doğrusuyla giriş devresinin oluşturduğu dc baz akımının kesiştiği noktaya bakılarak belirlenebilir. Şekil 5.33a'da rastgele seçilmiş bir nokta örnekleme amacıyla işaretlenmiştir. Sabit öngerilim devresi, yaklaşık değeri sıcaklıktan veya kaçak akımındaki ya da betadaki değişmelerden etkilenmeyen kaynak gerilimine ve baz direncine bağlı olan bir baz akımı sağladığı için, Şekil 5.33b'deki grafikte de gösterildiği gibi, yüksek sıcaklıklarda da aynı baz akımı miktarı sağlanacaktır. Şekilde




Şekil 5.33 Sıcaklıktaki değişme nedeniyle dc öngerilim noktası (Q-noktası)'ndaki kayma: (a) 25°C; (b) 100°C



gösterildiği gibi bu, dc öngerilim noktasının daha yüksek bir kollektör akımına kaymasına ve daha düşük bir uç noktada kollektör-emetör gerilimli çalışma noktasına yol açacaktır. Uç noktada transistör doyum bölgesine kayabilir. Her durumda yeni çalışma noktası yeterli olmayabilir ve öngerilim noktasının kaymasından dolayı önemli bir bozulma oluşabilir. Daha iyi bir öngerilim devresi, başlangıçtaki öngerilimlemeyi kararlı hale getiren veya koruyan ve böylece yükseltecin, sıcaklığı değişen bir ortamda kullanılmasını mümkün kılan bir devredir.

## Kararlılık Faktörü, S

Kararlılık Faktörü, (S), öngerilim kararlılığını etkileyen her parametre için bir kararlılık faktörü ($S$) tanımlanabilir. Bunlar şöyledir:

$$S(I_{CO}) = \frac{\Delta I_C}{\Delta I_{CO}} \qquad S(V_{BE}) = \frac{\Delta I_C}{\Delta V_{BE}} \qquad S(\beta) = \frac{\Delta I_C}{\Delta \beta}$$

Kararlılık faktörü, sıcaklık nedeniyle her bir parametrede meydana gelen değişiklik nedeniyle kollektör akımında görülen değişmesinin niceliksel ölçüsüdür. Transistör parametrelerinden her birisinin $I_C$ üzerindeki etkilerini kıyaslamak amacıyla, eleman ve devre bileşenlerinin öngerilim kararlılığını nasıl etkilediğini incelemek için ayrıntılı matematiksel analiz sonuçları kullanılacaktır.

### $S(I_{CO})$

Şekil 5.34a'da temel bir transistör devresi ve $I_{CO}$'nun etkilerini görülmektedir. Şekil S.34b sadece $I_{CO}$'daki değişimlere dayalı ( ve $V_{BE}$ sabit varsayılmıştır) kararlılık analizleri sonuçlarını göstermektedir. Şekil 5.34b'ye bakılırsa, kararlılık faktörünün ideal durum (en iyi koşul) olan $S = 1$ ile maksimum değer olan $S = \beta + 1$ arasında değiştiğini görürüz, ki bu son durum sabit-öngerilim devresinde veya $R_B/R_E$ oranı $\beta + 1$'den daha büyük olduğunda görülür. Özünde kararlılık faktörü, $R_E$'nin büyük değerleri için daha küçüktür, dolayısıyla bir emetör direncinin eklenmesi öngerilim kararlılığını artıracaktır. ($S$'yi küçültecektir).

$$S(I_{CO}) = \frac{(\beta + 1)(1 + R_B/R_E)}{(\beta + 1) + (R_B/R_E)} \tag{5.25}$$

$R_B/R_E \gg (\beta + 1)$ olduğu durumlarda Eşitlik (5.25), $(\beta + 1)$'e yaklaşmaktadır:

$$S(I_{CO}) \rightarrow \frac{(\beta + 1)(R_B/R_E)}{(\beta + 1) + (R_B/R_E)} = (\beta + 1) \qquad R_B/R_E >> (\beta + 1)$$

Aslında $R_E = 0$ (sabit öngerilimle çalışma) için

$$S(I_{CO}) = (\beta + 1)$$

kararlılık faktörünün en büyük değerini sağlamaktadır.

$R_B/R_E$'nin 1 ile ($\beta$+1) arasındaki değerleri için

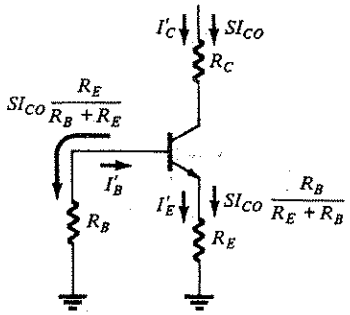
$$S(I_{CO}) \rightarrow \frac{(\beta+1)}{(\beta+1)+(R_B/R_E)}(R_B/R_E) \cong R_B/R_E$$

Son olarak, $R_B/R_E$'nin 1'den küçük değerleri için ($R_B > R_E$'dir, ancak, kötü bir devre öngerilimlemesi sağlar)

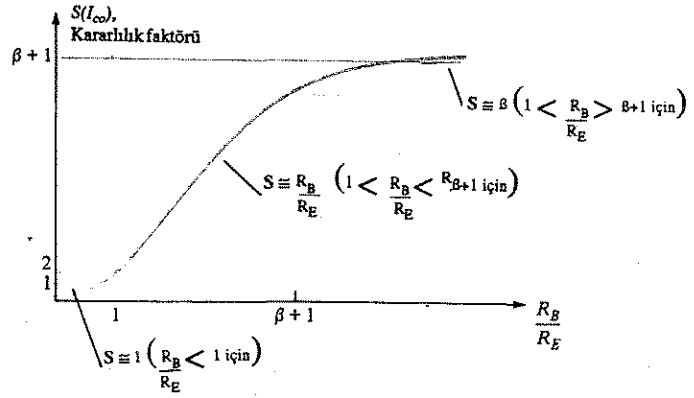
$$S(I_{CO}) \rightarrow \frac{(\beta+1)(1)}{(\beta+1)} = 1$$

en iyi kararlılığı, ancak en kötü devre öngerilimiyle sonuçlanır.

Ancak modern transistörlerde $I_{CO}$ değeri o kadar küçüktür ki (bkz. Tablo 5.1), $S$ ($I_{CO}$)'nun büyük değerlerinde bile bir devredeki öngerilim noktasının değişmesi, aşağıdaki örnekte de görüleceği gibi, pek önemli olmayacaktır.




(a)




(b)

Şekil 5.31 $I_{CO}$'nun öngerilim noktası üzerine etkisi.



ÖRNEK 5.19

Tablo 5.1'de görülen parametrelere sahip transistör kullanılan bir devrede (a) sabit öngerilim ($R_B/R_E \rightarrow \infty$), (b) $R_B/R_E$ = 11 ve (c) $R_B/R_E$ = 0.01 için 25°C'den 100°C'ye bir yükselişe bağlı olarak $I_C$'de meydana gelen değişimi hesaplayın.

Çözüm:

25°C'den 100°C'ye $I_{CO}$'daki değişme aşağıdaki gibidir:

$$\Delta I_{CO} = (20 - 0.1)\text{ nA} \cong 20\text{ nA}$$

(a) Sabit-öngerilimde, $S = \beta + 1 = 51$. Kararlılığın tanımını kullanırsak

$$\Delta I_C = S(\Delta I_{CO}) = 51(20\text{ nA}) \cong \mathbf{1\ \mu A}$$

elde ederiz.

(b) $R_B/R_E$ = 11 için, $S = 51(1 + 11)/(51 + 11) \cong 10$

$$\Delta I_C = 10\,\Delta I_{CO} = 10(20\text{ nA}) = \mathbf{0.2\ \mu A}$$

(c) $R_B/R_E$ = 0.01 için, $S = 51(1.01)/(51 + 0.1) \cong 1$

$$\Delta I_C = 1/20\text{ nA}) = \mathbf{20\ nA}$$

Her ne kadar $I_C$'deki değişme ideal kararlılığa sahip ($S$ = 1) bir devre ile maksimum kararlılık faktörüne sahip (örneğimizde S = 51) bir devrede oldukça farklı olsa da, bu değişme önemli değildir. Örneğin, 2 mA'a ayarlanan bir öngerilim akımında $I_C$'de meydana gelen değişme 2 mA'den en kötü durumda 2.001 mA'e kadar olacaktır. (yalnızca % 0.05); bu da ihmal edilebilecek kadar küçüktür. Bazı güç transistörlerinde daha büyük kaçak akımlar görülür; fakat yükselteç devrelerinin çoğunda sıcaklığa bağlı olarak $I_{CO}$'da meydana gelen değişmenin etkisi çok azdır.

$S(V_{BE})$

$V_{BE}$'deki değişmeye bağlı dayanarak kararlılık faktörü analizi

$$S(V_{BE}) = \frac{\Delta I_C}{\Delta V_{BE}} = \frac{-\beta}{R_B + R_E(\beta+1)} \tag{5.26}$$

$$= \frac{-1}{R_E}, \quad \text{için } (\beta+1) >> \frac{R_B}{R_E} \text{ ve } \beta >> 1$$

Küçük $S$ değerleri daha iyi kararlılığın göstergesi olduğundan, $R_E$'nin değeri ne kadar büyük olursa, $V_{BE}$'de sıcaklığa bağlı değişmeler nedeniyle devre kararlılığı da o kadar iyi olur.

ÖRNEK 5.20

Tablo 5.1'deki parametrelere sahip bir transistörün $R_E = 1$ kΩ (ve $+1 \gg R_B/R_E$) için, 25 ile 100°C arasında $I_C$ değerinde meydana gelen değişmeyi bulun.

Çözüm:

25 ile 100°C arasında, $S(V_{BE}) = -1/R_E = -1/1\ \text{k}\Omega = -10^{-3}$ ve $V_{BE} = (0.65 - 0.48) = 0.17$ V kullanırsak

$$I_C = S\,\Delta V_{BE} = -10^{-3}\,(0.17\ \text{V}) = -170\ \mu\text{A}$$

elde ederiz. Görüldüğü gibi bu, $I_{CO}$'daki değişimden kaynakalanan akım değişmesine göre oldukça büyük bir akım değişmesidir. Örneğin 2 mA'lik tipik bir kollektör akımı kullanırsak kollektör akımının, 25°C'de 2 mA'den 100°C'de 1.830 mA'e indiğini görürüz; bu da % **8.5**'luk bir **değişme** demektir.

$V_{BE}$'nin sıcaklıkla değişmesinin yaratacağı etki, diyotla telafi yoluna gidilerek biraz hafifletilebilir. Bu durumda bir diyot üzerindeki gerilim değişimi, $I_C$'nin öngerilim değerini koruyacak şekilde $V_{BE}$'deki değişmeyi dengeler. Gerektiğinde transistör ve termistör dengeleme (kompanzasyon) teknikleri de kullanılmaktadır.

$S(\beta)$

Sıcaklıkla beraber değişiminin devrenin öngerilim kararlılığı üzerindeki etkisinin analizi,

$$\frac{\Delta I_C}{I_C(T_1)} = \left(1 + \frac{R_B}{R_E}\right)\frac{\Delta\beta}{\beta(T_1)\beta(T_2)} = \left(1 + \frac{R_B}{R_E}\right)\frac{[\beta(T_2)/\beta(T_1)] - 1}{\beta(T_2)} \qquad (5.27)$$

sonucunu verir.

Burada;

$\beta(T_1) = T_1$ sıcaklığındaki beta
$\beta(T_2) = T_2$ sıcaklığındaki beta
$I_C(T_1) = T_1$ sıcaklığındaki kollektör akımı.



ÖRNEK 5.21

Tablo 5.1'deki parametrelere sahip bir transistörün, oda sıcaklığından 100°C'ye yükseldiğinde kollektör akımında meydana gelen değişmeyi bulun. Devrede $R_B/R_E = 20$ ve $I_C$'nın oda sıcaklığında 2 mA olduğunu varsayın.

Çözüm:

$I_C$'deki değişme

$$\Delta I_C = I_C(T_1)\left[\left(1 + \frac{R_B}{R_E}\right)\frac{[\beta(T_2)/\beta(T_1)] - 1}{\beta(T_2)}\right]$$

$$= 2\ \text{mA}\left[(1 + 20)\frac{(80/50) - 1}{80}\right] = 0.315\ \text{mA} = 315\ \mu\text{A}$$

olarak bulunur.

Oda sıcaklığında 2 mA olan kollektör akımı 100°C'de 2.315 mA olur; bu da %16'lık bir değişme demektir.

Öngerilim kararlılığını etkileyen parametrelerin örneklendiği üç örnek karşılaştırılırsa parametreler arasında en büyük etkiyi $\beta$'daki değişmenin yarattığı görülür. Parametrelerdeki bu değişmelerin yalnızca sıcaklığa bağlı olması gerekmiyor. $I_{CO}$'nun değeri oda sıcaklığında transistörler arasında kıyaslama yapıldığında ihmal edilebilecek düzeydeyken, $V_{BE}$ gibi $\beta$'nın değeri de aynı üretim tipindeki transistörler arasında bile önemli ölçüde farklılık göstermektedir. Örneğin aynı numaralı transistörlerden biri için $\beta = 150$ diğeri için $\beta = 300$ olabilir. Buna ek olarak belirli transistörler için değeri öngerilim akımının farklı değeri için farklı olacaktır. Tüm bu nedenlerden dolayı öngerilim-kararlılığı iyi olan bir devrenin tasarımı genelde en çok transistör betasının değişme etkilerini kararlılaştırma üzerinde yoğunlaşmaktadır.

## 5.11 DC ÖNGERİLİMLEMENİN BİLGİSAYAR ÇÖZÜMÜ

Çeşitli öngerilim devreleri baz-emetör gerilim çevre denklemi, baz akımı için çözülerek analiz edilebilirken, nispeten standart bir devre şekliyle temsil edilebilen birçok devre vardır. Belli bir devreyi sık sık kullanıyorsak, zaman alıcı birçok hesabı yapmak için uygun bir bilgisayar programının geliştirilmesi yerinde olacaktır. Birkaç örnek, bilgisayarı anlamlı bir şekilde kullanmak için bir yaklaşımın geliştirilmesinde yardım sağlayacaktır. İlk önce, Şekil 5.11'deki standart öngerilim devresinin dc öngerilim analizini yapacak bir program modülü veya altprogramı yazmayı ele alalım.

Bu devre, Şekil 5.7'deki emetörü kararlılaştırılmış devrenin öngerilim hesaplarını $R_{B2}$'yi açık (sonsuz direnç) ve aynı zamanda Şekil 5.2'deki sabit öngerilim devresini $R_{B2}$'yi açık ve $R_E$'yi kısa (sıfır dirençli) kabul ederek incelenmelidir. Denklem özeti Liste 5.1'de, denklem değişkenleri ve bilgisayar değişkenleri ise liste 5.2'de verilmiştir.

Modül 10000 için yazılan program dökümü aşağıda ele alınacaktır.

Modülün ihtiyaç duyduğu devre değerlerini sağlıyacak ve hesapların sonuçlarını basacak bir ana programın eklenmesi gerekir.

### Öngerilim Modülü

Şekil 5.11'deki gibi bir devrenin dc öngerilimlemesi için hesapları yapacak bir program modülü 10000. satırdan başlayarak BASIC dilinde yazılmıştır. 10010. satır, $R_{B2}$'ye paralel olan $R_{B1}$'in Thevenin eşdeğeri baz direncini hesaplar. $R_{B2}$ yoksa (açık devre ise), kullanıcı, bilgisayarın hesap sınırlarını zorlayacak bir değeri girmek zorunda kalacak, böylece hesaplanan $R_T$ değeri $R_{B1}$ değerine indirgenecektir. 10020. satır, bazdaki Thevenin eşdeğer gerilimini hesaplar. Yine $R_{B2}$ yoksa, hesaplanan değer $V_{CC}$'nin değeridir. 10030. Satırda $V_{BE}$ baz emetör gerilimi 0.7V alınarak $I_B$ akımı hesaplanır. Daha sonra 10040. satır $V_T$ değeri $V_{BE}$, 0.7V değerinden küçük olduğunda ortaya çıkan kesim-öngerilim koşulunu test eder; bu durumda $I_B$ sıfır alınır; aksi takdirde $I_B$, 10030. satırda hesaplandığı gibi kalır. Bundan sonra 10060. ve 10070. satırlar sırasıyla $I_C$ ve $I_E$ hesaplanır.

LİSTE 5.1 DC öngerilim Hesaplama Modülüne ilişkin eşitlikler ve Bilgisayar Deyimleri

| *Eşitlik* | *Bilgisayar Deyimi* |
|---|---|
| $R_{BB} = \frac{R_{B1}R_{B2}}{R_{B1} + R_{B2}}$ | RT = (R1 * R2)/(R1 + R2) |
| $V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC}$ | VT = (R2 * CC)/(R1 + R2) |
| $I_B = \frac{V_{BB} - 0.7}{R_{BB} + (\beta + 1) R_E}$ | IB = (VT - 0.7)/(RT + (BETA + 1) * RE) |
| $I_C = \beta_{IB}$ | IC = BETA * IB |
| $I_E = (\beta + 1)I_B$ | IE = (BETA + 1) * IB |
| $V_E = I_E R_E$ | VE = IE * RE |
| $V_B = V_E + 0.7$ | VB = VE + 0.7 |
| $V_C = V_{CC} - I_C R_C$ | VC = CC - IC * RC |
| $V_{CE} = V_C - V_E$ | CE = VC - VE |



LİSTE 5.2 DC Öngerilim Hesaplama Modülüne ilişkin Eşitlikler ve Bilgisayar Değişkenleri

| *Eşitlik* | *Bilgisayar Değişkeni* |
|---|---|
| $R_{B1}$ | R1 |
| $R_{B2}$ | R2 |
| $R_{BB}$ | RT |
| $V_{CC}$ | CC |
| $V_{BB}$ | VT |
| $I_B$ | IB |
| $V_{BE}$ | BE |
| $\beta$ | BETA |
| $R_E$ | RE |
| $I_C$ | IC |
| $I_E$ | IE |
| $V_E$ | VE |
| $V_B$ | VB |
| $V_C$ | VC |
| $V_{CE}$ | CE |

10090. satırda devrenin doyum durumunda olup olmadığı test edilir ve eğer doyum durumundaysa $I_C$ (ve $I_E$)'ye doyum değeri verilir; eğer değilse, $I_C$ ve $I_E$ değerleri önceden hesaplandığı gibi kalır. Daha sonra 10100 - 10120. Satırlarda sırasıyla $V_E$, $V_B$ ve $V_C$ değerleri hesaplanır. 10030. satır, $V_{CE}$ değerini hesaplar ve program modülü ana programa döner.

Liste 5.3'te, gerekli devre bilgilerini isteyen ana program, dc öngerilim hesaplarını yapan Modül 10000 ve sonuçları bastıracak ana program adımları verilmiştir. Bazı örnek çalıştırmalar daha önce çözülen örneklerin değerleri kullanılarak program sonuçları sağlamak üzere Liste 5.4'te verilmiştir.

LİSTE 5.3

```
10 REM ********************************************************
20 REM
30 REM     STANDART DEVRE İÇİN DC ÖNGERİLİM HESAPLAMALARI
40 REM
50 REM ********************************************************
60 REM
100 PRINT "Bu program, Şekil 5.11'de gösterilen standart"
110 PRINT "bir devrenin dc öngerilimlerini hesaplar"
120 PRINT
130 PRINT "önce, aşağıdaki devre değerlerini girin:"
140 INPUT "RB1 ="; R1
150 INPUT ""RB2 (eğer "açık" ise 1E30'u kullanın) ="; R2
```

LİSTE 5.3 (devamı)

```
160 INPUT "RE =";  RE
170 INPUT "RC =";  RC
180 PRINT
190 INPUT "Vcc =";  CC
200 PRINT
210 INPUT "Transistörün betası =";  BETA
220 PRINT
230 REM Devre hesaplamaları yapılıyor
240 GÖSUB 1000
250 PRINT "dc öngerilim hesaplama sonuçları:"
260 PRINT
270 PRINT "Devre akımları:"
280 PRINT "IB =" IB #1000000!;"uA"
290 PRINT "IC =" IC #1000!;"mA"
300 PRINT "IE =" IE #1000!;"mA"
310 PRINT
320 PRINT "Devre gerilimleri:"
330 PRINT "VB =";  VB;"volt"
340 PRINT "VE =";  VE;"volt"
350 PRINT "VC =";  VC;"volt"
360 PRINT "Vce =";  CE;"volt"
370 PRINT : PRINT
380 END
10000 REM
10010 RT = R1 #(R2/(R1 + R2))
10020 VT = CC #(R2/(R1 + R2))
10030 IB = (VT -.7)/(RT + (BETA + 1) #RE)
10040 REM Kesim durumunun testi
10050 IF VT<=.7 THEM 1B = 0
10060 IC = BETA #1B
10070 IE = (BETA + 1) #1B
10080 REM Doyum durumunun testi
10090 IF IC #(RC + RE) >= CC THEN IC = CC/ (RE + RC) : IE = IC
10100 VE = IE #RE
10110 VB = VE +.7
10120 VC = CC-IC #RC
10130 CE = VC-VE
10140 RETURN
```

LİSTE 5.4

```
RUN
Bu program, Şekil 5.11'de gösterilen standart
bir devrenin dc öngerilimlerini hesaplar.

Önce, aşağidaki devre değerlerini girin:
RB1 =? 240E3
```



```
RB2 (eğer "açık" ise 1E30'u kullanın)
RE =? 0
RC =? 2.2E3
Vcc =? 12

Transistörün betası =? 50

dc öngerilim hesaplama sonuçları:

Devre akımları:
IB = 47.08333 uA
IC = 2.354167 mA
IE = 2.40125 ma

Devre gerilimleri:
VB = .7 volt
VE = 0 volt
VC = 6.820833 volt
Vce = 6.820833 volt


Bu program, Şekil 5.11'de gösterilen standart
bir devrenin dc öngerilimlerini hesaplar

Önce, aşağıdaki devre değerlerini girin:
RB1 =? 430E3
RB2 (eğer "açık" ise 1E30'u kullanın)
RE =? 1E3
RC =? 2E3

Vcc =? 20

Transistörün betası =? 100

dc öngerilim hesaplama sonuçları:


Devre akımları:
IB = 36.34652 UA
IC = 3.634652 mA
IE = 3.670998 mA


Devre gerilimleri:
VB = 4.370998 volt
VE = 3.670998 volt
VC = 12.7307 volt
Vce = 9.0597 volt


Bu program, Şekil 5.11'de gösterilen standart
bir devrenin dc öngerilimlerini hesaplar.
```

LİSTE 5.4 (devamı)

```
Önce, aşağıdaki devre değerlerini girin:
RB1 =? 39E3
RB2 (eğer "açık" ise 1E30'u kullanın)
RE =? 1.5E3
RC =? 10E3

Vcc =? 22

Transistörün betası =? 140

dc öngerilim hesaplama sonuçları:

Devre akımları:
IB = 6.978567 uA
IC = .8463327 mA
IE = .8523779 mA

Devre gerilimleri:
VB = 1.978567 volt
VE = 1.278567 volt
VC = 13.53667 volt
Vce = 12.25811 volt
```

## PROBLEMLER

§ 5.3

1. Şekil 5.5'deki devrenin kollektör gerilimini hesaplayın; $R_B$ = 330 kΩ, $R_C$ = 2.7 kΩ, $V_{CC}$ = 12 V, ve $\beta$ = 50

2. Şekil 5.5'deki devrenin kollektör-baz gerilimini hesaplayın; $R_B$ = 150 kΩ, $R_C$ = 2.1 kΩ, $V_{CC}$ = 9 V, ve $\beta$ = 45

3. Şekil 5.5'deki devrenin kollektör akımı ve kollektör-emetör gerilimini hesaplayın; $R_B$ = 240 kΩ, $R_C$ = 1.8 kΩ, $V_{CC}$ = 12 V, ve $\beta$ = 70

4. Şekil 5.5'deki devrede $V_C$ = 8V olması için $R_B$'nin hangi değeri olmalı? $R_C$ = 2.4 kΩ, $V_{CC}$ = 18 V, ve $\beta$ = 90?

5. Şekil 5.5'deki devrede $V_{CE}$ = 6V olması için $R_C$'nin hangi değeri olmalı? $R_B$ = 510 kΩ, $V_{CC}$ = 22 V, ve $\beta$ = 120?

6. Şekil 5.6'da $\beta$ = 85 alınırsa, -8.4 V'luk bir kollektör gerilimi elde etmek için $R_C$ hangi değere sahip olmalı?



§ 5.4

7. Şekil 5.7'deki gibi bir emetörü-kararlılaştırılmış öngerilimleme devresi için dc öngerilimleme voltajı, $V_{CE}$, ve $I_C$ akımını hesaplayın; $R_B$ = 220 kΩ, $R_C$ = 2.7 kΩ, $R_E$ = 1.5 kΩ $\beta$ = 55, ve $V_{CC}$ = 18 V.

8. Şekil 5.7'deki devrenin $I_E$ akımını hesaplayın; $R_B$ = 510 kΩ, $R_E$ = 1.2 kΩ $R_C$ = 2.4 kΩ, $V_{CC}$ = 20 V ve $\beta$ = 100.

9. Şekil 5.7'deki devredeki transistörün $\beta$ değerini hesaplayın; $R_B$ = 330 kΩ, $R_E$ = 1 kΩ $R_C$ = 1.8 ve $V_C$ = 16 V, $V_E$ = 3 V.

10. Şekil 5.7'deki devrede $V_B$ = 4.4V'luk bir baz gerilimi sağlıyacak $R_B$ değerini bulun; $R_E$ = 2.2 kΩ $R_C$ = 2.7 kΩ, $V_{CC}$ = 12 V, ve $\beta$ = 150.

11. Şekil 5.7'deki devre için öngerilimleme voltajı $V_{CE}$'yi bulun; $R_B$ = 1.5 MΩ, $R_E$ = 1.1 kΩ, $R_C$ = 4.3 kΩ, $V_{CC}$ = 25 V ve $\beta$ = 140.

12. Şekil 5.7'de devreyi doyma bölgesine kaydıracak $R_B$ değerini bulun; $R_E$ = 820 Ω $R_C$ = 2.4 kΩ, $V_{CC}$ = 18 V ve $\beta$ = 85.

13. Şekil 5.7'deki devrede $I_C$ = 0.5 $I_{Cdoy}$ için öngerilimlemeyi sağlıyacak $R_B$ değerini bulun; $R_E$ = 620 Ω, $R_C$ = 1.8 kΩ, $V_{CC}$ = 20 V ve $\beta$ = 110.

14. Şekil 5.7'de $R_B$ = 680 kΩ, $R_E$ = 910 Ω, $R_C$ = 2.2 kΩ ve $V_{CC}$ = 15 V, devre değerlerini esas alarak $\beta$ = 90'dan 180'e çıktığında $V_C$'de meydana gelecek değişimi yüzde olarak hesaplayın.

15. Şekil 5.7'de öngerilimleme voltajları $V_B$, $V_E$ ve $V_C$'yi hesaplayın; $R_B$ = 750 kΩ, $R_E$ = 0.82 kΩ, $R_C$ = 3.3 kΩ, $V_{CC}$ = 9 V ve $\beta$ = 75.

§ 5.5

16. Şekil 5.11'deki devrenin baz gerilimini hesaplayın; $R_{B_1}$ = 470 kΩ, $R_{B2}$ = 68 kΩ, $R_E$ = 3.3 kΩ, $R_C$ = 15 kΩ, $V_{CC}$ = 18 V ve $\beta$ = 120.

17. Şekil 5.11'deki devrenin baz ve kollektör akımlarını hesaplayın; $R_{B_1}$ = 91 kΩ, $R_{B2}$ = 11 kΩ, $R_E$ = 1.2 kΩ, $R_C$ = 4.7 kΩ, $V_{CC}$ = 18 V ve $\beta$ = 70.

18. Şekil 5.11'de $V_C$ = 6V'u sağlıyacak $R_E$ değerini bulun; $R_{B_1}$ = 82 kΩ, $R_{B2}$ = 24 kΩ, $R_C$ = 5.6 kΩ, $V_{CC}$ = 16 V ve $\beta$ = 150?

**19.** Şekil 5.11'deki devre için $I_C$ ve $V_{CE}$'yi hesaplayın; $R_{B_1} = 100$ kΩ, $R_{B_2} = 22$ kΩ, $R_C = 8.2$ kΩ, $R_E = 2.2$ kΩ, $V_{CC} = 9$ V ve $\beta = 100$.

**20.** Şekil 5.11'deki devrenin 0,5 $I_{Cdoy}$'da öngerilimlenmesini sağlıyacak $R_E$ değerini bulun; $R_{B_1} = 220$ kΩ, $R_{B_2} = 51$ kΩ, $R_C = 3.3$ kΩ, $V_{CC} = 18$ V, ve $\beta = 130$.

**21.** Şekil 5.11'deki devrenin kollektör-baz gerilimini ($V_{CB}$) hesaplayın; $R_{B_1} = 62$ kΩ, $R_{B_2} = 9.1$ kΩ, $R_E = 0.68$ kΩ, $R_C = 3.9$ kΩ, $V_{CC} = 16$ V ve $\beta = 110$.

**22.** Şekil 5.11'deki devreyi 0.5 $V_{CC}$'de öngerilimlemek için gereken $R_C$ değerini bulun; $R_{B_1} = 220$ kΩ, $R_{B_2} = 33$ kΩ, $R_E = 1.8$ kΩ, $V_{CC} = 25$ V ve $\beta = 180$?

**23.** Şekil 5.11'de $R_{B_1} = 75$ kΩ, $R_{B_2} = 24$ kΩ, $R_C = 2.4$ kΩ, $R_E = 1.2$ kΩ ve $V_{CC} = 16$ V, devre değerlerini esas alarak, $\beta$ = 80'den 160'a çıktığında $V_{CE}$'de meydana gelecek değişimi yüzde olarak bulun.

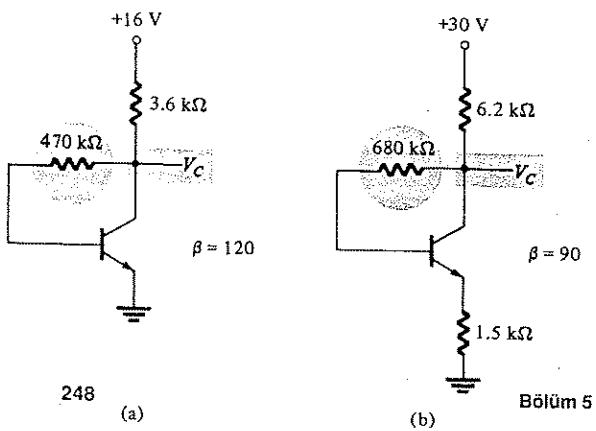
**24.** Şekil 5.11'deki devrenin $I_C = 0.5\ I_{Cdoy}$ değerinde öngerilimlenmesini sağlıyacak $R_E$ değerini bulun; $R_{B_1} = 100$ kΩ, $R_{B_2} = 10$ kΩ, $R_C = 3.3$ kΩ, $V_{CC} = 30$ V ve $\beta = 200$.

**25.** Şekil 5.11'de kollektör gerilimini $V_C$ = 12V'ta öngerilimleyecek $R_E$ değerini bulun; $R_{B_1} = 91$ kΩ, $R_{B_2} = 11$ kΩ, $R_E = 1.1$ kΩ, $V_{CC} = 18$ V ve $\beta = 90$.

**26.** Şekil 5.11'deki devrenin doyma akımını belirleyin; $R_{B_1} = 12$ kΩ, $R_{B_2} = 2.2$ kΩ, $R_E = 1.1$ kΩ, $R_C = 2.7$ kΩ, $V_{CC} = 9$V, ve $\beta = 120$.

§ 5.6

**27.** Şekil 5.35a'daki devrenin $V_C$ değerini hesaplayın.




(a) (b)

Şekil 5.35 27-31 no'lu problemlere ilişkin öngerilim devreleri.



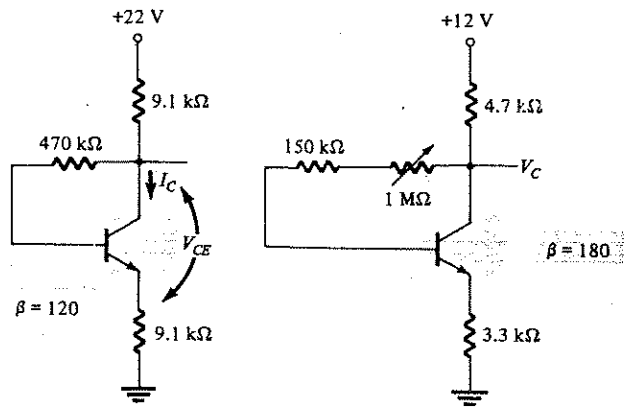
**28.** Şekil 5.35a'da $V_C = 0.5\ V_{CC} = 8$V değerini sağlayacak geribesleme direncinin değerini belirleyin.

**29.** Şekil 5.35b'deki devrenin $V_C$ değerini hesaplayın.

**30.** Şekil 5.35b'deki devreyi $I_C = 0.5\ I_{Cdoy}$ değerinde öngerilimleyecek geribesleme direncinin değerini bulun.

**31.** Şekil 5.35b'de $V_C$ = 15V değerini sağlayacak kollektör direncini bulun.

**32.** Şekil 5.36a'daki devrenin $V_{CE}$ ve $I_C$ değerlerini bulun.




(a) (b)

Şekil 5.36 32-37 no'lu problemlere ilişkin öngerilim devreleri.

**33.** Şekil 5.36a'daki transistör yerine $\beta$ = 60 değerine sahip bir transistör kullanıldığında $V_C$'de meydana gelecek değişimi yüzde olarak hesaplayın.

**34.** Şekil 5.36b'deki devrede potansiyometre 1 MΩ ve 0 MΩ'a ayarlıyken $I_C$'nin en büyük ve en küçük değerini bulun.

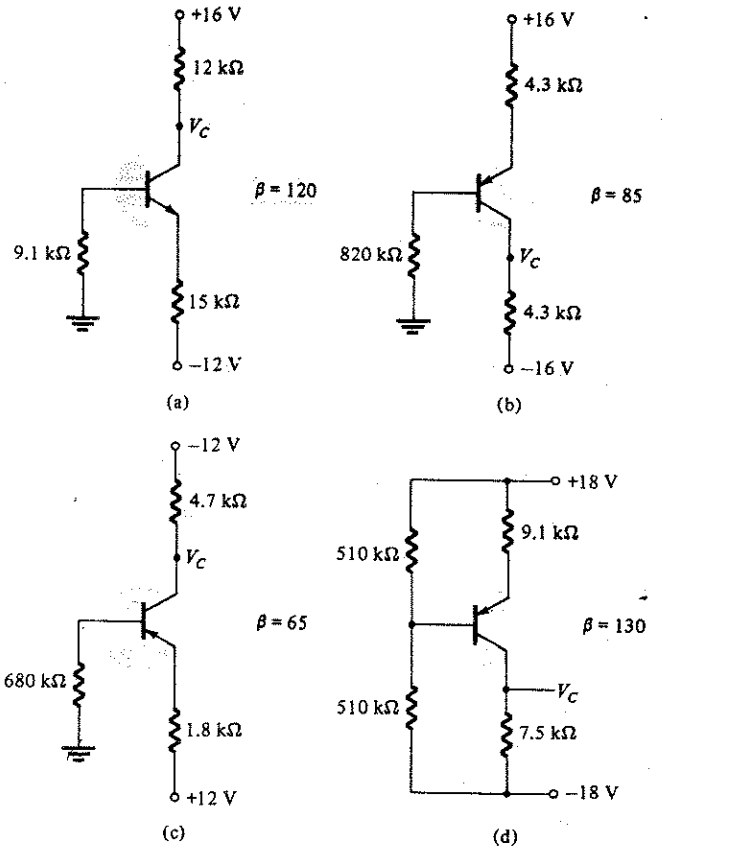
**35.** Şekil 5.36b'deki 1 MΩ'luk potansiyometre orta değere ayarlıyken görülen $V_C$ gerilimini hesaplayın.

**36.** Şekil 5.36b'deki devrede potansiyometre 0Ω'dan 1 MΩ'a çıkarılınca $V_C$'nin alacağı en büyük değer nedir?

**37.** Şekil 5.36b'deki potansiyometre 0Ω'dan 1 MΩ'a çıkarılırsa $I_C$'de meydana gelecek değişme yüzdesi ne olur?

§ 5.7

**38.** Şekil 5.37a'daki öngerilim devresinin $V_C$ değerini hesaplayın.




Şekil 5.37 38-44 no'lu problemlere ilişkin öngerilim devreleri.

**39.** Şekil 5.37b'deki devrenin $V_C$ değerini hesaplayın.



**40.** Şekil 5.37c'deki devrenin $V_C$ değerini hesaplayın.

**41.** Şekil 5.37b'deki devrenin değeri 120'ye çıktığında oluşan $V_{CE}$ gerilimini hesaplayın.

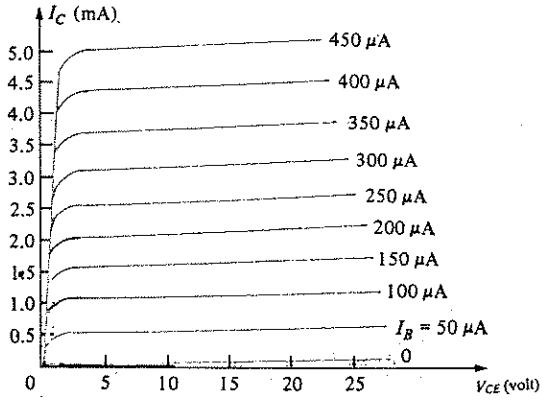
**42.** Şekil 5.37c'de kaynak gerilimleri 9V alındığında oluşan $V_C$ gerilimini hesaplayın.

**43.** Şekil 5.37d'deki devrenin $V_C$ değerini hesaplayın.

**44.** Şekil 5.37d'deki devrede negatif gerilim 0V alındığında oluşan $V_C$ gerilimini hesaplayın.

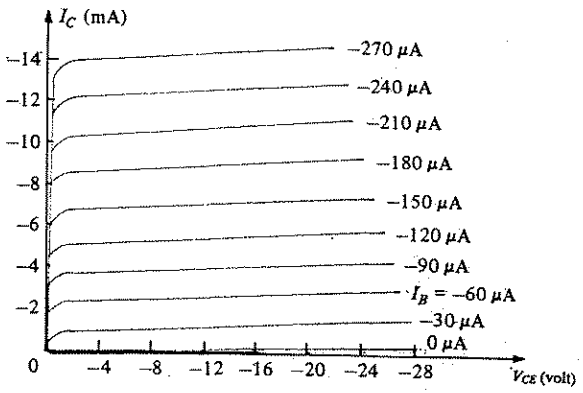
§ 5.8

**45.** Şekil 5.7'deki gibi bir devre için, $R_B$ = 82 kΩ, $R_C$ = 4.3 kΩ, $V_{CC}$ = 20 V, $V_{BE}$ = 0.7 V, değerlerini esas alarak ve 5.38'de gösterilen kollektör karakteristiğine sahip transistör olduğunu kabul ederek:
(a) Dc yük doğrusunu çizin.
(b) $Q$-noktasını (sükunet çalışma noktasını) bulun.
(c) $R_C$ = 8.2 kΩ alınırsa çalışma noktasını bulun.
(d) $V_{CC}$, 15 V alındığında ($R_C$ yine 4.3 kΩ) çalışma noktasını bulun




Şekil 5.38 Problem 45'e ilişkin transistör kollektör karakteristikleri.

**46.** Şekil 5.39'daki gibi bir kollektör karakteristiğine sahip *pnp* transistörlü bir sabit-öngerilim devresinin çalışma noktasını grafik olarak bulun. $R_B$ = 150 kΩ, $R_C$ = 2 kΩ ve $V_{CC}$ = -20 V devre değerlerini esas alın.




Şekil 5.39 Problem 46'ya ilişkin transistör kollektör karakteristikleri.

**47.** Şekil 5.7'deki gibi bir devrede, $V_{CC}$ = 22, $R_B$ = 75 kΩ ve $R_E$ = 3.3 kΩ değerleri esas alınarak ve Şekil 5.38'deki transistör karakteristiğinden yararlanarak devreyi $V_{CE}$ = 12V'ta öngerilimlemek için gereken $R_C$ değerini bulun.

**48.** Şekil 5.7'deki gibi bir devrede, $R_B$ = 3.3 kΩ, $V_{CC}$ = 22, V devre değerleri esas alınarak ve Şekil 5.38'deki transistör karakteristiğinden yararlanarak, $R_C$ direncinin 1 ile 5 kΩ arasında ayarlanabilmesi halinde kollektör geriliminin alabileceği değer aralığı nedir.

§ 5.9

**49.** $V_{CE}$ = 8V, $I_C$ = 5mA'de çalışacak ve 18V'luk bir $V_{CC}$ kaynağıyla, $\beta$sı 100 olan bir transistör kullanılarak, emetörü-kararlılaştırılmış bir öngerilimleme devresi tasarlayın.

**50.** Transistörün akım kazancının ($\beta$) 120 ve gerilim kaynağının 22 V olduğu emetörü-kararlaştırılmış bir devreyi, 0.5 $I_{Cdoy}$ değerinde çalışacak şekilde tasarlayın.



**51.** Transistörün akım kazancının 180 ve gerilim kaynağının 16V, $R_C$'nin 4.3 kΩ olduğu emetörü-kararlılaştırılmış bir devreyi, $V_{CE}$ = 0.5 $V_{CC}$'de çalışacak şekilde tasarlayın.

**52.** Transistörün akım kazancının 140 ve gerilim kaynağının 25 V olduğu betadan bağımsız öngerilimli bir devreyi, $V_{CE}$ = 12V, $I_C$ = 5 mA'de çalışacak şekilde tasarlayın.

**53.** Transistörün akım kazancının 80 ve gerilim kaynağının 12V, $R_E$'nin 1.2 kΩ olduğu betadan bağımsız öngerilimli bir devreyi, $V_{CE}$ = 0,5 $V_{CC}$'de çalışacak şekilde tasarlayın.

**54.** Transistörün akım kazancının 80 ve gerilim kaynağının 16 V, $R_{B_1}$'in 68 kΩ, $R_{B_2}$'nin 7.5 kΩ olduğu betadan bağımsız bir devreyi $V_{CE}$ = 6V, $I_C$ = 2 mA'de çalışacak şekilde tasarlayın.

## BİLGİSAYAR PROBLEMLERİ

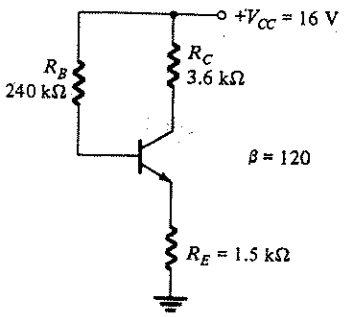
Aşağıdaki problemler için BASIC programları yazın:

1. Sabit-öngerilimli bir devre için $I_C$ ve $V_{CE}$ öngerilimleme değerlerini hesaplayın.
2. Emetörü-kararlı bir öngerilim devresi için $I_C$ değerini hesaplayın.
3. Yaklaşık değer yönteminden yararlanarak gerilim-bölücü öngerilimlemesi kullanan bir devrenin $V_B$ değerini hesaplayın.
4. Tam analiz yönteminden yararlanarak gerilim-bölücü öngerilimlemeli bir devrenin $V_B$ değerini hesaplayın (Thevenin eşdeğeri).
5. Tam analiz yönteminden yararlanarak gerilim-bölücü öngerilimli bir devrenin $I_C$ ve $V_{CE}$ değerlerini hesaplayın.
6. Yaklaşık analiz yönteminden yararlanarak gerilim-bölücü öngerilimlemeli bir devrenin $I_C$ ve $V_{CE}$ değerlerini hesaplayın
7. Kollektör-geribeslemeyle kararlılaştırılmış bir devrenin $I_C$ ve $V_{CE}$ öngerilimleme değerlerini hesaplayın.

## PRATİK PROBLEMLER

1. Şekil 5.40'taki devre için aşağıdaki soruları cevaplayın:

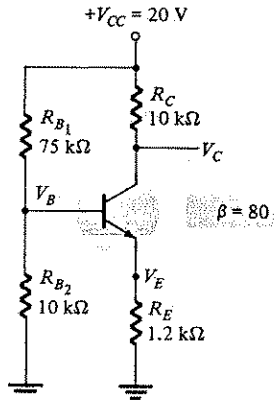
(a) $R_B$ artırıldığında $V_C$ azalıyor mu artıyor mu?
(b) $\beta$ düşürüldüğünde $I_C$ azalıyor mu artıyor mu?
(c) $\beta$ artırıldığında doyma akımı ne yönde değişir?




Şekil 5.40 Pratik Problemler 1'e ilişkin devre.

(d) $V_{CC}$ düşürüldüğünde kollektör akımı azalır mı çoğalır mı?
(e) Daha düşük $\beta$'ya sahip bir transistör kullanıldığında $V_{CE}$ nasıl davranır?

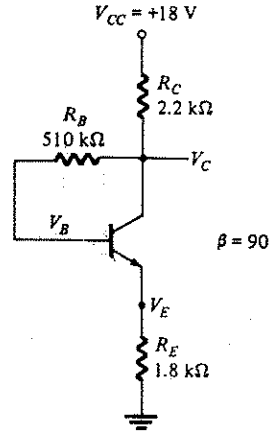
2. Şekil 5.41'deki devre için aşağıdaki soruları cevaplayın:
(a) Daha yüksek bir $\beta$'ya sahip bir transistör kullanılırsa $V_C$ nasıl davranır?
(b) $R_{B_2}$ direncinin toprak ayağı açılırsa (toprağa bağlı değilse) $V_{CE}$ gerilimi ne olur?
(c) Kaynak gerilimi düşükse $I_C$ ne olur?
(d) Transistörün baz-emetör jonksiyonu açık devre yapılırsa $V_{CE}$ değeri ne olur?
(e) Transistörün baz-emetör jonksiyonu kısa devre edilirse $V_{CE}$ değeri ne olur?




Şekil 5.41 Pratik Problemler 2'ye ilişkin devre.



3. Şekil 5.42'deki devre için aşağıdaki soruları cevaplayın:
(a) $R_B$ direnci açık olursa $V_C$'nin değeri ne olur?
(b) Sıcaklık nedeniyle $\beta$ artış gösterirse $V_{CE}$ ne olur?
(c) Kollektör direnci, tolerans aralığının alt sınırında olan bir direnç ile değiştirildiğinde $V_E$ nasıl etkilenir?




Şekil 5.42 Prakit Problemler 3'e ilişkin devre.

(d) Transistörün kollektör bağlantısı açılırsa $V_{CE}$'de ne gibi değişiklik olur?
(e) $V_{CE}$'nin yaklaşık olarak 0V olmasını ne sağlayabilir?

## 6.1 ALAN ETKİLİ TRANSİSTÖRÜN GENEL TANIMI

*Npn* veya *pnp* olarak yapılan bir iki-kutuplu jonksiyon transistörü (BJT), hem elektron akımı hem de delik akımının kullanıldığı akım kontrollü bir transistördür. Alan-etkili transistör (FET) ise tek kutuplu bir elemandır. *n*- kanallı bir FET'te elektron akımıyla veya *p*-kanallı bir FET'te delik akımıyla çalışan gerilim kontrollü bir transistördür. Hem BJT hem de FET'ler, farklı öngerilim varsayımlarıyla bir yükselteç devresinde (veya benzeri devrelerde) kullanılabilir.

FET ve BJT elemanları ve bunların kullanıldığı devrelerin genel bir karşılaştırması yapıldığında şöyle bir tablo ile karşılaşırız:

1. FET'in tipik olarak 100 MΩ olan çok yüksek bir giriş direnci vardır (BJT'lerde bu değer, tipik olarak 2 kΩ'dur).
2. FET'in, anahtar (veya kıyıcı) olarak kullanıldığında, sapma gerilimi yoktur.
3. FET'ler, yayınıma (radyasyon) karşı nispeten duyarsızdır, buna karşın BJT çok duyarlıdır (özellikle beta değeri çok etkilenir).
4. FET, BJT'den daha az "gürültülüdür" ve bundan dolayı düşük-düzeyli yükselteçlerin (hi-fi FM alıcılarında yaygın olarak kullanılır) giriş katları için daha uygundur.
5. FET, BJT'lere göre daha yüksek ısı kararlılığı sağlayacak şekilde çalıştırılabilir.
6. FET, BJT'den daha küçüktür ve bu nedenle IC'lerde daha yaygın olarak kullanılır.



FET'in bazı dezavantajları arasında BJT'ye göre nispeten daha küçük olan kazanç bant genişliği ve kolayca hasar görebilmesi sayılabilir.

## 6.2 JFET'LERİN YAPISI VE KARAKTERİSTİKLERİ

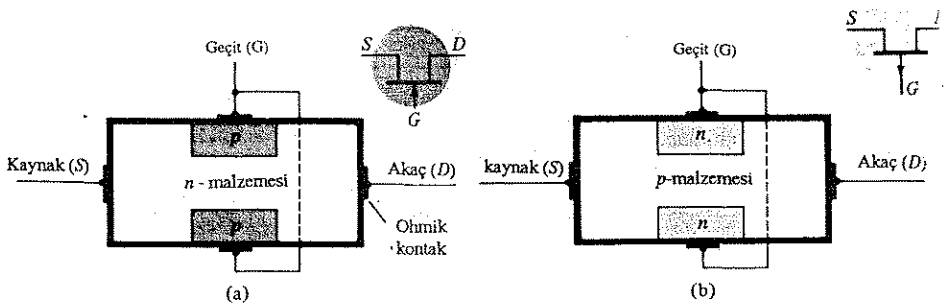
FET, tek temel *p-n* jonksiyonuna sahip üç uçlu bir eleman olup ya Jonksiyon FET (JFET) veya Metaloksit yarıiletken FET (MOSFET) olarak üretilmektedir. Yükselteçler için önerilen ilk yarı-iletken elemanlarından birisi olmasına karşın([1]), FET'in ticari anlamda yararlı bir eleman olarak geliştirilmesi, üretim teknikleri sınırlamaları nedeniyle 1960'ın ortalarına kadar gecikmiştir. Büyük ve çok-büyük ölçekli entegre devreler öncelikle MOSFET transistörleri kullanılarak üretilmektedir.

### JFET'in Çalışması

Bir JFET'in fiziksel yapısı Şekil 6.1'de gösterilmiştir. Şekil 6.1a'da gösterilen n-kanallı JFET, içine bir çift p-tipi bölgenin difüzyon yoluyla yerleştirilmiş olan *n*-tipi bir çubuk kullanılarak yapılmaktadır. Şekil 6.1b'de gösterilen *p*-kanallı JFET ise n-tipi difüzyon bölgelerine sahip *p*-tipi bir çubuk kullanılarak yapılmaktadır.

Her bir JFET türüne ilişkin sembol Şekil 6.1'de gösterilmiştir.

Şekil 6.1a'daki *n*-tipi eleman için, geçit üzerindeki ok, geçitin *p*-tipi, kanalın ise n-tipi olduğunu gösterir. Şekil 6.1b'deki *p*-kanal JFET'in sembolünde geçitin *n*-tipi kanalın ise *p*-tipi olduğunu gösteren bir ok işareti vardır.

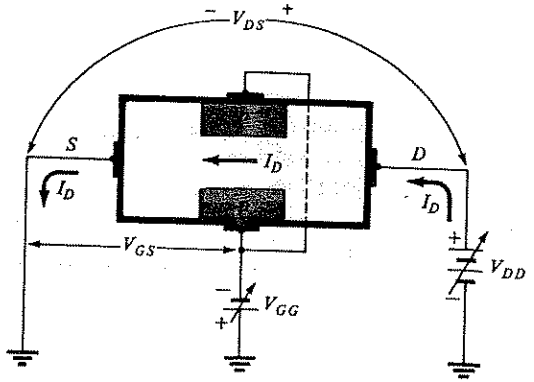



Şekil 6.1 JFET'in fiziksel yapısı ve sembolü: (a) *n*-kanallı; (b) *p*-kanallı

Transistörün nasıl çalıştığını incelemek için, elemanın çalışmasını sağlayan öngerilimle birlikte Şekil 6.2'de verilen *n*-kanallı JFET'i ele alalım. Besleme gerilimi $V_{DD}$, akaç-

[1] Electrons and Holes in Semiconductors (New York: Van Nostrand, 1953)

kaynak arasında bir $V_{DS}$ gerilimi oluşturarak akaçtan-kaynağa ($n$-kanal tipinde elektronlar gerçekte kaynaktan akaca doğru hareket eder, ki adını da buradan alır) bir $I_D$ akımının akmasını sağlar. Bu akaç akımı $p$-tipi kapı ile çevrili olan *kanal* içerisinden geçer. Görüldüğü gibi kapı ile kaynak arasında bir $V_{GG}$ besleme kaynağıyla bir-$V_{GS}$ gerilimi oluşturulmuştur. Bu kapı-kaynak geriliminin polaritesi, kapı-kaynak




Şekil 6.2 JFET'in çalışması.

jonksiyonunu ters öngerilimleyeceğinden, kapıdan akım akmayacaktır. Kapı-kaynak geriliminin yaratacağı etki, kanaldaki bir boşaltma bölgesi yaratmak ve böylece kalan genişliğini azaltarak akaç-kaynak direncini artırıp daha az akaç akımı geçirmektir.

Elemanın çalışmasını ilk önce $V_{GS} = 0$ ve daha sonra $V_{GS}$'yı sıfır volt, ardından $V_{GS}$ ters öngerilimi artırılmış ($n$-kanallı bir FET için daha negatif) varsayarak ele alacağız. Şekil 6.3a'da, akaç-kaynağın $n$-malzemesi üzerinden geçen akaç akımının, kanal boyunca bir gerilim düşümü yarattığı, bunun da akaç-kapı jonksiyonun, kaynak-kapı jonksiyonundan daha POZİTİF olduğu görülmektedir. $p$-$n$ jonksiyonundaki bir ters öngerilim potansiyeli, Şekil 6.3a'daki gibi bir boşaltılmış bölge yaratır. $V_{DD}$ gerilimi yükseldikçe, $I_D$ akımı aratarak daha büyük bir boşaltılmış bölgeye yol açar. $V_{DD}$ gerilimi daha da yükseltildikçe, Şekil 6.3b'de gösterildiği gibi, kanal boyunca boşaltılmış bölge tam olarak oluşur. $V_{DD}$'nin daha da artırılması akaç akımında herhangi bir değişikliğe neden olmaz, $I_D$ akımı sabit kalır. Bu çalışma şekli Şekil 6.3c'deki $V_{GS} = 0$ karakteristik eğrisiyle gösterilmiştir. $V_{DS}$ arttıkça, $I_D$ akımı, kanal boyunca boşaltılmış bölge tam olarak oluşana kadar artar ve bundan sonra $V_{DS}$ artırılırsa bile akaç akımı doyuma ulaşıp sabit bir değer alır. $V_{GS}$ = 0V'ta görülen sabit akaç akımının bu değeri JFET'in çalışmasını tanımlamada kullanılan önemli bir parametre olup $I_{DSS}$ ile gösterilir. (yani İngilizce kısaltmada, kapı-kaynak kısa devre olduğunda akaç-kaynak arasında görülen akımdır).

Şekil 6.4'te, n-kanallı bir JFET'in çalışma özeti görülebilir. Kapı-kaynak gerilimi $V_{GS}$, 0V'tan daha küçük fakat kısma geriliminden daha büyük tutulursa (bkz. Şekil

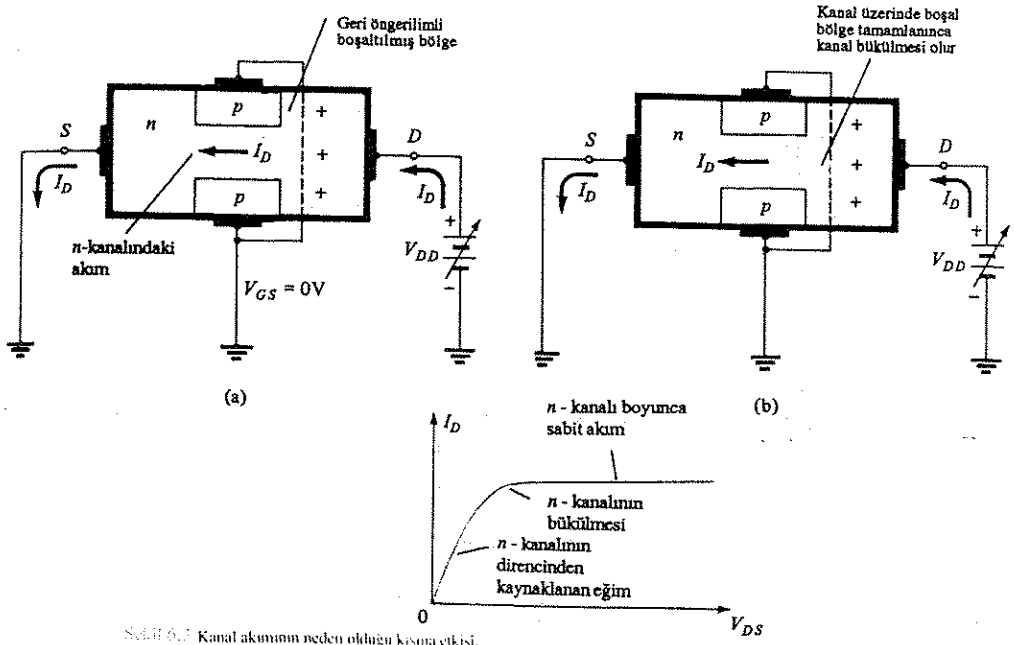


6.4a), $V_{GS}$ gerilimiyle ayarlanan bir akaç akımı ($I_D$) akar. Bu durumda kapı akımı

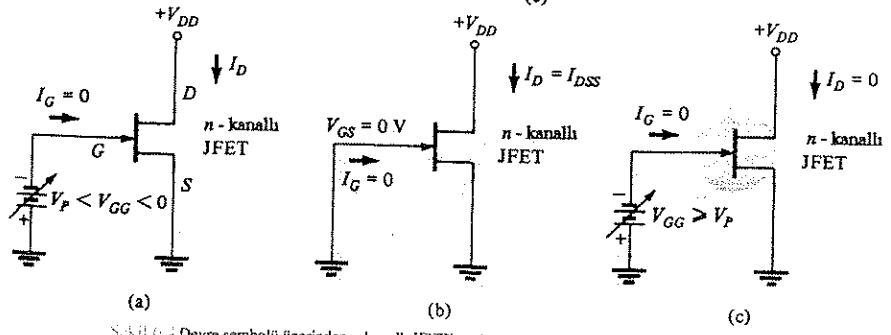
$$I_G = 0 \tag{6.1}$$

olur; çünkü ters öngerilimli kapı-kaynak jonksiyonundan akım alınmayacaktır.

Geçit-kaynak gerilimi tam olarak 0V'a ayarlandığında, akaç akımının değeri önemli bir büyüklük olmaktadır ve $I_{DSS}$ olarak adlandırılır (bkz. Şekil 6.4 b). Kapı akımı (6.1).




Şekil 6.3 Kanal akımının neden olduğu kısma etkisi.

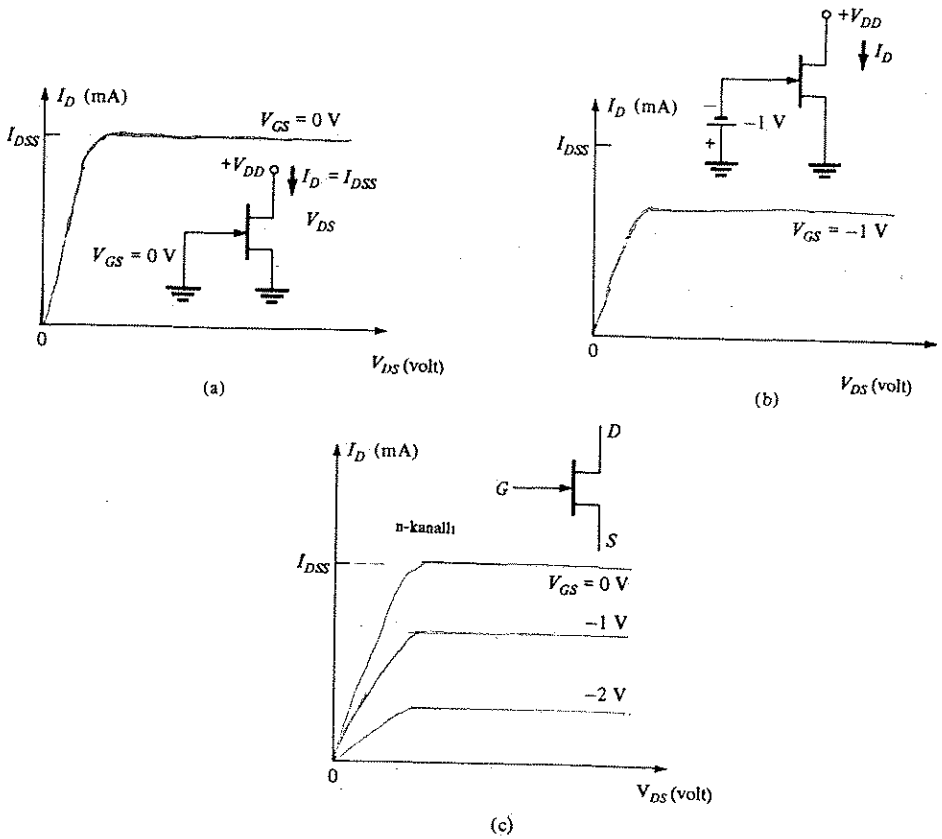



Şekil 6.4 Devre sembolü üzerinden $n$-kanallı JFET'in çalışması: (a) 0V -$V_p$ bölgesindeki $V_{GS}$: (b) $V_{GS}$ = 0V; (c) $V_{GS} \geq V_p$.

denklemle verildiği gibi, hala sıfırdır. Kapı-kaynak gerilimi kısma değerinin ötesine yükseltildiğinde (kanalı kısmak için gereken değerden daha negatif tutulduğunda), akaç akımı sıfıra iner, $I_G$ sıfır olur ve JFET elemanı böylece tümüyle kapanır (bkz. Şekil 6.4c).

## Akaç-Kaynak Karakteristiği

Şekil 6.4'de gösterilen çalışma şekli, gerçek akaç akımını, kapı-kaynak geriliminin bir değer aralığında akaç-kaynak geriliminin farklı değerlerindeki grafiği çizilerek daha iyi anlatılabilir. Bu eğri, akaç akımının akaç-kaynak gerilimine göre bir grafiği olduğundan, akaç karakteristiği adını almaktadır.



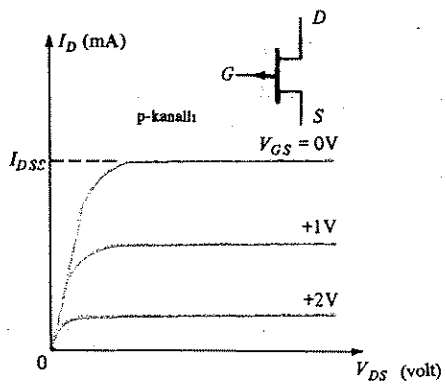

Şekil 6.5 Akaç-kaynak karakteristiği: (a) $V_{GS} = 0$ V; (b) $V_{GS} = -1$ V; (c) tüm karakteristik.



Şekil 6.5a'da tipik bir *n*-kanallı JFET akaç-kaynak karakteristiği gösterilmiştir. $V_{GS} = 0$V için çizilen eğride, $V_{DS}$ artırıldıkça akaç akımının doyum düzeyine kadar arttığı görülmektedir. Daha önce anlatılanlardan hatırlayacağınız gibi boşaltılmış iç bölge, akaç-kaynak akımını sınırlayacak şekilde çalışır. $V_{GS} = 0$ için bu doyma akımı $I_{DSS}$ olarak adlandırılır.

Kapı-kaynak gerilimi $V_{GS} = -1$V'a (bkz. Şekil 6.5 b) ayarlandığında, $V_{DS}$ yükseltildikçe akım, doyum düzeyine ulaşıncaya kadar artar, ancak bu düzey $V_{GS} = 0$V'a göre daha düşük bir düzeydir; çünkü $V_{GS} = -1$V'tan dolayı kısmen oluşmaya başlayan boşaltılmış bölge, akaç-kaynak akımının daha düşük bir düzeyinde tamamiyle oluşur.

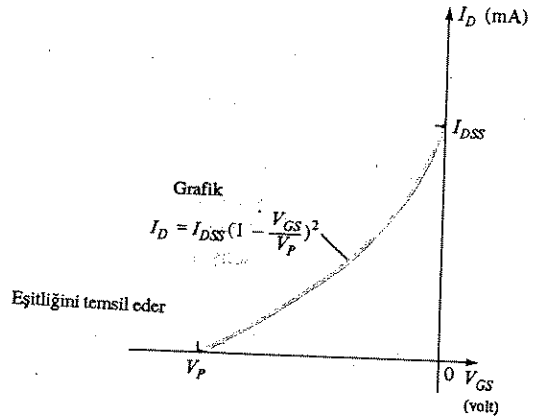
Akaç-kaynak karakteristiği, 0V ila kısma gerilimi arasındaki farklı $V_{GS}$ değerleri için çizilen bir eğriler grubudur. Kısma gerilimi, akaç-kaynak akımı olmaksınız boşaltılmış bölgenin oluştuğu ve hiç akaç-kaynak akımının akmayacağı gerilimdir. Kısma gerilimi, genelde $V_p$ veya $V_{GS(kapalı)}$ olarak adlandırılır. Şekil 6.6'da p-kanallı JFET için, akaç-kaynak akımını azaltan pozitif kapı-kaynak gerilimlerine göre bir akaç-kaynak karakteristiği görülmektedir.




Şekil 6.6 p-kanallı JFET akaç-kaynak karakteristiği.

## Transfer Karakteristiği

FET karakteristiğinin bir başka şekli, sabit bir akaç-kaynak gerilimi $V_{DS}$ için, kapı-kaynak geriliminin ($V_{GS}$) bir fonksiyonu olarak $I_D$ akaç akımının grafiği olan transfer karakteristiğidir. Transfer karakteristiği, doğrudan, elemanın çalışma ölçümleriyle eğri izleme cihazı ekranından izlenebilir veya Şekil 6.7'de gösterildiği gibi akaç karakteristiğinden çizilebilir. Gösterilen transfer eğrisinin iki önemli noktası $I_{DSS}$ ve $V_p$ değerleridir.




JFET transfer karakteristiği (n-kanallı).

Bu noktalar tesbit edildikten sonra eğrinin geri kalanı, transfer karakteristiği üzerinde görülebilir veya JFET'lerde meydana gelen fiziksel süreçlerin teorik incelemesinden elde edilebilir; ve şu denklem bulunur [2]

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 \qquad (6.2)$$

Bu formül, Şekil 6.7'deki transfer karakteristik eğrisini temsil etmektedir. Dikkat edilirse transfer karakteristiğinde görüldüğü gibi $V_{GS} = 0$'da $I_D = I_{DSS}$ ve $I_D = 0$'da $V_{GS} = V_p$ 'dir.

ÖRNEK 6.1

Kısılma gerilimi $V_p$ = -4V, akaç-kaynak doyum akımı $I_{DSS}$ = 12mA olan bir *n*-kanallı JFET'in akaç akımını aşağıdaki kapı-kaynak gerilimleri için bulun.
(a) $V_{GS} = 0$V, (b) $V_{GS} = -1.2$V ve (c) $V_{GS} = -2$V

Çözüm:

Denklem (6.2)'yi kullanırsak:

(a) $I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 12\text{ mA}\left(1 - \frac{0}{-4}\right)^2 = 12\text{ mA}$

(b) $I_D = 12\text{ mA}\left(1 - \frac{-1.2}{-4}\right)^2 = 5.88\text{ mA}$

(c) $I_D = 12\text{ mA}\left(1 - \frac{-2}{-4}\right)^2 = 3\text{ mA}$

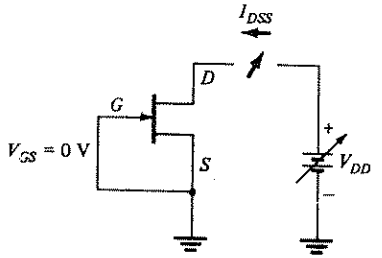
[2] Shockley denklemi JFET'lerde kısma bölgesi üstü için geçerlidir.



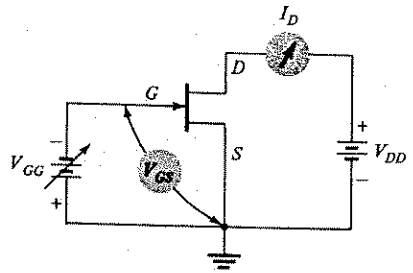
## 6.3 JFET TRANSFER KARAKTERİSTİĞİNİN ÇİZİLMESİ

Belirli bir JFET elemanının çalışmasını tanımlamak için kullanılan parametreler $I_{DSS}$ ve $V_p$ değerleridir. Üretici karakteristik özellik sayfalarındaki tipik değerler kullanılabilir veya sözkonusu JFET üzerinden ölçülebilir.

Şekil 6.8'de $I_{DSS}$ değerini ölçmek için kullanılan bir devre gösterilmiştir. $V_{GS}$'yi 0V'a ayarlarsak, devre bir ampermetre yoluyla akaç-kaynak akımı $I_{DSS}$'yi ölçer. Kaynak geriliminin ($V_{DD}$), akaç-kaynak akımını doyma düzeyine çıkaracak oranda olması yeterlidir (yani kaynak gerilimi, $I_D$'nin yükselişi durana kadar artırılır ve ulaşılan düzey $I_{DSS}$ olarak kabul edilir.)




$I_{DSS}$'yi ölçmek için kullanılan devre.




$V_p$'yi ölçmek için kullanılan devre.

Şekil 6.9'daki devre $V_p$ değerini ölçmek için kullanılabilir.

Akaç-kaynak gerilimi, akaç akımı 0'a çok yakın olana (veya minimum bir akım düzeyinin altına düşene) kadar 0V'tan daha büyük negatif değerlere doğru ayarlanır. Akaç akımının sıfır olmasını sağlıyan minimum $V_{GS}$ gerilimi, $V_{GS(off)}$ veya $V_p$'nin ölçülen değeridir.

$I_{DSS}$ ve $V_p$'nin değerleri ölçümlerle veya elemanın özellik sayfalarından bulunduktan sonra kullanıcı, dc öngerilim hesaplarında veya ac çalışma analizlerinde kullanılmak üzere bir transfer eğrisi çizebilir.

### JFET Transfer Karakteristik Eğrisi

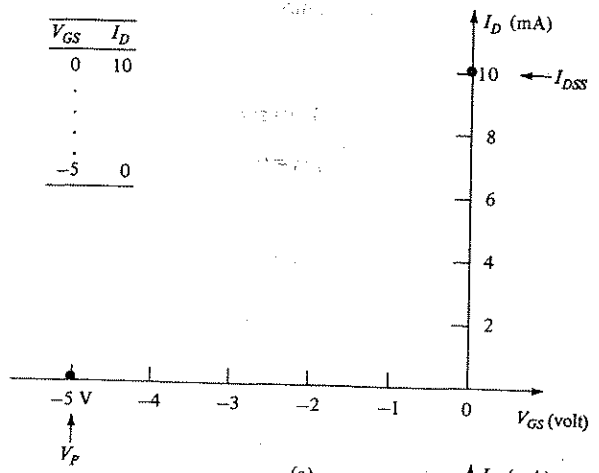
*n*-kanallı bir JFET'in transfer karakteristiği, yatay ekseni 0V'tan $V_p$'ye uzanan negatif değerleri ve düşey ekseni 0'dan $I_{DSS}$'ye uzanan, $I_D$ akımını temsil eden koordinat sistemine çizilebilir. Şekil 6.10 a'da $V_p$ =-5V ve $I_{DSS}$ =10 mA için bu tür bir sistem verilmiştir. Transfer karakteristiğin iki noktası gösterilmiştir.

2. $V_p$ = -5V yatay eksen üzerinde ($I_D$ = 0mA).

Bu değerler Denklem (6.2) ile hesaplanır:

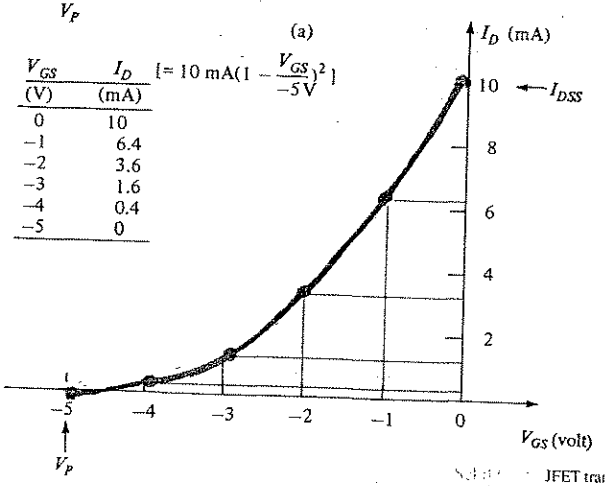
$$V_{GS} = 0\text{V için: } I_D = I_{DSS}(1 - 0)^2 = I_{DSS} = 10\text{ mA}$$

$$I_D = 0\text{mA için: } 0 = 10\text{ mA}\left(1 - \frac{V_{GS}}{-5\text{V}}\right)^2;\ V_{GS} = -5\text{V}$$




| $V_{GS}$ | $I_D$ |
|---|---|
| 0 | 10 |
| . | |
| . | |
| . | |
| −5 | 0 |

(a)




| $V_{GS}$ (V) | $I_D$ (mA) |
|---|---|
| 0 | 10 |
| −1 | 6.4 |
| −2 | 3.6 |
| −3 | 1.6 |
| −4 | 0.4 |
| −5 | 0 |

$[= 10\text{ mA}(1 - \frac{V_{GS}}{-5\text{V}})^2]$

(b)

Şekil ... JFET transfer karakteristiğinin çizilmesi.

Transfer eğrisini çizmek için gereken diğer noktalar 0 ila $V_p$ arasında iki veya üç gerilim değeri seçilerek bulunabilir. Şekil 6.10b'de birkaç gerilim değeri için hesaplanan $I_D$ değerleri transfer karakteristiğinin üzerinde işaretli olarak görülebilir.



Ardından, Şekil 6.10b'de gösterildiği gibi, transfer karakteristiği eğrisi bu noktalar birleştirilerek çizilir. Eğrinin çiziminde kulanılan bu noktalar aşağıda gösterildiği gibi oldukça kolay bulunabilir.

1. $I_D = I_{DSS}$ olduğu $V_{GS}$ = 0V seçin:

$$V_{GS} = 0\text{ V} \quad I_{DSS} = 12\text{ mA}$$

2. $V_{GS} = 0.3\ V_p$ seçin, burada

$$I_D = I_{DSS}\left(1 - \frac{0.3V_P}{V_P}\right)^2 = I_{DSS}(0.49) \cong I_{DSS}(0.5)$$

$$V_{GS} = 0.3(-4\text{V}) = -1.2\text{ V} \qquad I_D = 0.5\ I_{DSS} = 0.5(12\text{ mA}) = 6\text{ mA}$$

3. $V_{GS} = 0.5\ V_p$ seçin, burada

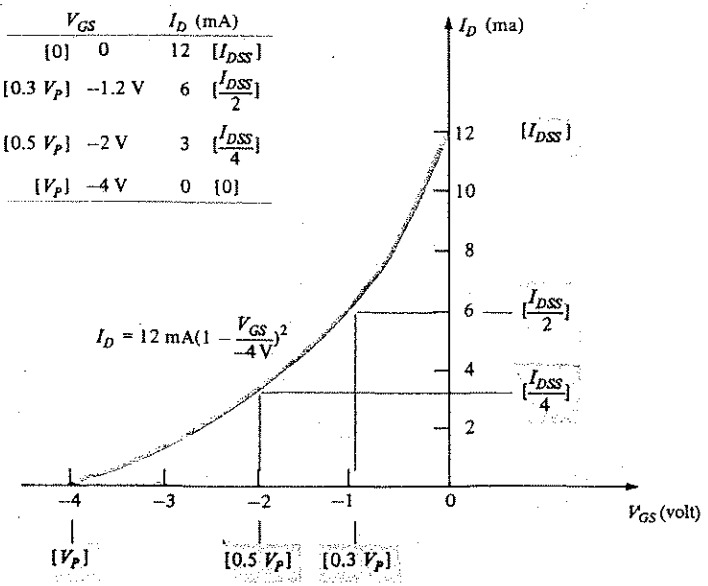
$$I_D = I_{DSS}\left(1 - \frac{0.5V_P}{V_P}\right)^2 = 0.25\ I_{DSS}$$

$$V_{GS} = 0.5(-4\text{V}) = -2\text{ V} \qquad I_D = 0.25\ I_{DSS} = 0.25(12\text{ mA}) = 3\text{ mA}$$

4. $V_{GS} = V_p$ seçin, burada $I_D = I_{DSS}\left(1 - \frac{V_P}{V_P}\right)^2 = 0$

$$V_{GS} = V_p = -4\text{ V} \qquad I_D = 0$$

| $V_{GS}$ | | $I_D$ (mA) | |
|---|---|---|---|
| [0] | 0 | 12 | [$I_{DSS}$] |
| [0.3 $V_P$] | −1.2 V | 6 | [$\frac{I_{DSS}}{2}$] |
| [0.5 $V_P$] | −2 V | 3 | [$\frac{I_{DSS}}{4}$] |
| [$V_P$] | −4 V | 0 | [0] |




Şekil 6.11 $I_{DSS}$ = 12 mA, $V_p$ = -4V için çizilen transfer karakteristiği.

Şekil 6.11, yukardaki dört veri noktasının transfer karakteristiği koordinat sistemi üzerinde birleştirilmesiyle oluşan eğriyi göstermektedir. Her ne kadar daha çok noktayla daha dolu bir eğri çizilebilse de, yalnızca dört noktanın kullanılması dc öngerilim veya ac çalışması için birçok durumda yeterli olmaktadır.

$V_{GS}$ için kullanılan dört nokta, $I_D$ değerlerinin, çoğu kez hesap makinasını bile gerektirmeyecek kadar kolay hesaplanmasını sağlar. Önerilen değerlerin ve sonuçların bir listesi Tablo 6.1'de verilmiştir.

Tablo 6.1

| $V_{GS}$ | $I_D$ |
|---|---|
| 0 | $I_{DSS}$ |
| $0.3V_p$ | $\frac{I_{DSS}}{2}$ |
| $0.5V_p$ | $\frac{I_{DSS}}{4}$ |
| $V_p$ | 0 |

## 6.4 JFET PARAMETRELERİ

Üreticiler, JFET elemanını tanımlamak ve farklı elemanlar arasında seçim yapmak için gerekli olan bilgileri sağlayan bir dizi parametre verir. Tanımlanan parametlerin nispeten daha yararlı olanlardan birkaçı aşağıda verilmiştir:

1. $I_{DSS}$, akaç-kaynak doyum akımı.
2. $V_p = V_{GS}$ (kapalı), kısma veya kapı-kaynak kapama gerilimi.
3. $BV_{GSS}$, akaç-kaynak kısa devreyken elemanın kırılma gerilimi.
4. $g_m = g_{fs}$, elemanın geçiş iletkenliği (transkondüktansı)
5. $r_{ds}$, eleman açıldığı zaman görülen akaç-kaynak direnci

Elemanın gürültü gerilimi, açma ve kapama süresi, güç değerleri ve kapasitansı ile ilgili bir dizi parametre de genelde üretici karakteristik özellik sayfalarında yer alır.

### Akaç-Kaynak Doyma Akımı $I_{DSS}$

Kapı-kaynak kısa devre yapıldığı zaman kanalın kapandığı (kısıldığı) akım ($V_{GS} = 0$), en önemli eleman parametrelerinden biridir. Şekil 6.8'deki gibi bir devreyle koyalca ölçülebilen $I_{DSS}$ değeri, JFET ters öngerilimliyken en büyük



akaç akımını temsil eder. Küçük sinyal elemanlarında bu akım tipik olarak miliamper (mA) düzeyindedir.

### Kapı-Kaynak Kapama (Kısma) Gerilimi, $V_p = V_{GS}$ (kapalı)

Akaç-kaynak kanalının kapandığı veya kısıldığı (yani neredeyse hiç akım geçirmediği) kapı-kaynak gerilimi $V_{GS}$ (kapalı), üretici özellik sayfalarında $V_P$ olarak anılır. Pratik ölçümler, kısma geriliminin, akaç akımının belirli düşük bir düzeyinde belirlenmesini (birkaç mikro amper) gerekmektedir; çünkü sıfır akım veya çok küçük bir akaç akımı ölçülmesi zor bir değerdir. $V_p$ değerinin ölçülmesini sağlayacak bir devre Şekil 6.9'da gösterilmiştir. $V_{DS}$'nin belirli bir değerinde, $I_D$ kırılmanın gerçekleştiğini gösterecek yeterli küçüklükteki bir değere düşünceye kadar $V_{GS}$ ayarlanırken, $V_{GS}$ ve $I_D$ ölçülür.

### Kapı-Kaynak Kırılma Gerilimi $BV_{GSS}$

Kapı-kaynak jonksiyonunun kırılma gerilimi $BV_{GSS}$, belirli bir akımda akaç-kaynak kısa devreyken ($V_{DS} = 0$V) ölçülür. Kırılma gerilimi kapı-kaynak üzerinde ayarlanabilecek gerilime ilişkin sınırlayıcı bir değerdir. Bu değerin üstüne çıkılması durumunda eleman akımın harici bir devre tarafından sınırlanması gerekir, aksi takdirde eleman hasar görebilir. Kırılma gerilimi, akaç besleme geriliminin seçiminde sınırlayıcı bir değer sağlamaktadır.

### Ortak-Kaynak İleri Geçiş İletkenliği $g_{fs} = g_m$

Ölçülen ortak-kaynak ileri geçiş iletkenliği, $g_{fs}$ veya $g_m$ olarak anılır. Bu değer, akaç-kaynak kısa devreliyken ölçülür; yani

$$g_{fs} = \left.\frac{\Delta I_D}{\Delta V_{GS}}\right|_{V_{DS}=0}$$

ve JFET ac yükseltiminin bir göstergesidir. $g_{fs}$'nin (veya $g_m$) değeri, uygulanan bir ac kapı-kaynak gerilimine bağlı olarak ac akımının ne kadar değiştiğini gösterir.

$g_m$ değeri siemens (S) birimiyle ölçülür (daha önce mho (℧)) ve tipik değerler 1 ila 10 mS veya 1000μS-10.000 μS arasındadır.

Denklem (6.2) ile verilen bağıntının türevi alındığında[3]:

[3] Denklem (6.2)'nin türevi $I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$ alınırsa;

$$g_m = \frac{\partial I_D}{\partial V_{GS}} = -\frac{2I_{DSS}}{V_P}\left(1 - \frac{V_{GS}}{V_P}\right) = \frac{2I_{DSS}}{|V_P|}\left(1 - \frac{V_{GS}}{V_P}\right)$$

$$g_m = g_{m0}\left(1 - \frac{V_{GS}}{V_P}\right) \tag{6.3}$$

elde edilir; burada

$$g_{m0} = \frac{2I_{DSS}}{|V_P|} \tag{6.4}$$

$g_{m0}$ değeri, $V_{GS}$ = 0V'luk bir öngerilimde JFET'in maksimum ac kazanç parametresidir. Diğer öngerilim şartlarında $g_m$ değeri, Denklem (6.3) ve (6.4) ile hesaplandığı gibi, daha düşük olur.

ÖRNEK 6.2

$I_{DSS}$ = 12 mA ve $V_p$ = -4V'luk değerlere sahip bir JFET'in geçiş iletkenliğini ($g_m$), (a) $V_{GS}$ = 0V ve (b) $V_{GS}$ = -1.5V öngerilim noktalarında hesaplayın.

Çözüm:

Denklem (6.3) ve (6.4) kullanılırsa

$$g_{m0} = \frac{2I_{DSS}}{|V_P|} = \frac{2(12\text{ mA})}{|-4\text{ V}|} = \frac{24\times10^{-3}}{|-4|} = 6\times10^{-3}\text{ S} = 6\text{ mS} = 6000\,\mu\text{S}$$

$$\text{(a) } g_m = g_{m0}\left(1 - \frac{V_{GS}}{V_P}\right) = 6\text{ mS}\left(1 - \frac{0\text{ V}}{-4\text{ V}}\right) = 6\text{ mS} = 6000\,\mu\text{S}$$

$$\text{(b) } g_m = 6\text{ mS}\left(1 - \frac{-1.5\text{ V}}{-4\text{ V}}\right) = 3.75\text{ mS} = 3750\,\mu\text{S}$$

### Akaç-Kaynak açık (iletim) Direnci, $r_{ds\,(açık)}$

Belirli bir kapı-kaynak gerilimi ve akaç akımında ölçülen gerilim akaç-kaynak *açık (iletim)* direnci, JFET anahtar olarak kullanıldığında önem taşır. JFET, çalışmasının doyma veya omik bölgesinde öngerilimlenmişse, akaç ile kaynak arasında, $r_{ds(açık)}$ değeri ile belirtilen ve on ila birkaç yüz arasında değişen bir direnç söz konusudur.

## 6.5 MOSFET'LERİN YAPISI VE KARAKTERİSTİKLERİ

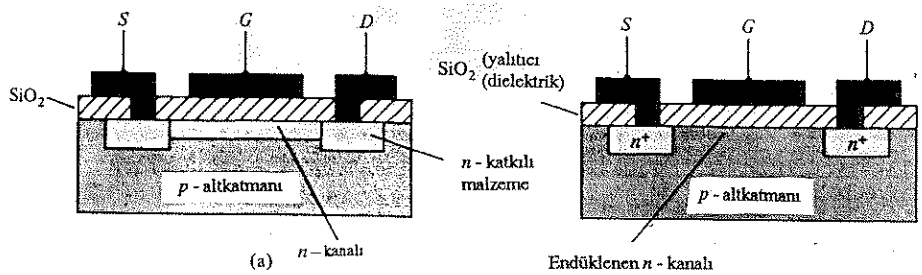
Alan etkili bir transistörün geçit ucu kanaldan izole edilmiş olarak yapılabilir. Popüler Metal-Oksit-Yarıiletken FET (MOSFET) ya kanal *ayarlamalı* MOSFET (Şekil 6.12a) veya kanal *oluşturmalı* MOSFET (Şekil 6.12 b) olarak üretilmektedir. Kanal



ayarlamalı üretim tipinde kanal, fiziksel olarak oluşturulur ve akaç-kaynak arasına uygulanan bir gerilim sonucu akaç ile kaynak arasında bir akım akar. Kanal oluşturmalı MOSFET'te kanal, eleman üretilirken oluşturulmaz. Yük taşıyıcılarından bir kanal oluşturmak ve akaç-kaynak arasına gerilim uygulandığında akım akmasını sağlamak üzere kapıya bir gerilim uygulanması gerekir.

### Kanal Ayarlamalı MOSFET

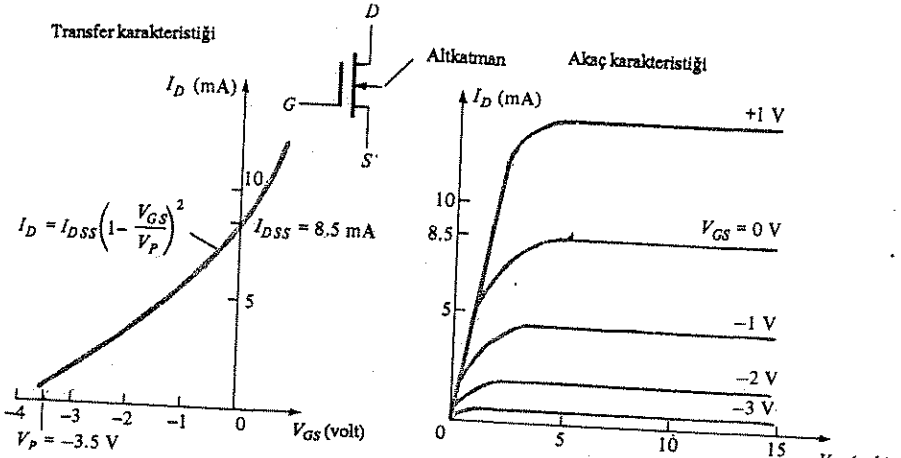
Şekil 6.12a'daki *n*-kanallı kanal ayarlamalı MOSFET transistör *p*-tipi bir alt tabaka (FET yapısına temel olarak kullanılan *p*-katkılı silisyum malzeme) üzerinde oluşturulmuştur. Kaynak ve akaç uçları, dahili olarak *n*-katkılı kanal bölgesine bağlanmış olan, *n*-katkılı kaynak ve akaç bölgelerine bir metal (alüminyum) ile bağlanır. *n*-kanalının üzerinde izolasyon katmanı olarak görev yapan silisyum dioksit ($SiO_2$) katmanına bir metal katman uygulanmıştır. Oksit bir katman üzerine metal geçit birleşiminin yarı iletken bir alt tabaka üzerine yerleştirilmesi kanal ayarlamalı MOSFET transistörü oluşturur. Şekil 6.12a'daki *n*-kanal elemanda, negatif kapı-kaynak gerilimleri kanal bölgesinden elektronları iterek kanalı boşaltır ve büyük bir negatif bir kapı-kaynak gerilimi kanalı kısacaktır. Öte yandan pozitif kapı-kaynak gerilimi, kanalı genişletecek (*p*-tipi taşıyıcıları itecek) ve böylece daha çok yük taşıyıcılarının geçmesine, yani kanal akımının artmasına yol açacaktır.



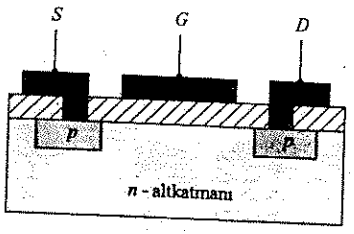

Şekil 6.12 MOSFET'in yapısı: (a) ayarlamalı; (b) oluşturmalı.

Şekil 6.13'te kanal ayarlamalı bir *n*-kanal MOSFET elemanının karakteristiği gösterilmiştir. Eleman hem pozitif hem de negatif kapı-kaynak gerilimiyle çalışırken gösterilmektedir. $V_{GS}$'nin negatif değerleri akaç akımını kısma gerilimine kadar düşürür ve bu noktadan sonra hiç akaç akımı akmaz. Transfer karakteristiği negatif kapı-kaynak gerilimleri için aynıdır, ancak $V_{GS}$'nin pozitif değerleri için devam eder. Kapı, $V_{GS}$'nin hem pozitif hem de negatif değerleri için kanaldan izole edilmiş olduğundan, eleman $V_{GS}$'nin her iki polaritesiyle çalıştırılabilir ve hiç bir durumda kapıdan akım akmaz. Şekil 6.13'deki elemanın şematik sembolünde bir alt tabaka ucunun eklendiği (kapı, kaynak ve akaç tellerine ek olarak) görülüyor. Bunun üze-

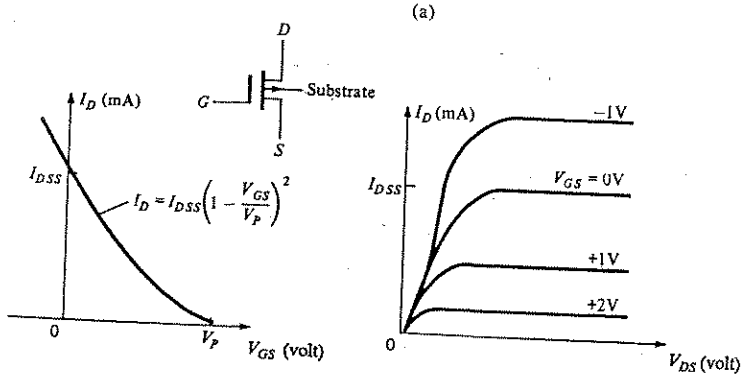
rinde eleman tipi işaretlidir; burada ok, $p$-tipi bir alt tabaka, dolayısıyla bir $n$-kanal elemanı olduğuna gösterir. Kanal ayarlamalı bir $p$-kanal MOSFET karakteristiği Şekil 6.14'de gösterilmiştir.




Şekil 6.13 $n$-kanallı kanal ayarlamalı MOSFET karakteristikleri.




(a)




(b)

Şekil 6.14 $p$-kanallı kanal oluşturmalı MOSFET: (a) yapısı; (b) karakteristikleri



ÖRNEK 6.3

Kanal ayarlamalı bir MOSFET, $I_{DSS}$ = 12 mA ve $V_P$ = -4.5V değerlerine sahiptir. Akaç akımını (a) 0V (b) -2V ve (c) -3V'luk kapı-kaynak gerilimleri için hesaplayın.

Çözüm:

Denklem (6.2)'yi kullanırsak:

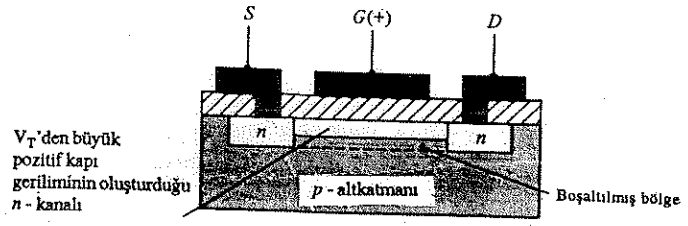
(a) $I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 12\text{ mA}\left(1 - \frac{0\text{ V}}{-4.5\text{ V}}\right)^2 = 12\text{ mA}$

(b) $I_D = 12\text{ mA}\left(1 - \frac{-2\text{ V}}{-4.5\text{ V}}\right)^2 = 3.7\text{ mA}$

(c) $I_D = 12\text{ mA}\left(1 - \frac{-3\text{ V}}{-4.5\text{ V}}\right)^2 = 1.33\text{ mA}$

## Kanal Oluşturmalı MOSFET

Şekil 6.15'deki kanal oluşturmalı MOSFET, akaç ile kaynak arasında temel eleman yapısı olarak bir kanala sahip değildir. Pozitif bir kapı-kaynak geriliminin uygulanması, kapının altındaki alt tabakadaki delikleri iterek boşaltılmış bir bölge oluşmasını sağlar. Kapı gerilimi yeterince pozitif olduğu zaman elektronlar, bu boşaltılmış



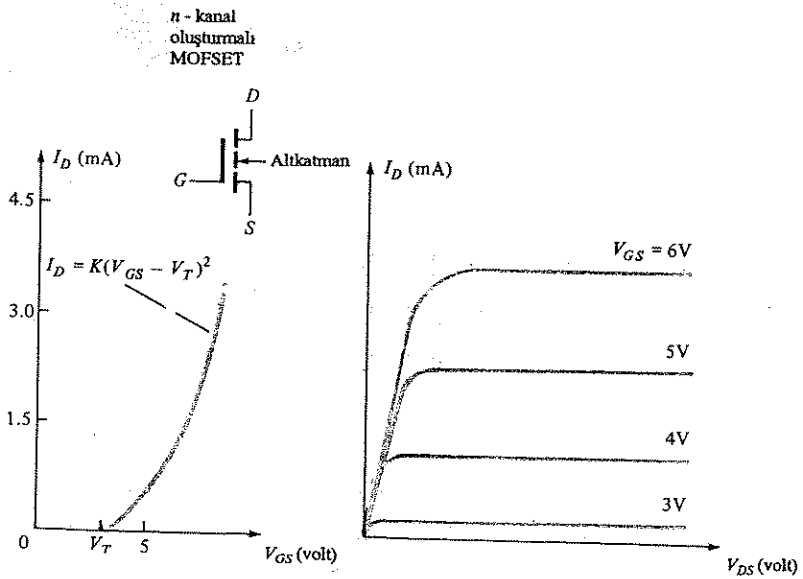

Kanal oluşturmalı MOSFET içinde oluşan $n$ kanalı

bölgeye çekilir ve akaç ile kaynak arasında bir $n$-kanalı olarak görev yapar. Buradan oluşan $n$-kanal, kanal oluşturmalı MOSFET karakteristiği Şekil 6.16'da gösterilmiştir. Kapı-kaynak gerilimi $V_T$ eşik değerini aşıncaya kadar akaç akımı akmayacaktır. Bu eşik değerini aşan pozitif gerilimler, artan bir akaç akımına yol açacaktır; transfer ka-

rakteristiğinin denklemi ile verilmiştir, burada $K$ (tipik olarak 0.3 mA/V$^2$) elemanın yapısına ilişkin bir değerdir.[4] Dikkat edilirse, $V_{GS} = 0$V ile hiç akaç akımı

$$I_D = K(V_{GS} - V_T)^2 \tag{6.5}$$

akmadığından kanal oluşturmalı bir MOSFET ile ilgili bir $I_{DSS}$ değeri yoktur. Her ne kadar kanal oluşturmalı MOSFET çalışma aralığı bakımından kanal ayarlamalı elemana göre daha kısıtlı olsa da, kanal oluşturmalı eleman daha basit yapısı ve daha küçük

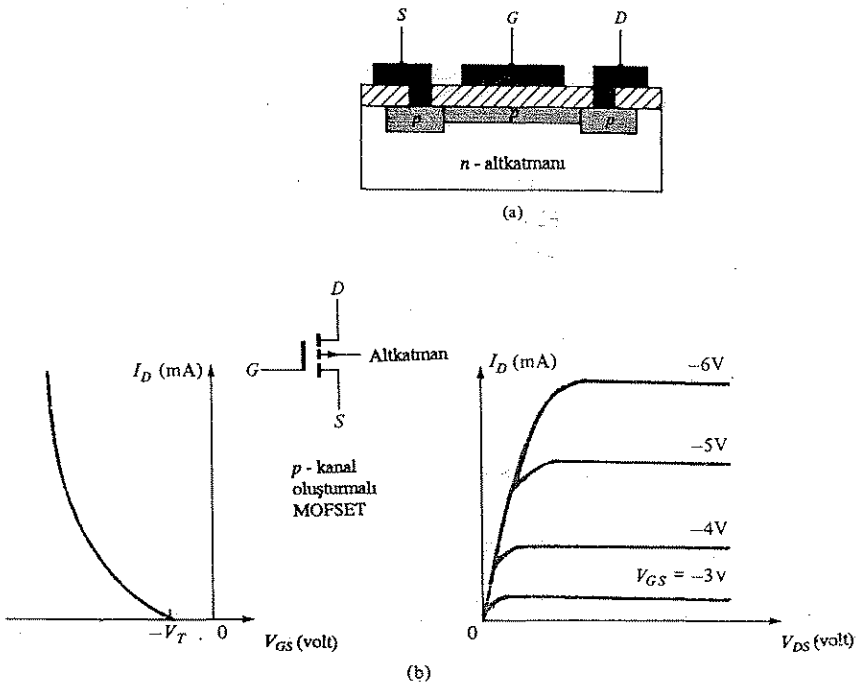



Şekil 6.16 *n*-kanallı kanal oluşturmalı MOSFET'e ilişkin karakteristikler.

ölçüleri dolayısıyla, büyük çaplı entegre devreler için daha uygun bir elemandır. Kanal oluşturmalı elemanın şematik sembolünde akaç ile kaynak arasında başlangıçta bir kanalın olmadığını belirten kesik bir çizgi görülür. Alt tabaka uç oku *p*-tipi bir alt tabakayı ve *n*-tipi bir kanalı gösterir. *P*-kanal kanal oluşturmalı MOSFET'ler de üretilebilmektedir. Bu tür bir eleman ve karakteristiği Şekil 6.17'de gösterilmiştir.

[4] Denklem (6.5): yalnızca $|V_{GS}| > |V_T|$ olması halinde geçerlidir.






Şekil 6.17 *p*-kanallı kanal oluşturmalı MOSFET: (a) yapısı; 5b) karakteristikleri

## ÖRNEK 6.4

*N*-kanallı kanal oluşturmalı, eşik değeri 2.5V olan bir MOSFET için aşağıdaki geçit-kaynak gerilimlerinde akan akım değerlerini bulun:

(a) $V_{GS} = 2.5$ V (b) $V_{GS} = 4$V, (c) $V_{GS} = 6$V

Çözüm:

$K = 0.3$ mA/V$^2$ değerini Denklem (6.4)'te yerine koyarsak:

(a) $I_D = 0.3 \times 10^{-3} (V_{GS} - V_T)^2 = 0.3 \times 10^{-3} (2.5 - 2.5)^2 = \mathbf{0\ mA}$
(b) $I_D = 0.3 \times 10^{-3} (4 - 2.5)2 = \mathbf{0.675\ mA}$
(c) $I_D = 0.3 \times 10^{-3} (6 - 2.5)2 = \mathbf{3.675\ mA}$

Bir JFET veya kanal ayarlamalı MOSFET için olduğu gibi kanal oluşturmalı bir MOSFET için de bir aktarma iletkenliği değeri bulunabilir; bu durumda geçerli olan bağıntı[5]

$$g_m = 2K(V_{GS} - V_T) \tag{6.6}$$

ile verilmiştir.

ÖRNEK 6.5

$V_T$ = 3V'luk eşik değerine sahip kanal oluşturmalı bir $n$-kanal MOSFET'in geçiş iletkenliğini aşağıdaki çalışma noktaları için bulun: (a) 6V ve (b) 8V.

Çözüm:

(a) $g_m = 2(.3 \times 10^{-3})(6 - 3) = \mathbf{1.8\ mS}$
(b) $g_m = 2(0.3 \times 10^{-3})(8 - 3) = \mathbf{3\ mS}$

## 6.6 KARAKTERİSTİK ÖZELLİKLER SAYFALARI

Bir JFET'in karakteristik özellikler sayfası önem taşıyan bir dizi elektriksel karakteristik ve anma değerleri konusunda bilgi sağlamaktadır. Şekil 6.18'de sayfalarında bulunabilecek tipik bilgiler görülmektedir. Mutlak maksimum anma değerleri aşağıdaki gibi bilgiler sağlamaktadır.

Maksimum Akaç-Kaynak Gerilimi = 30 V

Buna eşit veya altındaki besleme gerilimleri JFET elemanının güvenli çalışmasını sağlayabilecektir.

25°C'de toplam güç harcaması = 360 mW

Transistörün oda sıcaklığında harcadığı maksimum güç 360 mW'a eşit veya daha düşük olmalıdır. Örneğin $V_{DS}$ = 20V ve $I_D$ = 8mA öngerilim koşulunda harcanan güç;

[5] Denklem (6.5)'in türevinden:

$$g_m = \frac{\partial I_D}{\partial V_{GS}} = 2K(V_{GS} - V_T)$$

burada $K = 0.3 \times 10$ A/V$^2$ (tipik) = 0.3 mA/V$^2$.

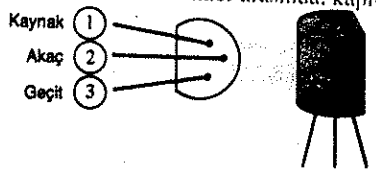


$$\text{maksimum } I_D = \frac{\text{maksimum } P_D}{\text{maksimum } V_{DS}} = \frac{360\text{ mW}}{30\text{ V}} = 12\text{ mA}$$

olacaktır; bu da 360 mW'luk maksimum anma değerin oldukça altındadır. Aslında 30 V'taki maksimum akım;

$$BV_{GSS} = -30\text{ V}$$

olacaktır. Verilen elektriksel karakteristikler arasında, kapı-kaynak uçları üzerinde




(a)

Mutlak maksimum anma değerleri (25° C serbest hava sıcaklığında)

| | |
|---|---|
| Akaç-Kapı gerilimi | 30 V |
| Ters yönde Kapı-Kaynak Gerilimi | -30 V |
| İleri Yönde Sürekli Kapı Akımı | 10 mA |
| Transistör Sürekli Harcama Gücü (25°C (veya daha düşük) Serbest Hava Sıcaklığında) | 360 mW |
| Transistör Sürekli Harcama Gücü (25°C (veya daha düşük) Bacak Sıcaklığında | 500 mW |
| Saklama Sıcaklık Aralığı | -65°C ile 150°C |

(b)

Elektriksel karakteristikler (25°C serbest hava sıcaklığında)

| | PARAMETRE | MİN. | MAKS. |
|---|---|---|---|
| $BV_{GSS}$ | Kapı-Kaynak Kırılma Gerilimi | -30 V | |
| $V_{GS(kapalı)}$ | Kapı-Kaynak Kapanma Gerilimi | -2.5 V | -6 V |
| $I_{DSS}$ | Sıfır Geçit Geriliminde Akaç Akımı | 10 ma | 15 mA |
| $r_{ds(açık)}$ | Küçük-Sinyal Akaç-Kaynak Açık-Durum Direnci | | 210 Ω |
| $y_{fs}$ | Küçük-Sinyal Ortak-Kaynak ileri Transfer Admitansı | 3.5μS | 7.5 μS |
| $y_{os}$ | Küçük-Sinyal Ortak-Kaynak Çıkış Admitansı | | 75 μS |

(c)

**Şekil 6.18** 2N5950 JFET'e ilişkin özellik bilgileri: (a) elemanın bacakları; (b) mutlak maksimum anma değerleri; (c) tipik elektriksel karakteristik bilgileri.

jonksiyonun ters öngerilim yönünde kırıldığı tipik kırılma gerilimini tanımlayan

$V_{DS}$ = 15 V'luk bir akaç-kaynak geriliminde ölçülen kapı-kaynak kırılma gerilimi $V_P$'yi tanımlayan

$$V_{GS(\text{kapalı})} = -2.5 \text{ ile } -6\text{V}$$

$V_{GS}$ = 0V ve $V_{DS}$ = 15 V değerlerde ölçülen doyum durumundaki akaç akımını tanımlayan

$$I_{DSS} = 15 \text{ mA (maksimum)}$$

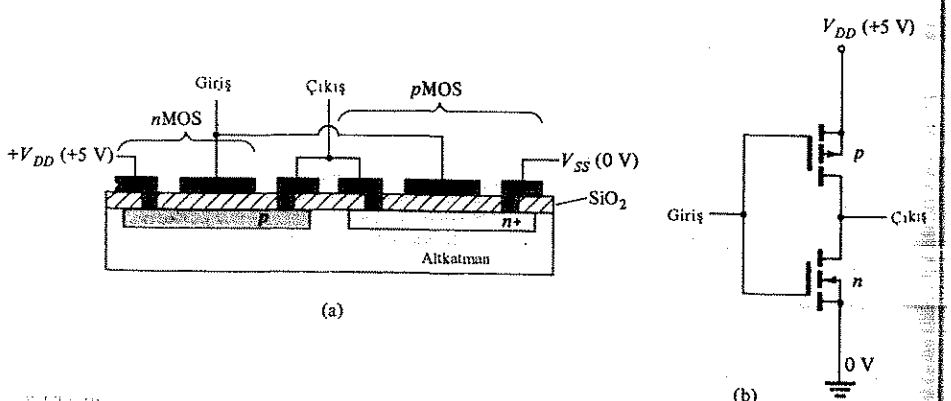
gibi değerler sayılabilir.

Bir diğer parametre de küçük ac sinyalleri için akaç-kaynak direncini tanımlayan

$$r_{ds(\text{açık})} = 210\ \Omega \text{ (maksimum)değeridir.}$$

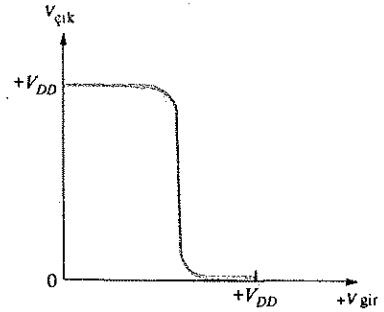
## 6.7 CMOS

Temel olarak sayısal devrelerde kulanılan ve oldukça yaygın olan bir bağlantı, kanal oluşturmalı *p*MOS ve *n*MOS transistörlerini tümler veya diğer adıyla CMOS elemanda birleştiren bir bağlantıdır. Şekil 6.19'da temel CMOS bağlantısı gösterilmiştir. Giriş, *p*MOS ve *n*MOS transistörlerinin ortak geçitlerine bağlıdır. Pozitif bir giriş gerilimi *p*MOS'u kapalı, *n*MOS'u açık duruma getirerek, çıkışta 0V verecektir. Düşük değerli bir giriş gerilimi buna karşılık *p*MOS'u açık, *n*MOS'u kapalı duruma getirerek, çıkış gerilimini $+V_{DD}$'ye çıkaracaktır. Giriş ve çıkış gerilimleri arasındaki ilişkiyi gösteren bir grafik Şekil 6.20'de gösterilmiştir.




Şekil 6.19 Temel CMOS bağlantısı.






Şekil 6.20 CMOS'un giriş/çıkış ilişkisi.

Giriş gerilimi düşük olduğu zaman *n*MOS transistörü kapalı kalırken *p*MOS transistörü açık duruma öngerimlenir ve çıkış besleme gerilimi düzeyi, $+V_{DD}$'ye çıkar. Giriş gerilimi arttıkça, Şekil 6.20'de gösterildiği gibi, giriş gerilimi *n*MOS transistörünü açık hale getirecek düzeye ulaşıncaya kadar durum korunur. Daha sonra çıkış gerilimi, *p*MOS elemanı tamamen açılıp ve *n*MOS transistörün kapanmaya başlarken hızla 0V'a düşer.

Gerilimin $+V_{DD}$'den 0V'a düştüğü veya 0V'tan $+V_{DD}$'ye yükseldiği kısa bir süre dışında, *p*MOS ve *n*MOS transistörlerinin seri bağlantısındaki transistörlerinden biri kapalıdır ve besleme kaynağından akım çekilmez. Yüksek ve alçak çıkış düzeyleri arasında kalan kısa anahtarlama süresi dışında (yani biri açık diğeri kapalı duruma geçerken her iki transistörün açık olduğu süre dışında) CMOS devresi besleme kaynağından güç çekmeden yüksek veya alçak çıkış ile çalışmaktadır. Aslında bir CMOS devresinin güç tüketimi dc koşullarında sıfır olup, uygulanan sinyalin frekansıyla birlikte devre daha sık anahtarlama yaptığından bu tüketim artacaktır.

CMOS'lar ağırlıklı olarak sayısal devrelerde kullanılır ve besleme kaynağından çok az güç çekerken 0V veya +5V'luk bir çıkış sağlar. Düşük güçlü entegre devrelerin çoğunluğu CMOS transistörleri ile yapılmıştır.

## PROBLEMLER

### § 6.2

1. Eleman parametreleri $V_P$ = -3V ve $I_{DSS}$ = 8mA olan bir *n*-kanal JFET'in akaç akımını, aşağıdaki kapı-kaynak gerilimleri için hesaplayın: (a) -1V, (b) 0V, (c) -2V.

2. Eleman parametreleri $V_p$ = +4V ve$I_{DSS}$ = 7.5 mA olan bir *p*-kanallı JFET elemanının akaç akımını, aşağıdaki kapı-kaynak gerilimleri için hesaplayın: (a) +2V, (b) +3V.

3. $V_p$ = -3V ve $I_{DSS}$ = 8mA değerlerine sahip bir *n*-kanallı JFET elemanında 5 mA'lık bir akaç akımı sağlıyacak kapı-kaynak gerilimini hesaplayın.

4. $V_p$ = +4V ve $I_{DSS}$ = 7.5 mA değerlerine sahip bir *p*-kanallı JFET elemanında 5 mA'lik bir akaç akımı sağlıyacak kapı-kaynak gerilimini hesaplayın.

5. $I_{DSS}$ değeri 8.5 mA olan bir *n*-kanallı JFET çalıştırıldığında $I_D$ = 2.125 mA ve $V_{GS}$ = -2.5V olarak ölçülüyor. Elemanın $V_p$ değeri nedir?

6. $V_p$ değeri -6 V olan bir *n*-kanallı JFET, $I_D$ = 6.75 mA ve $V_{GS}$ = 1.5 V'de çalışıyor. Elemanın $I_{DSS}$ değerini bulun.

7. Anma değerleri $I_{DSS}$ = 10 mA ve $V_p$ = -3.5V olan bir *n*-kanallı JFET elemanı çalıştırıldığında $I_D$, 3.625 mA olarak ölçülüyor. $V_{GS}$ değeri nedir?

§ 6.3

8. $I_{DSS}$ = 16 mA ve $V_p$ = -6V parametrelerine sahip bir *n*-kanallı JFET elemanına transfer karakteristiğini çizin.

9. $I_{DSS}$ = 10mA ve $V_p$ = -5V parametrelerine sahip bir *n*-kanallı JFET elemanının transfer karakteristiğini çizin.

10. $I_{DSS}$ = 12mA ve $V_p$ = 4.5V parametrelerine sahip bir *p*-kanallı JFET elemanının transfer karakteristiğini çizin.

§ 6.4

11. $I_{DSS}$ = 8mA ve $V_p$ = -4.5V parametrelerine sahip bir *n*-kanallı JFET elemanının, $g_{mo}$, geçiş iletkenliğini (transkondüktansını) bulun.

12. $V_p$ = -3V ve $g_{m0}$ = 4.5 mS parametrelerine sahip bir *n*-kanallı JFET elemanının $I_{DSS}$ değeri nedir?

13. $I_{DSS}$ = 12 mA ve $g_{mo}$ = 6500 $\mu S$ parametrelerine sahip bir *p*-kanallı JFET elemanının $V_p$ değeri nedir?



14. $V_p$ = -3.8V ve $I_{DSS}$ = 6.8 mA parametrelerine sahip bir *p*-kanallı JFET elemanının $g_{m0}$ değerini bulun.

15. *n*-kanallı bir JFET ($I_{DSS}$ = 8mA, $V_p$ = -4V), $V_{GS}$ = -1.5V'ta çalıştırıldığında geçiş iletkenliği $g_m$ değeri ne olur?

16. Bir *p*-kanallı JFET ($I_{DSS}$ = 9mA, $V_p$ = +3.5V), $V_{GS}$ = 0.75V'ta çalıştırıldığında geçiş iletkenliği $g_m$ değeri ne olur?

17. Bir *n*-kanallı JFET, $V_{GS}$ = -1.5V ve $I_{DSS}$ = 2.9mA'de öngerilimlidir. $I_{DSS}$ = 7.5mA olduğuna göre $V_p$ ve $g_m$ değerleri nedir?

18. Bir *n*-kanallı JFET ($I_{DSS}$ = 7.8 mA). $I_D$ = 3.82 mA ve $V_{GS}$ = -1.2V'ta çalıştırılıyor. Bu çalışma noktasındaki $g_m$ değeri nedir.

19. Bir *p*-kanallı JFET ($I_{DSS}$ = 13.5mA, $V_p$ = +5V), $I_D$ = 9.5 mA'de çalıştırılıyor. Bu çalışma noktasındaki $g_m$ değeri nedir?

20. Bir *n*-kanallı JFET ($V_p$ = -4.5 V, $I_{DSS}$ = 8 mA), $V_{GS}$ = -1.2V'ta çalıştırılıyor. Elemanın geçiş iletkenliğini ($g_{m0}$) ve çalışma noktasındaki aktarma (transfer) iletkenliğini ($g_m$) bulun.

21. Bir JFET ($g_{m0}$ = 4200 S) $V_{GS}$ = -1V'ta çalıştırılıyor. Bu noktadaki $g_m$ nedir? ($V_p$ = -4V.)

22. Bir JFET ($I_{DSS}$ = 6mA, $V_p$ = -2.5V), $I_D$ = 5mA'de çalıştırılıyor. Bu noktadaki $g_m$ nedir?

23. Bir JFET ($V_p$ = -4V), $V_{GS}$ = -1V'ta çalıştırıldığı zaman 4500µ S'lik bir geçiş iletkenliğine sahipse, elemanın maksimum geçiş iletkenliği nedir?

§ 6.5

24. Kanal ayarlamalı bir MOSFET ($I_{DSS}$ = 12 mA, $V_p$ = -4V), $V_{GS}$ = -5V'ta çalıştırılıyor. Bu çalışma noktasındaki geçiş iletkenliği (transkondüktans) ($g_m$) nedir?

25. Kanal ayarlamalı bir MOSFET ($I_{DSS}$ = 8mA, $V_p$ = -2V), $V_{GS}$ = 0V'ta çalıştırılıyor. Elemanın geçiş iletkenliği nedir?

**26.** 3.5V eşik gerilimi olan kanal oluşturmalı bir MOSFET, $V_{GS}$ = 5V'ta çalıştırılıyor. Akan akımların değeri nedir ($K$ = 0.3 mA/V)?

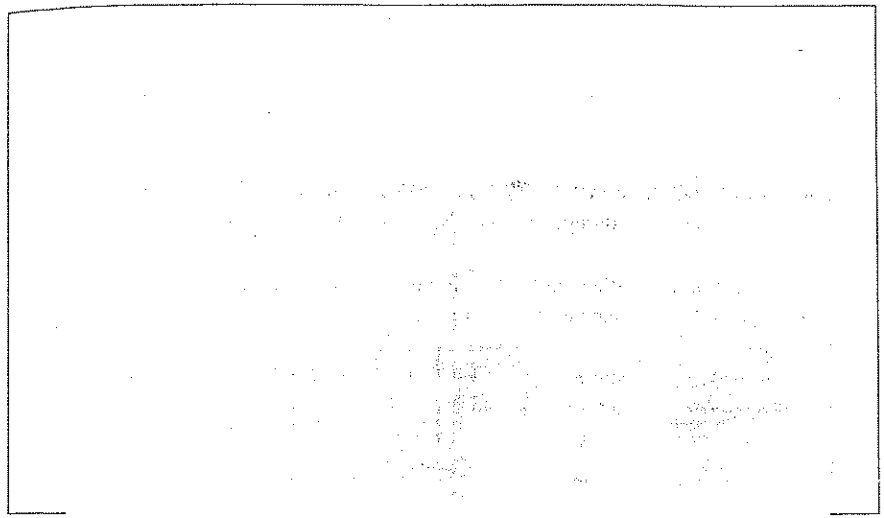
**27.** $n$-kanallı kanal oluşturmalı bir MOSFET, 7V'ta öngerilimlendiğinde $I_D$ = 4.8mA'de çalışıyorsa eşik gerilimi ($V_T$) nedir?

**28.** $n$-kanallı kanal oluşturmalı bir MOSFET 6V'ta çalıştırıldığında eşik değeri $V_T$ = 2.8V olmaktadır. Bu durumdaki devre geçiş iletkenliğini hesaplayın.

**29.** $V_{GS}$ = 7.5V'ta çalıştırılan kanal oluşturmalı bir MOSFET, 2.5 mS'lik geçiş iletkenliğine sahiptir. Elemanın eşik gerilimi nedir?

**30.** $n$-kanallı kanal oluşturmalı bir MOSFET ($V_T$ = 2.5V), $I_D$ = 6mA'de çalıştırıldığında geçiş iletkenliği ne olur?





## 7.1 SABİT ÖNGERİLİM

Bir FET elemanın dc öngerilimlemesi, istenilen bir akaç akımının akmasına yol açan bir geçit-kaynak geriliminin uygulanmasını gerektirir. Bir JFET için akaç akımı, doyma akımı $I_{DSS}$ ile sınırlıdır. Kanal ayarlamalı bir MOSFET, $I_{DSS}$'nin altında, üstünde veya ona eşit bir değerde öngerilimlenebilir. Kanal oluşturmalı bir MOSFET'in, elemanın açılması için eşik değerini aşan bir geçit-kaynak gerilimiyle öngerilimlenmesi gerekir. FET geçite bakıldığında görülen empedans çok yüksek olduğundan (bir JFET'de ters öngerilimli $p$-$n$ jonksiyonu veya kanal oluşturmalı MOSFET'de bir silisyum dioksit tabakasıyla izolasyon) gerilim bölücü veya sabit kaynak geriliminin geçitte oluşturduğu dc gerilimi FET tarafından etkilenmez veya yüklenmez. Sabit dc öngerilimleme, Şekil 7.1'de gösterildiği gibi, geçit-kaynak jonksiyonunu ters öngerilimlemek için kullanılan bir kaynakla elde edilir. $V_{GG}$ kaynağı, $V_{GS}$ gerilimini $R_G$'den ya da geçit ucundan hiç akım akmayacak şekilde ters öngerilim düzeyine çekmek için kullanalır.

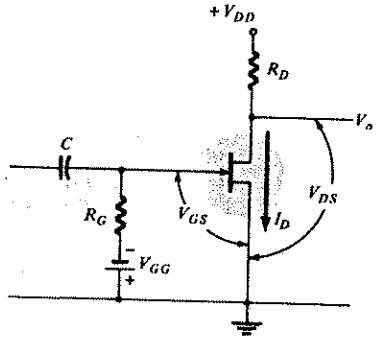
$$I_G = 0$$

Geçit-kaynak ters öngerilimli olduğu için, bu jonksiyondan akım akmaz. $C$ kondansatöründen dc akımı geçmediğinden, $R_G$ direncinden de akım geçmeyecektir. Kaynak, $n$-kanal JFET'i öngerilimleyecek $V_{GS}$ gerilimini sağlar, fakat $V_{GS}$ kaynağından akım çekilmez.

$R_G$ direnci, $C$ kondansatörü üzerinden uygulanacak herhangi bir ac sinyalinin $R_G$

üzerinde artırılmasını sağlamak için eklenmiştir. ac sinyalinin $R_G$ üzerinde artmasıyla birlikte $R_G$ üzerindeki dc gerilim düşümü,

$$V_{RG} = I_R = 0 \text{ V} \text{ olur.}$$




Şekil 7.1 Sabit öngerilim kullanan JFET devresi.

$V_{GS}$, geçit-kaynak gerilimi ise,

$$V_{GS} = V_G - V_S = V_{GG} - 0 = V_{GG} \tag{7.1}$$

olarak bulunur. Daha sonra akaç-kaynak akımı $I_D$, aşağıda verilen Shockley eşitliğiyle bulunabilen, geçit-kaynak gerilimi $V_{GS}$ tarafından oluşturulur:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 \tag{7.2}$$

Bu akım, akaç direncinde belli bir gerilim düşümüne neden olur ;

$$V_{R_D} = I_D R_D$$

akaçtaki gerilim ise,

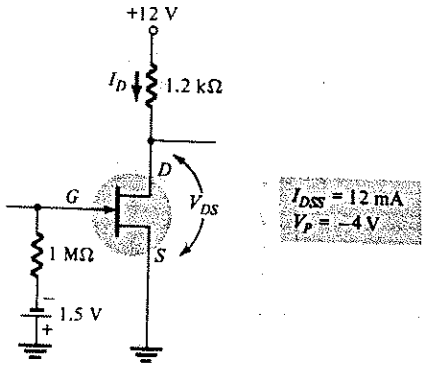
$$V_D = V_{DD} - I_D R_D \tag{7.3}$$

olarak bulunur.



ÖRNEK 7.1

Şekil 7.2'deki sabit öngerilim devresinin akaç akımını ve akaç-kaynak gerilimini bulun.




Şekil 7.2 Örnek 7.1'e ilişkin JFET sabit-öngerilim devresi.

Çözüm:

$$V_{GS} = V_{GG} = -1.5 \text{ V}$$

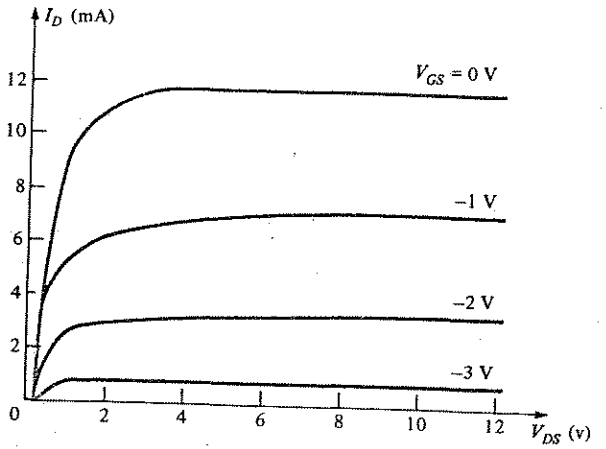
$$I_D = I_D\, I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 12 \text{ mA}\left(1 - \frac{-1.5 \text{ V}}{-4 \text{ V}}\right)^2 = 4.69 \text{ m}$$

$$V_D = V_{DD} - I_D R_D = 12 \text{ V} - (4.69 \text{ mA})\,(1.2 \text{ k}\Omega) = 6.4 \text{ V}$$

$$V_{DS} = V_D - V_S = 6.4 \text{ V} - 0 \text{ V} = 6.4 \text{ V}$$

## JFET Akaç-Kaynak Karakteristiğine Dayalı Grafik Analiz

Aşağıda, bir JFET devresinin dc öngerilimli çalışmasının grafik olarak analizi verilmiştir. Her ne kadar yukarda kullanılan matematiksel yöntem devredeki tüm akımları belirlemek için açık ve doğrudan bir araç sağlıyorsa da, grafik analiz, öngerilimle çalışmaya yeni bir bakış açısı getirmekte ve dc öngerilimlemeye neden ihtiyaç duyulduğunun anlaşılmasına yardımcı olmaktadır. Şekil 7.3'de bir JFET'in ($I_{DSS}$ = 12 mA, $V_p$ = –4V) akaç-kaynak karakteristiği verilmiştir.



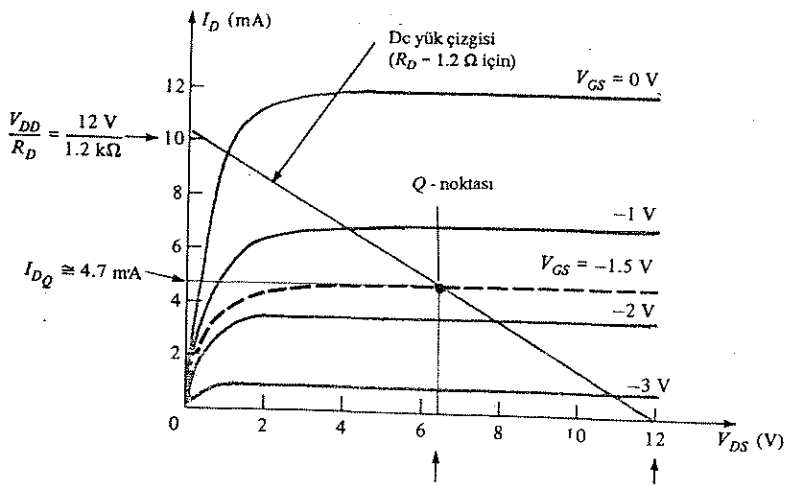

Şekil 7.3 $I_{DSS}$ = 12 mA ve Vp = -4V değerleri için JFET'in Akaç-kaynak karakteristiği.

Kapı–kaynak öngerilim gerilimi, $V_{GG}$ kaynak değeri ile seçilebilir. 1.5V'luk bir pilin kullanılması akaç akımını ve seçilen $R_D$ değeri akaç gerilimini oluşturacaktır. $V_{GS}$ = -1.5 V'a ait kapı–kaynak karakteristik eğrisi Şekil 7.3'de gösterilmediği için, $V_{GS}$ = -1V ve $V_{GS}$ = -2V arasında kalan bir çizgi Şekil 7.4'de gösterildiği gibi $V_{GS}$ = -1.5V'luk kesik bir çizgiyle yaklaşık olarak verilmiştir.

Eşitlik (7.3) ile verilen çalışmayı temsil eden bir dc yük doğrusu, şu şekilde çizilebilir:

1. $I_D$ = 0 mA için:

$$V_D = V_{DD} - (0)R_D = V_{DD}$$




Şekil 7.4 Örnek 7.2'ye ilişkin akaç-kaynak karakteristiği ve yük doğrusu



($I_D$ = 0 yani yatay eksen üzerinde bulunan bir nokta $V_D = V_{DD}$'de işaretlenmiştir.)

2. $V_{DS} = V_D$ = 0V için:

$$0\text{ V} = V_{DD} - I_D R_D$$

$$I_D = \frac{V_{DD}}{R_D}$$

($V_{DS}$ = 0 yani düşey eksen üzerinde bulunan nokta $I_D = V_{DD}/R_D$'de işaretlenmiştir.)

3. Dc yük doğrusu, 1 ve 2. adımlarda işaretlenen noktalar arasında çizilir.

ÖRNEK 7.2

Akaç-kaynak karakteristiği Şekil 7.3'te görülen JFET'i kullanarak Şekil 7.2'deki devrenin sükunet (Q) noktasını bulun.

Çözüm:

$V_{GS}$ = -1.5V'e ilişkin karakteristik eğri, -1V ve -2V eğrilerinin arasına çizilmiştir. Aşağıdaki iki nokta arasında bir doğru çizilerek dc yük doğrusu elde edilir:

$I_D$ = 0 için: $V_D = V_{DD}$ = 12 V

$$V_{DS} = 0 \text{ için: } I_D = \frac{V_{DD}}{R_D} = \frac{12\text{ V}}{1.2\text{ k}\Omega} = 10\text{ mA}$$

Şekil 7.4'te görülen sükunet noktasının koordinatları;

$$I_{DQ} = 4.7\text{ mA} \quad \text{ve} \quad V_{DSQ} = 6.4\text{ V}$$

olarak bulunur.

## 7.2 KENDİNDEN ÖNGERİLİMLİ JFET YÜKSELTECİ

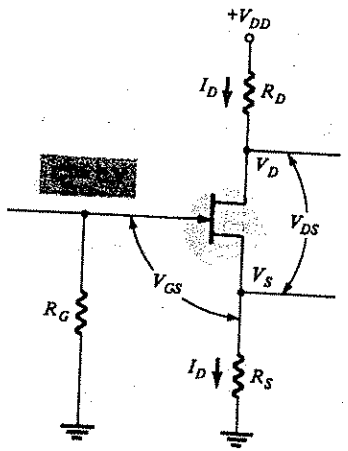
Daha pratik bir JFET öngeriliminde ikinci bir kaynağa gerek olmadan, kapı-kaynak öngerilimini sağlamak için bir kaynak direnci ($R_S$) kullanılır. Şekil 7.5'de sadece tek gerilim kaynağı ($V_{DD}$) kullanılan dc öngerilim devresi verilmiştir. Ters öngerilimli kapı-kaynak üzerinden hiç kapı akımı akmayacağından, kapı akımı :

$$I_G = 0$$

bu nedenle kapı gerilimi,

$$V_G = I_G R_G = 0\text{ V} \tag{7.4}$$

olur.




Şekil 7.5 Kendinden öngerilimli JFET devresi.

Akaç akımı $I_D$'ye ayarlıyken, kaynaktaki gerilim;

$$V_S = I_D R_S \tag{7.5}$$

olur.

O halde kapı-kaynak gerilimi;

$$V_{GS} = V_G - V_S = 0\ \text{V} - I_D R_S$$

$$V_{GS} = -I_D R_S \tag{7.6}$$

Akaç akımının, Denklem (7.2), ile belirlendiği gibi, JFET için yeterli olması gerekir.

Denklem (7.2) ve (7.6), iki bilinmeyenli ($I_D$ ve $V_{GS}$) iki denklemdir. Bir denklem diğerinde yerine konarak bilinmeyenlerden biri ve ardından diğeri için çözüm bulunabilir. Her ne kadar bu, bir bilgisayar programıyla kolayca yapılabilse de, bu iki denklemi çözmenin daha uygun bir yöntemi grafik tekniktir; çizilen iki eğrinin kesişme noktası aranan çözümü verir.

İlk önce Denklem 7.2'nin JFET transfer karakteristiğini Daha sonra Denklem (7.6)'nın doğrusunu çizin (kendinden öngerilim doğrusu). Bu ikinci doğru iki nokta seçilerek kolayca çizilebilir.



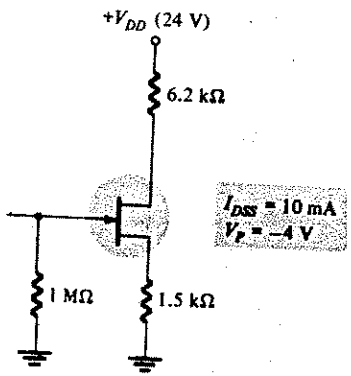
$I_D = 0$ için: $V_{GS} = (0)R_S = 0$ V

$V_{GS} = V_P$ için: $I_D = \dfrac{-V_P}{R_S}$

Örnek 7.3'te gösterildiği gibi kendinden-öngerilim doğrusu ile transfer karakteristiğinin kesişme noktası istenilen $Q$ noktasını vermektedir.

ÖRNEK 7.3

Şekil 7.6'daki devrenin $V_{GS}$ ve $I_D$ değerlerini bulun.




Şekil 7.6 Örnek 7.3'e ilişkin JFET öngerilimli devresi

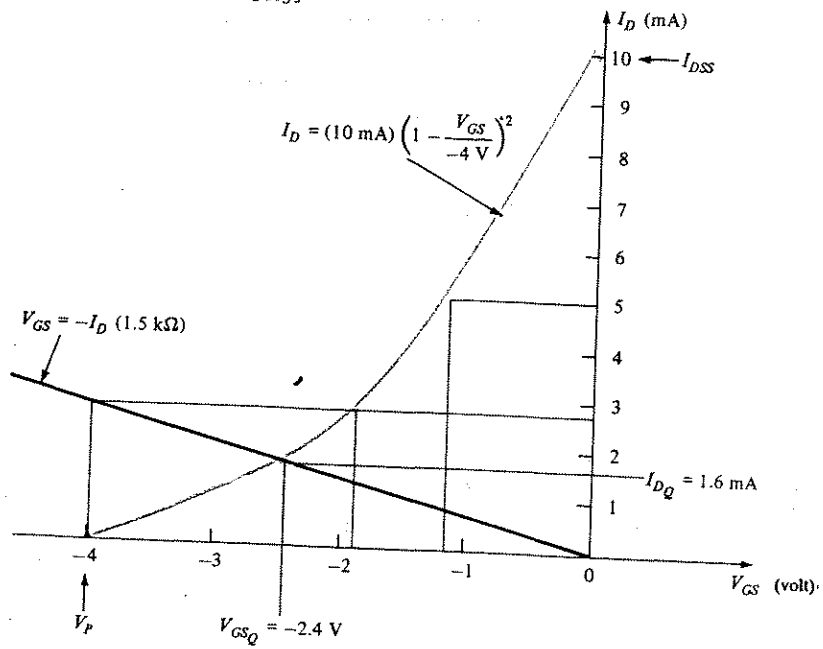
Çözüm:

JFET transfer karakteristiğini çizmek için [Denklem (7.2)]:

| | $V_{GS}$ (V) | $I_D$ (mA) | |
|---|---|---|---|
| | 0 | 10 | |
| $[0.3V_P]$ | -1.2 | 5 | $\left[\dfrac{I_{DSS}}{2}\right]$ |
| $[0.5V_P]$ | -2.0 | 2.5 | $\left[\dfrac{I_{DSS}}{4}\right]$ |
| $[V_P]$ | -4.0 | 0 | |

Kendinden-öngerilim doğrusunu çizmek için [Denklem (7.6)]:

| | $I_D$ (mA) | $V_{GS}$ (V) |
|---|---|---|
| | 0 | 0 |
| $\left[\frac{V_P}{R_S}\right]$ | 2.67 | -4 |




Şekil 7.7 JFET transfer karakteristiğinin çizilmesi ve Örnek 7.3'e ilişkin kendinden-öngerilim doğrusu.

Şekil 7.7'de transfer karakteristiği ve kendinden-öngerilim doğrusunun kesişme noktasındaki değerleri verilmiştir.

$$V_{GS_Q} = -2.4\text{ V} \quad \text{ve} \quad I_{D_Q} = 1.6\text{ mA}$$

ÖRNEK 7.4

Şekil 7.6'daki devrede $V_{DS}$'nin öngerilim değerini bulun.

Çözüm:

Örnek 7.3'ten, $I_D = 1.6$ mA



$$V_D = V_{DD} - I_D R_D = 24\text{ V} - (1.6\text{ mA})(6.2\text{ k}\Omega) = 14.08\text{ V}$$
$$V_S = I_D R_S = (1.6\text{ mA})(1.5\text{ k}\Omega) = 2.4\text{ V}$$
$$V_{DS} = V_D - V_S = 14.08\text{ V} - 2.4\text{ V} = \mathbf{11.68\text{ V}}$$

ÖRNEK 7.5

Şekil 7.6'daki devrede $I_{DSS}/2$ ile $I_{DSS}/4$ arasında dc öngerilimi sağlıyacak $R_S$ direncinin değer aralığını bulun.

Çözüm:

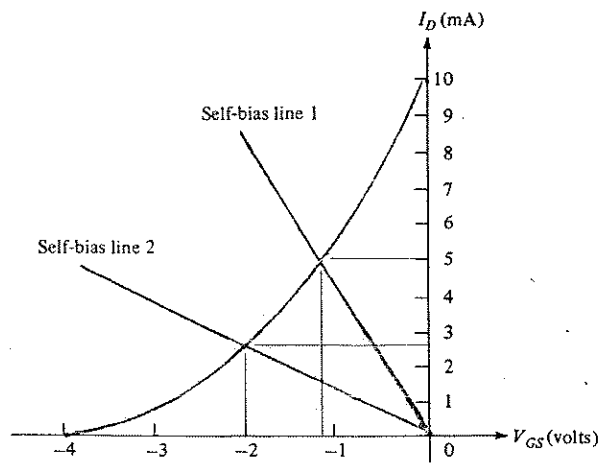
Örnek 7.3'te çizilen transfer karakteristiğinden yararlanarak,

$$I_D = \frac{I_{DSS}}{2} = \frac{10\text{ mA}}{2} = 5\text{ mA}$$

ve

$$I_D = \frac{I_{DSS}}{4} = \frac{10\text{ mA}}{2} = 2.5\text{ mA}$$

noktalarından geçen kendinden-öngerilim doğrularını çizin. Bu noktalar önce transfer karakteristiği ve kendinden-öngerilim doğruları üzerinde işaretlenir, ardından (0,0) merkez noktasından başlayarak Şekil 7.8'deki gibi birleştirilir.




Şekil 7.8 Örnek 7.5'te verilen eğrilerin çizilmesi.

$R_S$ değerleri, artık bu doğruların eğimlerinden bulunabilir.

$$R_S\left(\frac{I_{DSS}}{2}\text{ için}\right)=\frac{|V_{GS}|}{I_D}=\frac{1.2\text{ V}}{5\text{ mA}}=240\,\Omega$$

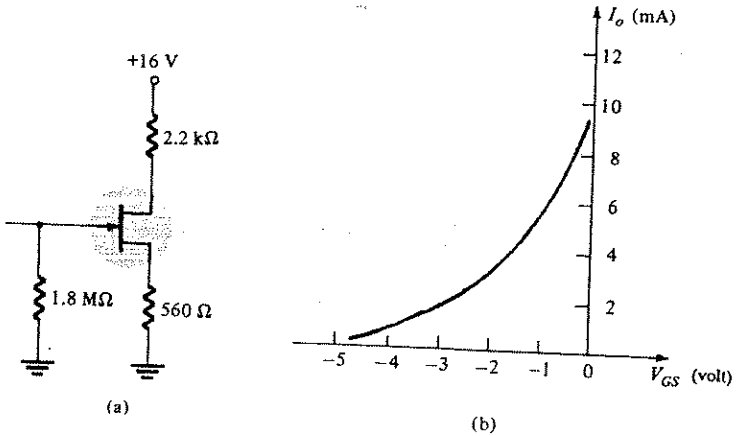
ve

$$R_S\left(\frac{I_{DSS}}{4}\text{ için}\right)=\frac{|V_{GS}|}{I_D}=\frac{1.2\text{ V}}{5\text{ mA}}=800\,\Omega$$

$R_S$'nin değerleri 240 ile 800 Ω arasında tutulursa devre 2.5 ile 5 mA arasındaki $I_D$ değerleri için öngerilimlenecektir.

## ÖRNEK 7.6

Şekil 7.9b transfer karakteristiğinden yararlanarak, Şekil 7.9a'daki devrenin $I_D$ ve $V_{DS}$ değerlerini belirleyin. $I_{DSS}$ ve $V_P$ değerleri nelerdir?




Şekil 7.9 Örnek 7.6'ya ilişkin JFET devresi ve transfer karakteristiği.

**Çözüm:**

Transfer karakteristiğinden

$I_D$ ekseni üzerinde : $I_{DSS}$ = **9 mA**
$V_{GS}$ ekseni üzerinde: $V_P$ = **-4.5V**

$R_S$ doğrusu Denklem (7.6) ile çizilir (bkz. Şekil 7.10):

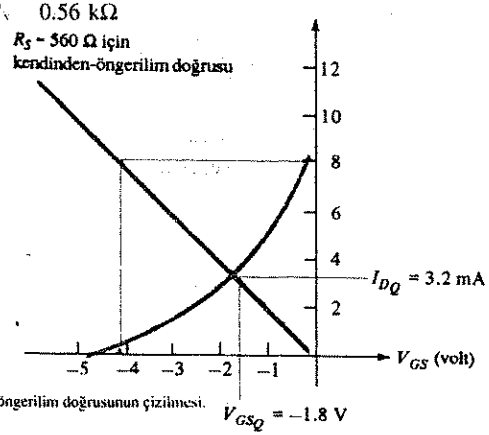
$$V_{GS}=-I_DR_S$$



$I_D$ = 0 iken; $V_{GS}$ = –0(0.56) kΩ) = 0 V

$V_{GS}=V_P$ = -4.5 V iken; $I_D=\frac{V_P}{R_S}=\frac{-(-4.5\text{ V})}{0.56\text{ k}\Omega}=8.04$ mA

olarak bulunur.




Şekil 7.10 Örnek 7.6'ya ilişkin kendinden-öngerilim doğrusunun çizilmesi.

| | $I_D$(mA) | $V_{GS}$(V) |
|---|---|---|
| | 0 | 0 |
| $\left[\frac{-V_P}{R_S}\right]$ | 8.04 | -4.5 |

Bu doğrunun, JFET transfer karakteristiği ile kesişmesinden :

$$I_{DQ}=3.2\text{ mA ve }V_{GS_Q}=-1.8\text{ V}$$

Buradan akaç gerilimi ;

$$V_D=V_{DD}-I_DR_D=16\text{ V}-(3.2\text{ mA})(2.1\text{ k}\Omega)=9.28\text{ V}$$

ve kaynak gerilim ;

$$V_S=I_DR_S=(3.2\text{ mA})(560\,\Omega)=1.79\text{ V}$$

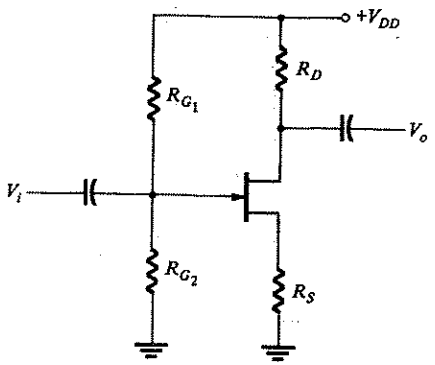
sonuçta elde edilen öngerilim değeri;

$$V_{DS}=V_D-V_S=9.28\text{ V}-1.79\text{ V}=7.49\text{ V}\cong 7.5\text{ V}$$

olacaktır.

## 7.3 GERİLİM-BÖLÜCÜ İLE ÖNGERİLİMLEME

Dc öngerilimlemenin biraz değiştirilmiş bir formu Şekil 7.11'de gösterilmiştir. Geçit ile kaynak arasındaki ek geçit direnci $R_G$, dc öngerilim noktasının daha büyük bir aralıkta ayarlanmasını ve daha büyük $R_S$ değerlerinin kullanılmasını mümkün kılar. Kısaca gösterileceği gibi, dc öngerilim analizi 7.2. Bölümde anlatılan yöntemle aynıdır; tek fark burada kendinden-öngerilim doğrusunun (0,0) noktasından kaydırılmış olmasıdır.




Şekil 7.11 Gerilim-bölücü kullanan öngerilim devresi.

Geçit hâlâ ters-öngerilimlidir, dolayısıyla $I_G = 0$ olmaktadır ve geçit gerilimi $V_G$;

$$V_G = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD} \tag{7.7}$$

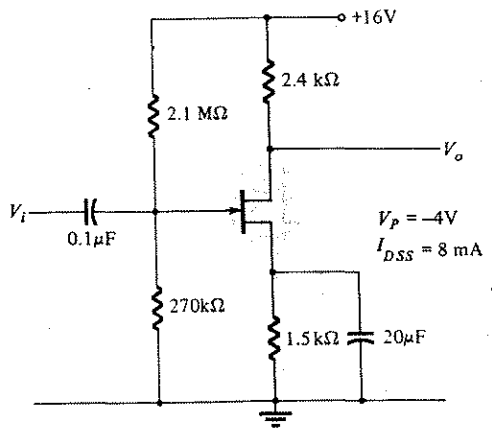
ve JFET öngerilimi;

$$V_{GS} = V_G - V_S = V_G - I_D R_S \tag{7.8}$$

ÖRNEK 7.7

Şekil 7.12'deki devrenin öngerilim akımını ($I_D$) belirleyin.






Şekil 7.12 Örnek 7.7'ye ilişkin JFET öngerilim devresi.

Çözüm:

Transfer karakteristiği aşağıdaki tablo değerleri kullanılarak Şekil 7.13'te çizilmiştir.

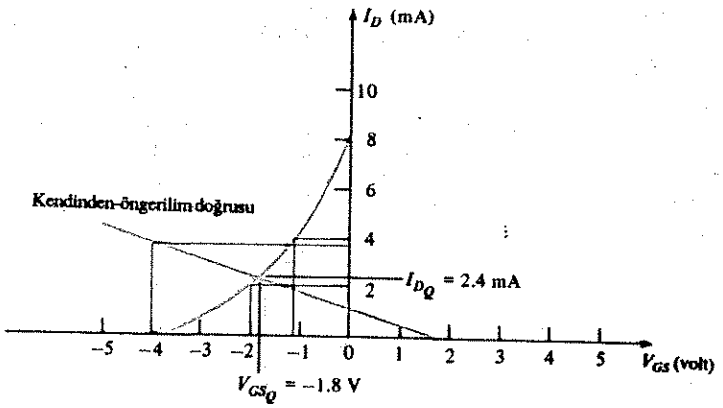
| $V_{GS}$ (V) | $I_D$ (mA) | |
|---|---|---|
| 0 | 8 | |
| $[0.3V_P]$ -1.2 | 4 | $\left[\frac{I_{DSS}}{2}\right]$ |
| $[0.5V_P]$ -2 | 2 | $\left[\frac{I_{DSS}}{4}\right]$ |
| $[V_P]$ -4 | 0 | |

Geçit $V_G$, Denklem (7.7) ile hesaplanır:

$$V_G = \frac{270\ \text{k}\Omega}{2.1\ \text{M}\Omega + 270\ \text{k}\Omega}(16\ \text{V}) = +1.82\ \text{V}$$

ve kendinden-öngerilim doğrusu Denklem (7.8) ile bulunur:

$$V_{GS} = 1.82\ \text{V} - I_D(1.5\ \text{k}\Omega)$$
$$I_D = 0 \text{ için; } V_{GS} = -1.82\ \text{V}$$




Şekil 7.13 Örnek 7.7'ye ilişkin kendinden öngerilim doğrusunun çizilmesi.

$$V_{GS} = 0 \text{ için: } I_D = \frac{-V_{GS}}{R_S} = \frac{1.82 \text{ V}}{1.5 \text{ k}\Omega} = 1.21 \text{ mA}$$

| $I_D$ (mA) | $V_{GS}$ (V) |
|---|---|
| 0 | 1.82 |
| 1.21 | 0 |

Bu dc kendinden-öngerilim doğrusu, transistör transfer karakteristiğini,

$$V_{GSQ} = -1.8 \text{ V} \text{ ve } I_{DQ} = \mathbf{2.4 \text{ mA}}$$

noktasında keser.

ÖRNEK 7.8

Örnek 7.7'deki devre için $V_D$, $V_S$ ve $V_{DS}$ öngerilim voltajlarını belirleyin.

Çözüm:

Örnek 7.6'dan, $I_D = 2.4$ mA:

$$V_D = V_{DD} - I_D R_D = 16 \text{ V} - (2.4 \text{ mA})(2.4 \text{ k}\Omega) = \mathbf{10.24 \text{ V}}$$

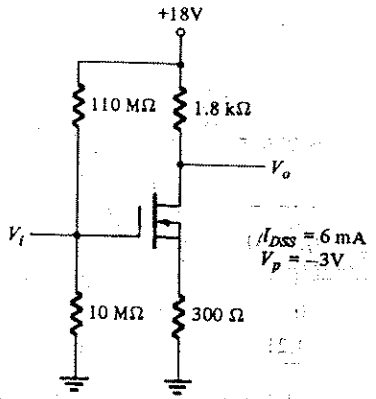


$$V_S = I_D R_S = (2.4 \text{ mA})(1.5 \text{ k}\Omega) = \mathbf{3.6 \text{ V}}$$
$$V_{DS} = V_D - V_S = 10.24 \text{ V} = \mathbf{6.64 \text{ V}}$$

Kanal ayarlamalı bir MOSFET transistörü, geçit, silisyum-dioksit dielektrik ile izole edildiği ve kapı dc akımı her zaman için $I_G = 0$ olduğundan, hem pozitif hem de negatif kapı-kaynak geri çalışabilir. Transistör transfer karakteristiği, $I_{DSS}$ değerini aşabilmekte ve dc öngerilimleme noktası, $V_{GS} = 0$ ekseninin her iki yanında kalabilmektedir.

ÖRNEK 7.9

Şekil 7.14'deki n-kanallı kanal ayarlamalı MOSFET'in transfer karakteristiğini çizin.




Şekil 7.14 Örnek 7.9 ve 7.10'a ilişkin kanal ayarlamalı MOSFET öngerilim devresi.

Çözüm:

Transfer karakteristiği, $V_p = -3$V ve $I_{DSS} = 6$ mA değerleri kullanılarak Denklem (7.2) ile elde edilebilir.

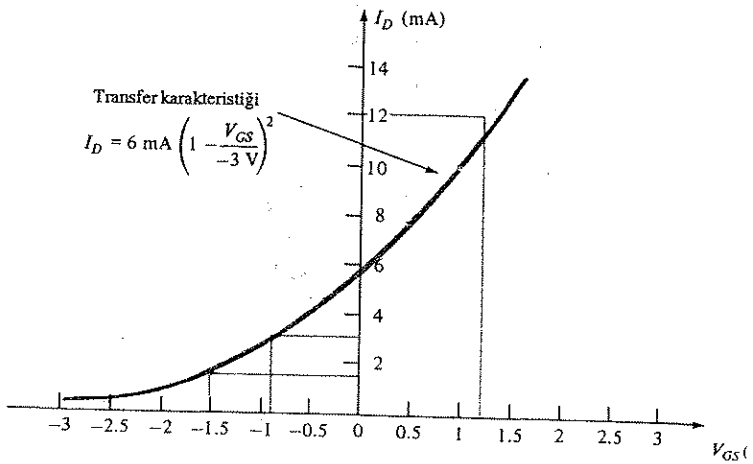
$$I_D = 6 \text{ mA} \left(1 - \frac{V_{GS}}{-3 \text{ V}}\right)^2$$

Daha önce gösterilen noktaların yanısıra $V_{GS} = 0.4\, V_p$ noktası da kullanılabilir; burada,

$$I_D = I_{DSS} \left(1 - \frac{0.4\, V_P}{V_P}\right)^2 = 1.96\, I_{DSS} \cong 2 I_{DSS}$$

| | $V_{GS}$ (V) | $I_D$ (mA) | |
|---|---|---|---|
| $[-0.4V_P]$ | +1.2 | 12 | $[2I_{DSS}]$ |
| | 0 | 6 | $[I_{DSS}]$ |
| $[0.3V_P]$ | -0.9 | 3 | $\left[\frac{I_{DSS}}{2}\right]$ |
| $[0.5V_P]$ | -1.5 | 1.5 | $\left[\frac{I_{DSS}}{4}\right]$ |
| $[V_P]$ | -3 | 0 | |

Elde edilen transfer karakteristiği, Şekil 7.15'de gösterilmiştir.




Şekil 7.15 Örnek 7.14'deki kanal ayarlamalı MOSFET'in transfer karakteristiği.

ÖRNEK 7.10

Şekil 7.14'deki devre için Şekil 7.15'deki transfer karakteristiğinden yararlanarak $V_{GS}$ gerilimi, $I_D$ akımını ve $V_{DS}$ gerilimini bulun.

Çözüm:

Kapı gerilimi Denklem (7.7) ile hesaplanır:



$$V_G = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD} = \frac{10\text{ M}\Omega}{110\text{ M}\Omega + 10\text{ M}\Omega}(18\text{ V}) = 1.5\text{ V}$$

ve kendinden-öngerilim doğrusu,

$$V_{GS} = V_G - I_D R_S = 1.5\text{ V} - I_G(300)$$

| $I_D$ (mA) | $V_{GS}$ (V) |
|---|---|
| 0 | 1.5 |
| 5 | 0 |

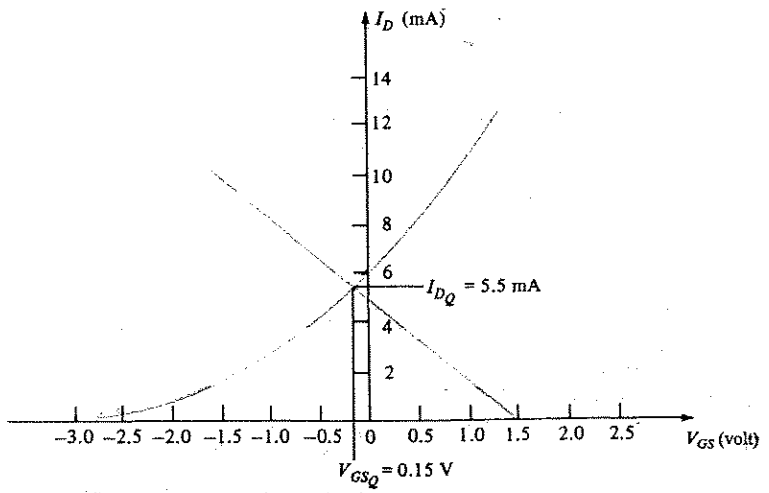
ile elde edilir.

Kendinden-öngerilim doğrusu Şekil 7.16'da gösterilmiştir. Bulunan dc öngerilim noktası;

$$V_{GS} = \mathbf{-0.15\text{ V}} \text{ ve } I_D = \mathbf{5.5\text{ mA}}$$

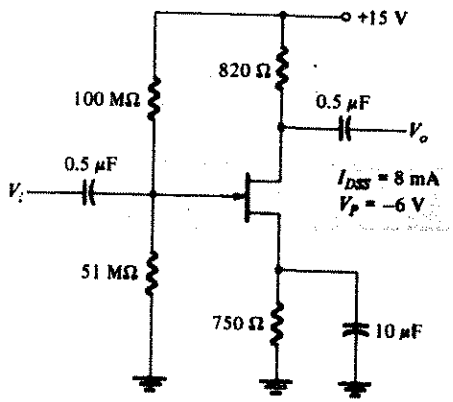
O halde akaç-kaynak gerilimi,

$$V_D = V_{DD} - I_D R_D = 18\text{ V} - (5.5\text{ mA})(1.8\text{ k}\Omega) = 8.1\text{ V}$$
$$V_S = I_D R_S = (5.5\text{ mA})(300\ \Omega) = 1.65\text{ V}$$
$$V_{DS} = V_D - V_S = 8.1\text{ V} - 1.65\text{ V} = \mathbf{6.45\text{ V}}$$




Örnek 7.10'a ilişkin kendinden öngerilim doğrusu.

Şekil 7.17'deki devrenin $I_D$ ve $V_{DS}$ öngerilim koşulunu belirleyin.




Şekil 7.17 Örnek 7.11'e ilişkin JFET devresi

Çözüm:

$n$-kanallı JFET transfer karakteristiği; $I_D = 8\text{ mA}\left(1 - \frac{V_{GS}}{-6}\right)^2$

| | $V_{GS}$ (V) | $I_D$ (mA) | |
|---|---|---|---|
| | 0 | 8 | $[I_{DSS}]$ |
| $[0.3V_P]$ | -1.8 | 4 | $\left[\frac{I_{DSS}}{2}\right]$ |
| $[0.5V_P]$ | -3 | 2 | $\left[\frac{I_{DSS}}{4}\right]$ |
| $[V_P]$ | -6 | 0 | |

yardımıyla çizilir.

Kendinden-öngerilim doğrusu,

$$V_G = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD} = \frac{51\text{ M}\Omega}{100\text{ M}\Omega + 51\text{ M}\Omega}(15\text{ V}) = 5.07\text{ V}$$



ve

$$V_{GS} = V_G - I_D R_S = 5.07\text{ V} - I_D\,(750\ \Omega)$$

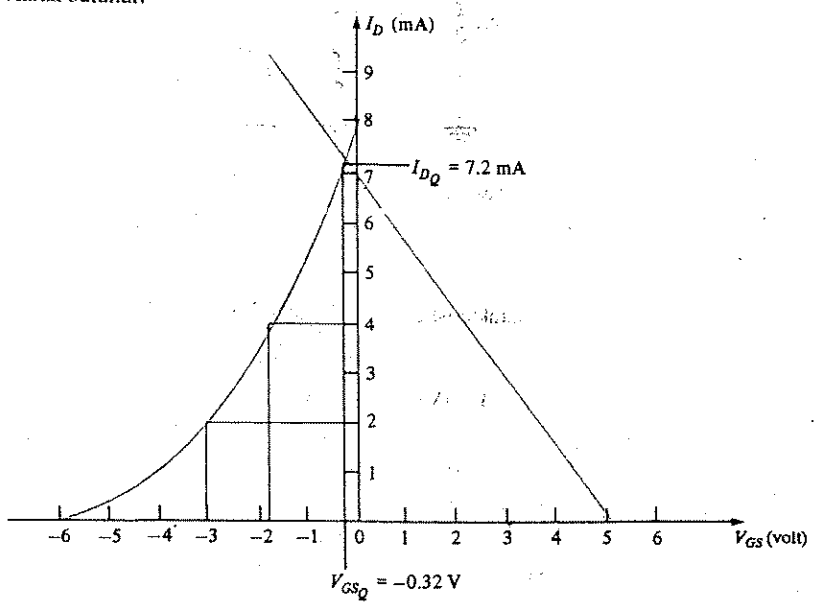
kullanılarak çizilir.

| $I_D$ (mA) | $V_{GS}$ (V) |
|---|---|
| 0 | 5.07 |
| 6.76 | 0 |

Şekil 7.18'de çizilen eğrilerin kesişme noktasından öngerilim koşulu,

$$I_{DQ} = 7.2\text{ mA} \text{ ve } V_{GSQ} = -0.32\text{ V}$$

olarak bulunur.




Şekil 7.18 Şekil 7.11'e ilişkin çizim.

Buradan $V_{DS}$ gerilimi;

$$V_D = V_{DD} - I_D R_D = 15\text{ V} - (7.2\text{ mA})\,(820\ \Omega) = 9.1\text{ V}$$
$$V_S = I_D R_S = (7.2\text{ mA})\,(0.75\text{ k}\Omega) = 5.4\text{ V}$$
$$V_{DS} = V_D - V_S = 9.1\text{ V} - 5.4\text{ V} = 3.7\text{ V}$$

olur.

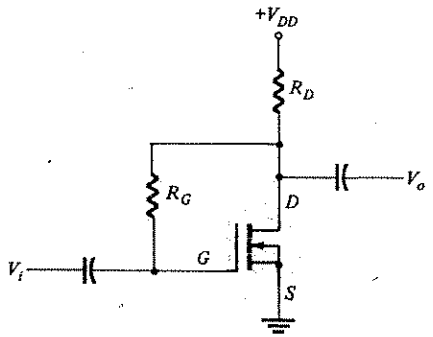
## 7.4 KANAL OLUŞTURMALI MOSFET ÖNGERİLİM DEVRELERİ

Kanal oluşturmalı bir MOSFET, transistörü açmak için gereken eşik geriliminden daha büyük bir geçit-kaynak gerilimine ihtiyaç duyulur. Kanal oluşturmalı MOSFET transöstürünü öngerilimlemek için çok kullanılan bir devre Şekil 7.19'da gösterilmiştir. $R_G$ direnci MOSFET'i açık duruma getirmek için geçite yeterli büyüklükte bir gerilim uygulamaktadır. Akım daha sonra akaç-kaynak (veya geçit-kaynak) gerilimi ile akaç akımı arasında belli bir denge durumu oluşana kadar artar. MOSFET akaç akımı geçit-kaynak gerilimiyle oluşturulur ve,

$$I_D = K\,(V_{GS} - V_T)^2 \tag{7.9}$$

ifadesiyle verilir; burada $V_T$, MOSFET'in belirlenen eşik gerilimidir. $I_D$ akımı aynı zamanda $R_D$ üzerinde bir voltaj düşümüne yol açar, böylece

$$V_D = V_{DD} - I_D R_D \tag{7.10}$$




Şekil 7.19 Kanal oluşturmalı MOSFET öngerilim devresi.

Geçit akımı $I_G = 0$ olduğu için $V_{GS} = V_{DS}$'dir, bu nedenle Eşitlik (7.9);

$$I_D = K\,(V_{DS} - V_T)^2 \tag{7.11}$$

şeklinde yazılabilir.

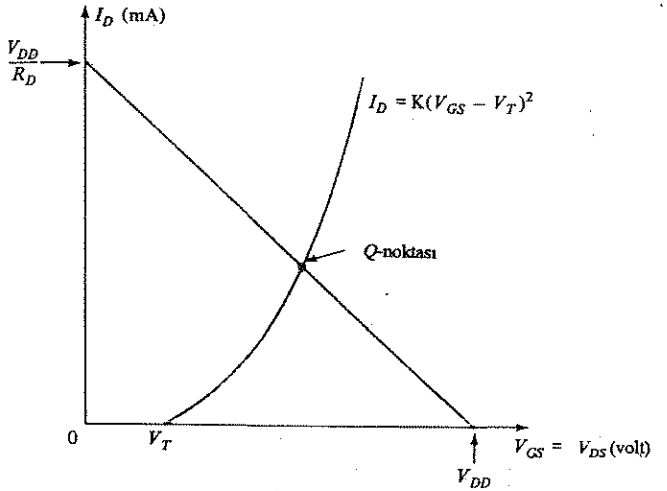
$V_S = 0$V iken $V_{DS}$ değeri,

$$V_{DS} = V_D - V_S = V_{DD} - I_D R_D \tag{7.12}$$

olur.



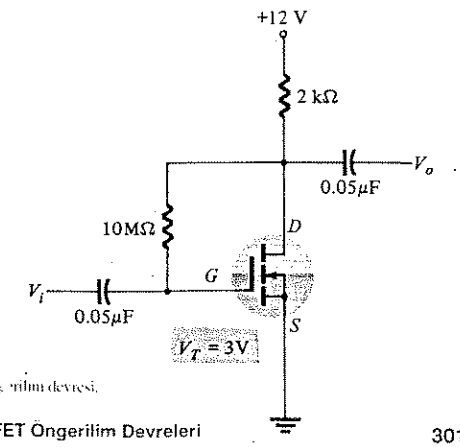
MOSFET akaç karakteristiği Denklem (7.11) kullanılarak çizilebilir. Verilen $V_T$ ve $K$ değerleri için, birkaç $V_{DS}$ değeri seçilerek $I_D$ değerleri hesaplanarak çizim için gerekli noktalar bulunabilir. Şekil 7.20'de MOSFET akaç karakteristiğinin veya dc öngeriliminin tipik bir grafiği gösterilmiştir. Denklem (7.12)'nin yük doğrusu da, Şekil 7.20'de çizilmiştir. Burada da Şekil 7.20'deki iki eğrinin kesişme noktası, öngerilim devresinin sükunet ($Q$) çalışma değerlerini vermektedir.




Şekil 7.20 Kanal oluşturmalı MOSFET akaç karakteristiğinin çizimi.

### ÖRNEK 7.12

Şekil 7.21'deki devrenin $I_D$ ve $V_{DS}$ öngerilimleme değerlerini bulun.




Şekil 7.21 Kanal oluşturmalı MOSFET öngerilim devresi.

$V_T = 3$V ve $K = 0.3$ mA/V$^2$ değerleri kullanılarak, Denklem (7.11) yardımıyla $n$-kanallı MOSFET akaç karakteristiğine ilişkin noktalar hesaplanır.

$$I_D = 0.3\,(V_{DS} - 3)^2$$

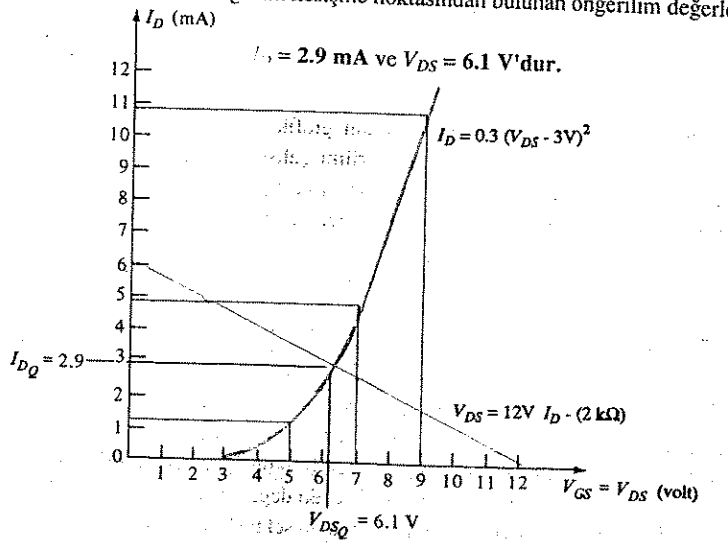
| | $V_{DS}$ (V) | $I_D$ (mA) |
|---|---|---|
| [$V_T$] | 3 | 0 |
| | 5 | 1.2 |
| | 7 | 4.8 |
| | 9 | 10.8 |

Denklem (7.12)'nin yük doğrusu aşağıdaki veriler kullanılarak Şekil 7.22'de çizilmiştir.

$$V_{DS} = 12\text{ V} - I_D\,(2\text{ k}\Omega)$$

| $I_D$ (mA) | $V_{GS}$ (V) |
|---|---|
| 0 | 12 |
| 6 | 0 |

Şekil 7.22'deki iki eğrinin kesişme noktasından bulunan öngerilim değerleri ise;




Örnek 7.12'ye ilişkin eleman ve devre eğrilerinin çizilmesi.

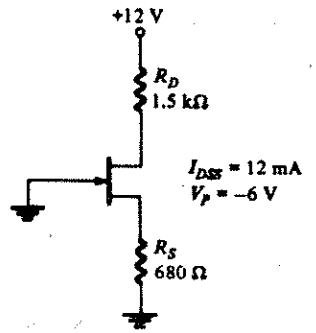


## 7.5 ÇEŞİTLİ ÖNGERİLİM DEVRELERİ

Her ne kadar birçok devre daha önce ele aldığımız standart biçimlerde kuruluyor olsa da, bazı değişiklikler olacaktır. Bu kısımdaki örneklerde bir dizi çeşitli devre biçimleri incelenecektir. Görüleceği gibi yeni bir teoriye gerek duyulmayacaktır.

### ÖRNEK 7.13

Şekil 7.23'deki devre için $I_D$ ve $V_{DS}$ öngerilim değerlerini hesaplayın.




Şekil 7.23 Örnek 7.13'e ilişkin öngerilim devresi.

Çözüm:

Aslında bu standart bir devredir ve tanıtılan grafik yöntemle analiz edilebilir. Ancak alternatif bir yaklaşım olarak, öngerilim çalışma noktası, hem transistör hem devre denklemlerini karşılayacak birkaç $I_D$ ve $V_{DS}$ değerleri ararda hızlı bir şekilde hesaplanarak bulunabilir. Sağlanması gereken iki denklem şunlardır:

$$V_{GS} = -(680\ \Omega)\,I_D \tag{1}$$

$$I_{GS} = 12\text{ mA}\left(1 - \frac{V_{GS}}{-6}\right)^2 \tag{2}$$

Her iki denklemi sağlayacak $I_D$ ve $V_{GS}$ değerleri belirlemek için, $I_D$ için bir değer seçin, Denklem (1)'i kulanarak $V_{GS}$ değerini bulun ve bu değeri, $I_D$'yi hesaplamak için Denklem (2)'de kullanın. Bulunan bu iki $I_D$ değeri birbirine eşitse (veya yaklaşık %10 farklı ise) çözüm bulundu demektir. Eğer değilse, iki değer *arasında kalan* yeni bir $I_D$ değeriyle tekrar hesap yapın. Aşağıda bu işlem tablo şeklinde verilmiştir.

| $I_D$ (mA) | *Denklem (1) kullanılarak* $V_{GS}$ (V) | *Denklem (2) kullanılarak* $I_D$ (mA) | *Diğer $I_D$ değerinin bulunması* |
|---|---|---|---|
| 6 | -4.08 | 1.23 | $\frac{6 + 1.23}{2} = 3.615$ |
| 3.615 | -2.46 | 4.18 | $\frac{3.615 + 4.18}{2} = 3.9$ |
| 3.9 | -2.65 | 3.74 | $\frac{3.9 + 3.74}{2} = 3.82$ |
| 3.82 | -2.6 | 3.85 | $\frac{3.82 + 3.85}{2} = 3.84$ |

Yönteme bu şekilde devam edilebilmesine rağmen, dc öngerilimlemesi yaklaşık

$$I_D = \mathbf{3.84\ mA} \text{ ve } V_{GS} = -2.61\ \text{V}$$

kadar olmaktadır. Böylece akaç ve kaynak gerilimleri :

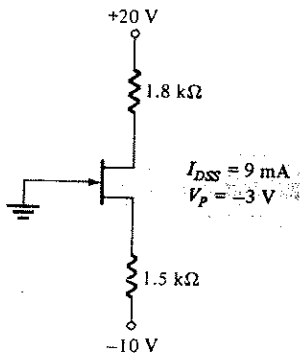
$$V_D = V_{DD} - I_D R_D = 12\ \text{V} - (3.84\ \text{mA})(1.5\ \text{k}\Omega) = 6.24\ \text{V}$$
$$V_S = I_D R_S = (3.84\ \text{mA})(680\ \Omega) = 2.61\ \text{V}$$

olarak bulunur. Buradan,

$$V_{DS} = V_D - V_S = 6.24\ \text{V} - 2.61\ \text{V} = \mathbf{3.63\ V} \quad \text{elde edilir.}$$

ÖRNEK 7.14

Şekil 7.24'deki devrenin akaç akımını, akaç ve kaynak gerilimlerini bulun.




Şekil 7.24 Örnek 7.14'e ilişkin öngerilim devresi.



Çözüm:

Kapı-kaynak çevre denkleminden,

$$-V_{GS} - I_D R_S + 10\ \text{V} = 0 \qquad (1)$$
$$V_{GS} = 10\ \text{V} - I_D\ (1.5\ \text{k}\Omega)$$

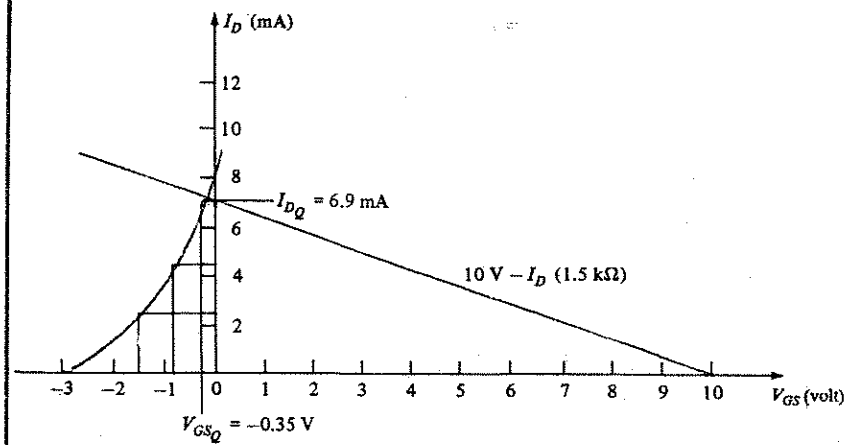
buna karşılık elemanın denklemi :

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 9\ \text{mA}\left(1 - \frac{V_{GS}}{-3}\right)^2 \qquad (2)$$

Eğriler, aşağıdaki veriler kullanılarak Şekil 7.25'te çizilmiştir:
Denklem (1)'den:

$$V_{GS} = 10\ \text{V} - (1.5\ \text{k}\Omega)\ I_D$$

| $I_D$ (mA) | $V_{GS}$ (V) |
|---|---|
| 0 | 10 |
| 6.67 | 0 |




Şekil 7.25 Örnek 7.14'e ilişkin eğrilerin çizimi.

Denklem (2)'den:

$$I_D = 9\text{ mA}\left(1 - \frac{V_{GS}}{-3}\right)^2$$

| | $V_{GS}$ (V) | $I_D$ (mA) | |
|---|---|---|---|
| | 0 | 9 | $[I_{DSS}]$ |
| $[0.3V_P]$ | -0.9 | 4.5 | $\left[\frac{I_{DSS}}{2}\right]$ |
| $[0.5V_P]$ | -1.5 | 2.25 | $\left[\frac{I_{DSS}}{4}\right]$ |
| $[V_P]$ | -3 | 0 | |

Şekil 7.25'teki eğrilerin kesişme noktasından:

$$I_D = \mathbf{6.9\text{ mA}} \text{ ve } V_{GS} = \mathbf{-0.35\text{ V}}$$

Diğer devre gerilimleri:

$$V_D = 20\text{ V} - (6.9\text{ mA})(1.8\text{ k}\Omega) = \mathbf{7.58\text{ V}}$$
$$V_S = -10\text{ V} + (6.9\text{ mA})(1.5\text{ k}\Omega) = +0.35\text{ V}$$

ÖRNEK 7.5

*p*-kanallı bir JFET kullanarak, Şekil 7.26'daki devrenin $I_D$ ve $V_{DS}$ değerlerini bulun.

Çözüm:

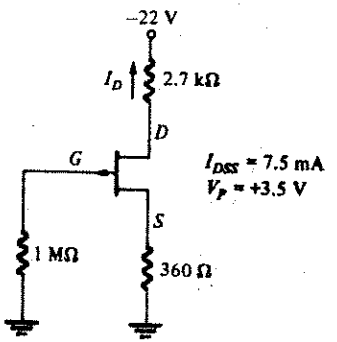
Bu *p*-kanallı JFET için kullanılacak denklemler:

$$V_{GS} = +I_D R_S = I_D\,(0.36\text{ k}\Omega) \qquad (1)$$

ve

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 7.5\text{ mA}\left(1 - \frac{V_{GS}}{3.5\text{ V}}\right)^2 \qquad (2)$$

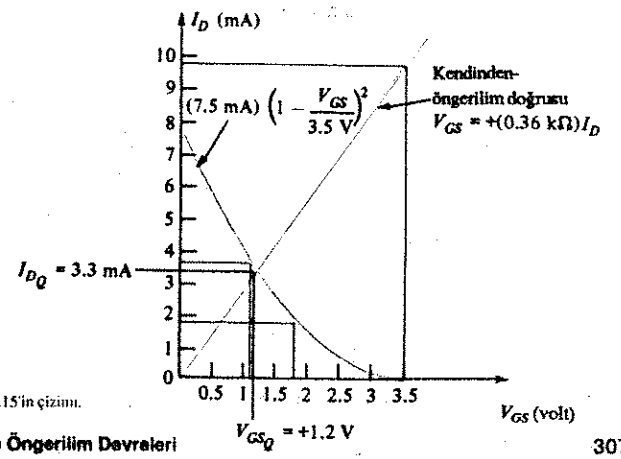





Şekil 7.26 Örnek 7.15'e ilişkin devre.

Bu eğriler aşağıdaki veriler kullanılarak Şekil 7.27'de çizilmiştir.

| *Denklem (1) kullanılarak:* | | *Denklem (2) kullanılarak* | | |
|---|---|---|---|---|
| $I_D$ (mA) | $V_{GS}$ (V) | $V_{GS}$ (V) | $I_D$ (mA) | |
| 0 | 0 | 0 | 7.5 | $[I_{DSS}]$ |
| 9.7 | 3.5 $[V_P]$ | $[0.3V_P]$ +1.05 | 3.75 | $\left[\frac{I_{DSS}}{2}\right]$ |
| | | $[0.5V_P]$ +1.75 | 1.875 | $\left[\frac{I_{DSS}}{4}\right]$ |
| | | +3.5 | 0 | |




Şekil 7.27 Örnek 7.15'in çizimi.

Eğrilerin Şekil 7.27'deki kesişme noktalarından,

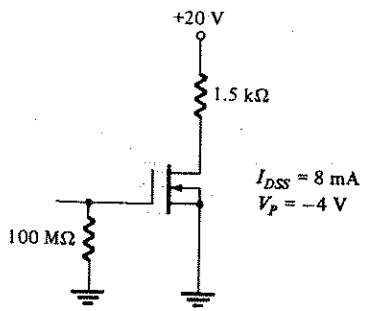
$$I_D = \mathbf{3.3\ mA} \text{ ve } V_{GS} = -1.2\ \text{V}$$

$V_{DS}$ gerilimi ise :

$$V_{DS} = V_{DD} + I_D R_D = -22\ \text{V} + (3.3\ \text{mA})(2.7\ \text{k}\Omega) = -13.09\ \text{V}$$
$$V_S = -I_D R_S = -(3.3\ \text{mA})(360\ \Omega) = -1.19\ \text{V}$$
$$V_{DS} = V_D - V_S = -13.09\ \text{V} - (-1.19\ \text{V}) = \mathbf{-11.9\ V}$$

ÖRNEK 7.16

Şekil 7.28'deki devre için $I_D$ ve $V_D$ değerlerini bulun ($n$-kanallı kanal ayarlamalı MOSFET kullanarak).




Şekil 7.28 Örnek 7.16'ya ilişkin devre.

Çözüm:

Bir kanal ayarlamalı MOSFET'te kapı-kaynak gerilimi her iki polariteye sahip olabileceğinden, yukardaki devre,

$$V_{GS} = V_G - V_S = 0 - 0 = 0\ \text{V}$$

noktasında öngerilimlidir. Bu nedenle,

$$I_D = I_{DSS} = 8\ \text{mA}$$



Akaç gerilimi $V_D$ ise,

$$V_D = V_{DD} - I_D R_D = 20\ \text{V} - (8\ \text{mA})(1.5\ \text{k}\Omega) = \mathbf{8\ V}$$

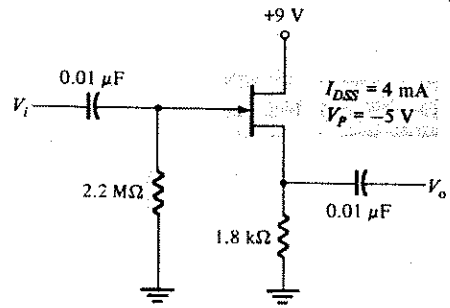
ÖRNEK 7.17

Şekil 7.29'daki devre için ($n$-kanallı bir JFET'ten yararlanarak) $I_D$ ve $V_S$ değerlerini hesaplayın.

Çözüm:

Devre denklemi aşağıdaki gibidir:

$$V_{GS} = 0 - I_D R_S = -(1.8\ \text{k}\Omega) I_D \qquad (1)$$




Şekil 7.29 7.17'ye ilişkin devre.

ve aygıt denklemi:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 4\ \text{mA}\left(1 - \frac{V_{GS}}{-5}\right)^2 \qquad (2)$$

Tablo yöntemi kullanılırsa:

| | *Denklem (1) kullanılarak:* | | *Denklem (2) kullanılarak:* | *Diğer $I_D$ değerinin bulunması* |
|---|---|---|---|---|
| | $I_D$ (mA) | $V_{GS}$ (V) | $I_D$ (mA) | |
| [$\frac{I_{DSS}}{2}$ seçin] | 2 | -3.6 | 0.31 | $\frac{2 + 0.31}{2} = 1.16$ |
| | 1.26 | -2.09 | 1.35 | $\frac{1.16 + 1.35}{2} = 1.26$ |
| | 1.26 | -2.27 | 1.19 | $\frac{1.26 + 1.19}{2} = 1.23$ |

$$I_D \cong 1.23 \text{ mA} \text{ ve } V_{GS} \cong -2.2 \text{ V}$$

Bu durumda kaynak gerilimi,

$$V_S = I_D R_S = (1.23 \text{ mA})\,(1.8 \text{ k}\Omega) = +2.21 \text{ V}$$

## 7.6 DC ÖNGERİLİM DEVRELERİNİN TASARIMI

Dc öngerilim devrelerinin tasarımı, daha önce ele aldığımız problemlerin tersten çözülmesinin ve mantıklı bir seçimin yapılmasının bir birleşiminden oluşan bir yaklaşımdır. Pratikte tasarım çok çeşitli biçimlerde ele alınabilir ve bu bölümde sunulan yöntemler seçilmiş olmakla beraber istenilen bir öngerilim durumuna ulaşmak için gerekli devre değerlerini bulmanın tek yolu değildir.

### Kendinden-Öngerilimlemeli JFET Devrelerinin Tasarımı

Şekil 7.5'deki gibi kendinden öngerilimli bir devre için, devre elemanlarının değerlerini belirlemek gibi bir problemi ele alalım. Önce, kullanılacak olan JFET transistör ilişkin karakteristik özellikler sayfası bilgilerinden başlayacağız.

1. Transistörün kırılma voltajı $BV_{GSS}$ değerinden küçük bir $V_{DD}$ seçin. Eğer kırılma değerine uygunsa, mevcut kaynak gerilimlerinden (9 V, 12 V, vb.) birini kullanın.
2. Transistörün ters akımdan ($I_{GSS}$) kaynaklanan gerilim düşümü, devredeki diğer gerilimlerle kıyaslandığında, oldukça küçük kalacak şekilde bir $R_G$ seçin. İstenilen öngerilim noktası, aşağıdaki aralıklarda kalan $I_D$ ve $V_{GS}$ değerleridir.

$$0 < |V_{GS}| < |V_P|$$

ve

$$I_D < I_{DSS}$$

3. Geçit-kaynak gerilimini veya akaç akımını belirli bir değerde öngerilimleyecek (yukarda belirtilen aralıkların orta noktalarına göre belirlenebilir) bir $R_S$ seçin.
4. Kendinden-öngerilim varsayımları yoluyla $I_D$ belirlendikten veya istenen öngerilim değerine sahip olduktan sonra $R_D$'nin değeri bulunabilir. $R_D$'yi, akaç akımı belirlenen bir değer veya aşağıdaki aralıkta kalacak şekilde seçin.

$$V_S < V_D < V_{DD}$$



ÖRNEK 7.18

$V_{DD}$ = 20V'luk bir kaynak gerilimiyle 2N5950 $n$-kanallı silisyum FET transistör çalıştırmak için şekil 7.5'teki gibi kendinden öngerilimli bir devre tasarlayın.

Çözüm:

Transistörün karakteristik özellikler sayfasından aşağıdaki değerleri buluruz:

$BV_{GSS} = -30$ V
$I_{GSS} = -200$ nA (100°C)
$V_{GS\,(kapalı)} = -2.5$ V den $-6$ V'a ($V_P = -4$ V değeri kullanılır.)
$I_{DSS} = 10$ mA'den 15 mA'e ($I_{DSS}$) = 12 mA değeri kullanılır.)

1. 30V'luk kırılma gözönüne alındığında $V_{DD}$ = 20V'luk bir kaynak gerilimi yeterlidir.
2. Sözkonusu devrede ihmal edilebilecek kadar küçük olan 0.1V'luk bir gerilim düşümü seçersek,

$I_{GSS}R_G < 0.1$ V
$R_G < 0.1$ V/200 nA = $5 \times 10^5 = 500$ kΩ ($R_G$ = 470 kΩ değeri kullanılır)

elde ederiz.

3. $V_P$ = -4V ve $I_D$ ise belli olmadığından, -0.5V ila -3V arasında bir voltajın kabul edilmesi, verilen aralığa uygun düşecektir. Elimizdeki örnek için seçtiğimiz değer,

$$V_{GS} = -1 \text{ V}$$

ve bu değer için,

$$I_D = 12 \text{ mA}\left(1 - \frac{-1}{-4}\right)^2 = 6.75 \text{ mA}$$

bulunur.

$V_G$ = 0V olduğu için,

$$V_S = V_G - V_{GS} = 0 - (-1 \text{ V}) = +1 \text{ V}$$

bağıntısından,

$$V_S = I_D R_S$$

$$R_S = \frac{V_S}{I_D} = \frac{1\text{ V}}{6.75\text{ mA}} = 148\ \Omega\ (R_D = 150\ \Omega \text{ değeri kullanılır})$$

**4.** Aralık içinde kalan $V_D$ değeri için,

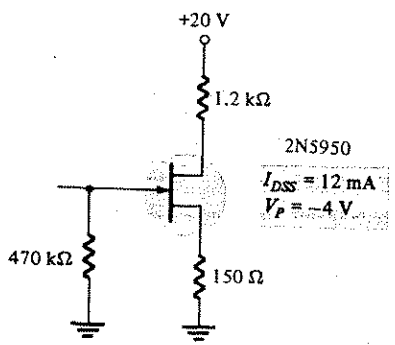
$$1\text{ V} < V_D < 20\text{ V}$$

Öngerilim noktasında $V_D = 12$V seçin.
$V_D = V_{DD} - I_D R_D$ olduğu için,

$$12\text{ V} = 20\text{ V} - (6.75\text{ mA})\,R_D$$

$$R_D = \frac{20\text{ V} - 12\text{ V}}{6.75\text{ mA}} = 1.185\text{ k}\Omega \quad (\text{use } R_D = 1.2\text{ k}\Omega)$$

Elde edilen devre Şekil 7.30'da gösterilmiştir.




Şekil 7.30 Örnek 7.18'deki tasarım için sonuçta elde edilen devre.

Sonuçta elde edilen devrenin dc öngerilim analizi, seçilen değerlerin kabul edilebilir bir öngerilim çalışması sağlayıp sağlamadığını kontrol etmek için iyi bir yaklaşım olacaktır.

ÖRNEK 7.19

Bir 2N5952'yi çalıştırmak için şekil 7.5'teki gibi kendinden-öngerilimli bir devre tasarlayın. 22V'luk bir kaynak kullanın ve transistörü $I_D = 5$mA, $V_{DS} = 15$V noktasında öngerilimleyin.



Çözüm:

2N5952'nin karakteristik özellikler sayfasına göre:

$$BV_{GSS} = -30\text{ V}$$
$$I_{GSS} = 200\text{ nA}$$
$$I_{DSS} = 4\text{ mA ilâ }8\text{ mA} \quad (I_{DSS} = 6\text{ mA kullanılır})$$
$$V_{GS(\text{kapalı})} = -1.3\text{ V ilâ }-3.5\text{ V} \quad (V_P = -2.5\text{ V kullanılır})$$

istenilen akaç akımı için $V_{GS}$ hesaplanırsa ;

$$5\text{ mA} = 6\text{ mA}\left(1 - \frac{V_{GS}}{-2.5\text{ V}}\right)^2$$
$$V_{GS} = -0.22\text{ V}$$

$V_G = 0$V olduğu için,

$$V_S = V_G - V_{GS} = 0 - (-0.22\text{ V}) = 0.22\text{ V}$$
$$V_S = I_D R_S$$

bağıntısından yararlanarak,

$$R_S = \frac{V_S}{I_D} = \frac{0.22\text{ V}}{5\text{ mA}} = 44\ \Omega \quad (R_S = 43\,\Omega \text{ kullanılır})$$

Transistörü $V_{DS} = 15$V'ta öngerilimlemek için,

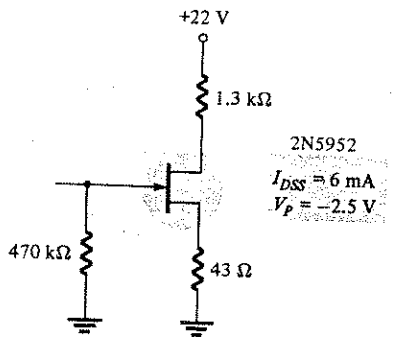
$$V_{DS} = V_D - V_S$$
$$V_D = V_{DS} + V_S = 15\text{ V} + 0.22\text{ V} = 15.22\text{ V}$$
$$V_D = V_{DD} - I_D R_D$$
$$15.22\text{ V} = 22\text{ V} - (5\text{ mA})R_D$$
$$R_D = \frac{22\text{ V} - 15.22\text{ V}}{5\text{ mA}} = 1.36\text{ k}\Omega \quad (1.3\text{ k}\Omega \text{ kullanılır})$$

Son olarak, $R_G$ üzerindeki gerilim düşümünün 0.1V'tan daha küçük olması için:

$$I_{GSS} R_G < 0.1\text{ V}$$

$$R_G < \frac{0.1\text{ V}}{200\text{ nA}} = 5 \times 10^5 \quad (R_G = 470\text{ k}\Omega \text{ kullanılır})$$

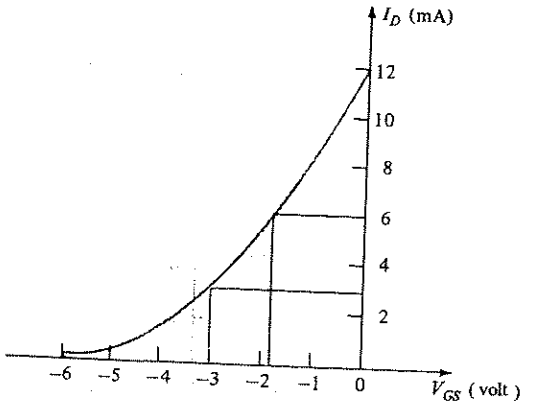
Elde edilen devre Şekil 7.31'de gösterilmiştir.




Şekil 7.31 Örnek 7.19 için elde edilen öngerilim devresi.

## ÖRNEK 7.20

Şekil 7.5'teki gibi bir kendinden-öngerilimli devreyi, karakteristiği Şekil 7.32'de gösterildiği gibi olan bir JFET kullanarak tasarlayın. 18V'luk bir kaynak gerilimi kullanın ve transistörü, $I_D = 0.5\ I_{DSS}$ ve $V_D = 0.5\ V_{DD}$ noktasında öngerilimleyin.




Şekil 7.32 Örnek 7.20'deki transistörün transfer karakteristiği.





Çözüm:

Transistör karakteristiğinden,

$$I_{DSS} = 12\ \text{mA} \quad \text{ve} \quad V_P = -6\ \text{V}$$

bulunur.

Transistörün $I_D = I_{DSS}/2 = 6$ mA'de öngerilimleyebilmek için, Şekil 7.33'de gösterilen kendinden-öngerilimleme doğrusu, merkezden istenilen öngerilimleme noktasına bir doğru çizilerek elde edilir. Bu öngerilimleme durumunda;

$$I_D = 6\ \text{mA}$$
$$V_{GS} = -1.75\ \text{V}$$

Böylece $R_S$ değeri,

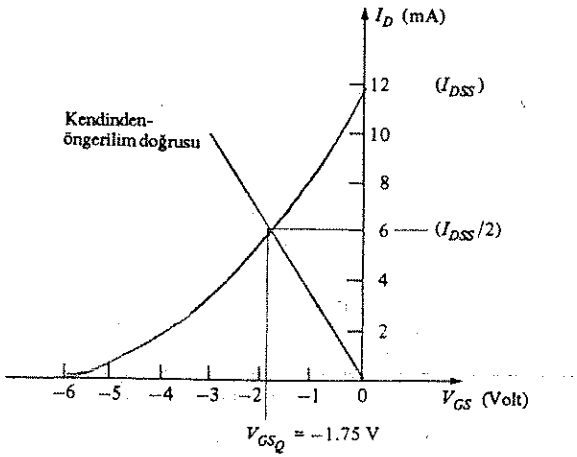
$$V_S = I_D R_S$$
$$1.75\ \text{V} = (6\ \text{mA}) R_S$$

$$R_S = \frac{1.75\ \text{V}}{6\ \text{mA}} = 291.7\ \Omega \quad (R_S = 300\ \Omega \text{ kullanılır})$$

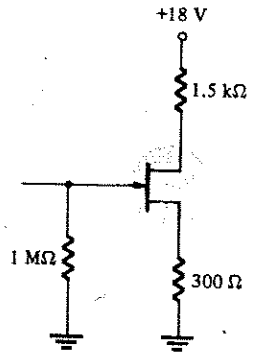
$R_D$'nin, $V_D = V_{DD}/2$'deki öngerilimleme için değeri ise,

$$V_D = V_{DD} - I_D R_D$$
$$9\ \text{V} = 18\ \text{V} - (6\ \text{mA}) R_D$$
$$R_D = \frac{18\ \text{V} - 9\ \text{V}}{6\ \text{mA}} = 1.5\ \text{k}\Omega$$

Ters yönde bir kapı akımı olamayacağından, uygun bir değer olarak $R_G = 1$ MΩ seçin. Elde edilen devre Şekil 17.34'de gösterilmiştir.




Şekil 7.33 İstenen kendinden-öngerilimleme doğrusunun gösterildiği Örnek 7.20'nin transfer karakteristiği.




Şekil 7.34 Örnek 7.20 için elde edilen öngerilim devresi.

## ÖRNEK 7.21

Şekil 7.14'deki gibi bir gerilim-bölücülü öngerilimleme devresini, $I_D = I_{DSS}/2$'de çalışacak bir 2N3797 $n$-kanallı kanal ayarlamalı MOSFET kullanarak tasarlayın. 12V'luk bir kaynak gerilimi kullanın.

Çözüm:

2N3797'nin karakteristik özellikler sayfasından;

$$I_{DSS} = 6 \text{ mA ve } V_{GS(\text{kapalı})} = -6 \text{ V}$$

$I_D = I_{DSS}/2 = 3$ mA'de, kapı-kaynak gerilimi şu şekilde elde edilir:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$3 \text{ mA} = 6 \text{ mA}\left(1 - \frac{V_{GS}}{-6 \text{ V}}\right)^2$$

$$V_{GS} = -1.76 \text{ V} \cong -1.8 \text{ V}$$

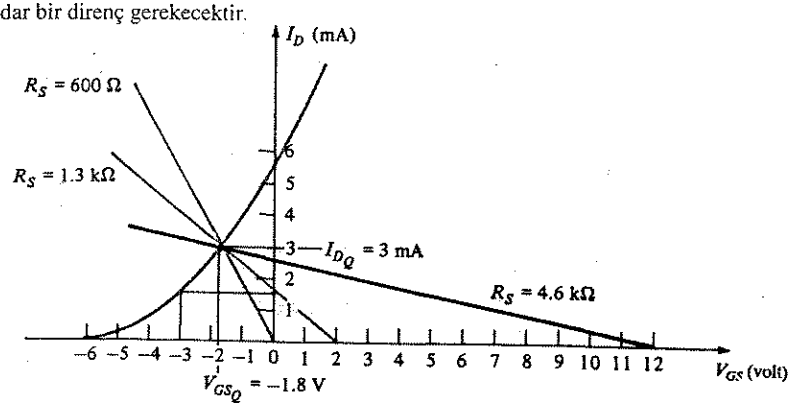
Şekil 7.35'den görülebileceği gibi, istenilen dc öngerilimleme noktası, 600 Ω - 4.6 kΩ arası bir $R_S$ için bir kendinden-öngerilimleme doğrusu çizilerek elde edilebilir. $V_{GS}$ eksenini kesen kendinden-öngerilimleme doğrusu için rastgele bir değer olarak $V_G = +2$V alınırsa,

$$V_G = V_{GS} + I_D R_S$$
$$2 \text{ V} = -1.8 \text{ V} + 3 \text{ mA}\,(R_S)$$



$$R_S = \frac{(2 \text{ V} + 1.8 \text{ V})}{3 \text{ mA}} = 1.27 \text{ k}\Omega \quad (R_S = 1.3 \text{ k}\Omega \text{ kullanılır})$$

kadar bir direnç gerekecektir.




Şekil 7.35 Örnek 7.21'e ilişkin transfer karakteristiği ve kendinden-öngerilimleme doğrusu.

O halde,

$$V_S = I_D R_S = (3 \text{ mA})\,(1.3 \text{ k}\Omega) = 3.9 \text{ V}$$

ve

$$V_{GS} = V_G - V_S$$

olduğundan,

$$V_G = V_{GS} + V_S = -1.8 \text{ V} + 3.9 \text{ V} = 2.1 \text{ V}$$

elde edilir.

$V_G$ şu formülle bulunur,

$$V_G = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD}$$

$$2.1 \text{ V} = \frac{R_{G2}}{R_{G1} + R_{G2}} (12 \text{ V})$$

$$\frac{R_{G1} + R_{G2}}{R_{G2}} = \frac{12 \text{ V}}{2.1 \text{ V}} = 5.7$$

$$\frac{R_{G1}}{R_{G2}} + 1 = 5.7$$

$$\frac{R_{G1}}{R_{G2}} = 5.7 - 1 = 4.7$$

bulunur.

$R_{G2}$ için rastgele **10 MΩ** seçilirse,

$$R_{G1} = 4.7\ (10\ \text{M}\Omega) = \mathbf{47\ M\Omega}$$

bulunur.

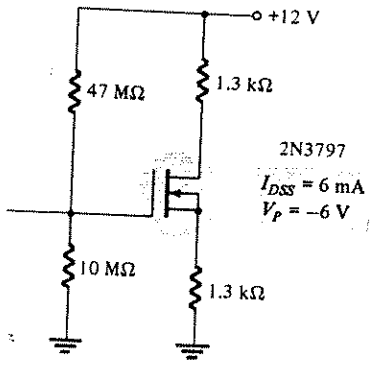
$V_D$; $V_{DD}$ = 12V ve $V_S$ = 3.9V arasında sınırlı tutulması için $V_D$ = 8V makul görülmektedir. Böylece,

$$V_D = V_{DD} - I_D R_D$$

$$8\ \text{V} = 12\ \text{V} - (3\ \text{mA})\ R_D$$

$$R_D = \frac{12\ \text{V} - 8\ \text{V}}{3\ \text{mA}} = 1.33\ \text{k}\Omega \quad (R_D = \mathbf{1.3\ k\Omega}\ \text{kullanılır})$$

Elde edilen öngerilimleme devresi Şekil 7.36'da gösterilmiştir.




Şekil 7.36 Örnek 7.21'de tasarlanan öngerilim devresi.

ÖRNEK 7.22

Şekil 7.37'de gösterildiği gibi öngerilimlenmiş olan *p*-kanallı JFET gerilim-bölücü öngerilimleme devresinin tasarımını, 2N5462 elemanını ve $V_{DD}$ = -30V'luk besleme kaynağı kullanarak tamamlayın.

Çözüm:

Transistörün karakteristik özellikler sayfasından;



$I_{DSS}$ = 4 mA - 16 mA ($I_{DSS}$ = 10 mA kullanılır)

$V_{GS(kapalı)}$ = 1.8 V - 9 V ($V_P$ = 6 V kullanılır)

Şekil 7.37'deki istenen öngerilim noktası,

için

$$V_{GS} = +1\ \text{V ve } I_D = 6.9\ \text{mA}$$

$$V_{GS} = V_G - V_S$$

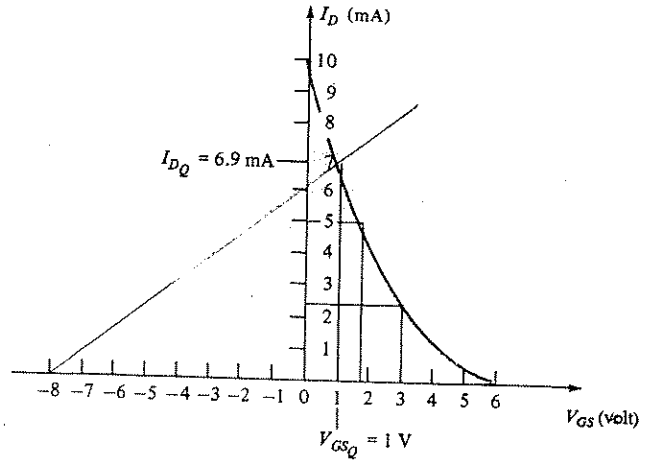
$$+1\ \text{V} = -8\ \text{V} - V_S$$

$$V_S = -9\ \text{V}$$

$$V_S = -I_D R_S$$

olduğundan,

$$R_S = \frac{-V_S}{I_D} = -\frac{(-9\ \text{V})}{6.9\ \text{mA}} = 1.3 \times 10^3 \quad (R_S = \mathbf{1.3\ k\Omega}\ \text{kullanılır})$$




Şekil 7.37 Örnek 7.22'ye ilişkin öngerilim doğrusu ve transfer karakteristiği.

$$V_G = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD}$$

$$-8\ \text{V} = \frac{R_{G2}}{R_{G1} + R_{G2}} (-30\ \text{V})$$

$$1 + \frac{R_{G1}}{R_{G2}} = \frac{-30\ \text{V}}{-8\ \text{V}} = 3.75$$

$$\frac{R_{G1}}{R_{G2}} = 2.75$$

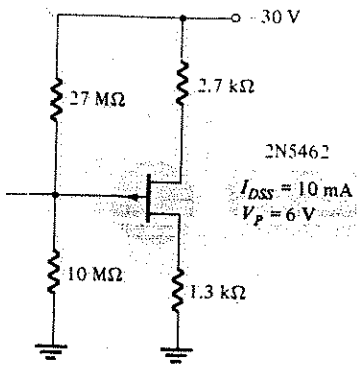
$R_{G2}$'yi **10 MΩ** olarak seçersek,

$$R_{G1} = 2.75\,(10\text{M}\Omega) = 27.5\ \text{M}\Omega \quad (R_{G2} = \mathbf{27\ M\Omega}\ \text{kullanılır})$$

Akaç gerilimi $V_D$'nin, $V_{DD}$ = -30V ve $V_S$ = -9V arasında olması gerekir. $V_D$ = -12V olarak seçilirse,

$$V_D = V_{DD} + I_D R_D$$
$$-12\ \text{V} = -30\ \text{V} + (6.9\ \text{mA})\,R_D$$

elde ederiz.




Şekil 7.38 Örnek 7.22'ye ilişkin tasarım devresi.

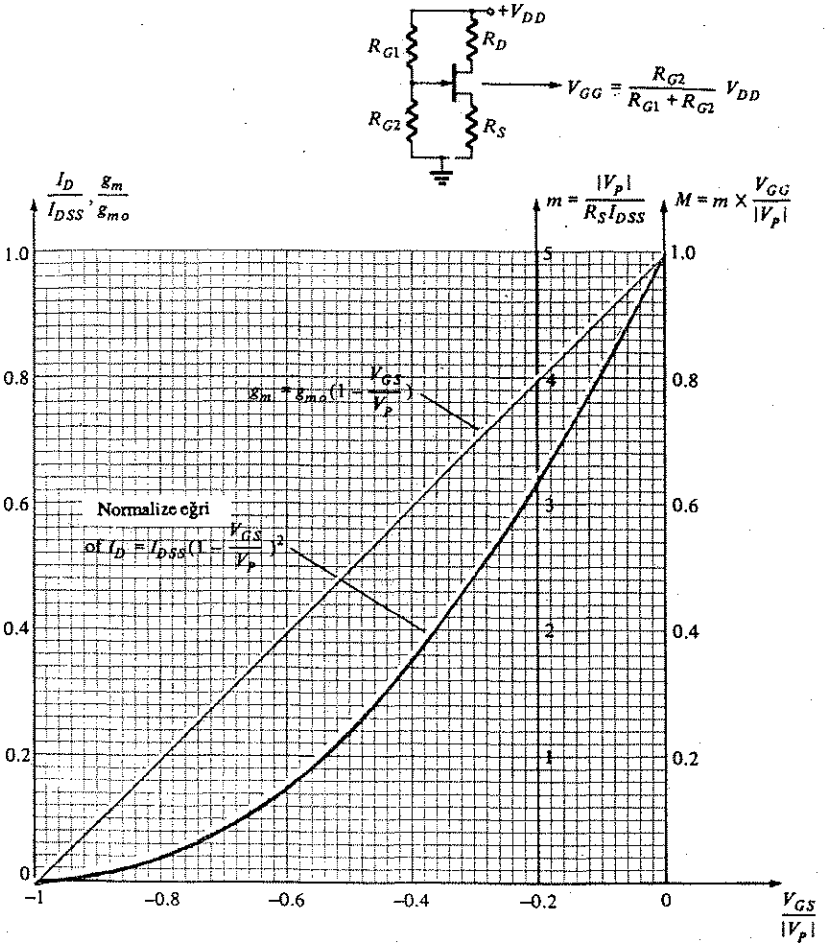
$$R_D = \frac{30\ \text{V} - 12\ \text{V}}{6.9\ \text{mA}} = 2.61 \times 10^3 \quad (R_D = \mathbf{2.7\ k\Omega}\ \text{kullanılır})$$

Elde edilen devre Şekil 7.38'de gösterilmiştir.

## 7.7 GENEL JFET ÖNGERİLİM EĞRİSİ YARDIMIYLA DC ÖNGERİLİMLEME

JFET'lerde (veya kanal ayarlamalı MOSFET) dc öngerilimleme hesaplarındaki güçlüğü biraz azaltmak için Şekil 7.39'da gösterildiği gibi bir normalize *n*-kanal eğrisi kullanılabilir. JFET transfer karakteristiğini normalize eksenler üzerine çizilmiştir. $R_S$ kendinden öngerilim doğrusunun çizimini kolaylaştırmak için, $R_S$ değerlerinden






Şekil 7.39 Genel JFET karakteristiği.

oluşan bir eksen, m değeri olarak çizilmiştir, burada;

$$m = \frac{|V_P|}{I_{DSS} R_S} \tag{7.13}$$

$V_p$ ; Volt, $I_{DSS}$ miliamper ve $R_S$ kiloohm olarak alınır. Gerilim - bölücü öngerilim

kararlılıklı devre için kısaca gösterileceği gibi, $M$ ve $V_{GG}$ değerleri kullanılır.

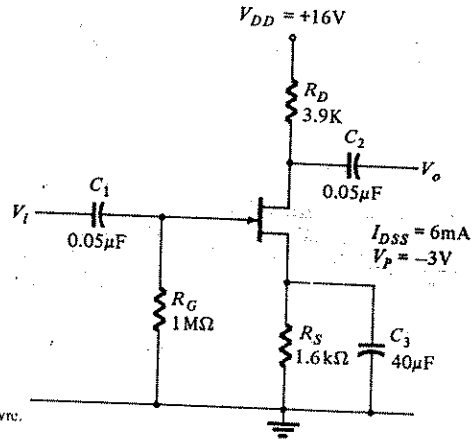
$$V_{GG} = \frac{R_{G2}}{R_{G1} + R_{G2}} \cdot V_{DD} \tag{7.14}$$

$$M = m \times \frac{V_{GG}}{|V_P|} \tag{7.15}$$

Her bir öngerilimleme devre türüne ilişkin bir örnek, bu genel karakteristiğin nasıl kullanıldığını göstermede yardımcı olacaktır.

ÖRNEK 7.23

Şekil 7.40'taki devre için dc gerilim ve akımlarını belirleyin.




Şekil 7.40 Örnek 7.23'e ilişkin devre.

Çözüm:

$m$ değeri hesaplanırsa:

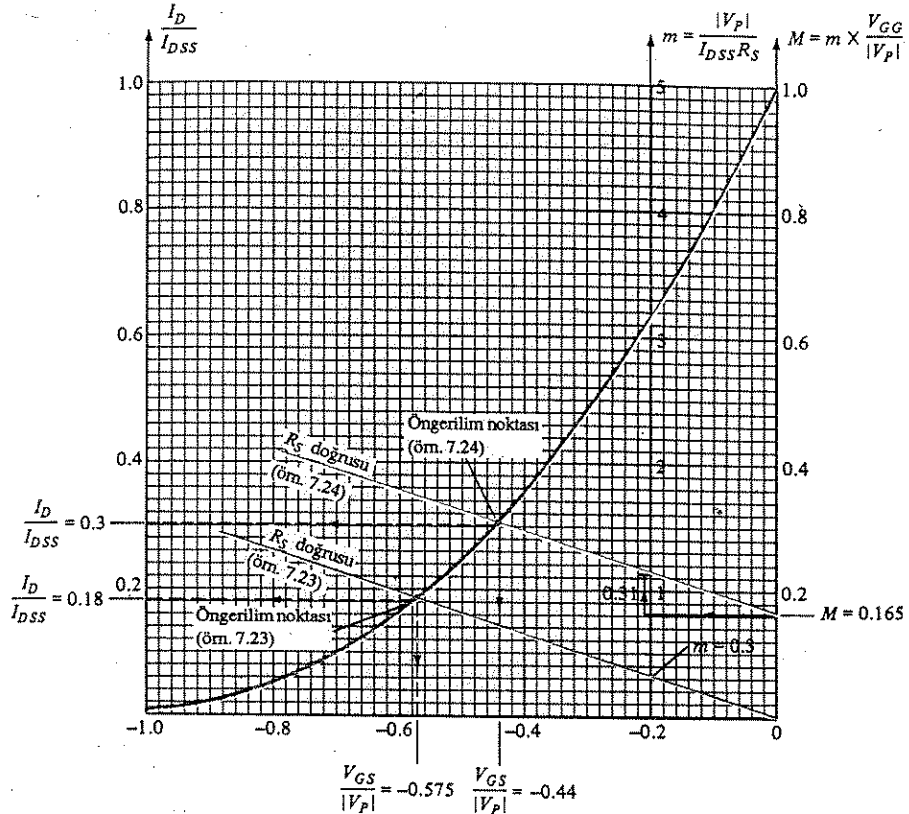
$$m = \frac{|V_P|}{I_{DSS}R_S} = \frac{|-3|}{6(1.6)} = 0.31$$

$R_S$ öngerilim doğrusunu $M$-ekseni üzerindeki 0 noktasından $m$-ekseni üzerindeki $m = 0.31$ noktasına çizeriz. Şekil 7.41'de görülen öngerilim noktası:

$$\frac{I_D}{I_{DSS}} = 0.18 \text{ ve } \frac{V_{GS}}{|V_P|} = -0.575$$

olarak bulunur.






Şekil 7.41 Örnek 7.23 ve 7.24'e ilişkin genel eğri.

Buradan,

$$I_{DQ} = 0.18(6 \text{ mA}) = \mathbf{1.08\ mA}$$

$$V_{GSQ} = -0.575\,(|-3|) = \mathbf{-1.73\ V}$$

değerleri hesaplanır.

Elde ettiğimiz $I_{DQ}$ değerini kullanarak,

$$V_{DSQ} = V_{DD} - I_{DQ}\,(R_D + R_S) = 16 - 1.08 \text{ mA}\,(3.9\ \text{k}\Omega + 1.6\ \text{k}\Omega) = \mathbf{10.06\ V}$$

değerini buluruz.

ÖRNEK 7.24

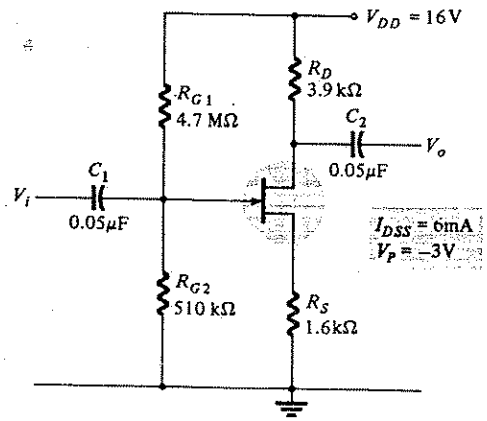
Şekil 7.42'deki devrenin dc öngerilim koşulunu hesaplayın.

Çözüm:

Şekil 7.42'deki bölücü öngerilim devresi için ilkönce

$$m = \frac{|V_P|}{I_{DSS}R_S} = \frac{|-3|}{6(1.6)} = 0.31$$

değerini buluruz.




Şekil 7.42 Örnek 7.24'e ilişkin devre.

$$V_{GG} = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD} = \frac{510\ \text{k}\Omega}{4.7\ \text{M}\Omega + 510\ \text{k}\Omega}(16) \cong 1.6\ \text{V}$$

$$M = m\frac{V_{GG}}{|V_P|} = 0.31\frac{1.6}{|-3|} = 0.165$$

Öngerilim doğrusunu çizebilmek için önceki örnekteki doğruyla aynı eğime sahip bir doğruyu (aynı $R_S$ ve JFET değerleri) $M = 0.165$ noktasından geçecek şekilde çizmemiz gerekir. Bu, $M$-ekseni üzerindeki $M = 0.165$ noktası ile m-ekseni üzerinde bulunan ve 0.31'lik bir değer kadar daha yüksekte bulunan bir nokta arasında bir doğru çizerek yapılabilir. Şekil 7.41'e bakarsak bu doğrunun,



$$\frac{V_{GS}}{|V_P|} = -0.44 \text{ ve } \frac{I_D}{I_{DSS}} = 0.3$$

Öngerilim noktasını verdiğini görürüz ve bundan

$$V_{GSQ} = -0.44\,(|-3\ \text{V}|) = \mathbf{-1.32\ V}$$
$$I_{DQ} = 0.3\,(6\ \text{mA}) = \mathbf{1.8\ mA}$$

değerlerini elde ederiz.

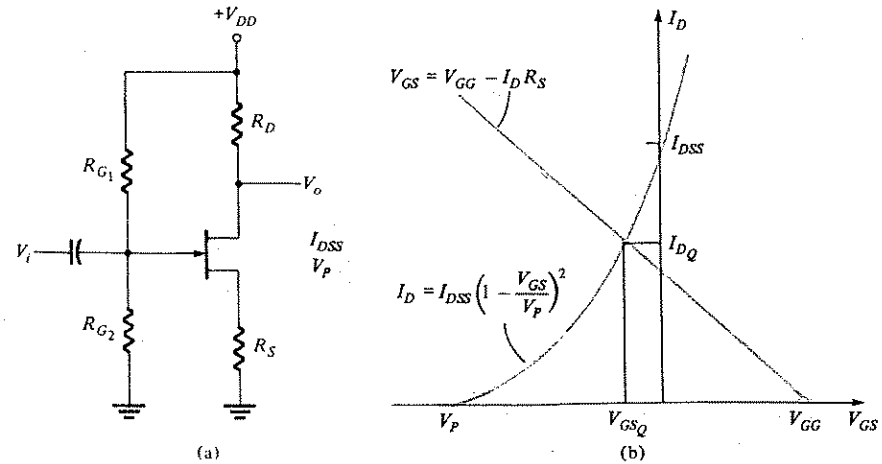
Ardından,

$$V_{DSQ} = V_{DD} - I_{DQ}(R_D + R_S) = 16 - 1.08\ \text{mA}\,(3.9\ \text{k}\Omega + 1.6\ \text{k}\Omega) = \mathbf{6.1\ V}$$

sonucunu buluruz.

## 7.8 JFET ÖNGERİLİM DEVRELERİNİN BİLGİSAYARLA ANALİZİ

Bir JFET devresinin dc öngerilimlemesini çeşitli devre koşullarında analiz etmek için bilgisayar programları kullanılabilir. Şekil 7.43a'daki gibi standart bir JFET devresinin dc öngerilim akım ve gerilimlerini belirlemek için basit bir program modülü geliştireceğiz. Şekil 7.43b'de verilen denklemlerin kullanıldığı bir program modülü, öngerilimi ve akımı belirleyebilir. Program, $R_{G1}$ = *açık* veya $R_D$ = *kısa* (*devre*) durumları için çözüm sağlıyabilir ve kullanılan gerilim polaritesine bağlı olarak hem $n$-kanal hem de $p$-kanal JFET'ler için çalışması mümkün olabilir.




Şekil 7.43 JFET dc öngerilimının bilgisayar analizinde kullanılacak devre ve eşitlikler.

Programı geliştirmenin ilk adımı, çözümde kullanılacak formülün ortaya konmasıdır. Her ne kadar bu formüllerin çoğu daha önce belirlendiyse de, burada bilgisayar çözümleri sağlamak üzere tekrar kullanılmıştır.

$$V_G = V_G = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD} \tag{7.16}$$

$$V_S = I_D R_S \tag{7.17}$$

$$V_{GS} = V_G - V_S = V_{GG} - I_D R_S \tag{7.18}$$

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 \tag{7.19}$$

Denklem (7.19)'u Denklem (7.18)'de yerine koyarsa ,

$$V_{GS} = V_{GG} - I_{DSS}R_S\left(1 - \frac{V_{GS}}{V_P}\right)^2 \tag{7.20a}$$

elde ederiz. Bu denklem açılırsa :

$$\underbrace{\left(\frac{I_{DSS}R_S}{V_P^2}\right)}_{A} V_{GS}^2 + \underbrace{\left(1 - \frac{2I_{DSS}R_S}{V_P}\right)}_{B} V_{GS} + \underbrace{(I_{DSS}R_S - V_{GG})}_{C} = 0 \tag{7.20b}$$

ikinci dereceden bir denklem elde edilir.

Böylece kapı-kaynak öngeriliminin bir çözümü

$$V_{1,2} = \frac{-B \pm \sqrt{B^2 - 4AC}}{2A} \tag{7.21}$$

olur; ve $V_1$ ve $V_2$ değerlerinden hangisi $n$-kanallı JFET için 0 ile $-V_p$ değeri arasında kalıyorsa çözüm değeri yerine geçer. Program elbette $B^2$-4AC değerini test ederek, negatif olması durumunda reel bir çözümün olmadığını belirtecektir. Bu durumda akaç ve kaynak gerilimleri :

$$V_D = V_{DD} - I_D R_D \tag{7.22}$$

$$V_S = I_D R_S \tag{7.23}$$

$$V_{DS} = V_D - V_S \tag{7.24}$$

olur.

Modül 11000'de kullanılan değişken ve denklemlerin bir özeti, Liste 7.1 ve Liste 7.2'de verilmiştir. Program Listesi (7.3), Liste (7.4)'te gösterildiği gibi daha önceki örneklerde yer alan hesaplardan bazılarının tekrarını içermektedir.



LİSTE 7.1 Modül 11000 [illegible] Deyimleri

| *Denklem* | *Bilgisayar Deyimi* |
|---|---|
| $V_{GG} = \frac{R_{G_2}}{R_{G_1} + R_{G_2}} V_{DD}$ | GG = (R2/(R1 + R2)) * DD |
| $V_S = I_D R_S$ | VS = ID * RS |
| $V_{GS} = V_G - V_S$ | GS = VG - VS |
| $I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$ | ID = SS * (1 - GS/VP) ↑ 2 |
| $A = \frac{I_{DSS}R_S}{V_P^2}$ | A = SS * RS/VP ↑ 2 |
| $B = 1 - \frac{2I_{DSS}R_S}{V_P}$ | B = 1 - 2 * SS * RS/VP |
| $C = I_{DSS}R_S - V_{GG}$ | C = SS * RS - GG |
| $D = B^2 - 4AC$ | D = B ↑ 2 - 4 * A * C |
| $V_1 = \frac{-B + \sqrt{D}}{2A}$ | V1 = (-B + SQR(D))/(2 * A) |
| $V_2 = \frac{-B - \sqrt{D}}{2A}$ | V2 = (-B - SQR(D))/(2 * A) |
| $V_D = V_{DD} - I_D R_D$ | VD = DD - ID * RD |
| $V_S = I_D R_S$ | VS = ID * RS |
| $V_{DS} = V_D - V_S$ | DS = VD - VS |

LİSTE 7.2

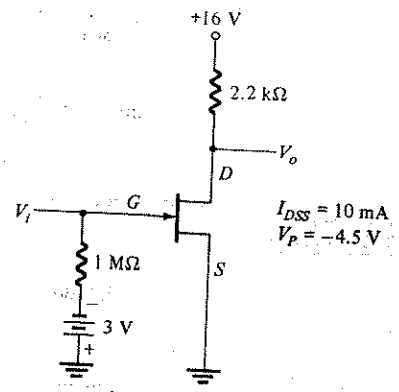
| Denklem Değişkeni | Program Değişkeni |
|---|---|
| $V_G$ | VG |
| $V_S$ | VS |
| $V_D$ | VD |
| $V_{GG}$ | GG |
| $V_{DD}$ | DD |
| $V_{GS}$ | GS |
| $V_{DS}$ | DS |
| $V_P$ | VP |
| $I_D$ | ID |
| $I_{DSS}$ | SS |
| $R_{G1}$ | R1 |
| $R_{G2}$ | R2 |
| $R_S$ | RS |
| $R_D$ | RD |

```
10 REM ******************************************
20 REM
30 REM FET dc Öngerilim Hesaplama Modülü
40 REM
50 REM ******************************************
60 REM
100 PRINT "Bu program, Şekil 7.43'deki gibi"
110 PRINT "JFET veya kanal ayarlamalı MOSFET devresi için"
120 PRINT "dc öngerilim hesaplamaları yapar"
130 PRINT
140 PRINT "Aşağıdaki devre bilgilerini girin:"
150 PRINT
160 INPUT "(eğer açıksa 1E30 kullanın) = "; R1
170 INPUT "RG2                         ="; R2
180 INPUT "RS=";RS
190 INPUT "RD=";RD
200 PRINT
210 INPUT "Kaynak gerilimi, VDD=": DD
220 PRINT
230 PRINT "Aşağıdaki transistör değerlerini girin:"
240 INPUT "Akaç-kaynak doyma akımı, IDSS=": SS
250 INPUT "Kapı-kaynak kısma gerilimi, VP=": VP
260 PRINT :PRINT
270 REM
280 GOSUB 11000
290 PRINT "Öngerilim akımı, ID=": ID*1000!;"mA"
300 PRINT "Öngerilim voltaj değerleri:"
310 PRINT "VGS=";GS;"volt"
320 PRINT "VD=": VD;"volt"
330 PRINT "VS=": VS;"volt"
340 PRINT "VDS=";DS;"volt"
350 END



11000 REM FET dc Öngerilim hesaplama modülü
11010 GG=(R2/R1+R2)) * DD
11020 A=SS*RS/VP^2
11030 B=1-2*SS*RS/VP
11040 C=SS*RS-GG
11050 D=B^2-4*A*C
11060 IF D<0 THEN PRINT "Çözüm yok !!!" :STOP
11070 V1=(-B+SQR (D))/(2*A)
11080 V2=(-B-SQR (D))/(2*A)
11090 IF ABS (V1) > ABS (VP) THEN GS=V2
11100 IF ABS (V2) > ABS (VP) THEN GS=V1
11110 ID=SS*(1-GS/VP)^2
11120 VS=ID*RS
11130 VG=GG
11140 VD=DD-ID*RD
11150 DS=VD-VS
11160 RETURN
```



```
Yük direnci (eğer 1E30 yoksa), RL=? RUN
Bu program, Şekil 7.43'deki gibi
JFET veya kanal ayarlamalı MOSFET devresi için
dc hesaplamaları yapar

Aşağıdaki devre bilgilerini girin:

RG1 (eğer açıksa 1E30 kullanın) =? 110E6
RG2                             = 10E6
RS =? 300
RD =? 1.8E3


Kaynak gerilimi, VDD =? 18

Aşağıdaki transistörün değerlerini girin:
Akaç-kaynak doyma akımı, IDSS =? 6E-3
Kapı-kaynak kısma gerilimi, VP =? -3

Öngerilim akımı, ID= 5.460326 mA
Öngerilim voltaj değerleri:
VGS = -.1380968 volt
VD = 8.171413 volt
VS = 1.638093 volt
VDS = 6.533316 volt
ok


Bu program, Şekil 7.43'deki gibi
JFET veya kanal ayarlamalı MOSFET devresi için
dc hesaplamaları yapar


Aşağıdaki devre bilgilerini girin :
RG1 (eğer açıksa 1E30 kullanın) =? 1E30
RG2                             = 1.8E6
RS =? 560
RD =? 2.1E3

Kaynak gerilimi, VDD =? 16

Aşağıdaki transistör değerlerini girin:
Akaç-kaynak doyma akımı, IDSS =? 9E-3
Kapı-kaynak kısma gerilimi, VP =? -4.5

Öngerilim akımı, ID = 3.225263 mA
Öngerilim voltaj değerleri:
VGS = -1.806147 volt
VD = 9.226949 volt
VS = 1.806147 volt
VDS = 7.420802 volt
```

1. Şekil 7.44'deki devre için akaç akımını ve akaç-kaynak gerilimini bulun.




1'den 5'e kadar problemlere ilişkin devre.

2. Şekil 7.44'deki devrede, kapıyı besleyen 3 V'luk pil yerine 1.5 V'luk pil konulursa akacak akaç akımı ile akaç-kaynak geriliminin değerleri ne olur?

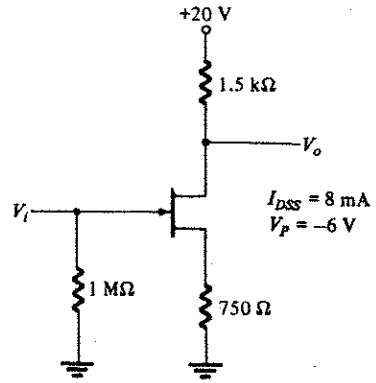
3. Şekil 7.44'de 8V'luk bir akaç gerilimi meydana gelebilmesi için $R_D$ değeri ne olmalıdır?

4. Şekil 7.44'teki JFET yerine $I_{DSS}$ = 8mA ve $V_P$ = 4V olan bir JFET kullanılırsa $V_{DS}$ değeri ne olur?

5. Şekil 7.44'deki devrede $I_D$ = 5 mA'lik bir öngerilim akımı elde edebilmek için kapı besleme gerilimi ne olmalıdır?

6. Şekil 7.45'deki devre için dc öngerilim voltajı $V_D$'yi bulun:






6'dan 9'a kadar problemlere ilişkin devre.

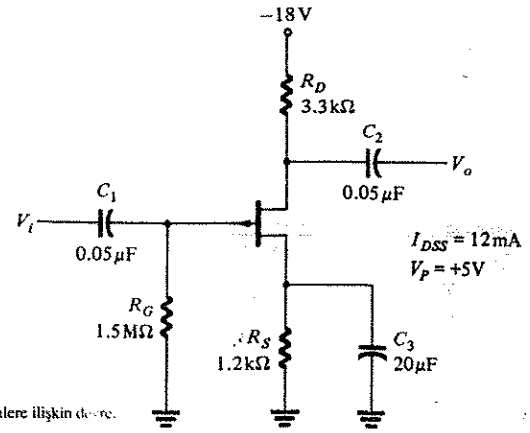
7. Şekil 7.45'teki devrede $R_S$ yerine 1.2 kΩ'luk direnç konulduğunda oluşacak dc öngerilimleme Volatjı $V_S$'yi bulun.

8. Şekil 7.45'teki devrede $R_D$, yerine 5.1 kΩ'luk direnç konulduğunda oluşacak dc öngerilimleme voltajı $V_{DS}$'yi bulun.

9. Şekil 7.45'teki devrede öngerilimleme noktasını $V_{GS}$ = -2V yapmak için gerekli $R_S$ değeri nedir?

10. Şekil 7.46'da verilen devre için akaç akımını bulun.

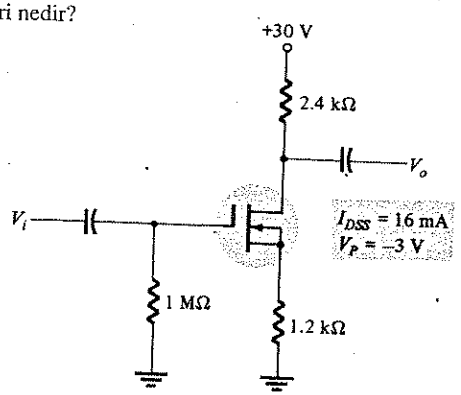
11. Şekil 7.46'daki devre için kaynak gerilimi $V_S$'yi bulun.




10'dan 12'ye kadar problemlere ilişkin devre.

12. Şekil 7.46'daki devrede $V_{DS}$ değeri nedir?

13. Şekil 7.47'deki devrede $I_D$ değeri nedir?




Şekil 7.47 13'den 17'ye kadar problemlere ilişkin devre.

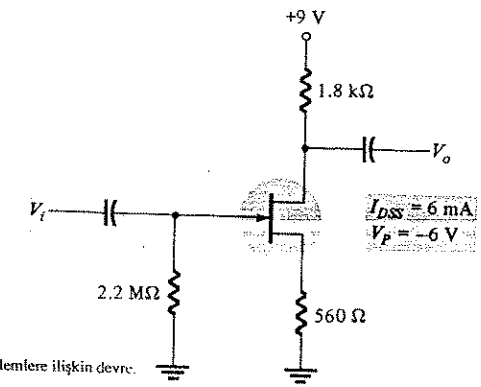
14. Şekil 7.47'deki devrede kaynak direnci 330 Ω yapılırsa $I_D$ değeri ne olur?

15. Şekil 7.47'deki devrede kaynak direnci 51 Ω yapılırsa $I_D$ ve $V_{DS}$ öngerilim değerleri ne olur?

16. Şekil 7.47'deki JFET yerine $I_{DSS}$ = 10 mA ve $V_P$ = -4V olan bir JFET kullanılırsa $V_D$ değeri ne olur?

17. Şekil 7.47'deki devreyi -1V'ta öngerilimlemek için gereken $R_S$ değeri nedir?

18. Şekil 7.48'deki devre için $I_D$ ve $V_{DS}$ değerlerini belirleyin.




Şekil 7.48 18'den 21'e kadar problemlere ilişkin devre.



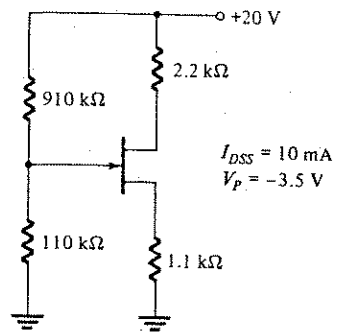
19. Şekil 7.48'deki JFET yerine $I_{DSS}$ = 8 mA, $V_P$ = -6V olan bir JFET kullanılırsa $I_D$ ve $V_{DS}$ değerleri ne olur?

20. Şekil 7.48'deki JFET yerine $I_{DSS}$ = 6 mA, $V_P$ = -4V olan bir JFET kullanılırsa $I_D$ ve $V_{DS}$ değerleri ne olur?

21. Şekil 7.48'deki JFET yerine $I_{DSS}$ = 8 mA, $V_P$ = -4V olan bir JFET kullanılırsa $I_D$ ve $V_{DS}$ değerleri ne olur?

§ 7.3

22. Şekil 7.49'daki devre için $V_{GS}$ ve $I_D$ değerlerini bulun.




Şekil 7.49 Şekil 22'den 27'ye kadar problemlere ilişkin devre.

23. Şekil 7.49'daki devre için $V_{DS}$ değerini bulun.

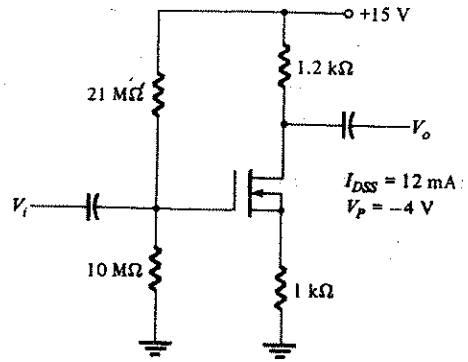
24. Şekil 7.49'daki öngerilimleme noktasını $V_{GS}$ = -2V yapmak için $R_S$ direncinin değeri ne olmalıdır?

25. Şekil 7.49'daki akaç gerilimini 12V'a getirmek için $R_D$ değeri ne olmalıdır?

26. Şekil 7.49'da $R_S$ = 750 yapıldığında akaç akımı artar mı, azalır mı?

27. Şekil 7.49'daki JFET yerine $I_{DSS}$ = 16 mA, $V_p$ = -3.5V olan bir JFET kullanılırsa kaynak gerilimi artar mı, azalır mı?

28. Şekil 7.50'deki devre için kapı-kaynak gerilimini bulun.




Şekil 7.50 28'den 34'e kadar problemlere ilişkin devre.

**29.** Şekil 7.50'deki devre için $I_D$ ve $V_{DS}$ öngerilim değerlerini bulun.

**30.** Şekil 7.50'deki MOSFET yerine $I_{DSS}$ = 10 mA, $V_P$ = -5V olan bir MOSFET kullanılırsa $I_D$ ve $V_{DS}$ değerleri ne olur?

**31.** Şekil 7.50'deki 7.5 MΩ'luk direnç çıkarılırsa $I_D$ ve $V_{DS}$ değerleri ne olur?

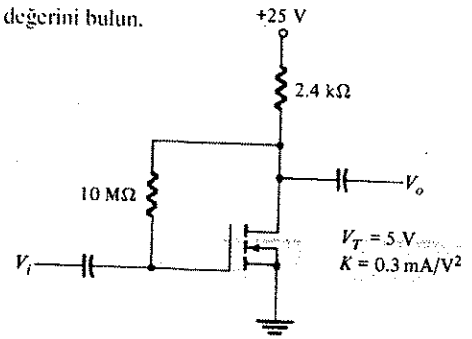
**32.** Şekil 7.50'deki 21 MΩ'luk direnç devreden çıkarılırsa $I_D$ ve $V_{DS}$ değerleri ne olur?

**33.** Şekil 7.50'deki MOSFET yerine $V_P$ = -2,5 V olan bir MOSFET kullanılırsa $I_D$ değeri artar mı, azalır mı?

**34.** Şekil 7.50'deki kaynak yerine $V_D$ = 12'luk bir kaynak kullanılırsa $V_D$ değeri ne olur?

§ 7.4

**35.** Şekil 7.51'deki devrenin $V_D$ değerini bulun.




Şekil 7.51 35'den 40'a kadar problemlere ilişkin devre.



**36.** Akaç direnci yerine 1.8 kΩ'luk bir direnç kullanılırsa $V_D$ değeri ne olur?

**37.** Şekil 7.51'deki devrenin akaç gerilimi 10V ise $K$'nın değeri nedir?

**38.** Şekil 7.51'deki MOSFET yerine $V_T$ = 3V ($K$ = 0.3) olan bir MOSFET kullanılırsa $V_D$ değeri ne olur?

**39.** Şekil 7.51'deki besleme gerilimi 15V'a düşürülürse $V_D$ değeri ne olur?

**40.** Şekil 7.51'deki MOSFET yerine $V_T$ = 7.5V olan bir MOSFET kullanılırsa akaç akımı artar mı, azalır mı?

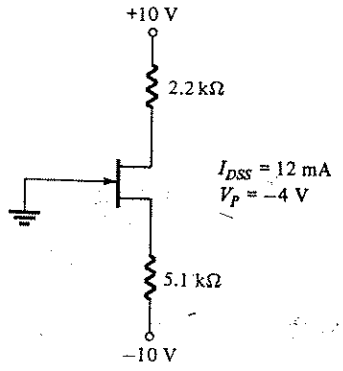
§ 7.5

**41.** Şekil 7.52'deki devre için $I_D$ ve $V_{DS}$ dc öngerilim değerlerini belirleyin.

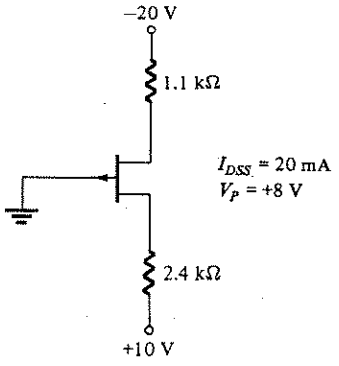
**42.** Şekil 7.53'deki devre için $I_D$ ve $V_{DS}$ dc öngerilimleme değerlerini belirleyin.

**43.** Şekil 7.54'deki devre için $V_P$ = -3V ise $I_{DSS}$ değeri ne olur?

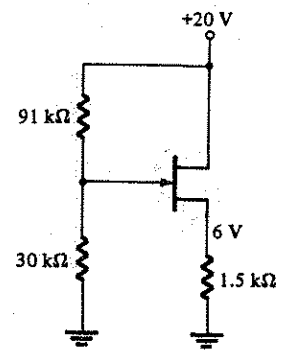
**44.** Şekil 7.54'deki devre için $V_D$, VS ve $I_D$ değerlerini belirleyin.




Şekil 7.52 Problem 41'e ilişkin devre.




Şekil 7.53 Problem 42'ye ilişkin devre.




Şekil 7.54 Problem 43'e ilişkin devre.

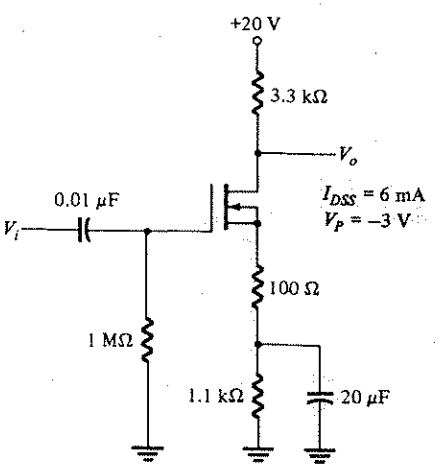
§ 7.6

**45.** Şekil 7.55'deki gibi bir JFET öngerilim devresini, $I_{DSS}$ = 6 mA ve $V_P$ = -4V değerlerine sahip bir JFET ve 22 V'luk bir kaynak kullanarak $I_D$ = 3mA ve $V_{DS}$ = 10 V'ta çalışacak şekilde tasarlayın.

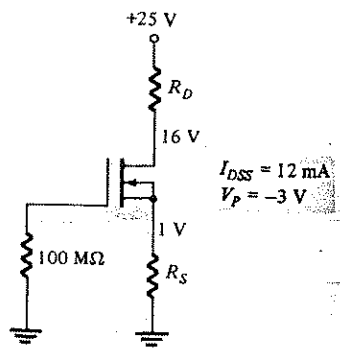
**46.** Şekil 7.11'deki gibi bir kanal ayarlamalı MOSFET devresini ($I_{DSS}$ = 10mA, $V_P$ = -4.5V değerlerine sahip bir FET kullanarak), $I_D$ = 4 mA ve $V_D$ = 10V'ta, 30V'luk bir besleme ile çalışabilecek şekilde tasarlayın.

**47.** Şekil 7.19'daki gibi bir kanal oluşturmalı MOSFET devresini ($V_T$ = 3.5V, $K$ = 0.3 mA/V$^2$ değerlerine sahip bir FET kullanarak), $I_D$ = 6mA ve $V_D$ = 8V'ta, 18 V'luk bir besleme ile çalışabilecek şekilde tasarlayın.

**48.** Şekil 7.56'daki devrenin tasarımını tamamlayın.




Şekil 7.55 Problem 44'e ilişkin devre.




Şekil 7.56 Problem 48'e ilişkin devre.





§ 7.7

**49.** Şekil 7.49'daki devrede bir JFET ($I_{DSS}$ = 8.5 mA, $V_p$ = -4.5V) kullanarak ve genel JFET grafiğinden yararlanarak dc öngerilimleme voltajı $V_{GS}$ değerini belirleyin.

**50.** Şekil 7.49'daki JFET yerine $I_{DSS}$ = 10mA ve $V_p$ = -5V olan bir JFET kullanıldığı takdirde $I_D$ ve dc öngerilimleme akımının alacağı değeri genel JFET grafiğinden yararlanarak bulun.

**51.** Şekil 7.49'da $R_S$ direnci yerine 1.2 kΩ'luk bir direnç kullanıldığı takdirde dc öngerilim akımının alacağı değeri genel JFET grafiğinden yararlanarak bulun.

**52.** Şekil 7.49'da $R_{G2}$ direnci yerine 270 kΩ'luk bir direnç kullanıldığı taktirde dc öngerilimi $V_{DS}$'nin alacağı değeri genel JFET grafiğinden yararlanarak bulun.

**53.** Kullanılan JFET $I_{DSS}$ = 12 mA ve $V_P$ = -4.5V'luk değerlere sahip olursa Şekil 7.49'daki devrede $V_{GS}$ değeri ne olur?

## BİLGİSAYAR PROBLEMLERİ

Aşağıdaki problemler için BASIC programları yazın.

**1.** $I_{DSS}$ ve $V_{GS}$ (kapalı) verilen transistör değerleri için bir JFET devresinin $I_D$ ve $V_{DS}$ noktalarını tablo halinde düzenleyin.

**2.** Sabit kaynak öngerilimlemesi kullanarak bir JFET devresi için $I_D$ ve $V_{DS}$ değerlerini hesaplayın.

**3.** Kendinden-öngerilimli bir JFET devresinin $I_D$ ve $V_{DS}$ değerlerini hesaplayın.

**4.** Gerilim-bölücülü öngerilimli bir JFET devresinin $I_D$ ve $V_{DS}$ değerlerini hesaplayın.

**5.** Kendinden-öngerilimli bir JFET devresi için, verilen bir transistörün transfer karakteristiğini çizmek üzere gerekli olan noktaların tablosunu çıkarın.

**6.** Kanal oluşturmalı bir MOSFET'in eleman akaç karakteristiğini çizmek için $I_D$ ve $V_{DS}$'nin değerlerini hesaplayın tablo oluşturun.

## 8.1 GİRİŞ

Transistörün temel yapısı, görünümü ve karakteristikleri 4. Bölümde tanıtılmıştı. Daha sonra 5. Bölümde elemanın dc öngerilimlemesi ayrıntılı olarak incelenmişti. Bu bölümde BJT yükseltecinin küçük-sinyal ac tepkisini; transistörü sinüzoidal ac domeninde temsil etmek için en çok kullanılan modelleri gözönüne alarak incelemeye başlayacağız.

Transistörlü devrelerin sinüzoidal ac analizinde bizi ilgilendiren ilk noktadan biri, giriş sinyalinin büyüklüğüdür. Bu, küçük-sinyal veya büyük-sinyal tekniklerinden hangisinin uygulanması gerektiğini belirleyecektir. Bu ikisi arasında kesin bir sınır olmamakla birlikte, uygulama ve ilgilenilen değişkenlerin transistör karakteristiklerine oranla büyüklükleri, hangi yöntemin daha uygun olduğunu açıkça gösterir. Bu bölümde küçük-sinyal teknikleri tanıtılacak, büyük sinyal teknikleri ise 12. Bölümde incelenecektir.

Transistörlü devrelerin küçük-sinyal ac analizinde çoğunlukla kullanılan iki model vardır: Karma eşdeğeri ve $r_e$ modeli. Bu bölümde iki modeli tanıtmanın yanı sıra, herbirinin oynadığı rolü ve birbiriyle ilişkisini de tanımlayacağız.

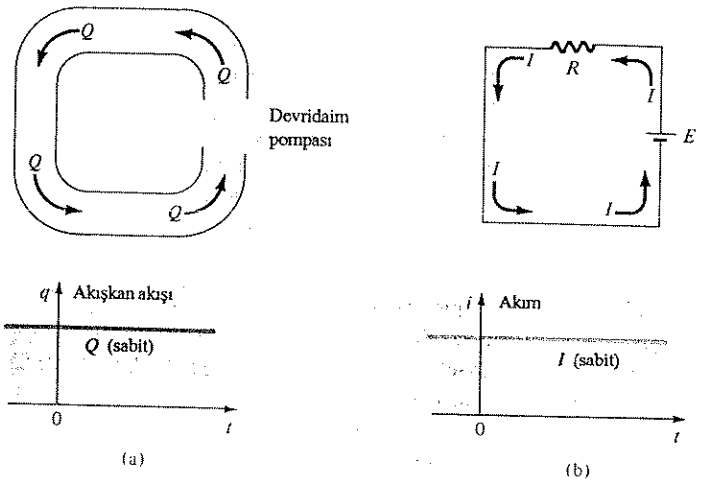
## 8.2 AC DOMENİNDE YÜKSELTME

Daha önce de belirtildiği gibi transistör bir yükseltme elemanıdır. Yani çıkıştaki sinüsoidal sinyal, giriş sinyalinden daha büyüktür ya da başka bir deyişle, çıkış ac gücü giriş ac gücünden daha büyüktür. Sık sık bu ek ac gücünün nerede üretildiği



sorusu karşımıza çıkar. Aşağıdaki birkaç paragrafın temel amacı bu soruyu cevaplamak olacaktır. Bu, kitapta daha sonra tanımlanacak birkaç önemli verimlilik kriterinin iyi anlaşılmasında temel olacaktır.

İki şey arasında benzerlikler kurmak bazen mükemmel sonuçlar verir, ancak aşağıda vereceğimiz örnek, ileride elde edilecek sonuçlara götürecek olayları açıklamada faydalı olacaktır. Şekil 8.1a'da bir pompa aracılığıyla bir sıvının düzenli yoğun akışı gösterilmektedir. Bu sistemin elektriksel benzeri Şekil 8.1b'de görülmektedir. Her bir durumda, büyüklüğü Ohm yasası ile belirlenen akışa karşı bir direnç mevcuttur. Her birine ilişkin akış-zaman grafiği şekilde gösterilmiştir.



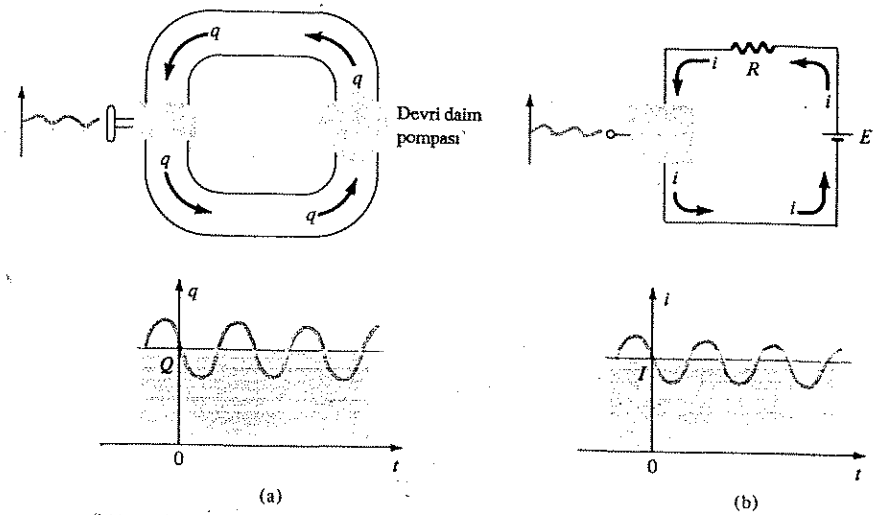

Şekil 8.1 dc girişli seri bağlı bir elektrik devresinin sıvı akışına benzetilmesi: (a) sıvı akış sistemi; (b) elektrik sistemi.

Şekil 8.2'de gösterildiği gibi, her bir sisteme bir *kontrol mekanizması* ekleyelim. Bu kontrol elemanlarının herbirinin girişindeki küçük bir sinyal her bir sistemdeki mevcut kararlı-durum (dc) akışı üzerinde belirgin etkiye neden olabilir. Akış sistemi için bu, borudaki sıvı akışını sınırlayan bir geçidin sürekli olarak kısmen açılıp kapanması olabilir. Elektriksel sistem için sistemden akan $i$ akımını kontrol eden bir mekanizma kurulur. Ortak emetörlü transistör bağlantısında, $I_B$ akımındaki küçük değişimlerin belirgin bir etkiye neden olabileceğini hatırlayın.

Diğer bir deyişle küçük bir giriş sinyali sistemin kararlı durum akışı üzerinde belirgin bir etkiye neden olabilir. Her iki sistem için sonuçtaki çıkış akımının Şekil 8.2'de gösterildiği gibi olduğunu düşünelim. Çıkış akışındaki sinüzoidal salınım ke-

sinlikle uygulanan girişten daha büyüktür, *bu nedenle ac domeninde yükseltme (kuvvetlendirme) bir gerçektir!*

Dolayısıyla yükselteçlerin çoğunun, diğer iki uç (normalde çıkış devresinin uçları) arasındaki akışta, büyük değişimleri sağlayabilecek bir kontrol noktasına vaya ucuna sahip basit elemanlar olduğu sonucuna varabiliriz. DC öngerilim devreleri giriş sinyalinin genliğine karşı çok hassas olacak yoğun yük akışını oluşturmak için gereklidir. Artan ac gücü, dc gücün bir kısmının sinüzoidal dönüştürülmesinin sonucudur. Bir elektronik yükseltecin verimliliği: tipik olarak, çıkan ac gücün, giren dc gücüne oranıdır.




Şekil 8.2 Kontrol elemanının: (a) sıvı akış sistemi, (b) elektrik sistemi üzerindeki etkisi.

## 8.3 TRANSİSTÖR MODELLEMESİ

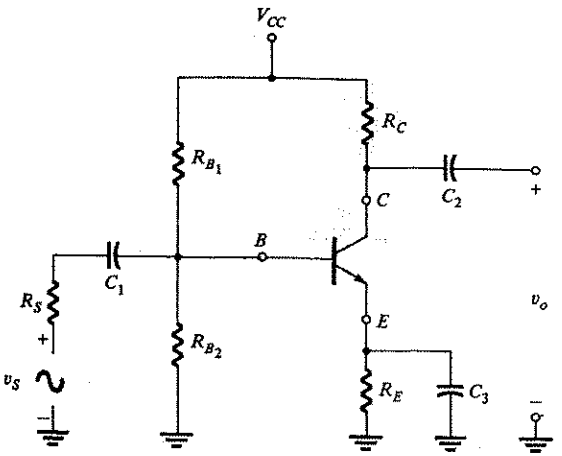
Küçük sinyal yaklaşımına çözüm yolu bu bölümde daha sonra türetilecek olan eşdeğer devrelerin (modellerin) kullanılmasıdır. Belirli bir çalışma bölgesinde gerçek yarıiletken elemana ilişkin yapılacak en iyi yaklaşım, doğru seçildiği taktirde, işte bu devre elemanları birleşimidir. AC eşdeğer devre bir kere belirlendiğinde, elemanın grafik sembolü yerine bu devrenin şeması konabilir ve AC devre analizinin temel yöntemleri (dal-akımları analizi, düğüm analizi, devre analizi ve Thevenin teoremi) devrenin tepkisini belirlemek için uygulanabilir.

Transistör yerine konulacak eşdeğer devreyle ilgili bugün ağır basan iki düşünce vardır. Endüstriyel ve eğitim kuruluşları yıllarca yoğun bir şekilde karma parametreleri (kısaca tanıtılacaktır) kullandılar. Karma prametreli eşdeğer devre hala popüleritesini sürdürmekle birlikte, şimdi bunu transistörün çalışma koşullarından

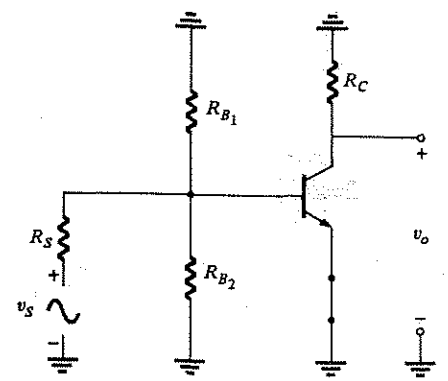


doğrudan türetilen bir eşdeğer devre ile, $r_e$ modeli ile paylaşmaktadır. Üretici firmalar bilgi sayfalarında belirli bir çalışma bölgesi için karma parametreleri yayınlanmaya devam etmektedir. $r_e$ modelinin parametreleri (veya elemanları) bu bölgede doğrudan doğruya karma parametrelerinden elde edilebilir. Bununla birlikte karma (hibrid) eşdeğer devre, doğru bir sonuç verebilmesi için belirli çalışma koşullarıyla kısıtlıdır. Diğer eşdeğer devrenin parametreleri, iletim bölgesi içerisinde herhangi bir çalışma bölgesi için hesaplanabilir ve bilgi sayfasında belirtilen tek bir parametre grubu ile sınırlı değildir. Ancak karşılık olarak $r_e$ modeli de elemanın, çıkış empedans düzeyini ve çıkıştan girişe geri besleme etkisini belirleyen bir parametreye sahip değildir.

Her iki yöntem de bugün yoğun olarak kullanıldığı için, her ikisi de bu bölümde ayrıntılı olarak incelenecektir. Bazı analiz ve örneklerde karma modeli uygulanırken diğerlerinde özellikle $r_e$ modeli kullanılacaktır. Metinde iki modelin birbiriyle ne kadar yakın ilişkili olduğunu ve birindeki başarının, diğerinin de doğal başarısına nasıl yol açacağını göstermeye çalışacağız.

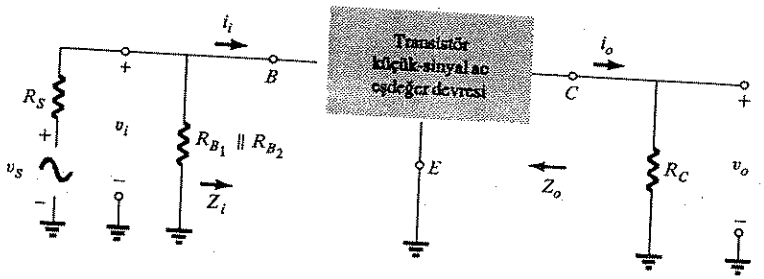



Şekil 8.3 Bu giriş bölümünde incelenen transistör devresi.




Şekil 8.4 Şekil 8.3'deki devrenin, dc gerilim kaynağının çıkartılması ve kondansatör yerine kısa-devre eşdeğerinin konmasıyla alacağı durum.

Aşağıda analiz edilecek ac eşdeğer devrenin etkisini göstermek için, Şekil 8.3'teki devreyi ele alalım. Bir an için transöstürün küçük-sinyal eşdeğer devresinin belirlendiğini varsayalım. Yalnızca devrenin ac tepkisiyle ilgilendiğimiz için, bütün dc kaynakları yerine sıfır-potansiyelli eşdeğer (kısa devre) elemanı konabilir; çünkü dc kaynaklar çıkış geriliminin yalnızca dc veya sükunet düzeyini belirler ve ac çıkışının salınım genliğinde herhangi bir değişikliğe sebep olmaz. Bu durum, Şekil 4'te açıkça gösterilmiştir. Dc düzeyleri yalnızca uygun bir $Q$ çalışma noktasını belirlemek için önemlidir. Dc düzeyleri, belirlendikten sonra, devrenin ac analizi için ihmal edilebilir. $C_1$, $C_2$ kuplaj kondansatörleri ve $C_3$ köprüleme kondansatörü çalışma frekansında çok küçük bir reaktansa sahip olacak şekilde seçilir. Bu nedenle pratik açıdan bunların yerine de düşük dirençli bir yol (kısa devre) konabilir. Bunun da dc öngerilim direnci $R_E$'nin "kısa devre" olması anlamına geldiğine dikkat edin. Dc kararlı-durum koşullarında kondanstörlerin açık devre eşdeğeri gibi davrandığını; bunun da, dc düzeyleri ve sükunet koşulları için katlar arasında yalıtım (izolasyon) sağladığını unutmayın.




Şekil 8.4'deki devrenin küçük-sinyal ac analizi için yeniden çizilmesi.

Ortak toprakların bağlanması $R_{B1}$ ve $R_{B2}$ nin paralel birleşimi sağlayacak ve $R_C$ Şekil 8.5'te görüldüğü gibi, kollektör-emetör arasında görülecektir. Şekil 8.5'te devreye eklenen transistör eşdeğer devre elemanları bildiğimiz türden elemanlar (dirençler, kontrollü kaynaklar vs) olduğu için, istenilen değerleri elde etmek için süperpozisyon tekniği, Theven teoremi vb. analiz yöntemleri kullanılabilir.

Şekil 8.5'i daha ayrıntılı inceleyelim ve sistem için belirlenecek önemli büyüklükleri tanımlayalım. Şüphesiz, Şekil 8.5'te görüldüğü gibi giriş ve çıkış empedanslarını ($Z_i$ ve $Z_o$) bilmek isteriz. Transistörün yükseltici bir eleman olduğunu bildiğimiz için, $V_o$ çıkış gerilimi ile $V_i$ giriş gerilimi arasında nasıl bir ilişki olduğunu gösteren bir göstergе beklerizki bu, *gerilim kazancı*dır. Şekil 8.5'teki bu düzenlemede $i_i = i_b$ ve $i_o = i_c$'dir; ki bu da $A_i = i_o/i_i$ ile ifade edilen *akım kazancını* tanımlar.

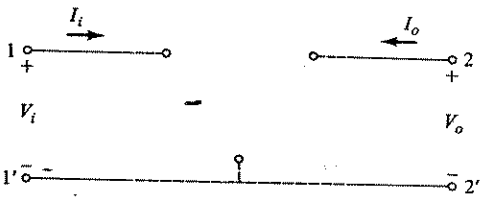
4. Bölümde kollektör-emetör geriliminin, $i_B$ ve $v_{BE}$ arasındaki giriş bağıntısı üzerinde (az da olsa) belli bir etkiye sahip olduğunu görmüştük. Bu nedenle eşdeğer devrede çıkıştan girişe bir "geribesleme" bekleyebiliriz. Aşağıda, *iki-port teorisinin*



özet bir tanıtımından sonra yukarıda sözü edilen büyüklüklerden her birinin belirlenmesini mümkün kılan parametrelere sahip karma eşdeğer devreyi inceleyeceğiz.

## 8.4 TRANSİSTÖRÜN KARMA EŞDEĞER DEVRESİ

Aşağıda, *iki-port* teorisi olarak bilinen konunun kısa bir özeti yeralmaktadır. Şekil 8.6'dan da görülebileceği üzere, temel üç-uçlu elektronik eleman veya sistem de iki




İki-port sistemi.

port (uç çifti) vardır. Buradaki amacımız açısından soldaki grup giriş uçlarını ve sağdaki ise, çıkış uçlarını göstermek için kullanılacaktır. Her bir uç grubu için iki değişken olduğuna dikkat edin. Aşağıdaki eşitlikler (8.1), 4 değişken arasındaki ilişkiyi göstermenin çeşitli yollarından sadece birisidir. Bu, transistör devresinin analizinde en çok kullanılan yöntemlerden biri olduğu için bu bölümde ayrıntılı olarak incelenmektir.

$$V_i = h_{11}I_i + h_{12}V_o \tag{8.1.a}$$

$$I_o = h_{21}I_i + h_{22}V_o \tag{8.1.b}$$

Dört değişken arasındaki ilişkileri belirleyen parametreler "hybrid" (karma) sözcüğünün baş harfi kullanılarak $h$-parametreleri adı verilmektedir. Hibrid (karma) sözcüğünün seçilmesinin nedeni, eşitliklerin her birindeki değişkenler karışımının ($v$ ve $i$), $h$-parametrelerinin her biri için bir "karma" birimle sonuçlanmasıdır. Çeşitli h-parametrelerinin neyi temsil ettiğini ve ne şekilde kullanılabileceğini daha iyi anlamak için, her birini ayrı ayrı ele alıp sonuçtaki ilişkiyi inceleyebiliriz.

Rastgele $V_o = 0$ seçip (çıkış uçlarını kısa devre edip) 8.1a denklemini $h_{11}$ için çözersek aşağıdaki sonucu elde ederiz.

$$h_{11} = \left.\frac{V_i}{I_i}\right|_{v_o=0} \text{ ohm} \tag{8.2}$$

Orantı, $h_{11}$ parametresinin ohm cinsinden bir empedans parametresi olduğunu göstermektedir. Bu parametre çıkış kısa devreyken giriş gerilimininin, giriş akımına

oranı olduğu için, kısa-devre giriş-empedans parametresi olarak adlandırılır. $h_{11}$ 'deki indis, parametrenin giriş uçlarındaki büyüklüklerin oranı olarak belirlendiğini gösterir.

Eğer giriş uçlarını açarak $I_i$'a 0'a eşitlenirse $h_{12}$ elde edilecektir.

$$h_{12} = \left.\frac{V_i}{V_o}\right|_{I_i = 0} \quad \text{birimsiz} \tag{8.3}$$

Bu nedenle $h_{12}$ parametresi, giriş akımı 0'a eşitken giriş geriliminin çıkış gerilimine oranıdır. Gerilim düzeylerinin oranı olduğu için birimsizdir; ve açık-devre ters yönde transfer gerilimi oranı parametresi olarak adlandırılır. $h_{12}$'deki 12 alt indisi parametrenin giriş ve çıkış ölçümlerinin oranı olarak tanımlanan bir transfer büyüklüğü olduğunu gösterir. İndisin ilk tamsayısı, paya yazılacak ölçüm büyüklüğünü tanımlar, ikinci tamsayı ise, paydaya yazılacak büyüklüğün kaynağını tanımlar. Ters yönde terimi gerilim oranının giriş büyüklüğünün, çıkış büyüklüğüne oranlanarak elde edilmesinden kaynaklanmaktadır ki, genellikle ilgilenilen bunun tersidir.

8.1b eşitliğindeki $V_o$, çıkış uçları kısa devre edilerek tekrar sıfıra eşitlenirse, $h_{21}$ için sonuç şöyle olacaktır:

$$h_{21} = \left.\frac{I_o}{I_i}\right|_{v_o = 0} \quad \text{birimsiz} \tag{8.4}$$

Burada çıkış büyüklüğünün giriş büyüklüğüne oranlandığına dikkat edin. $h_{12}$'e ilişkin ters terimi yerine, ileri yönde terimi kullanılacaktır. $h_{12}$ parametresi, çıkış uçları kısa devre iken çıkış akımının giriş akımına oranıdır. Bu, uygulamaların bir çoğu için en önemli parametredir. Akım düzeylerinin oranı olduğu için, $h_{12}$ gibi bu parametre de birimsizdir. Formal olarak kısa devre ileri transfer akım oranı parametresi olarak adlandırılır. 21 indisi, payın çıkış büyüklüğüne, paydanın ise giriş büyüklüne ait olduğunu göstermektedir.

Son parametre olan $h_{22}$, $I_1 = 0$ yapmak için giriş uçlarını açarak ve 8.1b denklemi $h_{22}$ için çözülerek elde edilir:

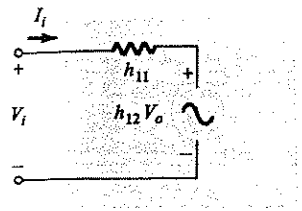
$$h_{22} = \left.\frac{I_o}{V_o}\right|_{I_i = 0} \quad \text{siemens} \tag{8.5}$$

Bu, çıkış akımının çıkış gerilimine oranı olduğu için, çıkış admitans parametresidir ve birimi siemens'tir (S), [daha önce mhos(Ω) idi]. Buna açık-devre çıkış admitansı parametresi olarak adlandırılır. 22 alt indisi $h_{22}$'nin çıkış büyüklüklerinin oranıyla belirlendiğini gösterir.

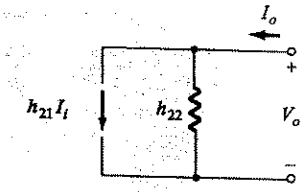
8.1a eşitliğindeki terimlerden her birisi Volt biriminde olduğu için eşitliği sağlayan devreyi bulmak için Kirchoff'un gerilim yasasını ters yönde uygulayalım. Bu işlemin yapılması ile Şekil 8.7'de görülen devreyi elde ederiz. $h_{11}$ parametresinin birimi ohm olduğundan, Şekil 8.7'de bir dirençle gösterilmiştir. $h_{12}$ boyutsuzdur (yönsüzdür), bunedenle giriş devresinde geribeslemeyi gösteren bir çarpım faktörü olarak görülür.



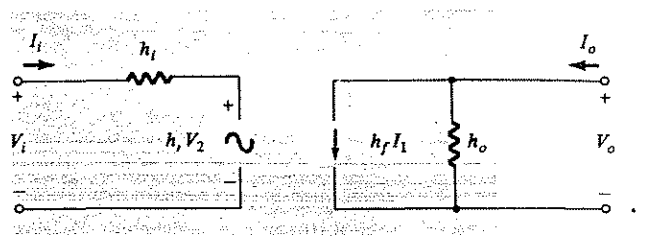
(8.1b) denkleminde her bir terim akım biriminde olduğundan dolayı Şekil 8.8'deki devreyi elde etmek için Kirchoff akım yasasını ters yönde uygulayalım. $h_{22}$ admitans biriminde olduğundan (bu, transistör modelinde iletkenliği gösterir), direnç sembolüyle gösterilmiştir. Ne var ki bu direncin ohm ile ifade edilen değerinin, iletkenliğin tersine ($1/h_{22}$) eşit olduğunu unutmayalım.




Şekil 8.7 Karma giriş eşdeğer devresi.




**Şekil 8.8** Karma çıkış eşdeğer devresi.

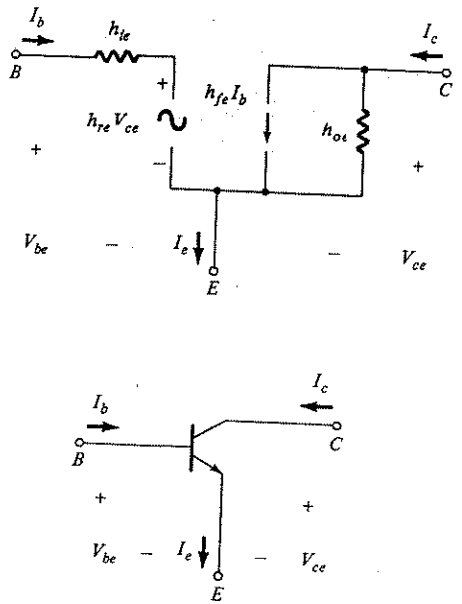



Şekil 8.9 Tam karma eşdever devre.

Temel üç uçlu doğrusal elemanın tam "ac" eşdeğer deveresi Şekil 8.9'da h-parametreleri için yeni bir alt indisler kümesiyle birlikte verilmiştir. Şekil 8.9'daki semboller, h-parametreleriyle son bir kaç paragrafta elde edilen oranlar arasında ilişki kurduğu için, daha pratiktir. Harflerin seçimi aşağıdaki listeden açık bir şekilde görülebilir:

$h_{11} \rightarrow$ giriş (input) direnci $\rightarrow h_i$
$h_{12} \rightarrow$ ters (reverse) transfer gerilim oranı $\rightarrow h_r$
$h_{21} \rightarrow$ ileri (forward) transfer akım oranı $\rightarrow h_f$
$h_{22} \rightarrow$ çıkış (output) iletkenliği $\rightarrow h_o$

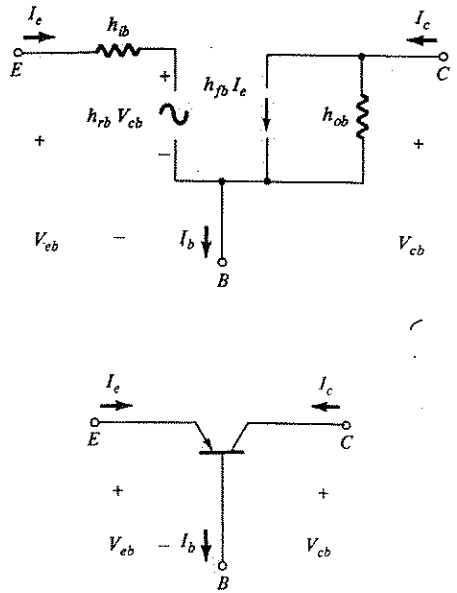
Şekil 8.9'daki devre bağımsız kaynak içermeyen herhangi bir üç uçlu doğrusal elektronik aygıta veya sisteme uygulanabilir. Dolayısıyla transistörde, üç temel bağlantı şekline sahip olmasına rağmen, hepsi de üç uçlu bağlantı düzenlemesine sahiptir ve bu nedenle sonuçtaki eşdeğer devre şekil 8.9'dakiyle aynı formta sahip olacaktır.




Şekil 8.10 Ortak-emetörlü düzenleme.

Her bir durumda Şekil 8.9'daki devrenin giriş ve çıkış bölümlerinin alt uçları, potansiyel düzeyleri aynı olduğu için Şekil 8.10'daki gibi bağlanabilir. Dolayısıyla aslında transistör modeli üç uçlu iki portlu bir sistemdir. Bununla beraber h-parametreleri herbir düzenleme için değişecektir. Hangi parametrenin kullanıldığını veya mevcut olduğunu göstermek için h-parametre sembolüne ikinci bir indis eklenir. Ortak-bazlı düzenleme için *b* harfi eklenirken, ortak-emetörlü ve ortak-kollektörlü düzenlemesi için sırasıyla *e* ve *c* harfleri eklenir. Ortak-emetörlü düzenlemenin karma eşdeğer devresi Şekil 8.10'da standart sembolleriyle görülmektedir. Burada $I_i = I_b$, $I_o = I_c$, ve Kirchhoff akım yasasının uygulanması sonucu $I_e = I_b + I_c$ olduğuna dikkat edelim. Artık giriş gerilimi $V_{be}$, çıkış gerilimi ise $V_{ce}$'dir. Şekil 11'deki ortak bazlı düzenleme için $I_i = I_e$, $I_o = I_c$, $V_{eb} = V_i$ ve $V_{cb} = V_o$ dir. Şekil 8.10 ve 8.11'deki devreler, *pnp* veya *npn* taransistörlere uygulanabilir. Şekil 8.9'daki karma eşdeğer devre günümüz elektronik alanında son derece önemli bir devredir. Bu, aşağıdaki analizlerde tekrar tekrar karşımıza çıkacaktır. Bu noktada, okurun bu devreyi ezberlemek ve temel düzenlemesini ezbere çizmek ve değişik parametrelerin neyi belirtiğini bilmek [8.2 den 8.5 e kadar olan eşitliklere bakın] için harcanacak zaman boşa geçmiş olmayacaktır. Şekil 8.9'da hem bir Thevenin hem de Norton devresinin görülmesi, sonuçta elde edilen devreye karma eşdeğer devre denmesi için başka bir nedendir. z ve y parmetreleri olarak adlandırılan ve burada tartışılmayacak olan diğer iki transistör eşdeğer devresinde, gerilim kaynağı veya akım kaynağı kullanılır; ancak aynı eşdeğer devrede ikisi aynı anda kullanılmaz. 8.7. Bölümde, çeşitli parametrelerin büyüklükleri, transistörün arzu edilen küçük-sinyal eşdeğer devresinin elde edildiği çalışma bölgesindeki transistör karakteristiklerinden bulunacaktır.



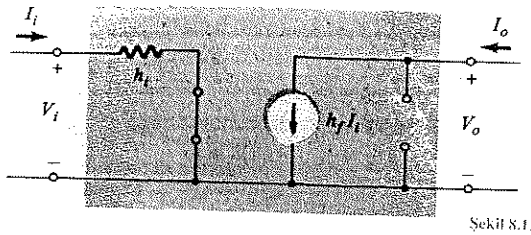



Ortak bazlı düzenleme.

Bu bölüm temel olarak modellerin tanıtımı ile sınırlıdır. 9. Bölümde her biri için çeşitli standart düzenlemeler uygulanacaktır. 9. Bölümdeki uygulamada esnasında önceki kısımlarda Şekil 8.9'un basitleştirilmiş şekil olan bir yaklaşık eşdeğer model kullanılacaktır.

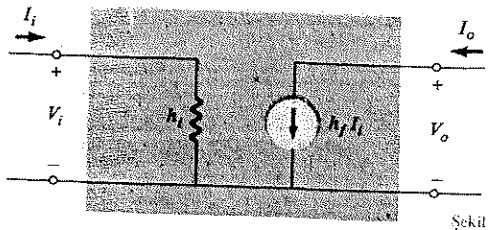
Ortak-emetörlü ve ortak-bazlı düzenlemelerde $h_r$ ve $h_o$ değerleri çoğu zaman öylesine küçüktür ki, $Z_i$, $Z_o$, $A_v$ ve $A_i$ gibi önemli parametreler için elde edilen sonuçlar, modelde $h_r$ ve $h_o$ kullanılmaması halinde çok az etkiler.

$h_r$ değeri normalde çok küçük olduğu için $h_r \cong 0$ ve $h_rV_o = 0$ alınır, bu da Şekil 8.12'de gösterildiği gibi geribesleme elemanının yerine kısa devre eşdeğerinin konulmasıyla sonuçlanır. $1/h_o$ ile belirlenen direnç, Şekil 8.12'de gösterildiği gibi, paralel yüke oranla yeterince büyük olduğu için ihmal edilerek CE ve CB modellerde yerine bir açık devre elemanı konur.




Şekil 8.12

$h_r$ ve $h_o$'nun getirdiği matematiksel karmaşıklığı ortadan kaldırmak için Şekil 8.13'deki eşdeğer devre 9. Bölümde sık sık kullanılacaktır. Bazı genel sonuçları doğrulamak ve eşdeğer devre yaklaşımının çeşitli uygulamalardaki geçerliliğini daha iyi göstermek için 9.10. Bölümde tam ve yaklaşık modellerle elde edilen sonuçları karşılaştıracağız.

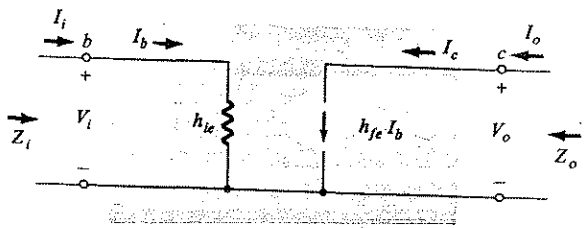



Şekil 8.13 Yaklaşık karma eşdeğer modeli.

Ortak-emetörlü düzenleme için yaklaşık eşdeğer model şekil 8.14'teki gibi olacaktır. Burada,

$$I_i = I_b$$
$$Z_i = h_{ie}$$
$$I_o = I_c = h_{fe}I_b \quad (I_b \text{ nin } h_{fe} \text{ faktörü kadar büyütülmesi})$$

olacağı açıktır.




Şekil 8.14 Yaklaşık CE karma eşdeğer devre modeli.

$Z_o$'yu bulmak için $V_i$ sıfıra eşitlenir, bu da $I_b = 0$ ve $h_{fe}I_b = 0$ sonucunu verir, böylece akım kaynağı açık devre olur. Sonuç olarak,



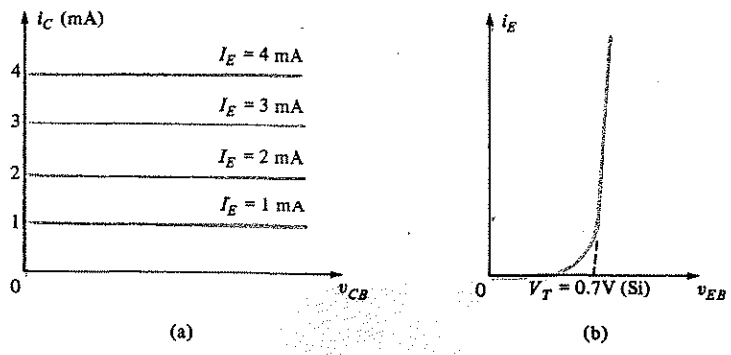
$$Z_o \cong \infty\Omega \text{ (açık devre)}$$

İleriki bölümlerde Şekil 8.12'deki model ortak-emetörlü düzenleme için yaklaşık karma eşdeğer devre olarak, Şekil 8.9'daki devre ise tam karma eşdeğer devresi olarak anılacaktır.

Küçük-sinyal ac devrelerin analizde nadiren kullanıldığı için ortak-kollektörlü düzenlemeden yukarıda söz edilmemiştir. Bunun yerine, 9. Bölümde gösterildiği gibi, ortak-emetörlü düzenleme kullanılmıştır. Ayrıca, yukarıda ortak-emetörlü ve ortak-bazlı düzenlemeler için gösterildiği gibi, $h_{oc}$'ın etkisinin normal olarak ihmal edilebilmesine rağmen. $h_{rc}$ değeri ihmal edilmeyecek kadar büyüktür.

## 8.5 $r_e$ MODELİ

Son yıllarda, parametrelerinden biri dc çalışma koşullarına göre belirlenen bir transistör yaklaşık eşdeğer devresi artan bir ilgi kaynağı olmuştur. 4. Bölümde verilen transistör bilgi sayfasından, $h_{ie}$ karma parametresinin, belirli bir çalışma noktası için tanımlandığını hatırlıyor olmalısınız. Şekil 8.30'de $h_{ie}$'de $I_C$ ($\cong I_E$) ile belirgin bir değişme olduğunu göreceksiniz. Bu durumda, çalışma koşullarının ($I_C \cong I_E$ düzeyi) transistör bilgi sayfasında belirtilenden farklı olması halinde verilen $h_{ie}$ değerinin ne yapılabileceği sorusu karşımıza çıkar. Aşağıda geliştireceğimiz eşdeğer devre, devrenin dc çalışma koşullarını kullanmak suretiyle imalatçının sağladığı verilerle sınırlı kalmaksızın eşdeğer bir $h_{ie}$ devresinin belirlenmesini mümkün kılacaktır.

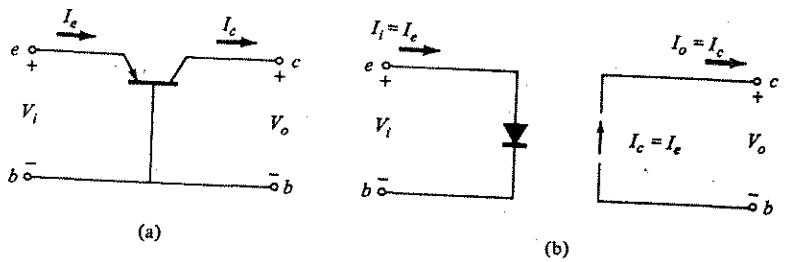



Şekil 8.15 Yaklaşık CB karakteristikleri a) çıkış b) giriş.

Alternatif bir eşdeğer devrenin geliştirilmesi, Şekil 8.15'de gösterildiği gibi, transistörün CB düzenlemesinin giriş ve çıkış kararkteristiklerinin yakından incelenmesiyle başlar. Düz çizgili bölümlerinin, kollektör karakteristiklerini ve emetör

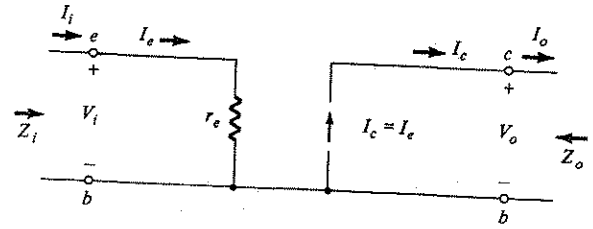
devresi için tek bir diyot karakteristiğini göstermek için kullanıldığına dikkat edin (giriş karakteristiklerinin $V_{CB}$'ye bağlı değişimi ihmal edilmiştir); bu da Şekil 8.16'da gösterilen eşdeğer devreyi verecektir. Bu nedenle ac koşulları için CB düzenindeki transistörün emetöründeki giriş empedansı, diyodun dinamik direnci için verilen (1.21) eşitliği kullanılarak bulunabilir. Diyot akımı emetör akımı olacağından, diyot direnci $r_e$ ile gösterilecek ve değeri aşağıdaki denklemiyle belirlenecektir:

$$r_e = \frac{26\text{ mV}}{I_E} \quad \text{ohm} \tag{8.6}$$

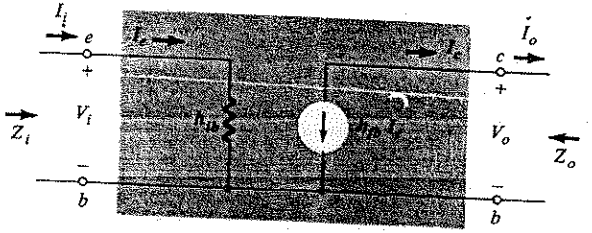



(a) CB devresi, (b) Şekil 8.15'te tanımlanan yaklaşık CB değeri devresi.

Aşağıdaki analizlerde çalışma koşullarının, her hangi bir gövde veya temas direncinin [(1.8) denkleminde] (8.6) denklemiyle hesaplanan değere göre ihmal edilebilecek düzeyde olduğu varsayılmıştır.



CB $r_e$ Eşdeğer devresi.



Şekil 8.18 Yaklaşık CB karma eşdeğer devresi.





$r_e$ değerini yerine koyarsak Şekil 8.17'de görülen ortak-bazlı düzenlemenin $r_e$ modeli elde edilecektir. Şekilde, Şek. 8.15'deki grafiklerin de doğruladığı gibi, $I_C = I_E$ olduğuna dikkat edin. Ayrıca ortak-bazlı düzenleme için Şekil 8.18'deki yaklaşık karma eşdeğer modeli ile, Şekil 8.17'de tanımlanan $r_e$ modelinin benzerliklerine dikkat edin. İkisinin karşılaştırılması;

$$h_{ib} = \text{re} \tag{8.7}$$
$$h_{fb} = -1 \tag{8.8}$$

olduğunu açıkca göstermektedir.

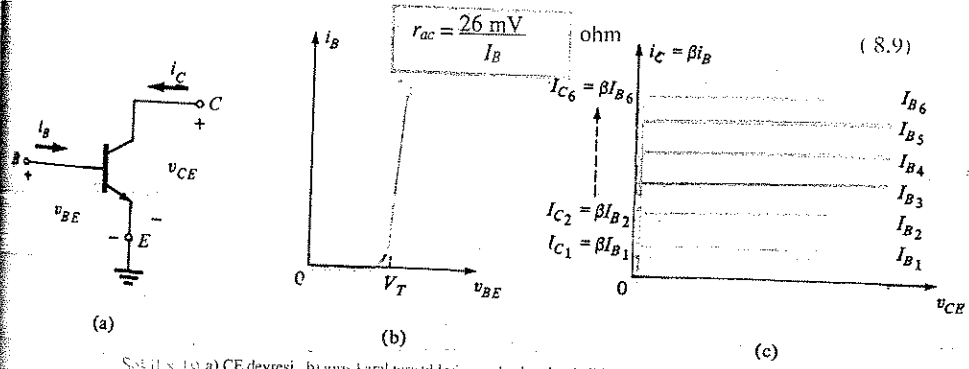
Kollektör karakteristiklerinin yatay çizgilerle yaklaşık olarak gösterilmesi, Şekil 8.17'de de görüldüğü gibi, $1/h_{ob} \cong \infty\ \Omega$ veya transistörün çıkışının açık-devre eşdeğeri olmasını gerektirir. Buna ek olarak giriş tarafındaki çeşitli eğrilerin yerine bir eğrinin konulması, karma eşdeğer devrede $V_{cb}$'nin $h_{rb}$ giriş büyüklükleri üzerindeki etkisinin ihmal edilmesini gerektirir. Daha önce belirtildiği gibi, $r_e$ modeli için her zaman $h_{rb} = h_{ob} = 0$ yaklaşıklık değerleri varsayılmaktadır. Karakteristiklere veya veri sayfalarına dönerek belirlenen büyüklükleri eşdeğer devreye eklemenin dışında, bu etkileri dahil etmenin başka bir yolu yoktur.

Şekil 8.17'deki ortak-bazlı model için aşağıdaki parametreler tanımlanmıştır:

$$I_i = I_e$$
$$Z_i = r_e$$
$$Z_o = \infty\ \Omega\ (I_i = I_e = 0\text{ ; dolayısıyla }\ I_c = I_e = 0\text{'dır})$$
$$I_o = I_c = I_e$$

Şekil 8.19a'da görülen ortak-emetörlü düzenleme için giriş ve çıkış karakteristikleri, yaklaşık olarak sırasıyla Şekil 8.19b ve Şekil 8.19c'de verilen grupla temsil edilir. Baz karakteristikleri burada da diyot karakteristiğine yaklaşık olarak alınmıştır ($V_{CE}$ nin karakteristikler üzerindeki etkisi ihmal edilmiştir) ve Şekil 8.20'de görüldüğü gibi,

$$r_{ac} = \frac{26\text{ mV}}{I_B} \quad \text{ohm} \tag{8.9}$$




Şekil 8.19 a) CE devresi, b) giriş karakteristikleri, c) çıkış karakteristikleri

Fakat

$$I_E \cong I_C = \beta I_B \text{ ve } I_B \cong \frac{I_E}{\beta}$$

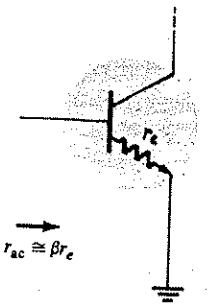
Dolayısıyla,

$$r_{ac} = \frac{26\text{ mV}}{I_B} = \frac{26\text{ mV}}{I_E/\beta} = \beta\left(\frac{26\text{ mV}}{I_E}\right)$$

ve

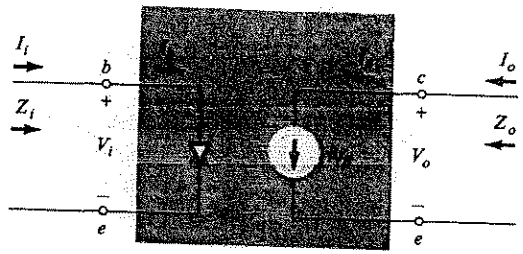
$$\boxed{r_{ac} = \beta r_e} \tag{8.10}$$

Sözlü olarak ifade edecek olursak sonuç; emetörü topraklı ortak-emetörlü düzenlemedeki bir transistörün giriş direncinin, (8.6) denklemiyle belirlenen direncinin $\beta$ ile çarpımına eşittir. 9. Bölümde daha açık anlaşılması için, $r_e$ direnci Şekil 8.20'de gösterildiği gibi emetör bacağına bağlanır.



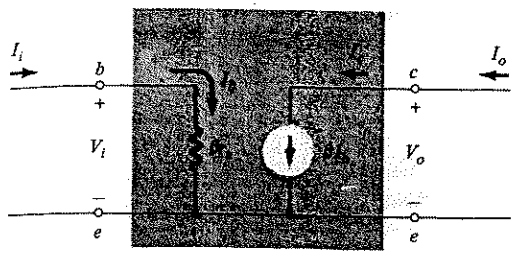

Şekil 8.20

Yukarıda belirtilen nedenlerden dolayı, CE düzenlemesinin giriş devresi yerine, Şekil 8.21'deki yaklaşık diyot devresi kullanılmıştır; ancak $r_e$'nin $I_b$ değil $I_E$ tarafından belirlenmesi nedeniyle giriş empedansı, Şekil 8-22'de $\beta$ olarak karşımıza çıkar. Şekil 8.19c'de $\beta$'nın transistörün karakteristiklerinde aynı kalmasını sağlayacak bir yaklaşık değer kullanılmıştır. Ancak bunun kesinlikle yanlış olduğunu biliyoruz. Bununla beraber, iletim bölgesinde tipik bir uygulama için $\beta$'nın verilen değerde değişimin çok küçük olduğu ve geçerli bir yaklaşım için sabit değere sahip olduğu varsayılmıştır.




Şekil 8.21






Şekil 8.22 CE $r_e$ modeli.

Analizimizde $\beta$'nın verilen değerde sabit olduğunu varsayacağız; bu da Şekil 8.21 ve 8.22'deki çıkış eşdeğer devreleriyle sonuçlanır. Ortak-emetörlü düzenlemenin yaklaşık karma eşdeğer devresi karşılaştırma amacıyla Şekil 8.23'te verilmiştir. Devrelerin karşılaştırılması ;

$$\boxed{\beta = h_{fe}} \tag{8.11}$$

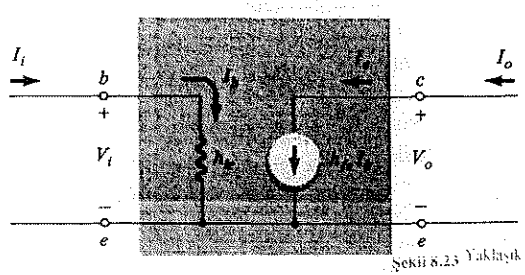
$$\boxed{\beta r_e = h_{ie}} \tag{8.12}$$

olduğunu açıkça göstermektedir.

Şekil 8.22'den;

$$I_i = I_b \text{ ve } I_o = I_c = \beta I_b$$
$$Z_i = \beta r_e$$
$$Z_o = \infty\ \Omega\ (V_i = 0\text{ V} \Rightarrow I_i = I_b = 0\text{ A ve } h_{fe} I_b = 0\text{ A})$$

bulunur.




Şekil 8.23 Yaklaşık CE [illegible] eşdeğer devresi

Artık $r_e$ modelini tanımladığımıza göre, ileriki bölümlerde $r_e$'nin, dc öngerilim düzenlemesinin dc emetör akımıyla belirlendiğini unutmayalım. Diğer bir deyişle, ac

analizine başlamadan önce, 5. Bölümde anlatılan yöntemleri kullanarak düzenlemenin emetör akımı öncelikle belirlenmelidir. Bu işlem 9. Bölümde örneklerle gösterilmiştir.

Transistör için birden fazla model tanımlanması nedeniyle, doğal olarak verilen durum için hangi modelin kullanılacağı sorusu akla gelmektedir.

$r_e$ modelinin açık avantajı ac düzenlemesinin yaklaşık analizi için sadece $\beta$'nın bilinmesini gerektirmesidir. $\beta$ değeri, transistör bilgi sayfasına veya transistörün maksimum nominal değerlerinin ötesinde ayrıntılı bilgilere gerek duyulmadan eğri izleyici gibi bir cihazla belirlenebilir. Aslında veri sayfaları, bir $\beta$ (= $h_{fe}$, değerler aralığı verir; bu da makul bir doğruluk düzeyi için modellerden birisinin kullanılması halinde hesaplamalarda kullanılması gereken ölçüm değerini gösterir. Daha sonra, sistemin dc analizinden ve ortak-bazlı düzenlemedeki $\beta$ uygulamasından $r_e$ değeri hesaplanarak giriş empedansı bulunabilir.

Bununla beraber, önceki bölümlerde de belirtildiği gibi $r_e$ modelinin, tipik transistör veri sayfalarında belirtilen geribesleme elemanı $h_{re}$ ve çıkış empedansı $1/h_{oe}$'nin etkilerini hesaba katmamak gibi bir kusuru vardır. Kitaptaki uygulamaların çoğunda $h_{re} = h_{eo} \cong 0$ değeri uygulanabilir. Ancak istenilen düzeyde doğruluk elde edebilmek için $h_{re}$ ve $1/h_{oe}$ değerlerinin hesaba katılmasını gerektiren durumlar da vardır. Örneğin eğer $h_{re}$ ve $V_o$ yeterince büyükse, karma modelin giriş eşdeğer devresindeki geribesleme elemanı $h_{re}V_o$, giriş baz akımını %10'dan fazla oranda azaltabilir ve sistem kazancı üzerinde belirgin bir etki yaratabilir. Yine de çoğu durumda $h_{re}$ etkisi analiz yapılırken ihmal edilebilir. Bu açıklamayı yapmamızın tek nedeni, öğrencinin, geribesleme elemanının etkisinin ve gözardı edilemeyecek önemli bir etken olabileceğinin farkına varmasını sağlamaktır.

Eğer $1/h_{oe}$ değerinin, çıkış uçlarına bağlı $R_L$ yüküne oranı ; 10:1'den az ise, $1/h_{oe}$'nin etkisinin hesaba katılması gerekebilir. Örneğin $R_L = 5$ kΩ ve $1/h_{oe} = 50$ kΩ ise, $R_L = R_L \,||\, 1/h_{oe} = 5\ \text{k}\Omega \,||\, 50\ \text{k}\Omega \cong 4.55$ kΩ olur ve elemanlar arasındaki 10:1 oranı, etkin değer olarak yaklaşık %10 luk bir düşüşe neden olur. Şüphesiz, daha düşük bir oran daha büyük etkiye neden olacaktır. Özetle, $1/h_{oe}$, $R_L$ 'den 10 kat veya daha büyükse, $1/h_{oe}$ nin etkisi yaklaşık olarak ihmal edilebilir.

Şartların $h_{re}$ ve $1/h_{oe}$ etkilerinin ihmal edilmesine elverişli olması halinde iki modelin temel yapısı birbiri ile aynı olacaktır. $\beta(h_{fe})$ bilindiği taktirde, yaklaşık eşdeğer model herbir düzenleme için hemen hemen biliniyor demektir. Eğer $r_e$ model kullanılırsa $\beta_{r_e}$ doğrudan dc analiziyle bulunabilir. Karma model durumunda, aralığın normalde belirli çalışma kollektör akımları için verilmesine ve kollektör akımının şiddetine karşı oldukça duyarlı olması nedeniyle farklı bir seviyenin $h_{ie}$ değerleri etkilemesine rağmen, verilen $h_{ie}$ değer aralığının ortalama değeri kullanılabilir.



Kuşkusuz, çalışma koşullarında ölçülen bir $h_{ie}$ değerin kullanılması, hesaplanan $\beta_{r_e}$ değerinden daha iyidir.

Şöyle veya böyle, öğrencinin her iki modelden de haberdar olması önemlidir, çünkü endüstri ve eğitimde her iki model de uygulama alanına sahiptir. Her birisinin kendine göre avantajları ve dezavantajları vardır. Seçim, çoğunlukla kişinin deneyimlerine dayanarak yapılabilir. İki model arasındaki benzerlikleri aklınızda bulundurun ve aşağıdaki ac analizinde arzu edilen niceliklerin belirlenmesi için kullanılan yöntemlerdeki benzerliklere dikkat edin.

Aşağıdaki kısımda, karma parametreler arasında kolektör akımının değişimine karşı en az hassas olan parametrenin hfe karma parametresi olduğunu göreceğiz. Bu nedenle $h_{fe} = \beta$'nın söz konusu aralıkta sabit olduğunu varsaymak oldukça iyi bir yaklaşımdır. $I_C$'ye bağlı olarak önemli ölçüde değişecek olan ve çalışma düzeylerinde belirlenmesi gereken değer, $h_{ie} = \beta r_e$ değeridir, çünkü bir transistör yükseltecinin kazanç düzeyleri üzerinde gerçek bir etkisi olabilir.

## 8.7 h-PARAMETRELERİNİN GRAFİK OLARAK BULUNMASI

Kısmi türevleri kullanarak, ortak-emetörlü düzenlemede çalışma bölgesi içerisinde küçük-sinyal transistör eşdeğer devresi için $h$-parametrelerinin aşağıdaki eşitliklerle bulunabileceğini gösterebiliriz:

$$h_{ie} = \frac{\partial v_i}{\partial i_i} = \frac{\partial v_{be}}{\partial i_b} \cong \frac{\Delta v_{be}}{\Delta v_b}\bigg|_{V_{CE}=\text{sabit}} \tag{8.13}$$

$$h_{re} = \frac{\partial v_i}{\partial v_o} = \frac{\partial v_{be}}{\partial v_c} \cong \frac{\Delta v_{be}}{\Delta v_{ce}}\bigg|_{I_B=\text{sabit}} \tag{8.14}$$

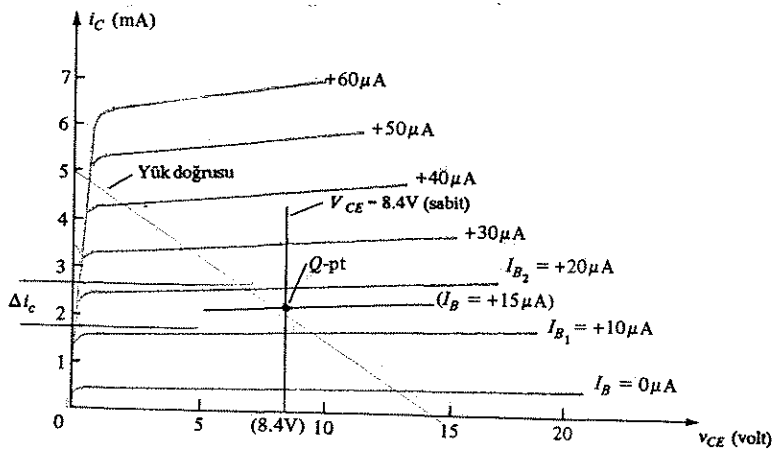
$$h_{fe} = \frac{\partial i_o}{\partial i_i} = \frac{\partial i_c}{\partial i_b} \cong \frac{\Delta i_c}{\Delta i_b}\bigg|_{V_{CE}=\text{sabit}} \tag{8.15}$$

$$h_{oe} = \frac{\partial i_o}{\partial v_o} = \frac{\partial i_c}{\partial v_{ce}} \cong \frac{\Delta i_c}{\Delta v_{ce}}\bigg|_{I_B=\text{sabit}} \tag{8.16}$$

$\Delta$ sembolü, her bir durum için sükunet çalışma noktası civarında bir değerdeki küçük değişmeleri ifade etmektedir. Başka bir deyişle h-parametreleri, uygulanan sinyalin çalışma bölgesinde elde edileceklerdir, böylece elde edilen eşdeğer devre, mümkün olan en yüksek doğruluk derecesine sahip olacaktır. Her birinde sabit $V_{CE}$ ve $I_B$ değerleri, çeşitli parametrelerinin transistör karakteristiklerinden belirlendiği zaman sağlanması gereken koşulu gösterir. Ortak-bazlı ve ortak-kollektörlü

düzenlemelerde uygun $v_i$, $v_o$, $i_i$ ve $i_o$ değerleri yerine konarak uygun eşitlikler elde edilebilir. Üç temel transistör düzenlemesinin karma parametreleri arasındaki ilişkileri gösteren bir liste Ek A'da verilmiştir. Başka bir deyişle ortak-emetör düzenlemesine ait $h$-parametreleri biliniyorsa, ortak-bazlı veya ortak-kollektörlü düzenlemelerin $h$-parametreleri bu tablolar kullanılarak bulunabilir.

$h_{fe}$ ve $h_{oe}$ parametreleri, çıkış veya kollektör karakteristiklerinden elde edilirken, $h_{ie}$ ve $h_{re}$ parametreleri giriş veya baz karakteristiklerinden elde edilir. $h_{fe}$ parametresi genellikle bizi en çok ilgilendiren parametre olduğundan, ilk önce bu parametre için (8.13)'den (8.16)'ya kadar olan eşitliklerin içerdiği işlemleri inceleyeceğiz. Dört karma parametreden herhangi birinin belirlenmesinde ilk adım, Şekil 8.24'de de gösterildiği gibi, çalışma sükunet noktasını bulmaktır. (8.15) eşitliğinde $V_{CE}$'nin sabit olması, sabit bir kollektör-emetör gerilimini temsil eden $Q$ noktası üzerinde kollektör ve baz akımındaki değişikliklerin, düz bir düşey çizgi boyunca değişmesini gerektirir. Bu durumda (8.15) eşitliği, kollektör akımındaki küçük bir değişme, baz akımında buna karşılık bir değişmeye neden olur. En yüksek doğruluk (kesinlik) için bu değişimlerin mümkün olduğu kadar küçük tutulması gerekir.




Şekil 8.24 $h_{fe}$'nin bulunması.

Şekil 8.24'de $I_B$ 'deki değişme $V_{CE}$ noktasında dik bir çizgi boyunca $I_{B1}$'den $I_{B2}$'ye kadar seçilmiştir. Bu durumda $i_c$'de buna karşılık gelen değişme, $I_{B1}$ ve $I_{B2}$ ile sabit



$V_{CE}$'nin kesiştiği noktalardan düşey eksene yatay çizgiler çekilerek bulunur. Geri kalan tek şey, $i_C$ ve $i_b$'deki değişmeleri (8.15) eşitliğinde yerine koymaktır; yani:

$$|h_{fe}| = \left.\frac{\Delta i_c}{\Delta i_b}\right|_{V_{CE}=\text{sabit}} = \left.\frac{(2.7 - 1.7) \times 10^{-3}}{(20 - 10) \times 10^{-6}}\right|_{V_{CE}=8.4\text{ V}}$$

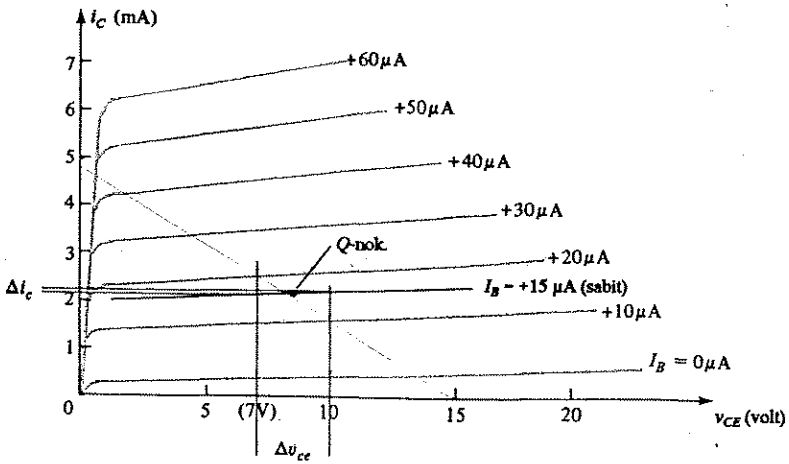
$$= \frac{10^{-3}}{10 \times 10^{-6}} = 100$$

Şekil 8.25'te (8.16) $h_{oe}$'ye ait eşitlikte gereken $I_B$ = sabit çizgisini bulmak için $Q$ ile $I_B$ arasındaki eğriye teğet düz bir çizgi çizilir. Daha sonra $V_{CE}$'de bir değişme seçilir, $i_C$'de buna karşılık gelen değişme, $I_B$ sabit çizgisi üzerindeki kesişme noktalarından düşey eksene yatay çizgiler çekilerek bulunur. Bu değerler (8.16) denkleminde yerine konarak ;

$$|h_{oe}| = \left.\frac{\Delta i_c}{\Delta v_{ce}}\right|_{V_{CE}=\text{sabit}} = \left.\frac{(2.2 - 2.1) \times 10^{-3}}{10 - 7}\right|_{I_B=+15\,\mu\text{A}}$$

$$= \frac{0.1 \times 10^{-3}}{3} = 33\,\mu\text{A/V} = 33 \times 10^{-6}\,\text{S} = 33\,\mu\text{S}$$

değeri elde edilir.




Şekil 8.25 $h_{oe}$'nin bulunması

$h_{ie}$ ve $h_{re}$ parametrelerinin belirlenmesi için ilk önce, Şekil 8.26'da gösterildiği gibi, giriş veya baz karakteristikleri üzerinden $Q$ noktasının bulunması gerekir. $h_{ie}$'yi bulmak için, (8.13) eşitliğinin gerektirdiği $V_{CE}$ = sabit çizgisini çizmek üzere $Q$ noktası üzerinde $V_{CE}$ = 8.4 V eğrisine teğet çizilir. Ardından, $V_{be}$'de küçük bir değişme seçilir, bu da $i_B$'de buna karşılık bir değişme yaratır.(8.13) eşitliğinde yerine konursa;

$$|h_{ie}| = \frac{\Delta v_{be}}{\Delta i_b}\bigg|_{V_{CE}=\text{sabit}} = \frac{(733-718)\times 10^{-3}}{(20-10)\times 10^{-6}}\bigg|_{V_{CE}=8.4\text{ V}}$$

$$= \frac{15\times 10^{-3}}{10\times 10^{-6}} = 1.5\ \text{k}\Omega$$

elde edilir.

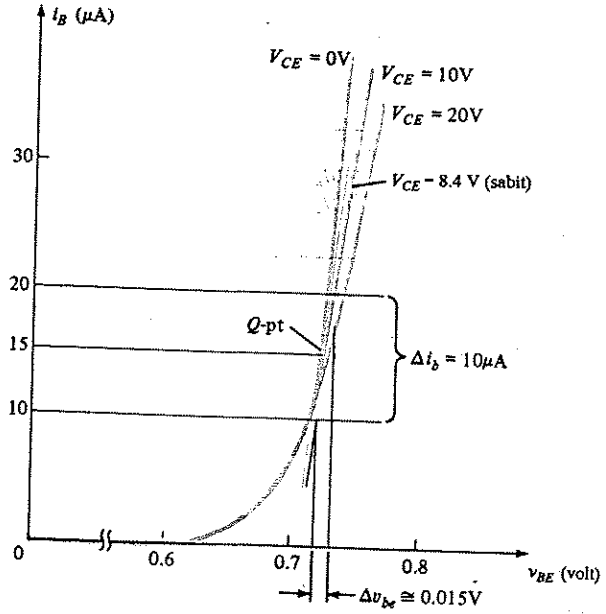
Son parametre olan $h_{re}$, ilk önce $I_B$ = 15 μA'da $Q$-noktası üzerinde yatay bir çizgi çekilerek bulunabilir. Daha sonra Şekil 8-27'de gösterildiği gibi, $V_{CE}$'de bir değişme alınır ve sonuçta $V_{BE}$'de karşılık gelen değişme bulunur.

(8-14) eşitliğinde değerleri yerine koyarsak;

$$|h_{re}| = \frac{\Delta v_{be}}{\Delta v_{ce}}\bigg|_{I_B=\text{sabit}} = \frac{(733-725)\times 10^{-3}}{20-0} = \frac{8\times 10^{-3}}{20} = 4\times 10^{-4}$$

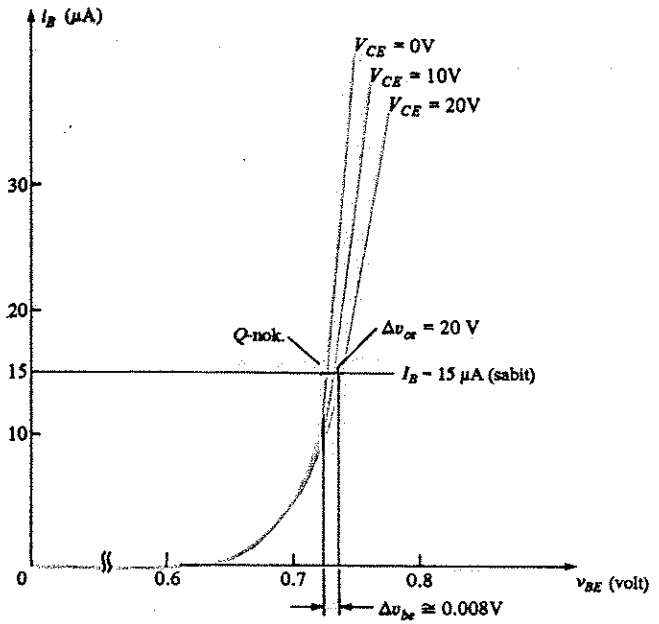
elde ederiz.

Karakteristikleri 8.25-8.27 nolu şekillerde görülen transistörün sonuçta elde edilen karma küçük-sinyal eşdeğer devresi Şekil 8.28'de verilmiştir.

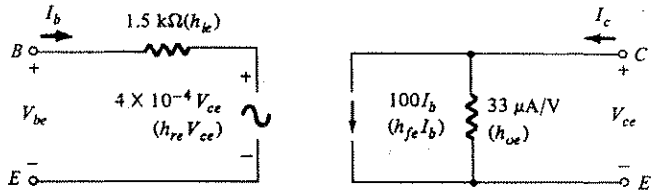



$h_{ie}$'nin bulunması.






nin bulunması.




Şekil 8.28 Karakteristikleri 8.25-8.27nolu şekillerde verilen transistör için tam karma eşdeğer devresi.

Daha öncede de anıldığı gibi, ortak baz ve ortak kolektör düzenlemeleri için karma karma parametreler uygun değişkenler ve karakteristikler ile aynı temel eşitlikleri kullanarak elde edilebilir.

Bugün mevcut olan çeşitli transistörlerin üç düzenlemeden her birisindeki tipik parametre değerleri, Tablo 8.1'de verilmiştir. Eksi işareti, (8-15) denklemde eşitliklerden birinin değeri artırıldığı zaman, diğerinin azaldığını göstermektedir.

Tablo 8.1 CE, CC ve CB Transistör düzenlemeleri için tipik parametre değerleri

| *Parametre* | *CE* | *CC* | *CB* |
|---|---|---|---|
| $h_i$ | 1 kΩ | 1 kΩ | 20 Ω |
| $h_r$ | $2.5 \times 10^{-4}$ | ≅1 | $3.0 \times 10^{-4}$ |
| $h_f$ | 50 | -50 | -0.98 |
| $h_o$ | 25 μA/V | 25 μA/V | 0.5 μA/V |
| $1/h_o$ | 40 kΩ | 40 kΩ | 2 MΩ |

Daha önceki bölümlere bakılarak (Bölüm 4.4: Transistörün Yükseltme (etkisi) ortak-bazlı düzenlemenin giriş direncinin düşük, çıkış direncinin ise yüksek olduğu görülebilir. Ayrıca kısa devre akım kazancının 1'e çok yakın olduğu da görülmektedir. Ortak-emetörlü ve ortak-kollektörlü düzenmeler için giriş direnci, ortak-bazlı düzenlemeye göre oldukça büyüktür ve çıkış direncinin giriş direncine oranı, 40:1 civarındadır. Buna ek olarak ortak-emetörlü ve ortak-bazlı düzenlemede $h_r$'nin çok küçük olduğunu da hatırlayın. Günümüzde mevcut transistörlerin $h_{fe}$ değeri 20 ile 600 arasında değişmektedir. Herhangi bir transistör için çalışma bölgesi ve koşulları, çeşitli *h*-parametrelerini etkileyecektir. Sıcaklığın, kollektör akımı ve geriliminin *h*-parametreleri üzerindeki etkisi 8.8. Bölümünde tartışılacaktır.

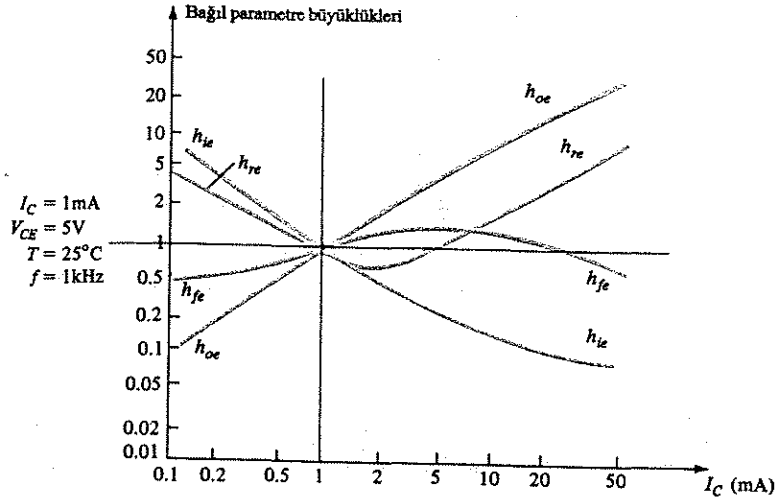
## 8.8 TRANSİSTÖR PARAMETRELERİNDEKİ DEĞİŞMELER

*h*-parametrelerinde sıcaklığa, frekansa, gerilime ve akıma bağlı değişmeleri gösteren çok sayıda eğri vardır. Bu aşamada en ilginç ve yararlı değişmeler arasında, *h*-parametrelerinde jonksiyon sıcaklığına, kollektör akımına ve gerilimine bağlı olan değişmeler yer almaktadır.

Şekil 8.29'da kollektör akımının *h*-parametreleri üzerindeki etkisi gösterilmiştir. Düşey ve yatay eksenlerin logaritmik olarak ölçeklendirildiğine dikkat edin. Logaritmik ölçekler 11. Bölümde incelenecektir. Kollektör akımına bağlı olarak büyüklükte gözlenen bağıl değişmelerin kolayca belirlenmesi için, parametrelerin hepsi, ortak sayıyla normalize edilmiştir. Şekil 8.30'daki gibi her bir eğri grubu üzerinde, parametrelerin belirlendiği çalışma noktası daima gösterilmiştir. Elimizdeki örnek için sükunet noktası $V_{CE} = 5.0$ V ve $I_C = 1.0$ mA'in kesişme noktasındadır. Çalışma sıcaklığı ve frekans da h-parametrelerini etkilediği için, bu değerler de eğriler üzerinde gösterilmiştir. 0.1 mA'de $h_{fe}$ 0.5'dir veya 1 mA'deki değerinin yarısıdır. 3 mA'deyken $h_{fe}$ 1.5 veya 1 mA'deki değerin %150'sidir. Başka bir deyişle, $I_C = 1$ mA için $h_{fe} = 50$ ise, $I_C$'nin 0.1mA'den 3 mA'e çıkmasıyla $h_{fe}$ değeri 0.5(50) = 25'den 1.5 (50) = 75'e çıkar. Ancak $I_C = 50$ mA düzeyindeki çalışma noktasını ele alalım. Bu



durumda $h_{re}$ büyüklüğü, belirlenen *Q* noktasındaki büyüklüğünün yaklaşık 11 katına çıkmıştır; bu, eşdeğer devreden bu parametrenin ihmal edilmesine izin vermeyebilecek bir büyüklüktür. $h_{oe}$ parametresi ise normalize değerin yaklaşık 35 katıdır. $h_{oe}$'deki bu artış transistörün çıkış direncini azaltarak yük direncinin değerine yaklaştırabilir. Bu durumda yaklaşıklık temelinde eşdeğer devrede $h_{oe}$'nin iptal edilmesinin doğru olmayacağını gösterir.



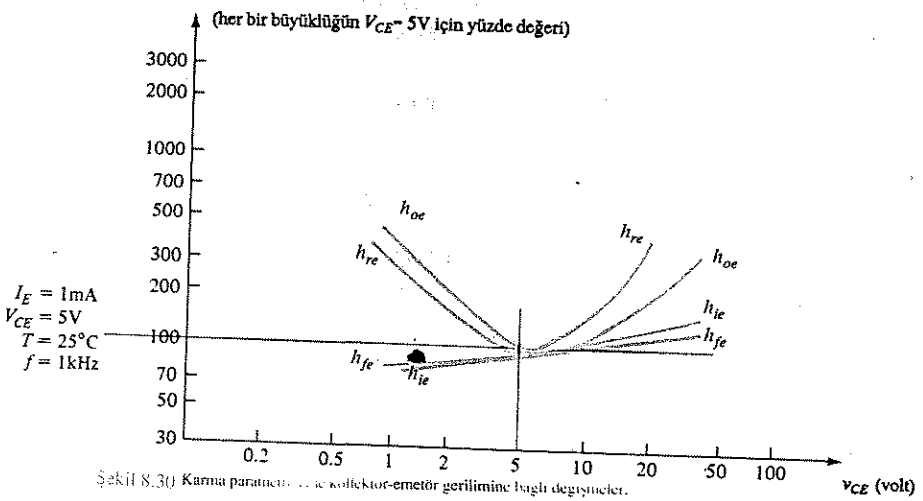

Şekil 8.29 Kanma parametlerin kollektör akımına bağlı olarak değişmesi.

Şekil 8.30'da, *h*-parametrelerindeki kollektör gerilimine bağlı değişmeler, normalize edilmiş değerler cinsinden gösterilmiştir. Bu eğriler, iki eğriler grubunun karşılaştırılabilmesi açısından, Şekil 8.29'da verilen transistörle aynı çalışma noktasında normalize edilmiştir. $h_{oe}$ ve $h_{re}$ değerlerinin seçilen çalışma noktasının sağında ve solunda çok daha büyük olmasına karşın $h_{ie}$ ve $h_{fe}$ değerlerinin nispeten kararlı olduğuna dikkat edin. Başka bir deyişle $h_{oe}$ ve $h_{re}$, kollektör gerilimindeki değişimlere karşı, $h_{ie}$ ve $h_{fe}$ den çok daha fazla hassastır.

8.29 ve 8.30. şekillerden de görüleceği üzere, en az değişen parametrenin $h_{fe}$ olması ilginçtir. Bu nedenle, akım kazancının belirli bir değeri, ister $h_{fe}$ ister $\beta$ olsun, yaklaşıklık ve bağıl olarak kollektör akımı ve gerilimi aralığında oldukça sabit olarak düşünülebilir.

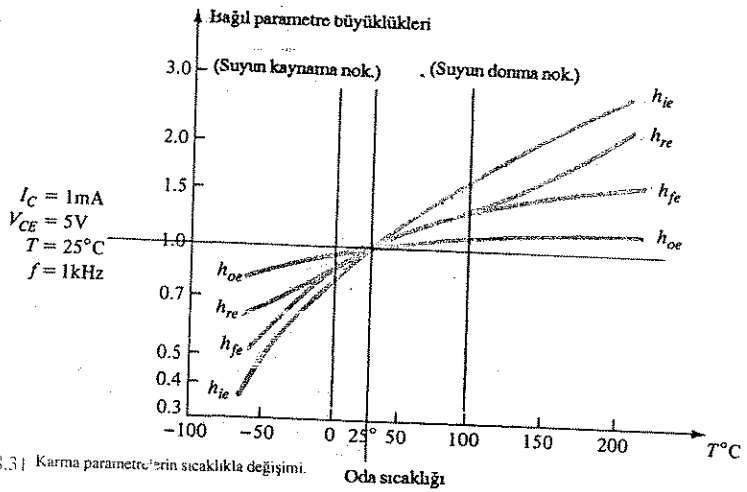
$h_{ie} = \beta r_e$ 'nin değeri kollektör akımına göre önemli ölçüde değişir. Bu da $r_e$'nin emetör akımına karşı hassasiyetinden tahmin edilebilir. Bu nedenle bu değer çalışma koşullarına mümkün olduğu kadar yakın bir noktada tespit edilmelidir. Belirlenen $V_{CE}$'nin altında $h_{re}$ oldukça sabittir, ancak yüksek değerler için belirgin olarak artar. Uygulamaların çoğunda $h_{re}$ ve $h_{oe}$ değerlerinin genellikle ihmal

edilebilecek düzeyde olması iyi bir avantajdır. Bu parametreler kollektör akımı ve kollektör-emetör gerilimine karşı oldukça hassastır.




Şekil 8.30 Karma parametrelerin kollektör-emetör gerilimine bağlı değişmeleri.

Şekil 8.31 de h-parametrelerinin jonksiyon sıcaklığına göre değişimi çizilmiştir. Normalizasyon değeri $T$ = 25°C oda sıcaklığında alınmıştır. Yatay ölçek, Şekil 8.29 ve Şekil 8.30'dakilerin aksine doğrusal bir ölçektir. Genelde bütün parametrelerin büyüklüğü sıcaklıkla birlikte artar. Bununla birlikte en az etkilenen parametre $h_{eo}$, en çok etkilenen parametre ise $h_{ie}$ giriş empedansıdır. $h_{fe}$'nin –50°C'de % 50 normalize değerinden 150°C'de % 150'sine çıkması, transistör devrelerinin tasarımında çalışma sıcaklığının özenle dikkate alınması gerektiğini gösterir.




Şekil 8.31 Karma parametrelerin sıcaklıkla değişimi.



## PROBLEMLER

### § 8.2

1. Genel terimlerle bir sistemin veya cihazın "modelinin" temel fonksiyonunu tanımlayın.

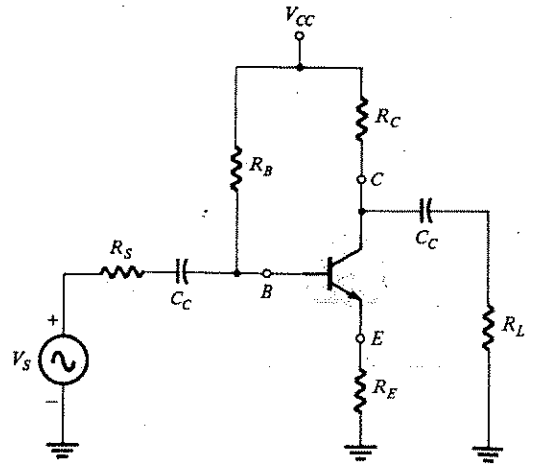
### § 8.3

2. (a) karma ve $r_e$ modelleri arasındaki farkı açıklayın.
   (b) Her bir modeli, hangi durumlarda kullanılmaları gerektiğini belirtin.

### § 8.4

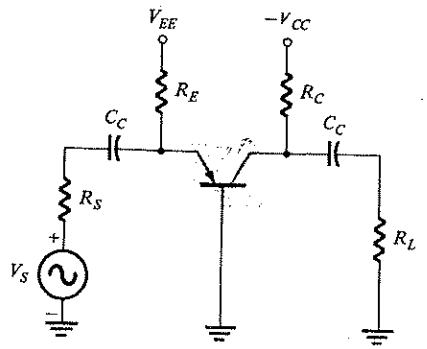
3. (a) Şekil 8.5'i uygun uçlar arasına tam karma eşdeğer modeli ekleyerek yeniden çizin.
   (b) (a) şıkkını, ortak-emetörlü bağlantı için yaklaşık eşdeğer modeli koyarak tekrarlayın.

4. Şekil 8.32'de verilen ortak-emetörlü düzenleme için:
   (a) Transistörün eşdeğer modelini koymadan ac eşdeğeri çizin. Şekil 8.5'teki yapıda bırakın. $Z_i$, $Z_o$, $v_i$,$v_o$ $i_i$ ve $i_b$ terimlerini tanımlayın.
   (b) (a)'da elde edilen devreyi tam ortak-emetörlü karma eşdeğer devresini kullanarak yeniden çizin.
   (c) (a)'da elde edilen devreyi yaklaşık eşdeğer deve modelini kullanarak yeniden çizin.




Şekil 8.32 Karma parametrelerin sıcaklıkla değişmesi.

5. Şekil 8.33 te verilen ortak-bazlı düzenleme için:
   (a) Transistörün eşdeğer modelini koymadan ac eşdeğeri çizin. Şekil 8.5'te tanımlanan yapıda bırakın. $Z_i$, $Z_o$ $v_i$, $v_o$ $i_i$ ve $i_o$ terimlerini tanımlayın.
   (b) (a)'da elde edilen devreyi tam ortak-emetör karma eşdeğer devresini kullanarak yeniden çizin.
   (c) (a)'da elde edilen devreyi yaklaşık eşdeğer devre modelini kullanarak yeniden çizin.




Şekil 8.33

§ 8.5

6. Şekil 8.32'deki devre için:
   (a) 4. Problemin (a) şıkkını tekrarlayın.
   (b) (a) şıkkındaki devreyi, uygun uçlar arasına $r_e$ modelini koyarak yeniden çizin.

7. Şekil 8.33'deki devre için:
   (a) 4. Problemin (a) şıkkını tekrarlayın.
   (b) (a) şıkkındaki devreyi, uygun uçlar arasına $r_e$ modelini koyarak yeniden çizin.

§ 8.6

8. $h_{re} = 2.10^4$ ve $A_v = 160$ tipik değerli için sistemin ac analizinde $h_{re}$'nin etkilerini ihmal etmek iyi bir yaklaşıklık mıdır? $h_{re}$'nin etkisinin olduğu ve olmadığı durumlarda $I_b$'nin düzeyleri arasındaki fark yüzde olarak ne kadardır? Aşağıdaki formülü kullanın.

$$\% \text{ fark} = \frac{I_b\,(1/h_{re}\text{ yok}) - I_b\,(1/h_{oe}\text{ var})}{I_b\,(1/h_{re}\text{ yok})} \times \%100$$



9. Tipik $R_1 = 2.2$ kΩ ve $h_{oe} = 20$ µS için $1/h_{oe}$'nin etkisini ihmal etmek iyi bir yaklaşıklık mıdır? Aşağıdaki denklemi kullanarak yük direncindeki farkı yüzde olarak bulun.

$$\% \text{ fark} = \frac{R_L\,(1/h_{oe}\text{ yok}) - R_L(1/h_{oe}\text{ var})}{R_L(1/h_{oe}\text{ yok})} \times \%100$$

10. 8. Problemi $h_{re} = 3.8 \times 10^{-4}$ ve $A_v = 280$ alarak tekrarlayın.

11. 9. Problemi $R_L = 6.8$ kΩ ve $h_{oe} = 25$ µS alarak tekrarlayın.

§ 8.7

12. (a) Şekil 8.24'deki karakteristikleri kullanarak, $I_C = 6$ mA ve $V_{CE} = 5$ V için $h_{fe}$'yi bulun.
    (b) (a) şıkkını $I_C = 1$ mA ve $V_{CE} = 15$ V için tekrarlayın.

13. Şekil 8.25'teki karakteristikleri kullanarak, $I_C = 6$ mA ve $V_{CE} = 5$V için $h_{eo}$'yi bulun.
    (b) (a) şıkkını $I_C = 1$ mA ve $V_{CE} = 15$ V için tekrarlayın.

14. (a) Şekil 8.26'daki karakteristikleri kullanarak, $I_B = 20$ µA ve $V_{CE} = 20$ V için $h_{ic}$'yi bulun.
    (b) (a) şıkkını $I_B = 5$ µA ve $V_{CE} = 10$V için tekrarlayın.

15. (a) Şekil 8.27'de verilen karakteristikleri kullanarak, $I_B = 20$ µA ve $V_{CE} = 20$ V için $h_{re}$'yi bulun.
    (b) (a) şıkkını $I_B = 30$ µA ve $V_{CE} = 10$ V için tekrarlayın.

16. Şekil 8.24 ve 8.26'daki karakteristikleri kullanarak, yaklaşık karma eşdeğer modelini $I_B = 25$ µA ve $V_{CE} = 12.5$ V için bulun.

17. Şekil 8.24 ve 8.26'daki karakteristikleri kullanarak, $I_B = 25$ µA ve $V_{CE} = 12.5$ V için $r_e$ modelini bulun.

18. 8.7. Bölümdeki sonuçları kullanarak $I_B = 15$ µA ve $V_{CE} = 8.4$ V için $r_e$ modelini bulun.

§ 8.8

19. (a) Şekil 8.29'u kullanarak, $I_C$'nin 0.2 mA'den 1 mA'e çıkması halinde $h_{fe}$'deki değişme yüzdesini aşağıdaki eşitliği kullanarak hesaplayın.

$$\%\ \text{değişim} = \left| \frac{h_{fe}\,(I_C) - h_{fe}(\text{yüksek } I_C)}{h_{fe}(\text{alçak } I_C)} \right| \times \%100$$

(b) (a) şıkkını $I_C$'nin 1 mA'den 5 mA'e çıkması durumunda tekrarlayın.
(c) (a) şıkkını $I_C$'nin 0.2 mA'den 5 mA' çıkması durumunda tekrarlayın.

**20.** 19. Problemi $h_{ie}$ için tekrarlayın ($I_C$'deki değişimler aynı).

**21.** (a) Şekil 8.29 üzerinde $I_C$ =1 mA'de $h_{oe}$ = 20 μS ise, $I_C$ = 10 mA için $h_{oe}$'nin yaklaşık değeri nedir?
(b) 0.1 mA'de $h_{oe}$'nin direnç değerini hesaplayın ve 6.8 kΩluk saf omik bir yükle karşılaştırın. Bu durumda $1/h_{oe}$'yi ihmal etmek iyi bir yaklaşıklık mıdır?

**22.** (a) Şekil 8.29'da $I_C$ = 1 mA'de $h_{oe}$ = 20 $\mu$S ise $h_{oe}$'nin $I_C$ = 10 mA'deki yaklaşık değeri nedir?
(b) 10 mA'de $h_{oe}$'nin direnç değerini hesaplayın ve 6.8 kΩ'luk rezistif bir yükle karşılaştırın. Bu durumda $1/h_{oe}$'yi ihmal etmek iyi bir yaklaşıklık mıdır?

**23.** (a) Şekil 8.29'da $I_C$ = 1 mA'de $h_{re} = 2 \times 10^{-4}$ ise $I_C$ = 0.1 mA için $h_{re}$'nin yaklaşık değerini bulun.
(b) (a) şıkkında bulduğunuz $h_{re}$ değerini kullanarak, $A_v$ = 210 için $h_{re}$'nin ihmal edilmesi iyi bir yaklaşıklık olacak mıdır?



## 9.1 GİRİŞ

8. Bölümde tanıtılan transistör modelleri bu bölümde, bir dizi standart transistör devresi düzenlemesinin küçük-sinyal ac analizi için kullanılacaktır. Analiz edilecek devreler, bugün pratikte görülen devrelerin çoğunluğunu temsil eder. Bu bölüm iyice okunup anlaşıldıktan sonra, standart düzenlemelerdeki değişiklikleri incelemek nispeten kolay olacaktır.

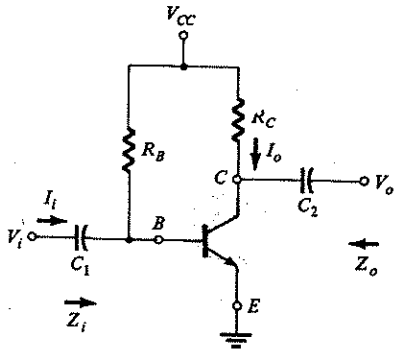
Analizdeki benzerlikleri ve modeller arasındaki ortak özellikleri göstermek için hem karma hem de $r_e$ modelleri kullanılacaktır. 9.10. Bölüm dışında, yoğun matematiksel işlemlerden ve hesaplardan kaçınmak için, bölüm boyunca yaklaşık karma eşdeğer devre kullanılmıştır. 9.10. Bölüm, analizde tam modelin etkilerini ve elde edilen sonuçları göstermektedir.

Uygulanan $R_L$ yükünün ve $R_S$ kaynak direncinin etkileri 9.9. Bölümde ele alınmış, 9.11. Bölümde birkaç standart düzenleme için bilgisayar analizi verilmiştir. Analizde kullanılan BASIC bilgisayar dilini tanıtmak amaçlanmamıştır. Bilgisayar çözümünün eklenmesinin tek nedeni, bilgisayarın kullanışlılığını ve gereğince anlaşılıp uygulanması halinde ne kadar etkili olabileceğini gösterme arzusudur.

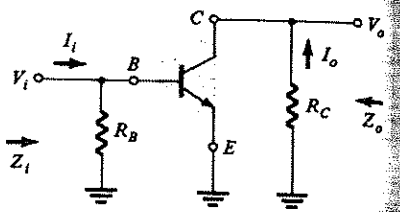
## 9.2 ORTAK-EMETÖRLÜ SABİT (ÖNGERİLİMLİ DÜZENLEME)

Ayrıntılarıyla incelenecek ilk düzenleme Şekil 9.1'deki ortak – emetörlü sabit öngerilimli devredir. $V_o$ çıkış sinyali kollektörden alınırken, giriş sinyali $V_i$'nin

transistörün bazına uygulandığına dikkat edin. Buna ek olarak, çıkış akımı $I_o$'ın kollektör akımı olmasına karşın, giriş akımı $I_i$'nin baz akımı eğil kaynak akımı olduğuna dikkat edin. Küçük-sinyal analizi, $V_{CC}$'nin dc etkilerini kaldırılarak ve $C_1$, $C_2$ dc durdurma kondansatörlerinin yerine kısa devre eşdeğeri konularak başlar; bunun sonucunda elde edilen devre, Şekil 9.2'de görülmektedir.



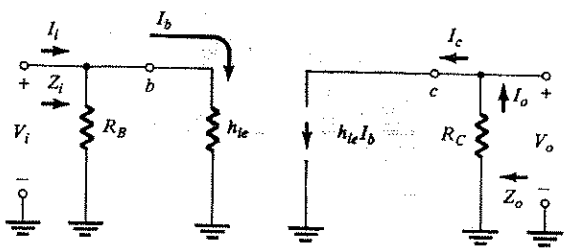

Şekil 9.2




Şekil 9.1

Şekil 9.2'de, dc kaynağının ve emetör direncinin ortak toprağının, $R_B$ ve $R_C$'nin sırasıyla transistörün giriş ve çıkış bölümlerine paralel bağlanmasını mümkün kıldığına dikkat edin. Ayrıca önemli devre parametreleri $Z_i$, $Z_o$, $I_i$ ve $I_o$'ın yeniden çizilen devre üzerindeki yerlerine dikkat edin.

Şekil 9.2'deki transistörün yerine yaklaşık karma eşdeğer devresini koyarsak Şekil 9.3'deki devre elde edilecektir. Yapılan analiz, şu sonuçları vermektedir.




Şekil 9.3



$Z_i$: Şekil 9.3 açıkça gösterir ki,

$$Z_i = R_B \| h_{ie} \quad \text{ohm} \tag{9.1}$$

$R_B$'nin $h_{ie}$'nin 10 katından daha büyük olduğu durumlarda (bu, tipik bir durumdur), aşağıdaki yaklaşım sık sık uygulanır:

$$Z_i \cong h_{ie} \quad \text{ohm} \tag{9.2}$$

$r_e$ model eşdeğerini kullandığımızda $Z_i$ için aşağıdaki denklemi elde edin.

$$Z_i \cong \beta r_e \quad \text{ohm} \tag{9.3}$$

$Z_o$: Herhangi bir devrenin çıkış empedansı $V_i = 0$ iken belirlenen $Z_o$ empedansı olarak tanımlanır. Şekil 9.3 için $V_i = 0$ iken $I_i$ ve dolayısıyla $I_b = 0$ ve $h_{fe} I_b = 0$ olur. Bu da akım kaynağı yerine açık-devre eşdeğerini koymak demektir. Sonuç karma ve re modelleri için aşağıda verildiği gibidir.

$$Z_o = R_C \quad \text{ohm} \tag{9.4}$$

$A_v$: Gerilim kazancı $A_v = V_o/V_i$ öncelikle $I_b \cong I_i$ yaklaşıklığını yapabilmek için $R_B >> h_{ie}$ kabul edilmesi ve daha sonra $V_o$ için çözülmesiyle bulunur.

$$V_o = -I_o R_C$$

Eksi işareti, $I_o$'nın belirtilen yönüne göre $V_o$'nun polaritesinin zıt olduğunu gösterir. $I_o$ yerine $I_o = h_{fe} I_b$ ve $I_b$ yerine $I_b = I_i$ yazarsak,

$$-V_o = -h_{fe} I_b R_C = -h_{fe} I_i R_C$$

olacaktır. Ancak

$$I_i = \frac{V_i}{h_{ie}}$$

ve

$$V_o = -h_{fe}\left(\frac{V_o}{h_{ie}}\right) R_C$$

veya

$$A_v = \frac{V_o}{V_i} = -\frac{h_{fe} R_C}{h_{ie}} \tag{9.5}$$

elde edilir.

Son denklemdeki eksi işareti; giriş ve çıkış sinyalleri arasında Şekil 9.4'te görüldüğü gibi 180° faz kayması olduğunu gösterir.

$r_e$ model için $h_{fe} = \beta$ ve $h_{ie} = \beta r_e$'yi yerine koyarsak

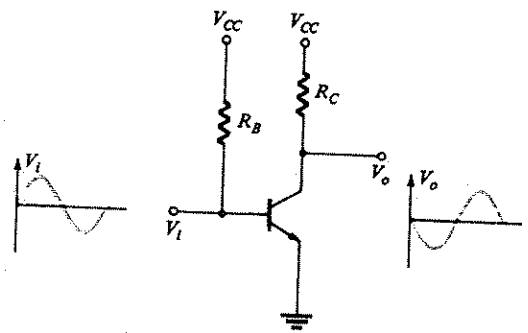
$$A_v = \frac{h_{fe}R_C}{h_{ie}} = -\frac{\beta R_C}{\beta r_e}$$

ve

$$\boxed{A_v = -\frac{R_C}{r_e}} \qquad (9.6)$$

elde edilir.

Bu da kazanç için daha uygun bir formdur. $r_e$'yi bulabilmek için $\beta$'dan yararlanmamız gerekmesine rağmen, (9.6) denklemde $\beta$'nın bulunmadığına dikkat edin.




Şekil 9.4

$A_i$: Akım kazancı $A_i = I_o/I_i$ aşağıdaki şekilde bulunur:

$$I_o = h_{fe}I_b \cong h_{fe}I_i$$

ve

$$\boxed{A_i = \frac{I_o}{I_i} \cong h_{fe}} \qquad (9.7)$$

ya da $r_e$ modeli için,

$$\boxed{A_i \cong \beta} \qquad (9.8)$$

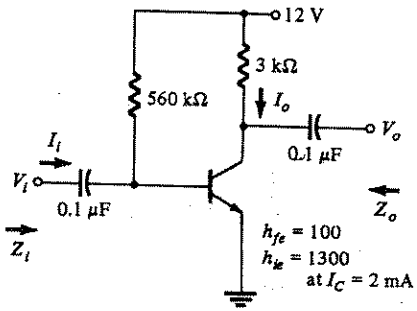
CE sabit önerilimli düzenleme için bütün önemli parametreler belirlendi. Gerektiğinde taktirde bir modelden diğerine geçişin nispeten kolay olduğuna dikkat



edin. Bunun için $h_{fe} = \beta$ ve $h_{ie} = \beta r_e$ olduğunu hatırlamanız yeterlidir; bu bilgiyle her iki modeli çabucak oluşturabiliriz. Aşağıdaki örnekler iki model arasındaki ilişkileri daha iyi gösterecektir.

ÖRNEK 9.1

Şekil 9.5'teki devre için $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi bulun.




Şekil 9.5

Çözüm:

*Karma parametreler (yaklaşık)*

$Z_i$:

$$R_B = 560\ \text{k}\Omega >> h_{ie} = 1300\ \Omega$$

(9.2) eşitliğinden

$$Z_i = h_{ie} = 1300\ \Omega$$

$Z_o$: ((9.4) eşitliği):

$$Z_o R_C = 3\ \text{k}\Omega$$

$A_v$ ((9.5) denklemi):

$$A_v = \frac{-h_{fe}R_C}{h_{ie}} = \frac{-(100)\,(3\ \text{k}\Omega)}{1.3\ \text{k}\Omega}$$

$$= -230.77$$

$A_i$ ((9.7) denklemi):

$$A_i = h_{fe} = \mathbf{100}$$

$r_e$ modeli

DC:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{12 - 0.7}{560\ \text{k}\Omega} \cong 20\ \mu\text{A}$$

$$I_C = \beta I_B = (100)\,(20\ \mu\text{A}) = 2\ \text{mA} = I_E$$

$$r_e = \frac{26\ \text{mV}}{I_E} = \frac{26}{2} = 13\ \Omega$$

$Z_i$ ((9.3) denklemi):

$$Z_i \cong \beta r_e' = (100)\,(13) = \mathbf{1300\ \Omega}$$

$Z_o$ ((9.4) denklemi):

$$Z_o = R_C = \mathbf{3\ \text{k}\Omega}$$

$A_v$ ((9.6) denklemi):

$$A_v = -\frac{R_C}{r_e} = -\frac{3\ \text{k}\Omega}{13} = -230.77$$

$A_i$ ((9.8) denklemi):

$$A_i \cong \beta = \mathbf{100}$$

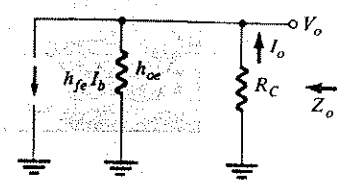
**$h_{oe}$'nin etkisi:** Eğer $h_{oe}$ Şekil 9.3'deki modele dahil edilseydi çıkış devresi, Şekil 9.6'daki gibi olacaktı. $Z_i$ etkilenmeyecekti ancak $Z_o$,

$$\boxed{Z_o = R_C \,\|\, \frac{1}{h_{oe}}} \qquad (9.9)$$

ve

$$V_o = -h_{fe}I_b\left(R_C \,\|\, \frac{1}{h_{oe}}\right)$$






Şekil 9.6

haline gelecek ve sonuçta,

$$\boxed{A_v = \frac{-h_{fe}}{h_{ie}}\left(R_C \,\|\, \frac{1}{h_{oe}}\right)} \qquad (9.10)$$

elde edilecekti.

Her bir değerin sadece $R_C$ yerine $R_C \,\|\, 1/h_{oe}$ konduğunda nasıl etkilendiğine dikkat edin. $A_i$'nin elde edilmesi için önce Şekil 9.6'daki devreye akım-bölücü kuralını uygulamalıyız.

$$I_o = \frac{(1/h_{oe})h_{fe}I_b}{1/h_{oe} + R_C} = \frac{h_{fe}I_i}{1 + h_{oe}R_C}$$

ve

$$\boxed{A_i = \frac{I_o}{I_i} = \frac{h_{fe}}{1 + h_{oe}R_C}} \qquad (9.11)$$

Her bir durumda $h_{oe}$'nin etkisi, söz konusu niceliği azaltma yönündedir. Bununla birlikte, $1/h_{oe}$ değeri $R_C$'den çok daha büyük olduğu için, etkisi genelde ihmal edilir ve daha önceki denklemler uygulanır. $r_e$ modeli denklemlerinin değiştirilmiş biçimleri, model ilişkilerine bakılarak çok hızlı bir şekilde belirlenebilir.

ÖRNEK 9.2

$h_{oe}$ = 20 μS ve $1/h_{oe}$ = 50kΩ olması halinde $h_{oe}$'nin Örnek 9.1'deki değerler üzerindeki etkisini belirleyin.

Çözüm:

$\boldsymbol{Z_i}$: aynıdır.

$\boldsymbol{Z_o}$ ((9.9) denklemi) :

$Z_o = R_C \,\|\, \frac{1}{h_{oe}} = 3\ \text{k}\Omega \,\|\, 50\ \text{k}\Omega = 2.83\ \text{k}\Omega$ karşılık yukarıda 3 kΩ değeri elde edildi.

$A_v$ ((9.10) denklemi) :

$$A_v = -\frac{h_{fe}}{h_{ie}}\left(R_C \;\; \frac{1}{h_{oe}}\right) = \frac{-100\,(2.83)\ \text{k}\Omega}{1.3\ \text{k}\Omega}$$

$= -217.69$ karşılık yukarıda $-230.77$ değeri elde edildi

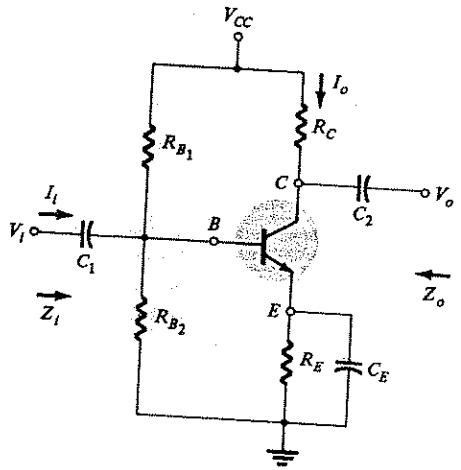
$A_i$ ((9.11) denklemi)

$$A_i = \frac{h_{fe}}{1 + h_{oe}R_C} = \frac{100}{1 + (20 \times 10^{-6})\,(3 \times 10^3)} = \frac{100}{1.06}$$

$= 94.34$ karşılık yukarıda 100 değeri elde edildi.

## 9.3 GERİLİM-BÖLÜCÜ İLE ÖNGERİLİMLEME

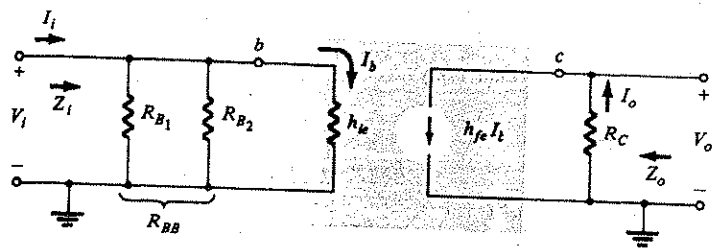
Şimdi incelenecek düzenleme, Şekil 9.7'de görülen *gerilim-bölücülü* devredir. Düzenleme adının, giriş devresinde $V_B$'nin seviyesini belirlemek için kullanılan gerilim-bölmeli öngeriliminden kaynaklandığını hatırlayın.




Şekil 9.7

Yaklaşık karma eşdeğer devreyi yerine koyarsak Şekil 9.8'deki devre elde edilecektir. $C_E$'nin düşük-empedans kısa devre etkisinden dolayı $R_E$'nin mevcut olmadığına dikkat edin. Yani kondansatör reaktansı, çalışma frekansında $R_E$'ye ve devrenin diğer parametrelerine göre çok küçük olduğundan devre, $R_E$ üzerinden kısa devre olmuş gibi değerlendirilir.






Şekil 9.8

$R_{B1}$ ve $R_{B2}$'nin paralel birleşimi aşağıdaki gibi tanımlanır.

$$R_{BB} = R_{B1} \,||\, R_{B2} = \frac{R_{B1}R_{B2}}{R_{B1} + R_{B2}} \tag{9.12}$$

**$Z_i$:** Şekil 9.8'den

$$Z_i = R_{BB} \,||\, h_{ie} \tag{9.13}$$

ve $r_e$ modeli için ,

$$Z_i = R_{BB} \,||\, \beta r_e \tag{9.14}$$

**$Z_o$:** Şekil 9.8'den

$$Z_o = R_C \tag{9.15}$$

her iki model için,

**$A_v$:**

$$V_o = I_o R_C = -h_{fe} I_b R_C$$
$$= -h_{fe}\left(\frac{V_i}{h_{ie}}\right) R_C$$
$$= -\frac{h_{fe}}{h_{ie}} R_C V_i$$

ve

$$A_v = \frac{V_o}{V_i} = -\frac{h_{fe}R_C}{h_{ie}} \tag{9.16}$$

ve $r_e$ modeli için ,

$$A_v = -\frac{R_C}{r_e} \tag{9.17}$$

sabit-öngerilimli düzenleme için elde edilenle aynı olarak bulur.

$A_i$: $R_{BB}$ direnci çoğu durumda $h_{ie}$'nin büyüklüğüne ihmal edilemeyecek kadar yakın olduğu için, $R_{BB}$'nin etkisi akım kazancı denkleminde dikkate alınmalıdır. Şekil 9.8 referans alınırsa

$$I_b = \frac{R_{BB} I_i}{R_{BB} + h_{ie}}$$

veya

$$\frac{I_b}{I_i} = \frac{R_{BB}}{R_{BB} + h_{ie}}$$

Çıkış tarafı için ;

$$I_o = h_{fe} I_b$$

ya da

$$\frac{I_o}{I_b} = h_{fe}$$

Akım kazancı ;

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_b}\frac{I_b}{I_i}$$
$$= h_{fe}\frac{R_{BB}}{R_{BB} + h_{ie}}$$

ve

$$\boxed{A_i = \frac{R_{BB} h_{fe}}{R_{BB} + h_{ie}}} \qquad (9.18)$$

$R_{BB} >> h_{ie}$ ise

$$A_i \cong \frac{R_{BB} h_{fe}}{R_{BB}} = h_{fe}$$

olarak önceki gibi elde edilir.

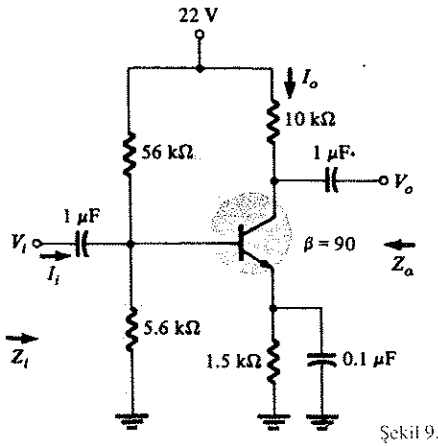
$r_e$ modeli için,

$$\boxed{A_i = \frac{R_{BB}\beta}{R_{BB} + \beta r_e} = h_{fe}} \qquad (9.19)$$

ÖRNEK 9.3

Şekil 9.9'daki devrede $r_e$ modeli yaklaşımını kullanarak $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi bulun.






Şekil 9.9

Çözüm:

DC analizi:

$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC} = \frac{5.6\ \text{k}\Omega\ (22)}{56\ \text{k}\Omega + 5.6\ \text{k}\Omega} = 2\ \text{V}$$

$$R_{BB} = R_{B1} \,||\, R_{B2} = 56\ \text{k}\Omega \,||\, 5.6\ \text{k}\Omega = 5.09\ \text{k}\Omega$$

$$I_B = \frac{V_{BB} - V_{BE}}{R_{BB} + (1 + \beta) R_E} = \frac{2 - 0.7}{5.09\ \text{k}\Omega + (1 - 90)\ 1.5\ \text{k}\Omega}$$

$$= 9.18\ \mu\text{A}$$

$$I_C = \beta I_B = (90)\ (9.18\ \mu\text{A}) = 0.826\ \text{mA} = I_E$$

$$r_e = \frac{26\ \text{mV}}{I_E} = \frac{26}{0.826} \cong 31.5\ \Omega$$

**$Z_i$:** (9.12) denkleminden :

$$R_{BB} = R_{B1} \,||\, R_{B2} = 56\ \text{k}\Omega \,||\, 5.6\ \text{k}\Omega = 5.09\ \text{k}\Omega$$

(9.14) denkleminden :

$$Z_i = R_{BB} \,||\, \beta r_e = 5.09\ \text{k}\Omega \,||\, (90)\ (31.5) = 5.09\ \text{k}\Omega \,||\, 2835\ \Omega$$
$$= 1.821\ \text{k}\Omega$$

**$Z_o$** ((9.15) denkleminde

$$Z_o = R_C = 10\ \text{k}\Omega$$

**$A_v$** ((9.17) denkleminden)

$$A_v = \frac{R_C}{r_e} = -\frac{10\ \text{k}\Omega}{31.5} = -317.5$$

**$A_i$** ((9.19) denkleminden)

$$A_i = \frac{R_{BB}\beta}{R_{BB} + \beta r_e} = \frac{5.09\ \text{k}\Omega\ (90)}{5.09\ \text{k}\Omega + (90)\ (31.5)} = 57.8$$

Aynı sonuçlar,

$$h_{fe} = \beta = 90$$
$$u_{ie} = \beta r_e = 2.835\ \text{k}\Omega$$

ve ilgili denklemler kullanılarak da elde edilebilirdi.

**$h_{oe}$'nin etkisi:** $h_{oe}$ Şekil 9.6'da görülene benzer şekilde $R_c$ ile paralel olduğu için $Z_o$ ve $A_v$ denklemleri benzer şekilde düzenlenir:

$$Z_o = R_C \left\| \frac{1}{h_{oe}} \right. \tag{9.20}$$

$$A_v = -\frac{h_{fe}}{h_{ie}} \left( R_C \left\| \frac{1}{h_{oe}} \right. \right) \tag{9.21}$$

$A_i$ için:

$$I_o = \frac{(1/h_{oe})h_{fe}I_b}{1/h_{oe} + R_C} \quad \text{(akım-bölücü kuralı)}$$

olarak önceki gibi elde edilir. Fakat $R_{BB}$'nin etkileri aşağıdaki denklemi verecektir;

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_b}\frac{I_b}{I_i} = \frac{(1/h_{oe})\,h_{fe}}{1/h_{oe} + R_C}\,\frac{R_{BB}}{R_{BB} + h_{ie}}$$

ve

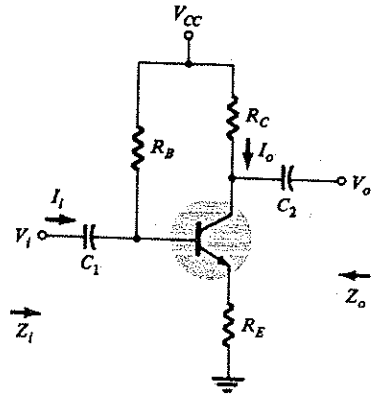
$$A_i = \frac{R_{BB}\,h_{fe}}{(1 + h_{oe}R_C)\,(R_{BB} + h_{ie})} \tag{9.22}$$



$r_e$ modelini kullanırken çıkış direnci ($1/h_{oe}$)'nin etkilerini de içine alacak herhangi bir genel mekanizma yoktur; yapılan tek şey, bunun, analiz için hiç bir sonuç vermeyecek kadar çok büyük bir nicelik olduğunu varsaymaktır. Bununla beraber, 9.3. örnekteki denklemlerde $h_{oe} = 20\ \mu\text{S}$ veya $1/h_{oe} = 50\ \text{k}\Omega$ olarak alındığı taktirde, $1/h_{oe}$ ve $R_C$ 5:1 oranında olduğu için, belirli bir etkiye neden olacaktır.

## 9.4 CE KÖPRÜLENMEMİŞ EMETÖR-ÖNGERİLİMLİ DÜZENLEME

Bu bölümde incelenecek devreler ac domeninde, köprülenmemiş bir emetör direnci içermektedir. Bu tip düzenlemelerin temel yapısı Şekil 9.10'daki gibidir. Yaklaşık karma eşdeğer devre modelini yerine koyarak Şekil 9.11'deki düzenleme elde edilir.




Şekil 9.10

Şekil 9.11'in giriş kısmına Kirchhoff gerilim yasasını uygularsak aşağıdaki eşitlikler elde edilir.

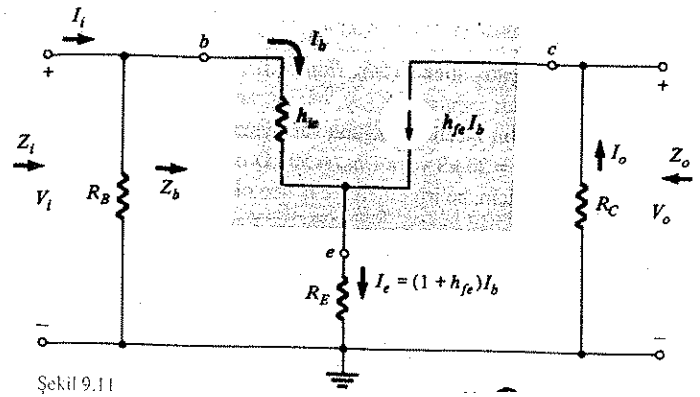
$$V_i = I_b h_{ie} + (1 + h_{fe})I_b R_E$$

ve

$$Z_b = \frac{V_i}{I_b} = h_{ie} + (1 + h_{fe})R_E$$

Şekil 9.12'de gösterildiği gibi sonuç köprülenmemiş bir $R_E$ direncinin transistöre getireceği giriş empedansının aşağıdaki gibi bulunabileceğini gösterir.

$$Z_b = h_{ie} + (1 + h_{fe})R_E \tag{9.23}$$




Şekil 9.11

$h_{fe}$ normalde 1'den çok daha büyük olduğu için denklem,

$$Z_b = h_{ie} + h_{fe} R_E \tag{9.24}$$

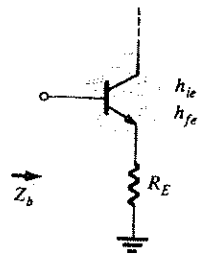
eşitliğine indirgenir.

Birçok uygulamada $h_{fe} R_E$ aynı zamanda $h_{ie}$'den çok daha büyük olduğu için çoğu durumda aşağıdaki yaklaşıklık elde edilir:

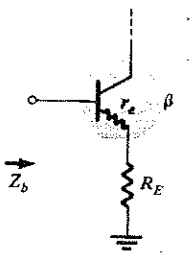
$$Z_b \cong h_{fe} R_E \tag{9.25}$$

Şekil 9.13'teki $r_e$ modeli için normalde (9.23) denkleminden türetildiği gibi aşağıdaki formül kullanılır.

$$Z_b = \beta(r_e + R_E) \tag{9.26}$$




Şekil 9.12




Şekil 9.13



$\beta$>>1 olduğunu varsayarsak (9.26) denklemi,

$$Z_b \cong \beta R_E \tag{9.27}$$

olacaktır.

$Z_i$ Şekil 9.11'e dönersek,

$$Z_i = R_B \,||\, Z_b \tag{9.28}$$

elde ederiz. Bunda $Z_b$ her iki yapı için de yukarıdaki gibi tanımlıdır.

$Z_o$: $V_i = 0$, $I_b = 0$ alınarak $h_{fe} I_B$ yerine açık devre eşdeğeri konur. Sonuç her iki yapı için de şöyle olacaktır:

$$Z_o = R_C \tag{9.29}$$

**$A_v$:**

$$I_b = \frac{V_i}{Z_b}$$

ve

$$V_o = -I_o R_C = -h_{fe} I_b R_C$$
$$= -h_{fe}\left(\frac{V_i}{Z_b}\right) R_C$$

ve

$$A_v = \frac{V_o}{V_i} = -\frac{h_{fe} R_C}{Z_b} \tag{9.30}$$

veya

$$A_v = \frac{V_o}{V_i} = -\frac{R_C}{r_e + R_E} \tag{9.31}$$

$Z_b \cong h_{fe} R_E$ yaklaşıklığı için,

$$A_v \cong \frac{-h_{fe} R_C}{h_{fe} R_E}$$

ve

$$A_v = \frac{V_o}{V_i} = -\frac{R_C}{R_E} \tag{9.32}$$

bu da, herhangi bir transistör parametresi içermediğinden her iki model için de geçerlidir.

$A_i$: $R_B$ değeri, genellikle $Z_b$'ye ihmal edilemeyecek kadar yakındır; bu nedenle giriş devresine akım bölücü kuralının uygulanması gereklidir. Yani,

$$I_b = \frac{R_B I_i}{R_B + Z_b}$$

ve

$$\frac{I_b}{I_i} = \frac{R_B}{R_B + Z_b}$$

Ancak,

$$I_o = h_{fe} I_b$$

$$\frac{I_o}{I_b} = h_{fe}$$

ve

ile,

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_b}\frac{I_b}{I_i}$$

$$= h_{fe}\frac{R_B}{R_B + Z_b}$$

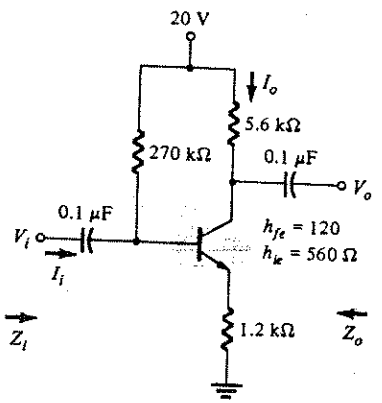
ve

$$\boxed{A_i = \frac{I_o}{I_i} = \frac{R_B h_{fe}}{R_B + Z_b}} \qquad (9.33)$$

$r_e$ modeli için, $\beta = h_{fe}$ yazmanız ve uygun $Z_b$ değerini (9.26 denkleminde) yerine koymanız yeterlidir.

## ÖRNEK 9.4

Şekil 9.14'deki devre için $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi bulun.




Şekil 9.14



Çözüm:

**$Z_i$:** (9.23) denkleminden,

$$Z_b = h_{ie} + (1 + h_{fe})R_E$$
$$= 0.56\ \text{k}\Omega + (1 + 120)\ 1.2\ \text{k}\Omega$$
$$= 145.76\ \text{k}\Omega$$

(9.28) denkleminden,

$$Z_i = R_B \| Z_b$$
$$= 270\ \text{k}\Omega \| 145.76\ \text{k}\Omega$$
$$= 94.66\ \text{k}\Omega$$

**$Z_o$** [(9.29) denkleminden] :

$$Z_o \cong \mathbf{5.6\ k\Omega}$$

**$A_v$** [9.30 denkleminden] :

$$A_i = -\frac{h_{fe} R_C}{Z_b}$$

$$= -\frac{(120)\ (5.6\ \text{k}\Omega)}{145.76\ \text{k}\Omega}$$

$$= -4.61$$

**$A_I$** [9.33 denkleminden]

$$A_i = -\frac{R_B h_{fe}}{R_B + Z_b}$$

$$= -\frac{(270\ \text{k}\Omega)\ (120)}{270\ \text{k}\Omega + 145.76\ \text{k}\Omega}$$

$$= 77.93$$

yaklaşık denklemleri $Z_b$ için uygulayarak

$$Z_b \cong h_{fe}R_E = (120)\ (1.2\ \text{k}\Omega) = 144\ \text{k}\Omega$$

ve

$$Z_i = R_B \| Z_b = 270\ \text{k}\Omega \| 144\text{k}\Omega$$
$$= \mathbf{93.91\ k\Omega}$$

bulunur; bu, yukarıda elde edilen (94.66 kΩ) değere çok yakındır ve

$$A_v \cong -\frac{R_C}{R_E}$$

$$= -\frac{5.6\ \text{k}\Omega}{1.2\ \text{k}\Omega}$$

$$= -4.67$$

Bu da yukarıda elde edilen değer, –4.61 değerine oldukça yakındır.

Şekil 9.14'deki devrenin dc analizi aşağıdaki değerleri verecektir.

$$I_B = 46.5\ \mu\text{A} \qquad I_E = 5.578\ \text{mA}$$

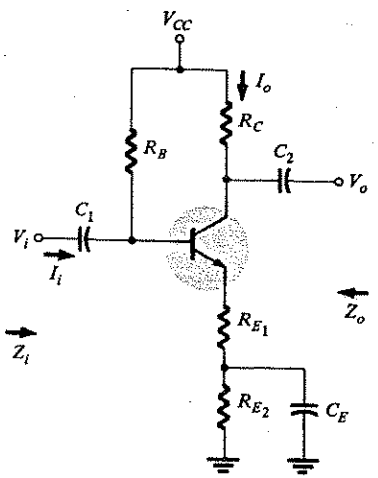
ve

$$r_e = 4.66\ \Omega \quad \text{ile} \quad \beta r_e = 559\ \Omega$$

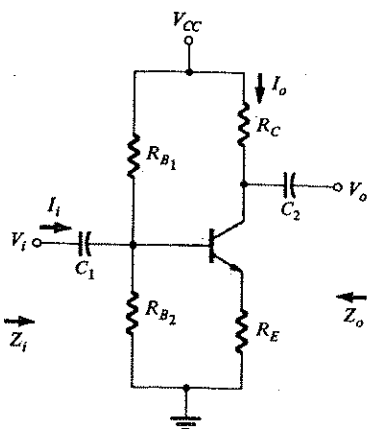
Bunlar, yukarıdakilerle aynı sonuçları elde etmek için kullanılabilirdi.

Şekil 9.15'de köprülenmemiş emetör öngerilimi düzenlemenin ikinci bir türü görülmektedir. ac analiz için (9.23)-(9.33) arası denklemlerde $R_E$, $R_{E_1}$ olurken, dc analizinde emetör direnci $R_{E_1} + R_{E_2}$'dir. ac analizinde $R_{E_2}$, $C_E$ tarafından kısa devre (bypass) edilir.

Şekil 9.16'da üçüncü bir tür verilmiştir. Bu durumda ac analiz için (9.23)-)9.33) arası denklemlerdeki $R_B$ direnci $R_{B_1}$ ve $R_{B_2}$'nin paralel birleşimi olacaktır. $r_e$'yi elde etmek için gereki dc analizi Örnek 9.3'de yapılan ile aynı olacaktır.




Şekil 9.15



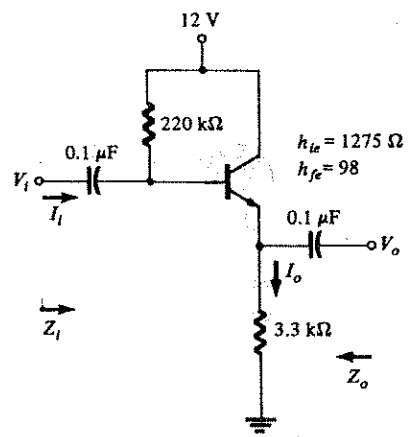

Şekil 9.16



## 9.5 EMETÖR-İZLEYİCİ DÜZENLEMESİ

Çıkışın, Şekil 9.17'de görüldüğü gibi transistörün emetör uçlarından alınması halinde devre bir emetör izleyicisi olarak adlandırılır. Bazdan emetöre olan düşüşten dolayı çıkış gerilimi, giriş sinyalinden her zaman biraz daha düşüktür; ancak $A_v \cong 1$ seçilmesi genellikle iyi bir uygulamadır. Kollektör geriliminin aksine, emetör gerilimi $v_i$ ile aynı fazdadır. Yani hem ve hem de $v_i$ negatif ve pozitif tepelerine aynı zamanda ulaşacaktır. $V_o$'nun, $v_i$'nin genliğini aynı fazda "izlemesinden" dolayı emetör-izleyicisi terimi uygun bir terimdir.

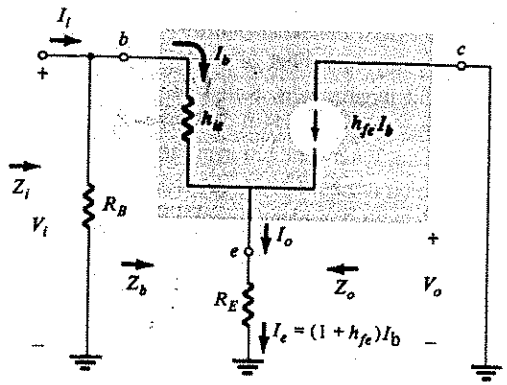
En yaygın emetör izleyicisi düzenlemesi, Şekil 9.17'de verilmiştir. Aslında kollektör, ac analizi için topraklandığından dolayı, bu gerçekte bir ortak-kollektörlü düzenlemedir. $v_o \cong v_i$ çıkışının, emetörden alındığı diğer türler (varyasonlar) Şekil 9.17'de verilmiştir ve bu bölümde daha sonra ele alınacaktır.




Şekil 9.17

Emetör izleyici düzenlemesi çoğunlukla empedans uydurma amaçları için kullanılır. Bu düzenleme, standart sabit öngerilimli düzenlemenin tersine, girişte yüksek empedans, çıkışta düşük empedans gösterir. Sonuçta ortaya çıkan etki, sistemde maksimum güç transferi için yükün kaynak empedansına uydurulduğu bir transformatörden elde edilenle aynıdır.

Şekil 9.17'deki devrenin yerine yaklaşık eşdeğer devreyi koyarsak Şekil 9.18'deki devre elde edilecektir.




Şekil 9.18

**$Z_i$:** Giriş empedansı daha önceki kısımda açıklanana benzer bir yöntemle bulunur:

$$Z_i = R_B \,||\, Z_b \tag{9.34}$$

Burada $Z_b$, (9.23)-(9.27) arası denklemlerle tanımlanmıştır.

**$Z_o$:** Çıkış empedansını tanımlamanın en iyi yolu ilk önce $I_b$ akım denklemini yazmak,

$$I_b = \frac{V_i}{Z_b}$$

ve daha sonra $I_e$'yi bulmak için $I_b$ $(1 + h_{fe})$ ile çarpmaktır. Yani,

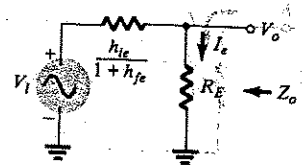
$$I_e = (1 + h_{fe})I_b = (1 + h_{fe})\frac{V_i}{Z_b}$$
$$= \frac{(1 + h_{fe})\,V_i}{h_{ie} + (1 + h_{fe})\,R_E}$$

veya

$$I_e = \frac{V_i}{[h_{ie}/(1 + h_{fe})] + R_E} \tag{9.35}$$



Şimdi (9.35) denklemi ile tanımlanan devreyi kurarsak Şekil 9.19'daki düzenleme elde edilecektir.




Şekil 9.19

$Z_o$'yu bulabilmek için $V_i$ sıfıra eşitlenir ve

$$Z_o = R_E \,||\, \frac{h_{ie}}{1 + h_{fe}} \tag{9.36}$$

Başka bir deyişle, emetör kolundan "görülen" devre, $h_{ie}$ ve $h_{fe}$ karma parametreleriyle belirlenen bir dirençle seri bağlı olan $V_i$ giriş gerilimidir. $h_{ie}/(1 + h_{fe})$ direnci genellikle oldukça küçüktür ve $Z_o$'yu, $R_E$ seviyesinin oldukça altına düşürür.

**$A_v$:** Gerilim kazancını bulmak için gerilim bölücü kuralı uygulanarak Şekil 9.19'dan yararlanılabilir.

$$V_o = \frac{R_E V_i}{R_E + [h_{ie}/(1 + h_{fe})]}$$

ve

$$A_v = \frac{V_o}{V_i} = \frac{R_E}{R_E + [h_{ie}/(1 + h_{fe})]} \tag{9.37}$$

Eksi işaretinin olmaması, $V_o$ ile $V_i$'nin aynı fazda olduğunu gösterir ve $V_o$'nun $V_i$'ye eşit olmamasının tek nedeni $h_{ie}/(1+h_{fe})$ faktörüdür.

**$A_i$:** Şekil 9.18'den

$$I_b = \frac{R_B I_i}{R_B + Z_b}$$

ve

$$\frac{I_b}{I_i} = \frac{R_B}{R_B + Z_b}$$

$$I_o = I_e = (1 + h_{fe})I_b$$

ve

$$\frac{I_o}{I_b} = 1 + h_{fe}$$

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_b}\frac{I_b}{I_i}$$
$$= (1 + h_{fe})\frac{R_B}{R_B + Z_b}$$

ve

$$\boxed{A_i = \frac{(1 + h_{fe})\,R_B}{R_B + Z_b}} \qquad (9.38)$$

$r_e$ modeli için eşitlikler, $h_{ie} = \beta r_e$ ve $h_{fe} = \beta$ yerine konarak doğrudan doğruya yukarıdaki denklemlerden elde edilebilir.

$\beta >> 1$ için

$$\boxed{Z_o = \frac{R_E}{r_e}} \qquad (9.39)$$

$$\boxed{A_i = \frac{R_E}{R_E + r_e}} \qquad (9.40)$$

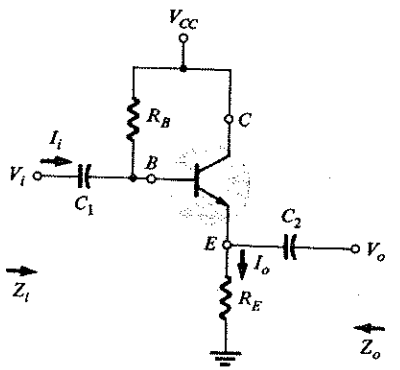
ve

$$\boxed{A_i = \frac{\beta R_E}{R_E + Z_b}} \qquad (9.41)$$

burada, $Z_b = \beta(r_e + R_E)$' dir.

ÖRNEK 9.5

Şekil 9.20 de görülen emetör izleyici devre için $Z_o$, $Z_i$, $A_v$ ve $A_i$'yi bulun..




Şekil 9.20



Çözüm

**$Z_i$:**

$$Z_b = h_{ie} + (1 + h_{fe})R_E$$
$$= 1.275\ \text{k}\Omega + (1 + 98)\,3.3\ \text{k}\Omega$$
$$\cong 327.98\ \text{k}\Omega$$

ve

$$Z_i = R_B \| Z_b$$
$$= 220\ \text{k}\Omega \| 327.98\ \text{k}\Omega$$
$$= \mathbf{131.68\ k\Omega}$$

**$Z_o$:**

$$Z_o = R_E \| \frac{h_{ie}}{1 + h_{fe}}$$
$$= 3.3\ \text{k}\Omega \| \frac{1.275\ \text{k}\Omega}{1 + 98}$$
$$= 3.3\ \text{k}\Omega \| 12.9\ \Omega$$
$$\cong 12.9\ \Omega$$

**$A_v$:**

$$A_v = \frac{R_E}{R_E + [h_{ie}/(1 + h_{fe})]}$$
$$= \frac{3300}{3300 + 12.9}$$
$$= 0.996 \cong 1$$

**$A_i$:**

$$A_i = \frac{(1 + h_{fe})\,R_B}{R_E + Z_b}$$
$$= \frac{(1 + 98)\,220\ \text{k}\Omega}{220\ \text{k}\Omega + 327.98\ \text{k}\Omega}$$
$$= 39.75$$

sistemin dc analizi şu sonuçları verecektir:

$$I_B = 20.7\ \mu\text{A}$$
$$I_C = \beta I_B \cong 2\ \text{mA} \cong I_E$$

ve

$$r_e = \frac{26\ \text{mV}}{I_E} = \frac{26}{2} = 13\ \Omega$$

ile

$$\beta r_e = 1274\ \Omega$$

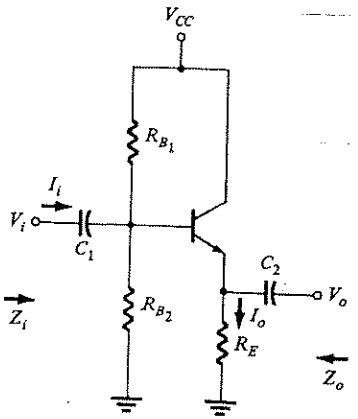
Yukarıdaki denklemlerde $h_{ie} = \beta r_e = 1274\ \Omega\ (\cong 1275\ \Omega)$ ve $h_{fe} = \beta = 98$ değerlerini yerine koyarsak aynı çözümleri elde ederiz.

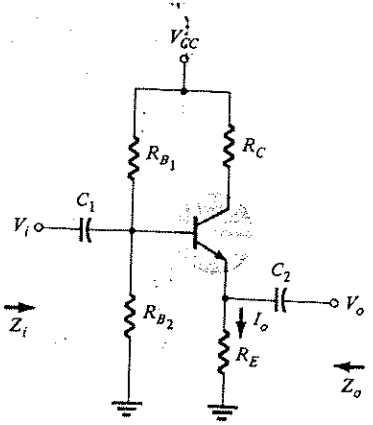
Şekil 9.21'deki devre, giriş katında dc öngerilimi sağlamak için bir gerilim bölücü kullanılan 9.17'deki devrenin bir başka türüdür. (9.34)-(9.38) arası denklemler yalnızca $R_B$ yerine $R_{BB} = R_{B_1} \| R_{B_2}$ konarak değiştirilmiştir.

Şekil 9.22'deki devre de bir emetör izleyicinin giriş-çıkış karakteristiklerini sağlar, ancak bir $R_C$ kollektör direnci içerir.

Bu durumda $R_B$ yerine yine $R_{B_1}$ ve $R_{B_2}$ paralel birleşimi konmuştur. $Z_i$ giriş empedansı ve $Z_o$ çıkış empedansı, $R_C$ direncinden etkilenmez, çünkü baz ve emetör eşdeğer devrelerine yansımamıştır. Aslında $R_C$'nin tek etkisi $Q$ çalışma noktasını belirlemek olacaktır.

$1/h_{oe}$ nin etkisi $h_{fe}I_b$ akımının bir kısmını $R_C$'den çekmektir; bu da $V_o$'nun seviyesini azaltarak akım kazancını düşürür. Bununla beraber, $1/h_{oe}$, normalde $R_E$' den çok büyüktür ve etkisi genellikle ihmal edilir.



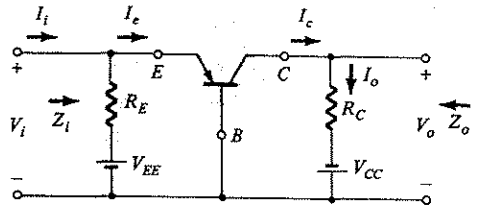

Şekil 9.22

### 9.6 ORTAK-BAZLI DÜZENLEME

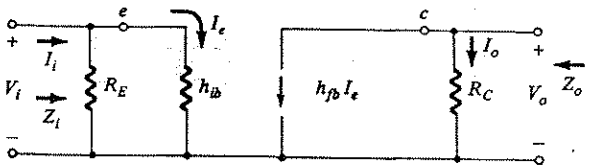
Ortak - bazlı düzenleme, düşük bir giriş ve çıkış empedansı ile 1'den küçük akım kazancı ile tanımlanır. Ancak gerilim kazancı oldukça büyük değerdedir. Standart



düzenleme Şekil 9.23'te görülmektedir. Yaklaşık karma eşdeğer modeli yerine konulursa Şekil 9.24'deki devre elde edilir. Ortak-bazlı modelin; parametrelerin şimdi ortak-baz parametreleri olması ve $I_b$ yerine $I_e$ konulması dışında, ortak-emetör eşdeğer devresiyle aynı yerleşim düzenine sahip olduğuna dikkat edin.




Şekil 9.23




Şekil 9.24

Analize aşağıdaki gibi devam edilebilir.

$Z_i$:
$$\boxed{Z_i = R_E \| h_{ib}} \tag{9.42}$$

$Z_o$:
$$\boxed{Z_o = R_C} \tag{9.43}$$

$A_v$:
$$V_o = I_o R_C = I_C R_C = -h_{fb} I_e R_C$$

Burada
$$I_e = \frac{V_i}{h_{ib}}$$

ve
$$V_o = -h_{fb}\left(\frac{V_i}{h_{ib}}\right) R_C$$

böylece ;

$$A_v = \frac{V_o}{V_i} = -\frac{h_{fb}}{h_{ib}} R_C \qquad (9.44)$$

$h_{fb}$ negatif bir değer olduğu için, ortak-bazlı düzenlemede $v_o$ ve $v_i$, aynı fazdadır.

**$A_i$:** $R_E >> h_{ib}$ olduğunu varsayarsak $I_e = I_i$

ve

$$I_o = -h_{fb} I_e$$
$$= h_{fb} I_i$$

ve

$$A_i = \frac{I_o}{I_i} = -h_{fb} \qquad (9.45)$$

bulunur.

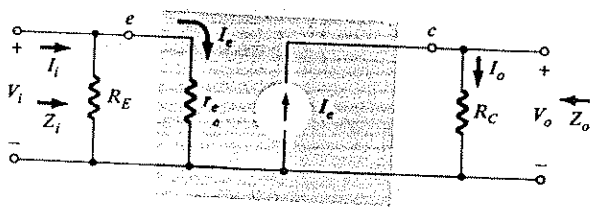
$r_e$ modeli için, $h_{ib} = r_e$ ve $h_{fb} = 1$ olduğundan, yaklaşık eşdeğer devre şekil 9.25'teki gibi olacaktır.

**$Z_i$:**

$$Z_i = R_E \| r_e \qquad (9.46)$$

**$Z_o$:**

$$Z_o = R_C \qquad (9.47)$$




Şekil 9.25

**$A_v$:**

$$V_o = I_o R_C = I_e R_C$$

Ancak

$$I_e = \frac{V_i}{r_e}$$

ve

$$V_o = \frac{V_i}{r_e} R_C$$

böylece bulunur.

$$A_v = \frac{V_o}{V_i} = \frac{R_C}{r_e} \qquad (9.48)$$



**$A_i$:** $R_E >> r_e$ olduğunu varsayarsak

$$I_e = I_i$$

ve

$$I_o = I_e = I_i$$

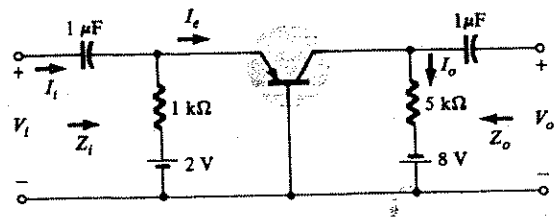
böylece,

$$A_i = \frac{I_o}{I_i} = 1 \qquad (9.49)$$

denklemi elde edilir.

ÖRNEK 9.6

Karma (hibrit) parametrelerin verilmediğine dikkat ederek, Şekil 9.26'daki devre için, $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi belirleyin.




Şekil 9.26

Çözüm:

$$I_E = \frac{V_{EE} - V_{BE}}{R_E} = \frac{2 - 0.7}{1\ \text{k}\Omega} = 1.3\ \text{mA}$$

$$r_e = \frac{26\ \text{mV}}{I_E} = \frac{26}{1.3} = 20\ \Omega$$

$Z_i$:

$$Z_i = R_E \| r_e = 1\ \text{k}\Omega \| 20$$
$$= \mathbf{19.6\ \Omega}$$

$Z_o$:

$$Z_o = R_C$$
$$= \mathbf{5\ \text{k}\Omega}$$

**$A_v$:**

$$A_v = \frac{R_C}{r_e} = \frac{5\ \text{k}\Omega}{20}$$
$$= 250$$

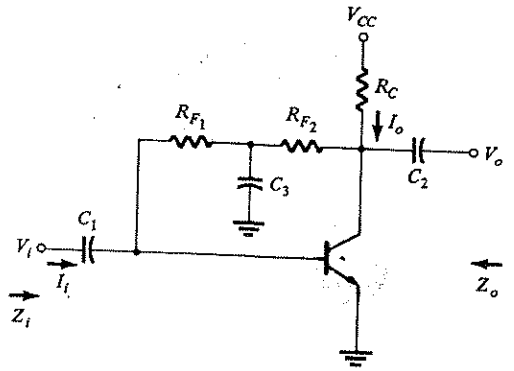
**$A_i$:**

$$A_i = 1$$

Karma eşdeğer devre için (9.42)–(9.45) arası denklemlerde $h_{ib} = r_e = 20\ \Omega$ ve $h_{fb} = -1$ yerine konur.

## 9.7 KOLLEKTÖR DC GERİBESLEMESİ VE FARK YÜKSELTECİ

Şekil 9.27'deki devreye, karalığı artırmak için bir dc geribesleme direncini eklenmiştir, ancak $C_3$ kondansatörü, bu dc geribesleme direncinin bir bölümünü, ac domenindeki devrenin giriş ve çıkışına kaydıracaktır. Girişe veya çıkışa kaydırılan $R_F$ oranı, arzu edilen ac giriş ve çıkış direnç seviyeleriyle belirlenecektir.



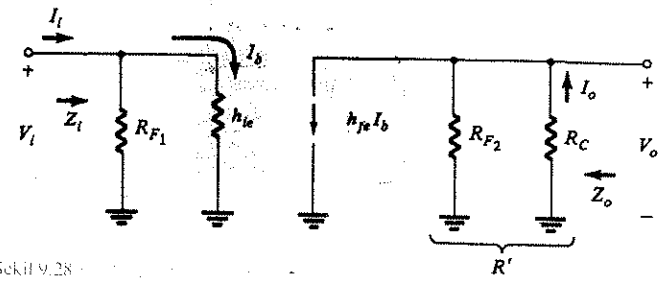

ŞEKİL 9.27

Çalışma frekansı veya frekanslarında, kondansatör, diğer devre elemanlarının seviyelerine göre düşük empedansından dolayı toprağa kısa devre olacaktır. Böylece küçük-sinyal ac eşdeğer devresi şekil 9.28 de gösterildiği gibi olur.

$Z_i$

$$\boxed{Z_i = R_{F_1} || h_{ie}} \qquad (9.50)$$






Şekil 9.28

**$Z_o$:**

$$\boxed{Z_o = R_C || R_{F_2}} \qquad (9.51)$$

**$A_v$:**

$$R' = R_{F_2} || R_C$$

ve

$$V_o = -h_{fe} I_b R'$$

Burada,

$$I_b = \frac{V_i}{h_{ie}}$$

$$V_o = -h_{fe}\left(\frac{V_i}{h_{ie}}\right) R'$$

Böylece,

$$\boxed{A_v = \frac{V_o}{V_i} = -\frac{h_{fe} R'}{h_{ie}}} \qquad (9.52)$$

**$A_i$:** giriş kısmı için :

$$I_b = \frac{R_{F_1} I_i}{R_{F_1} + h_{ie}} \quad \text{veya} \quad \frac{I_b}{I_i} = \frac{R_{F_1}}{R_{F_1} + h_{ie}}$$

çıkış kısmı için :

$$I_o = \frac{R_{F_2} h_{fe} I_i}{R_{F_2} + R_C} \quad \text{veya} \quad \frac{I_o}{I_b} = \frac{R_{F_2} h_{fe}}{R_{F_2} + R_C}$$

Akım kazancı :

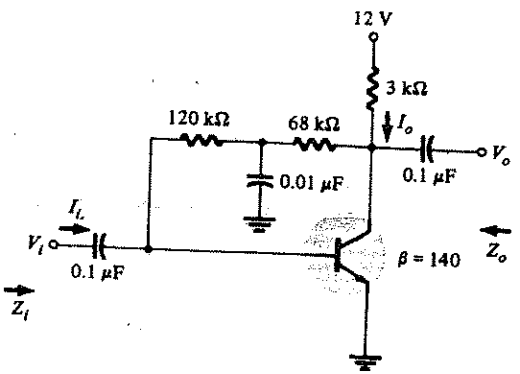
$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_b}\frac{I_b}{I_i}$$
$$= \frac{R_{F_2} h_{fe}}{R_{F_2} + R_C}\frac{R_{F_1}}{R_{F_1} + h_{ie}}$$

ve böylece

$$A_i = \frac{h_{fe} R_{F_1} R_{F_2}}{(R_{F_1} + h_{ie})(R_{F_2} + R_C)} \tag{9.53}$$

ÖRNEK 9.7

Şekil 9.29'daki devre için $r_e$ modelini kullanarak, $Z_i$, $Z_o$ $A_v$ ve $A_i$'yi bulun.




Şekil 9.29

Çözüm:

Dc analizi ($C_3$ kondansatörü açık devre):

$$I_B = \frac{V_{CC} - V_{BE}}{R_F + (\beta + 1) R_C}$$

$$= \frac{12 - 0.7}{(120\ \text{k}\Omega + 68\ \text{k}\Omega) + (140 + 1)\ 3\ \text{k}\Omega}$$

$$= \frac{11.3}{611\ \text{k}\Omega} \cong 18.5\ \mu\text{A}$$

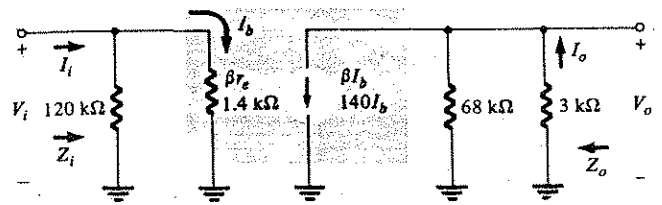
$$I_C = \beta I_B = (140)\ (18.5\ \mu\text{A}) = 2.59\ \text{mA} = I_E$$

$$r_e = \frac{26\ \text{mV}}{I_E} = \frac{26}{2.59} \cong 10.04\ \text{k}\Omega$$



'e

$$\beta r_e = (140)\ (10.04) \cong 1.4\ \text{k}\Omega$$




Şekil 9.30

$Z_i$:

$$Z_i = R_{F_1} || \beta r_e = 120\ \text{k}\Omega || 1.4\ \text{k}\Omega$$
$$\cong \mathbf{1.38\ k\Omega}$$

$Z_o$:

$$Z_o = R_C || R_{F2} = 3\ \text{k}\Omega || 68\ \text{k}\Omega$$
$$\cong \mathbf{2.87\ k\Omega}$$

$A_v$:

$$R' = R_C || R_{F2} = 2.87\ \text{k}\Omega$$

$$A_v = \frac{-h_{fe} R'}{h_{ie}} = \frac{-\beta R'}{\beta r_e} = -\frac{R'}{r_e}$$

$$= \frac{-2.87\ \text{k}\Omega}{10.04}$$

$$= \mathbf{-285.86}$$

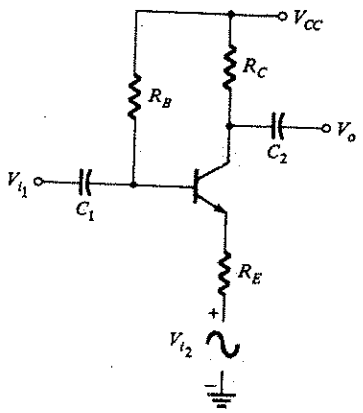
$A_i$

$$A_i = \frac{\beta R_{F_1} R_{F_2}}{(R_{F_1} + \beta r_e)(R_{F_2} + R_C)}$$

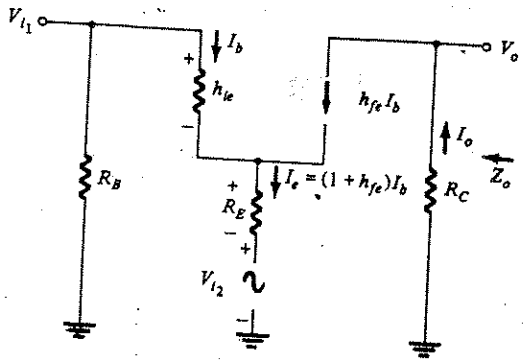
$$= \frac{(140)\ (120\ \text{k}\Omega)\ (68\ \text{k}\Omega)}{(120\ \text{k}\Omega + 1.4\ \text{k}\Omega)\ (68\ \text{k}\Omega + 3\ \text{k}\Omega)}$$

$$= \mathbf{132.54}$$

Şekil 9.31'deki fark yükselteci, 9.4. bölümde incelenen emetör-kararlı devreye benzer, ancak burada emetör bacağına ikinci bir sinyal eklenmiştir. Gerilim kazancı denklemini belirlemenin en iyi yolu, Şekil 9.32'deki ac eşdeğer devresini kullanmaktır.




Şekil 9.31




Şekil 9.32

Giriş kısmına Kirchhoff gerilim yasası uygulanırsa aşağıdaki sonuç elde edilecektir:

$$V_{i_1} = I_b h_{ie} - (1 + h_{fe}) I_b R_E - V_{i_2} = 0$$

Bu denklemi $I_b$ için çözerek,

$$I_b = (h_{ie} + (h_{fe} + 1) R_E) = V_{i_1} - V_{i_2}$$

ve

$$I_b = \frac{V_{i_1} - V_{i_2}}{h_{ie} + (h_{fe} + 1)\, R_E}$$

elde edilir; çıkış gerilimi ise,

$$V_o = -I_o R_C = -I_o R_C = -h_{fe} I_b R_C$$



ve

$$V_o = -h_{fe} \left[ \frac{V_{i_1} - V_{i_2}}{h_{ie} + (h_{fe} + 1)\, R_E} \right] R_C$$

veya

$$\boxed{V_o = \frac{-h_{fe} R_C}{h_{ie} + (h_{fe} + 1)\, R_C} (V_{i_1} - V_{i_2})} \qquad (9.54)$$

olacaktır.

Bu nedenle sonuç, devre parametrelerine ve transistör eşdeğer devresine bağlı bir faktörle çarpılan iki işaretin farkına eşit bir çıkış gerilimi olacaktır.

$h_{fe} >> 1$ ve normalde $h_{fe} R_E >> h_{ie}$ olduğundan ;

$$V_o \cong - \frac{h_{fe} R_C}{h_{fe} R_E} (V_{i_1} - V_{i_2})$$

ve

$$\boxed{V_o \cong - \frac{R_C}{R_E} (V_{i_1} - V_{i_2})} \qquad (9.55)$$

elde ediliir.

ÖRNEK 9.8

Şekil 9.31'deki devrede verilen $R_C$ 4.7 kΩ, $R_E$ = 0.56 kΩ $h_{fe}$ = 200 ve $h_{ie}$ = 1,5 kΩ değerleri için $V_o$'yu bulun.

Çözüm:

(9.54) denkleminden,

$$V_o = - \frac{-h_{fe} R_C}{h_{ie} + (h_{fe} + 1) R_E} (V_{i_1} - V_{i_2})$$

$$= \frac{-(200)\ (4.7\ \text{k}\Omega)}{1.5\ \text{k}\Omega + (200 + 1)\ 0.56\ \text{k}\Omega} (V_{i_1} - V_{i_2})$$

$$= -8.24\, (V_{i_1} - V_{i_2})$$

(9.55) denklemini kullanarak,

$$V_o \cong - \frac{R_C}{R_E} (V_{i_1} - V_{i_2})$$

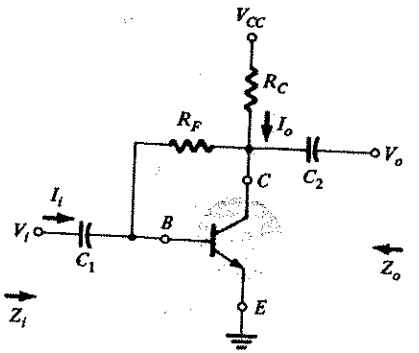
$$= \frac{4.7\ \text{k}\Omega}{0.56\ \text{k}\Omega} (V_{i_1} - V_{i_2})$$

$$= -8.39\, (V_{i_1} - V_{i_2})$$

sonucunu elde ederiz.

## 9.8 KOLLEKTÖR GERİBESLEMELİ DÜZENLEME

Sistemin kararlılığını artırmak için, Şekil 9.33'deki kolektör geribeslemeli devrede kolektörden baza bir geribesleme yolu kullanılmıştır. Direncin, bazdan dc kaynağına değil de kolektörden baza bağlanması gibi bir manevra, devre analiz edilirken karşılaşılan zorluk derecesini önemli ölçüde azaltacaktır.



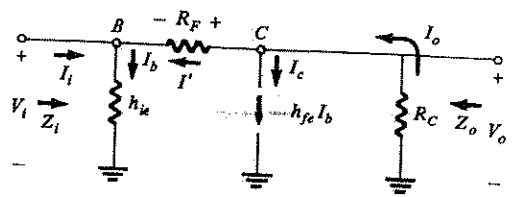

Şekil 9.33

Aşağıda yapılacak bazı manevralar, bu gibi düzenlemelerle çalışma sonucu kazanılan deneyimin sonucudur. Konuya acemi olan öğrenciden, aşağıda açıklanan işlem basamakları sırasını yanlışsız şekilde seçmesi beklenmez. Yaklaşık eşdeğer devre yerine konarak devrenin yeniden çizilmesi sonucunda Şekil 9.34'teki düzenlemeyi elde ederiz.

İlk önce gerilim kazancı, daha sonra akım kazancı ve empedans seviyeleri hesaplanacaktır.

$A_v$: $C$ düğümünde:

$$I_o = h_{fe} I_b + I'$$




Şekil 9.34



Tipik değerler için $h_{fe} I_b >> I'$ ve $I_o \cong h_{fe} I_b$'dir.

Çıkış gerilimi :

$$V_o = -I_o R_C = -(h_{fe} I_b) R_C$$

$I_b$ yerine $I_B = V_i / h_{ie}$ koyarsak,

$$V_o = -h_{fe} \left( \frac{V_i}{h_{ie}} \right) R_C$$

ve

$$\boxed{A_v = \frac{V_o}{V_i} \cong - \frac{h_{fe}}{h_{ie}} R_C} \qquad (9.56)$$

elde ederiz.

$A_i$: Kirchhoff gerilim yasasını devrenin dış çevresi için yazarsak,

$$V_i + V_{RF} - V_o = 0$$

ve

$$I_b h_{ie} + (I_b - I_i) R_F + I_o R_C = 0$$

elde edilir.

$I_o \cong h_{fe} I_b$ eşitliğini kullanarak

$$I_b h_{ie} + I_b R_F - I_i R_F + h_{fe} I_b R_C = 0$$

ve

$$I_b (h_{ie} + R_F + h_{fe} R_C) = I_i R_F$$

elde ederiz.

$I_o \cong h_{fe} I_b$' den türettiğimiz $I_b = I_o / h_{fe}$' yi yerine koyarsak,

$$\frac{I_o}{h_{fe}} (h_{ie} + R_F + h_{fe} R_C) = I_i R_F$$

ve

$$I_o = \frac{h_{fe} R_F I_i}{h_{ie} + R_F + h_{fe} R_C}$$

elde edilecektir.

$R_f$ ve $h_{fe} R_C$'ye göre $h_{ie}$'yi ihmal edersek,

$$\boxed{A_i = \frac{I_o}{I_i} = \frac{h_{fe} R_F}{R_F + h_{fe} R_C}} \qquad (9.57)$$

elde ederiz.

$h_{fe} R_C >> R_F$ için,

$$A_i = \frac{I_o}{I_i} = \frac{h_{fe} R_F}{h_{fe} R_C}$$

ve

$$\boxed{A_i = \frac{I_o}{I_i} \cong \frac{R_F}{R_C}} \qquad (9.58)$$

olarak bulunur.

$Z_i$: 9.34 denkleminden, $I_b = I_i + \dfrac{V_o - V_i}{R_F}$

$V_o >> V_i$ olduğundan,

$$I_b \cong I_i + \frac{V_o}{R_F}$$

ve

$$V_i = I_b h_{ie}$$
$$= \left( I_i + \frac{V_o}{R_F} \right) h_{ie}$$
$$= I_i h_{ie} + \frac{h_{ie}}{R_F} V_o$$

$A_v = V_o/V_i$'den $V_o = A_v V_i$'yi yerine koyarsak,

$$V_i = I_i h_{ie} + \frac{h_{ie} A_v V_i}{R_F}$$

ve

$$V_i \left( 1 - \frac{h_{ie} A_v}{R_F} \right) = I_i h_{ie}$$

Burada

$$\frac{V_i}{I_i} = \frac{h_{ie}}{1 - h_{ie} (A_v/R_F)}$$

Paralel elemanlar için,

$$x \,||\, y = \frac{xy}{x + y} = \frac{y}{1 + \frac{y}{x}}$$

Bu denklem, $y = h_{ie}$ ve $x = R_F/A_v$ değerleriyle yukarıdaki denklemle aynı yapıya sahiptir. Bu nedenle,

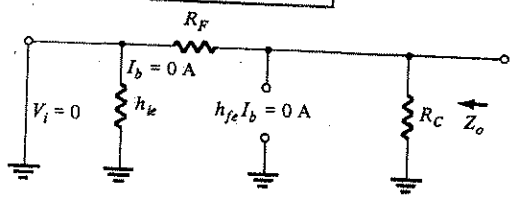
$$\boxed{Z_i = \frac{V_i}{I_i} = h_{ie} \,||\, \frac{R_F}{|A_v|}} \qquad (9.59)$$

burada, gerilim kazancından önce giriş empedansının hesaplanması gerektiğine dikkat edelim.

**$Z_o$ :** $Z_o$'yu tanımlamak için gerektiği gibi $V_o$ sıfırı eşitlenirse, devre, 9.35'deki gibi olacaktır. $h_{ie}$'nin etkisi çıkarılır ve $R_C$, $R_F$'ye paralel görünür ve her iki model için,

olur.

$$\boxed{Z_o \cong R_C \,||\, R_F} \qquad (9.60)$$

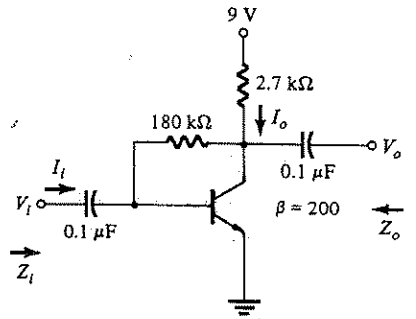



Şekil 9.35



ÖRNEK 9.9

Şekil 9.36'da görülen devre için $r_e$ modelini kullanarak $A_v$, $A_i$, $Z_i$ ve $Z_o$'yu bulun.




Şekil 9.36

Çözüm:

$$I_B = \frac{V_{CC} - V_{BE}}{R_F + (\beta + 1) R_C} = \frac{9 - 0.7}{180\ \text{k}\Omega + (200 + 1)\ 2.7\ \text{k}\Omega}$$

$$= 11.5\ \mu\text{A}$$

$$I_C = \beta I_B = (200)\ (11.5\ \mu\text{A}) = 2.3\ \text{mA} = I_E$$

$$r_e = \frac{26\ \text{mV}}{I_E} = \frac{26}{2.3} = 11.3\ \Omega$$

ve

$$\beta r_e = (200)\ (11.3) = 2260\ \Omega$$

$A_v$ [(9.56) denkleminden] :

$$A_v \cong \frac{h_{fe} R_C}{h_{ie}} = -\frac{\beta R_C}{\beta r_e} = -\frac{R_C}{r_e}$$
$$= -\frac{2.7\ \text{k}\Omega}{11.3} = -238.94$$

$A_i$[9.57) denkleminden] :

$$A_i = \frac{h_{fe} R_F}{R_F + h_{fe} R_C} = \frac{\beta R_F}{R_F + \beta R_C} = \frac{(200)\ (180\ \text{k}\Omega)}{180\ \text{k}\Omega + (200)\ (2.7\ \text{k}\Omega)}$$

$$= 50$$

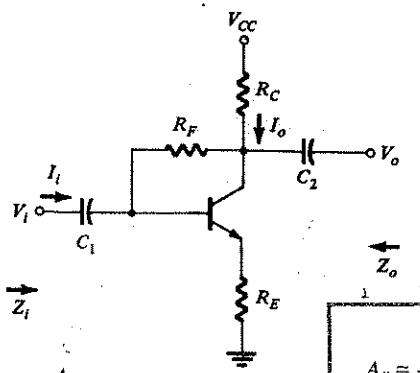
$Z_i$ [(9.59) denkleminden)]:

$$Z_i = h_{ie} \left\| \frac{R_F}{|A_v|} = \beta r_e \right\| \frac{R_F}{|A_v|} = (200)\,(11.3) \left\| \frac{180\ \text{k}\Omega}{238.94} \right.$$
$$= 2.26\ \text{k}\Omega \,||\, 0.753\ \text{k}\Omega = 0.565\ \text{k}\Omega$$

$Z_o$ [(9.60) denkleminden]:

$$Z_o = R_C \,||\, R_F = 2.7\ \text{k}\Omega \,||\, 180\ \text{k}\Omega$$
$$= \mathbf{2.66\ k\Omega}$$

Şekil 9.37'deki düzenleme için ilgili parametreler (9.61)-(9.54) arası denklemlerle belirlenir. Türetilmeleri, bölümün sonunda ödev olarak bırakılmıştır.




Şekil 9.37

$A_v$:
$$A_v \cong -\frac{R_C}{R_E} \qquad (9.61)$$

$A_i$:
$$A_i \cong -\frac{R_F}{R_E + R_C + R_F/h_{fe}} \qquad (9.62)$$

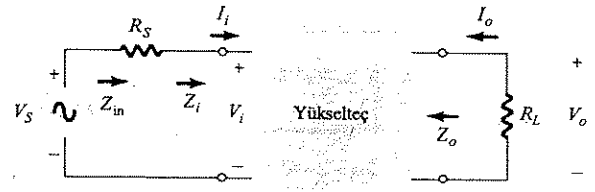
$Z_i$:
$$Z_i \cong -h_{fe} R_E \left\| \frac{R_F}{A_v} \right. \qquad (9.63)$$

$Z_o$:
$$Z_o \cong R_C \,||\, R_F \qquad (9.64)$$

## 9.9 $R_L$ VE $R_S$'NİN YÜKLEME ETKİLERİ

Pratikte, bütün kaynaklar bir $R_s$ iç direncine sahiptir ve yükler, Şekil 9.38'de gösterildiği gibi yükseltecin çıkış uçlarına bağlanır. Giriş tarafında $Z_{giriş}$ empedansı şu denklemle tanımlanır:






Şekil 9.38

$$Z_{giriş} = R_s + Z_i \qquad (9.65)$$

ve $V_i$ gerilimi, gerilimi bölücü üzerinden $V_s$'ye bağlıdır:

$$V_i = \frac{Z_i V_s}{Z_i + R_s}$$

veya
$$\frac{V_i}{V_s} = \frac{Z_i}{Z_i + R_s} \qquad (9.66)$$

Sistemin toplam gerilim kazancı :

$$A_{v_s} = \frac{V_o}{V_s} = \frac{V_o}{V_i}\frac{V_i}{V_s} \qquad (9.67)$$

olarak yazılabilir.
buna göre giriş akımı :

$$I_i = \frac{V_s}{R_s + Z_i} \qquad (9.68)$$

olur.

Çıkış kısmı için $V_o$ gerilimi, üzerinden $I_o$ akımı akan $R_C$ uçlarında tanımlanır. $Z_i$ daha önceki kısımlarda tanımlandığı gibidir.

Çeşitli düzenlemelerde $R_s$ etksi oldukça benzer olacak ve gerilim kazancı denklemleri $R_L$'den çok az etkilenecektir. $I_o$'nun yük direnci üzerinde tanımlanması, akım kazancını bir ölçüde değiştirecektir, ancak aşağıdaki yaklaşım hem zaman kazandıracak, hem de çaba sarfetmekten kurtaracaktır.

$A_v = V_o/V_i$ bir kez belirlendikten sonra (buna $R_L$'nin etkileri de dahildir), herhangi bir sistemin akım kazancı Şekil 9.38'de tanımlanan değişkenler kullanılarak aşağıdaki gibi bulunabilir.

$$|A_i| = \left|\frac{I_o}{I_i}\right| = \left|\frac{V_o/R_L}{V_i/Z_i}\right| = \frac{Z_i}{R_L}$$

ve

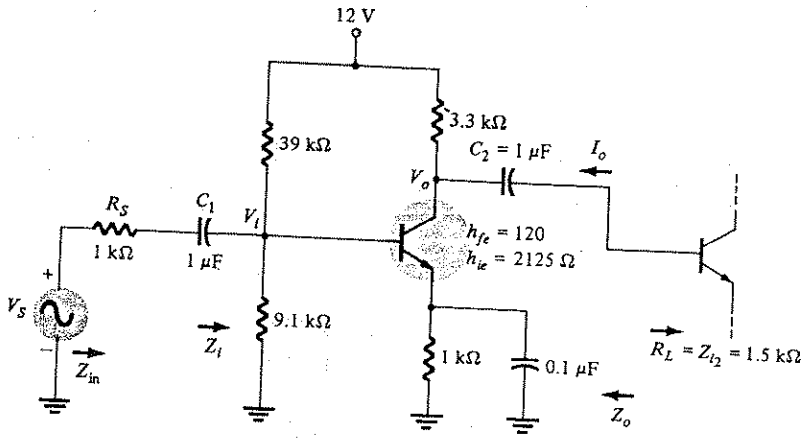
$$\boxed{|A_i| = \left|\frac{I_o}{I_i}\right| = \frac{Z_i}{R_L}|A_v|} \qquad (9.69)$$

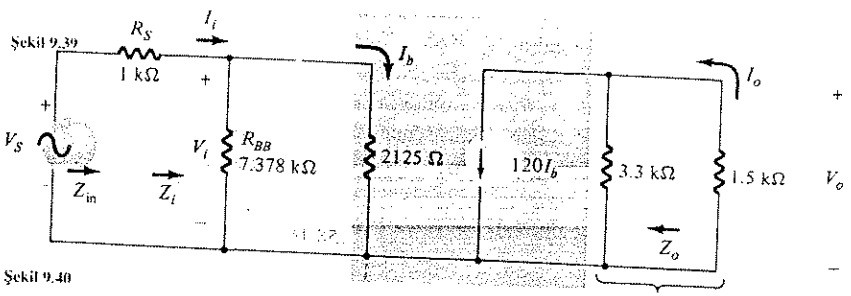
**ÖRNEK 9.10**

Şekil 9.39'daki iki katlı yükselteç için $Z_i$, $Z_{\text{giriş}}$, $Z_o$, $A_v$, $A_{v_s}$ ve $A_i$'yi belirleyin.

Çözüm :

$C_1$ ve $C_2$ kuplaj kondansatörleri katların dc öngerilimlerini birbirinden izole eder; ve ikinci katın yükü, $Z_{i2} = 1{,}5$ kΩ değerindeki giriş direncidir. Şekil 9.40'da ac eş-değer devresi görülmektedir. Burada $R_{BB} = R_{B_1} || R_{B_2} = 39\ \text{k}\Omega || 9.1\ \text{k}\Omega = 7.37$ kΩ değerindedir.




Şekil 9.40



$Z_i$ : daha önceki gibi [(9.13) denkleminden)] :

$$Z_i = R_{BB} || h_{ie} = 7.378\ \text{k}\Omega\ ||2.125\ \text{k}\Omega$$
$$= \mathbf{1.65\ k\Omega}$$

$Z_{\text{giriş}}$ [(9.65) denkleminden] :

$$Z_{\text{giriş}} = R_s + Z_i = 1\ \text{k}\Omega + 1.65\ \text{k}\Omega$$
$$= \mathbf{2.65\ k\Omega}$$

$Z_o$ : daha önceki gibi [(9.15) denkleminden)] :

$$Z_o = R_C = \mathbf{3.3\ k\Omega}$$

$A_v$: (9.16) denkleminde yapılan tek değişiklik, $R_C$ yerine $R_C || R_L$ konulmasıdır.

$$A_i = \frac{V_o}{V_i} = \frac{-h_{fe}(R_C || R_L)}{h_{ie}} = \frac{-(120)\ (3.3\ \text{k}\Omega || 1.5\ \text{k}\Omega)}{2.125\ \text{k}\Omega} = \frac{-(120)\ (1.03\ \text{k}\Omega)}{2.125\ \text{k}\Omega}$$

$$= \mathbf{-58.16}$$

Yalnızca $R_C$ varken, $R_L$'nin toplam kazançta -186 seviyesinden bir düşüş yarattığına dikkat edin.

$A_{v_s}$: [(9.67) denkleminden] :

$$A_{v_s} = \frac{V_o}{V_s} = \frac{V_o}{V_i}\frac{V_i}{V_s}$$

Burada

$$\frac{V_i}{V_s} = \frac{Z_i}{Z_i + R_s} = \frac{1.65\ k\Omega}{1.65\ k\Omega + 1\ k\Omega} = 0.623$$

ve

$$A_{v_s} = \frac{V_o}{V_s} = (-58.16)\ (0.623)$$
$$= \mathbf{-36.23}$$

kazancı daha da azaltır.

$A_i$ [(9.69) denkleminden)]:

$$|A_i| = \frac{Z_i}{R_L}|A_v|$$
$$= \frac{1.65\ \text{k}\Omega}{1.5\ \text{k}\Omega}(58.16)$$
$$= 63.98$$

$A_i$ sonucunu kontrol etmek için, şimdi $A_i$'yi ayrıntılı bir devre analiziyle bulalım. Giriş kısmı için:

$$I_b = \frac{R_{BB}\, I_i}{R_{BB} + h_{ie}}$$

ve

$$\frac{I_b}{I_i} = \frac{R_{BB}}{R_{BB} + h_{ie}} = \frac{7.378\ \text{k}\Omega}{7.378\ \text{k}\Omega + 2.125\ \text{k}\Omega} = 0.776$$

Çıkış kısmı için,

$$I_o = \frac{R_C\, h_{fe}\, I_b}{R_C + R_L}$$

ve

$$\frac{I_o}{I_b} = \frac{R_C\, h_{fe}}{R_C + R_L} = \frac{(3.3\ \text{k}\Omega)\ (120)}{3.3\ \text{k}\Omega + 1.5\ \text{k}\Omega} = 82.5$$

ve

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_b}\,\frac{I_b}{I_i}\ (82.5)\ (0.776) = 64.02$$

yukarıdakiyle aynı sonuç elde edilir (aradaki küçük fark hesaplamalardan kaynaklanmaktadır).

$r_e$ modeli için dc analizi, $I_B = 12.23\ \mu\text{A}$, $I_C = 1.468$ mA, $r_e = 17.71\ \Omega$ ve $\beta r_e = 2125\ \Omega$ sonucunu verecektir.

## Emetör Kolu üzerindeki $R_S$'nin Etkisi

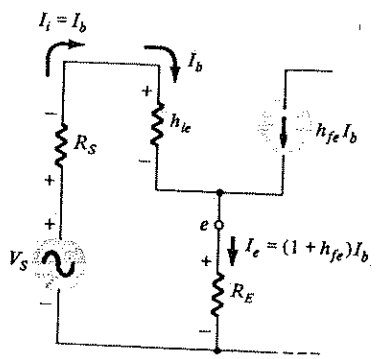
Emetör kollu bir devrenin giriş kısmı, yaklaşık eşdeğer devresi yerine konduğu zaman 9.41'de görüldüğü gibi olacaktır. Kirchhoff gerilim yasası, kapalı çevre için yazılıyorsa,

$$V_s - I_b R_s - I_b h_{ie} - (1 + h_{fe})\, I_b R_E = 0$$

ve

$$V_s - I_b\,(R_s + h_{ie} + (1 + h_{fe})\, R_E) = 0$$

elde edilir.




Şekil 9.41



$I_b$ için çözersek,

$$I_b = \frac{V_s}{R_s + h_{ie} + (1 + h_{fe})\, R_E}$$

elde edilir.

$I_e$'yi bulmak için,

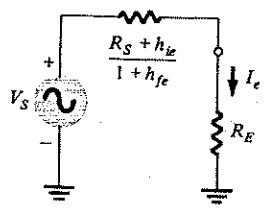
$$I_e = (1 + h_{fe}) I_b = \frac{(1 + h_{fe}) V_s}{R_s + h_{ie} + (1 + h_{fe})\, R_E}$$

ve

$$\boxed{I_e = \frac{V_s}{[(R_s + h_{ie})/(1 + h_{fe})] + R_E}} \qquad (9.70)$$

bulunur.

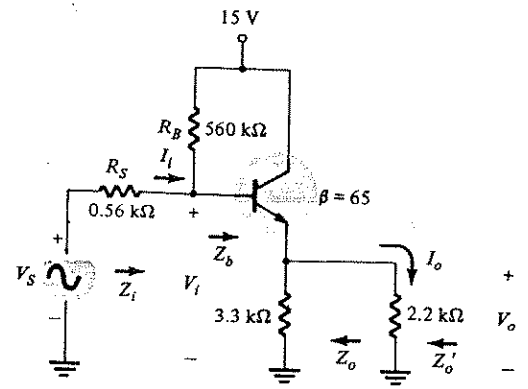
Devrenin, (9.70) denklemini sağlayacak şekilde çizilmesiyle, Şekil 9.41'deki devre elde edilecektir; bu da emetör kollu bir devre için daha önceden elde edilen devreye çok benzerdir. Ancak burada $R_E$'ye seri olan direncin değerini artırmak için $h_{ie}$'ye $R_s$ eklenmiştir.




Şekil 9.42

### ÖRNEK 9.11

Şekil 9.43 teki devrede $r_e$ modelini kullanarak $Z_i$, $A_o$, $A_v$ ve $Z_o$'ı bulun.




Şekil 9.43

Çözüm:

DC analizi:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1) R_E} = \frac{15 - 0.7}{500\ \text{k}\Omega + (65 + 1)\ 3.3\ \text{k}\Omega}$$

$$= \frac{14.3}{560\ \text{k}\Omega + 217.8\ \text{k}\Omega} = 18.4\ \mu\text{A}$$

$$I_C = \beta I_B = 68\ (18.4\ \mu\text{A}) = 1.196\ \text{mA} = I_E$$

$$r_e = \frac{26\ \text{mV}}{I_E} = \frac{26}{1.196} = 21.74\ \Omega$$

$$\beta r_e = 65\ (21.74) = 1413\ \Omega \cong 1.4\ \text{k}\Omega$$

$Z_i$ : (9.26) denkleminden :

$$Z_b = \beta(r_e + R_E)$$
$$= 65(21.74 + 3300)$$
$$= 215.9\ \text{k}\Omega$$

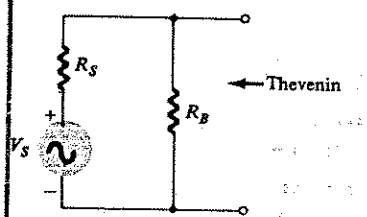
(9.28) denkleminden :

$$Z_i = R_B \| Z_b$$
$$= 560\ \text{k}\Omega \| 215.9\ \text{k}\Omega$$
$$= \mathbf{155.82\ \text{k}\Omega}$$

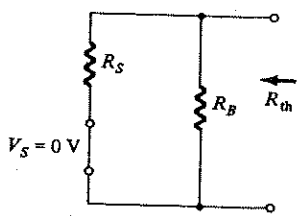
$A_v$: $A_{v_s}$'yi bulabilmenin en iyi yolu, Şekil 9.42'deki düzenlemeyi kullanmaktır. Ancak Şekil 9.43'te $V_s$ ve $R_s$, $R_B$ ile paraleldir ve Şekil 9.41'de görüldüğü gibi tek başına değildir. Giriş kısmına Thevenin teoremi uygulanırsa, istenilen düzenleme elde edilebilir ve 9.42'deki sonuçlar kullanılabilir.

Şekil 9.44'deki devre için Thevenin eşdeğer devresinin belirlenmesi, $R_{Th}$ için Şekil 9.45'teki devreyi verecektir.

$$R_{th} = R_B \| R_s = 560\ \text{k}\Omega \| 0.56\ \text{k}\Omega$$
$$= 0.559\ \text{k}\Omega$$




Şekil 9.44



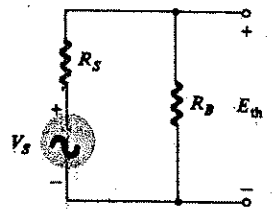

Şekil 9.45



$E_{Th}$ için, gerilim bölümcü kuralıyla belirlenen gerekli Thevenin gerilimiyle Şekil 9.46'daki devre kullanılır.

$$E_{Th} = \frac{R_B V_S}{R_B + R_S} = \frac{(560\ \text{k}\Omega)\ V_S}{560\ \text{k}\Omega + 0.56\ \text{k}\Omega}$$

$$= 0.999\ V_S$$




Şekil 9.46

$R_B$ değerinin büyük olmasından dolayı $R_{Th} \cong$ ve $E_{Th} \cong V_s$ olduğuna dikkat edin; bu, tipik bir sonuç ve sık sık kullanılan bir yaklaşımdır.

$$R'_E = R_E \| R_L = 3.3\ \text{k}\Omega \| 2.2\ \text{k}\Omega$$
$$= 1.32\ \text{k}\Omega$$

tanımlayarak ve Şekil 9.42'yi referans alarak,

$$V_o = \frac{R'_E E_{Th}}{R'_E + [(R_{Th} + h_{ie})/(1 + h_{fe})]}$$

$$= \frac{R'_E\ (0.999\ V_s)}{R'_E + [(0.559\ \text{k}\Omega + \beta r_e)/(1 + \beta)]}$$

ve

$$A_{v_s} = \frac{V_o}{V_s} = \frac{0.999\ R'_E}{R'_E + [(0.559\ \text{k}\Omega + \beta r_e)/(1 + \beta)]}$$

$$= \frac{0.999\ (1.32\ \text{k}\Omega)}{1.32\ \text{k}\Omega\ [(0.559\ \text{k}\Omega + 1.4\ \text{k}\Omega)/(1 + 65)]}$$

$$= \frac{1.319\ \text{k}\Omega}{1.32\ \text{k}\Omega + .0297\ \text{k}\Omega} = \frac{1.319\ \text{k}\Omega}{1.3497\ \text{k}\Omega}$$

$$= 0.977$$

elde edilir, bu da $A_{v_s} = 1$ yaklaşık değerinin, emetör-izleyici düzenleme için iyi bir yaklaşım olduğunu gösterir.

$Z'_o$: (9.42) denkleminden :

$$Z_o = R_E \,||\, \frac{R_{\text{Th}} + h_{ie}}{1 + h_{fe}} = R_E \,||\, \frac{R_{\text{Th}} + \beta r_e}{1 + \beta}$$

$$= 3.3\ \text{k}\Omega \,||\, \frac{0.559\ \text{k}\Omega + 1.4\ \text{k}\Omega}{1 + 65} = 3.3\ \text{k}\Omega \,||\, 0.0297\ \text{k}\Omega$$

$$= 29.44\ \Omega$$

$$Z'_o = R_L \,||\, Z_o$$

$$= 2.2\ \text{k}\Omega \,||\, 29.44\ \Omega$$

$$= 29.05\ \Omega$$

$A_i$:

$$|A_i| = \frac{I_o}{I_i} = \frac{V_o/R_L}{V_s/Z_{\text{in}}} = \frac{Z_{\text{giriş}}}{R_L} |A_{v_s}|$$

Gerilim kazancı $A_v = V_o/V_i$ yerine $A_{v_s} = V_o/V_s$ kullandığımız için, yukarıdaki denklemde $Z_i$ yerine $Z_{\text{giriş}}$ kullanmamız gerektiğine dikkat edin.

$$Z_{\text{giriş}} = R_s + Z_i = 0.56\ \text{k}\Omega + 155.82\ \text{k}\Omega$$
$$= 156.38\ \text{k}\Omega$$

ve

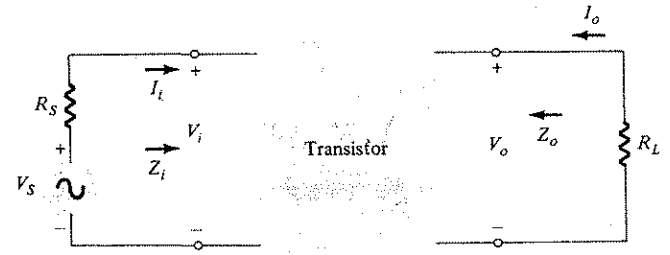
$$|A_i| = \frac{Z_{\text{giriş}}}{R_L} |A_{v_s}| = \frac{156.38\ \text{k}\Omega}{2.2\ \text{k}\Omega}\ (0.977)$$
$$= \mathbf{69.45}$$

## 9.10 TAM KARMA EŞDEĞER DEVRE

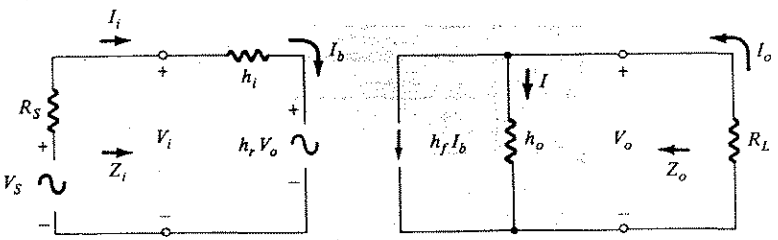
Bu bölümde şu ana kadar yapılan analizlerde, yaklaşık karma eşdeğer modeli kullanıldı. $h_{oe}$'nin etkileri yalnızca bazı tanıtıcı devrelerde incelendi. Bu bölümde tam karma eşdeğer model kullanarak, akım kazancı, gerilim kazıncı, giriş ve çıkış empedansı ve güç kazancı ile ilgili genel denklemler elde edilecektir. Bir örnek verilerek kullanımı gösterilecek ve yaklaşık modelde elde edilen sonuçlarla karşılaştırılacaktır.

Şek. 9.47'deki ilgili parametrelere sahip genel düzenlemeyi ele alalım. Tam karma eşdeğer devre Şekil 9.48'de yerine konulmuştur. Karma parametreleri için kullanılan ikinci indis konulmamıştır; bu da, sonuçta elde edilen denklemlerin, uygun parametreleri ($h_{fe}$, $h_{fb}$, veya $h_{fc}$ v.s.) yerine koymak suretiyle herhangi bir düzenleme için (CE,CB veya CC) kullanılmasını mümkün kılmaktadır.






Şekil 9.47




Şekil 9.48

Akım Kazancı, $A_i = I_o/I_i$

Çıkış devresine Kirchhoff akım yasasını uygularsak:

$$I_o = h_f I_b + I = h_f I_i + \frac{V_o}{1/h_o} = h_f I_i + h_o V_o$$

elde edilir.

$V_o$ yerine $V_o = -I_o R_L$ konursa,

$$I_o = h_f I_i - h_o R_L I_o$$

elde edilir ve yukarıdaki denklemi yeniden yazarsak,

$$I_o = + h_o R_L I_o = h_f I_i$$

ve

$$I_o (1 + h_o R_L) = h_f I_i$$

böylece,

$$\boxed{A_i = \frac{I_o}{I_i} = \frac{h_f}{1 + h_o R_L}} \qquad (9.71)$$

elde edilir.

### Gerilim Kazancı, $A_v = V_o/V_i$

Kirchhoff gerilim yasasını giriş kısmına uygularsak,

$$V_i = I_i h_i + h_r V_o$$

elde edilir. (9.71) denkleminden $I_i = (1 + h_o R_L)\, I_o/h_f$ ve $I_o = V_o/R_L$ eşitlikleri yerine konacak olursa:

$$V_i = \frac{-(1 + h_o R_L)h}{h_f R_L} V_o + h_r V_o$$

elde edilir. $V_o/V_i$ oranı için çözülürse

$$A_v = \frac{V_o}{V_i} = \frac{-h_f R_L}{h_i + (h_i h_o - h_f h_r) R_L} \tag{9.72}$$

elde edilir.

### Giriş Empedansı, $Z_i = V_i/I_i$

Giriş devresi için

$$V_i = h_i I_i + h_r V_o$$

$V_o = -I_o R_L$ 'yi yerine koyalım,

$V_i = h_i I_i - h_r R_L I_o$ elde ederiz.

$$A_i = \frac{I_o}{I_i}$$

olduğundan,

$$I_o = A_i I_i$$

Böylece yukarıdaki eşitlik :

$$V_i = h_i I_i - h_r R_L A_i I_i$$

olacaktır.

$V_i/I_i$ için çözersek ;

$$Z_i = \frac{V_i}{I_i} = h_i - h_r R_L A_i$$

ve

$$A_i = \frac{h_f}{1 + h_o R_L}$$



$$Z_i = \frac{V_i}{I_i} = h_i - \frac{h_f h_r R_L}{1 + h_o R_L} \tag{9.73}$$

elde edilir.

### Çıkış Empedansı, $Z_o = V_o/I_o$

Bir yükseltecin çıkış empedansı, $V_s$ sinyali sıfırken çıkış geriliminin çıkış akımına oranıdır. Giriş devresinde $V_s = 0$ yazarak,

$$I_i = \frac{-h_r V_o}{R_s + h_i}$$

Bu ilişkiyi çıkış devresinden elde edilen aşağıdaki denklemlerde yerine koyarsak :

$$I_o = h_f I_i + h_o V_o$$

$$= \frac{-h_f h_r V_o}{R_s + h_i} + h_o V_o$$

böylece,

$$Z_o = \frac{V_o}{I_o} = \frac{1}{h_o - [h_f h_r/(h_i + R_s)]} \tag{9.74}$$

### Güç Kazancı, $A_p = P_L/P_i$

Bir yüke aktarılan ortalama güç, $V_C I_C \cos\theta$ dır; elimizdeki örnekte bu, $V_o I_o \cos\theta$ olacaktır. Tartışmamızı sadece rezistif yüklerle sınırlayacak olursak, Cos $\theta = 1$ ve $P_L = P_o = V_o I_o$ olur. Giriş gücü $V_i I_i$ 'dir, dolayısıyla,

$$A_p = \frac{P_L}{P_i} = \frac{V_o I_o}{V_i I_i}$$

$$A_v = \frac{V_o}{V_i} \quad ve \quad A_i = \frac{I_o}{I_i}$$

ve

$$A_p = A_v A_i \tag{9.75}$$

$h$-parametreleri cinsinden ;

$$A_p = \frac{h_f^2 R_L}{(1 + h_o R_L)\,[h_i + (h_i h_o - h_f h_r)\, R_L} \tag{9.76}$$

olacaktır.

ÖRNEK 9.12

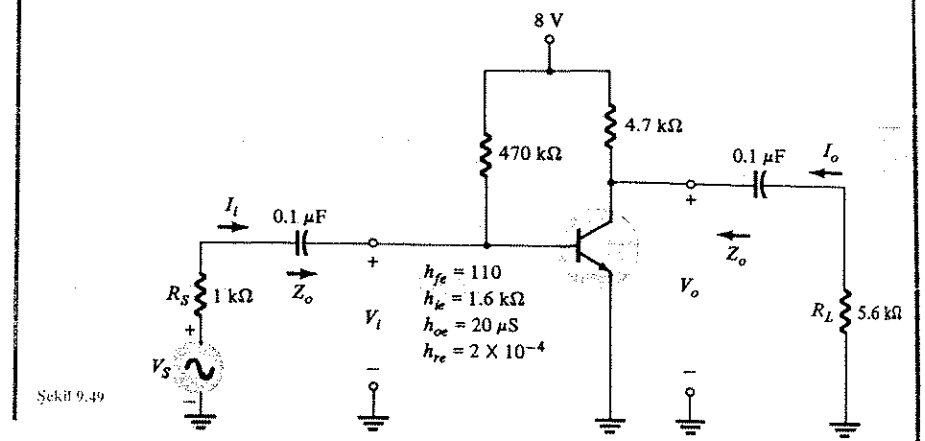
Şekil 9.49'daki devre için $A_i$, $A_v$, $Z_i$, $A_{v_s}$, $Z_o$ ve $A_p$'yi bulun. Yaklaşık eşdeğer devre için elde edilen sonuçlarla karşılaştırın.

Çözüm:

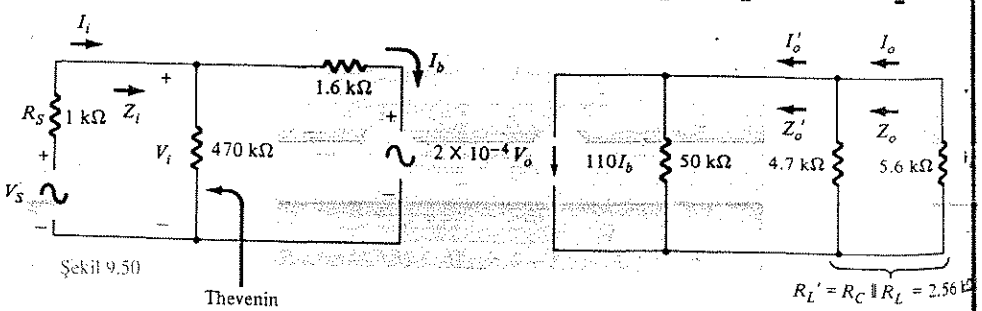
Tam karma eşdeğer devre Şekil 9.50'de yerine konmuştur. Giriş kısmı için Şekil 9.50'de yerine konan Thevenin eşdeğer devresi, $E_{Th} \cong V_s$ ve $R_{Th} \cong R_s = 1\ \text{k}\Omega$ olması nedeniyle $R_B$'nin, analizin kalan bölümünde çıkarılmasını mümkün kılar. Bu durumda $I_o'$ ve $R_L' = R_C \| R_L$ tanımı, doğrudan doğruya 9.48'deki düzenleme ile eşlenen 9.51'deki düzenlemeyi verir. Bu nedenle yukarıda elde edilen eşitlikler istenilen tüm nicelikleri bulmak için doğrudan yerine konabilir.

$A_i$: [(9.71) denkleminden] :

$$A_i = \frac{I_o'}{I_o} = \frac{h_{fe}}{1 + h_{oe}R_L'} = \frac{110}{1 + (20 \times 10^{-6})\,(2.56 \times 10^{+3})}$$




Şekil 9.49

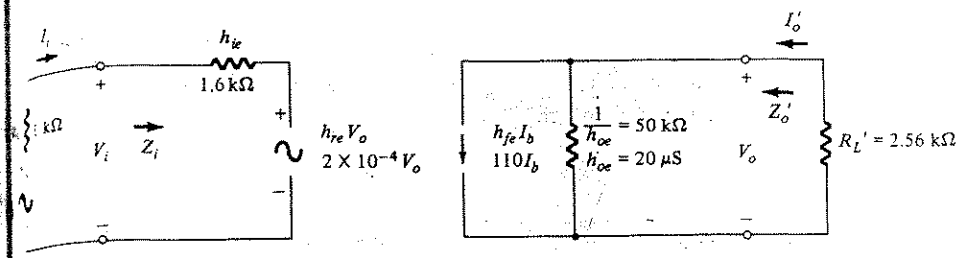



Şekil 9.50

Thevenin








Şekil 9.51

$$= \frac{110}{1 + 51.2 \times 10^{-3}} = \frac{110}{1 + 0.0512} = \frac{110}{1.0512}$$

$$= 104.64$$

$I_o$ ve $I_o'$ arasındaki ilişki akım bölücü kuralıyla tanımlıdır:

$$I_o = \frac{(4.7\ \text{k}\Omega)I_o'}{4.7\ \text{k}\Omega + 5.6\ \text{k}\Omega}$$

ve

$$\frac{I_o}{I_o'} = \frac{(4.7\ \text{k}\Omega)}{10.3\ \text{k}\Omega} = 0.456$$

Burada,

$$A = \frac{I_o}{I_i} = \frac{I_o}{I_o'}\frac{I_o'}{I_i} = (0.456)\,(104.64)$$

$$\cong 47.72$$

$A_v$ [(9.72) denkleminden]:

$$A_v = \frac{V_o}{V_i} = \frac{-h_{fe}R_L'}{h_{ie} + (h_{ie}h_{oe} - h_{ie}h_{re})R_L'}$$

$$h_{ie}h_{oe} - h_{fe}h_{re} = (1.6 \times 10^3)\,(20 \times 10^{-6}) - (110)\,(2 \times 10^{-4})$$
$$= 32 \times 10^{-3} - 22 \times 10^{-3}$$
$$= 10 \times 10^{-3}$$

ve

$$A_v = \frac{-(110)\,(2.56 \times 10^3)}{1.6 \times 10^3 + (10 \times 10^{-3})\,(2.56 \times 10^3)}$$

$$= \frac{-281.6 \times 10^3}{1600 + 25.6} = \frac{-28.6 \times 10^3}{1625.6}$$

$$= -173.23$$

$Z_i$ [(9.73 denkleminden]:

$$Z_i = h_{ie} - \frac{h_{fe}h_{re}R_L'}{1 + h_{oe}R_L'}$$

$$= 1.6 \times 10 - \frac{(110)\,(2 \times 10)\,(2.56 \times 10)}{1.0512}$$

$$= 1600 - \frac{56.32}{1.0512} = 1600 - 53.58$$

$$\cong 1546.4\ \Omega$$

$A_{v_s}$: Şekil 9.51 referans alınırsa,

$$V_i = \frac{Z_i V_s}{Z_i + R_s}$$

ve

$$\frac{V_i}{V_s} = \frac{Z_i}{Z_i + R_s} = \frac{1546.4}{1546.4 + 1000}$$

$$= 0.607$$

elde ederiz.

Buradan,

$$A_{v_s} = \frac{V_o}{V_s} = \frac{V_o}{V_i}\frac{V_i}{V_s} = (-173.23)\,(0.607)$$

$$= -105.15$$

$Z_o$ [(9.74) denkleminden):

$$Z_o' = \frac{1}{h_{oe} - [h_{fe}h_{re}/(h_{ie} + R_s)]}$$

$$= \frac{1}{20 \times 10^{-6} - [(110)\,(2 \times 10^{-4})/(1.6 \times 10^3 + 1 \times 10^3)]}$$

$$= \frac{1}{20 \times 10^{-6} - 8.46 \times 10^{-6}}$$

$$Z_o' = \frac{1}{11.54 \times 10^{-6}} = 86.66\ \text{k}\Omega$$

$$Z_o = Z_o' \,||\, 4.7\ \text{k}\Omega = 86.66\ \text{k}\Omega \,||\, 4.7\ \text{k}\Omega = 4.46\ \text{k}\Omega$$

$A_p$ [(9.75) denkleminden] :

$$|A_p| = |A_v| \cdot |A_i|$$

$$= (173.23)\,(47.72)$$

$$\cong \mathbf{8266.5}$$

Yaklaşık Çözüm ($h_{re} \cong 0$, $1/h_{oe} \cong \infty\ \Omega$):



$A_i$:

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_o'}\frac{I_o'}{I_i} = (0.456)\,(h_{fe})$$

$$= (0.456)\,(110)$$

$$= \mathbf{50.16}$$'ya karşılık yukarıda **47.72** elde edildi.

$A_v$:

$$A_v = \frac{-h_{fe}R_L'}{h_{ie}} = \frac{-(110)\,(2.56 \times 10^3)}{1.6 \times 10^3}$$

$$= \mathbf{-176}$$'ya karşı yukarıda -173.23 elde edildi.

$Z_i$:

$$Z_i = h_{ie}$$

$$= \mathbf{1.6.10^3}$$'e karşılık yukarıda $1.546.10^3$ elde edildi.

$A_{v_s}$:

$$\frac{V_i}{V_s} = \frac{Z_i}{Z_i + R_s} = \frac{1.6 \times 10^3}{1.6 \times 10^3 + 1 \times 10^3}$$

$$= 0.615$$

burada:

$$A_{v_s} = \frac{V_o}{V_s} = \frac{V_o}{V_i}\frac{V_i}{V_s} = (-176)\,(0.615)$$

$$= \mathbf{-108.24}$$'e karşılık yukarıda -105.15 değeri elde edildi.

$Z_o$:

$Z_o \cong R_C = \mathbf{4.7\ k\Omega}$''ya karşılık yukarıda 4.46 kΩ elde edildi.

$A_p$:

$$|A_p| = |A_v| \cdot |A_i| = (176)\,(50.16)$$

$$= \mathbf{8828.16}$$'ya karşı yukarıda 8266.5 elde edildi.

Tam ve yaklaşık modeller için elde edilen sonuçlar arasında en büyük fark (Güce ilişkin sonuçtaki) %6.4'dür; bu da yaklaşık eşdeğer devrenin geçerli bir yaklaşım olduğunu, devrenin tüm elemanlarını dikkate aldığınızda elde edilecek sonuçtan ±%5'lerle ifade edilen bir düzeyde sapma olabileceğini gösterir. Bununla beraber $1/h_{oe}$ ve $h_{re}$'nin etkilerinin dikkate alınması gerektiği durumlar da vardır. Bilgisayar yöntemleri, birçok büyük karmaşık sistemde tam eşdeğer devre analizini, yaklaşık eşdeğer devre ile hemen hemen aynı sürede gerçekleştirir. Bir sonraki kısımda, bu alana yönelik bilgisayar programı uygulamalarından örnek verilecektir.

## 9.11 SİSTEM YAKLAŞIMI

Son yıllarda, 14. Bölümde anılan türden çok çeşitli entegre devrelerin ve sistemlerin ortaya çıkması, tasarım ve analize yönelik sistem yaklaşımı konusundaki ilgiyi artırmıştır. Temel olarak bu yaklaşımda, paketin uç karakteristikleri kullanılır ve her biri, toplam paket yapısını oluşturan bir yapı taşı olarak değerlendirilir. Örneğin Şekil 9.52'de, "paketlenmiş" (entegre edilmiş) bir yükseltecin başlıca uç karakteristikleri gösterilmiştir.

Çıkış uçlarına bir "Thevenin bakışıyla" bakarsak,

$$R_{\text{Th}} = Z_o = R_o \quad (V_i = 0 \text{ iken}) \text{ için}$$

açık devre $E_{\text{Th}}$ gerilimi

$$E_{\text{Th}} = V_o$$
$$= A_v V_i \quad \text{denkleminden} \quad A_v = \frac{V_o}{V_i}$$

ifadesi elde edilir.

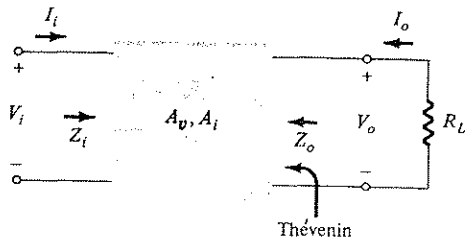
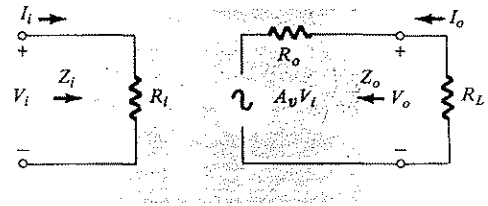



Figure 9.

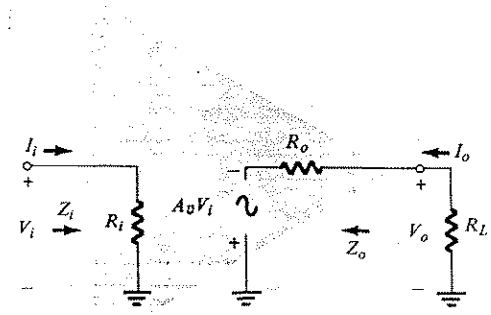
Şekil 9.52

Çıkış uçları arasına Thevenin eşdeğer devresinin konulması, Şekil 9.53'deki düzenlemeyi verecektir. $A_v V_i$ için gösterilen polaritede $A_v$ pozitiftir. Şekil 9.53'teki format kullanıldığında $A_v$'nin, yükün olmadığı durum için belirlendiğini hatırlayın. Bu bölümde analiz edilen birçok devre için $A_v$ hesaplanırken $R_C$ kullanılmış, ancak $R_L$ hesaba katılmamıştır. Şekil 9.53 için ikinci bir format, özellikle işlemsel yükselteçlerde popüler olan Şekil 9.54'deki düzenlemedir. Tek değişiklik modelin görünüşündedir.






Şekil 9.53




Şekil 9.54

Çıkış gerilimi, gerilim-bölücü kuralı uygulanarak Şekil 9.53 veya 9.54'den bulunabilir:

$$V_{o_L} = \frac{R_L A_v V_i}{R_L + R_o}$$

ve

$$\boxed{A_{oL} = \frac{V_{oL}}{V_i} = \frac{R_L A_v}{R_L + R_o}} \qquad (9.77)$$

Başka bir deyişle, yük uygulamalı kazanç, $R_C/(R_C+R_o)$ ile yüksüz kazancın çarpımı kadar olacaktır.

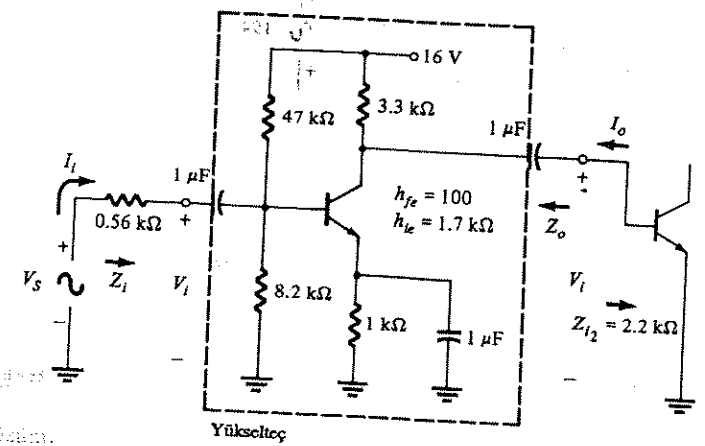
Akım kazanacı için,

$$|A_i| = \frac{I_o}{I_i} = \frac{V_{oL}/R_L}{V_i/Z_i} = \frac{Z_i}{R_L}\frac{V_{oL}}{V_i}$$

ve

$$\boxed{|A_i| = \frac{Z_i}{R_L}|A_{vL}|} \qquad (9.78)$$

(a) Şekil 9.53'teki düzenleme için Şekil 9.55'in parametrelerini bulun.
(b) $Z_i$, $Z_o$, $A_v$, $A_{v_L}$ ve $A_{v_s}$'yi hesaplayın.




(a) $R_i = Z_i$:

$$R_{BB} = R_{B_1} \,||\, R_{B_2} = 47\ \text{k}\Omega \,||\, 8.2\ \text{k}\Omega = 6.98\ \text{k}\Omega$$
$$Z_b = h_{ie} = 1.7\ \text{k}\Omega$$

(emetör direnci kısa devre -bypass- edilmiştir)

ve
$$R_i = R_{BB} \,||\, Z_b = 6.98\ \text{k}\Omega \,||\, 1.7\ \text{k}\Omega$$
$$R_i = \mathbf{1.367\ k\Omega}$$

$R_o = Z_o$:

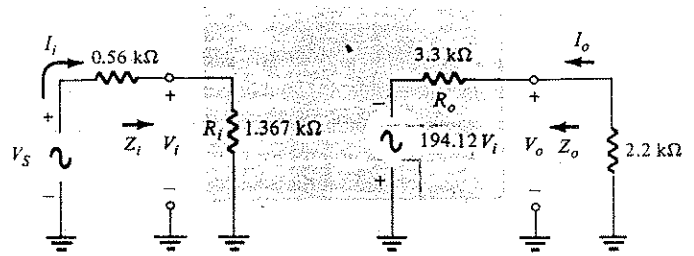
$$R_o = R_C \cong \mathbf{3.3\ k\Omega}$$

$A_v$:

$$A_v = \frac{V_o}{V_i}\ \text{(yüksüz)}$$
$$= \frac{-h_{fe}R_C}{h_{ie}} = \frac{-(100)\ (3.3\ \text{k}\Omega)}{1.7\ \text{k}\Omega}$$
$$= -194.12$$



Sonuç, Şekil 9.56'da görülmektedir.




Şekil 9.56

b) $Z_i$, $Z_o$, ve $A_v$ yukarıda verilmişti.

$A_{vL}$ [(9.77) denkleminden)] :

$$A_{v_L} = \frac{R_L A_v}{R_L + R_o} = \frac{(2.2\ \text{k}\Omega)\ (-194.12)}{2.2\ \text{k}\Omega + 3.3\ \text{k}\Omega}$$

$$= \mathbf{-77.65}$$

Önceki yöntemleri kullanarak kontrol edersek ;

$$A_{v_L} = \frac{-h_{fe}(R_C \,||\, R_L)}{h_{ie}}$$
$$= \frac{-(100)\ (1.32\ \text{k}\Omega)}{1700}$$

$$= -77.65\ \text{(Yukarıdaki gibi)}$$

$A_i$ [(9.78) denkleminden)] :

$$A_i = \frac{Z_i}{R_L}\,|A_{vL}|$$

$$= \frac{1.367\ \text{k}\Omega}{2.2}\,(77.65)$$

$$= 48.2$$

$A_{v_s}$:

$$V_i = \frac{R_i V_s}{R_i + R_s}$$

ve
$$\frac{V_i}{V_s} = \frac{R_i}{R_i + R_s} = \frac{1.367\ \text{k}\Omega}{1.367\ \text{k}\Omega + 0.56\ \text{k}\Omega} = 0.71$$

Buradan

$$A_{v_s} = \frac{V_{oL}}{V_s} = \frac{V_{oL}}{V_i}\frac{V_i}{V_s} = (-77.63)\,(0.71)$$
$$= -55.13$$

## 9.12 BİLGİSAYAR ANALİZİ

Tam karma eşdeğer devresi kullanıldığında karşılaşılan nispeten karmaşık denklemler, bilgisayar yardımıyla yüksek bir doğrulukla çözülebilir. Şekil 9.57, Şekil 9.58'deki devrenin başlıca parametrelerini bulan bir programı göstermektedir. Devre elemanlarının değerleri 160 ile 280 satırlar arasında girilmektedir. Yazıcı çıkışından görülebileceği gibi 310 ile 400 arasındaki satırlar sonuçları yazdıracaktır.

```
10   REM ------------------------------------------------------
20   REM                  PROGRAM 11-1
30   REM ------------------------------------------------------
40   REM            KARMA PARAMETRELERİ KULLANARAK
50   REM                   BJT AC ANALİZİ
60   REM ------------------------------------------------------
70   REM
10  CLS
110  PRINT "Bu program bir BJT devresinin AC analizini"
120  PRINT "Karma parametreleri kullanarak gerçekleştirir" .
130  PRINT
140  PRINT "Aşağıdaki devre bilgilerini girin:"
150  PRINT
160  INPUT "RB1=";R1
170  INPUT "RB2=";R2
180  INPUT "RC=";RC
190  PRINT
200  INPUT "Yük direnci, RL="; RL
210  INPUT "Kaynak direnci, RS="; RS
220  INPUT "Kaynak gerilimi, VS="; VS
230  PRINT "BJT'nin karma parametresi değerlerini girin:" .
240  PRINT
250  INPUT "hie="; HI
260  INPUT "hfe="; HF
270  INPUT "hoe="; HO
280  INPUT "hre="; HR
290 PRINT : PRINT
```



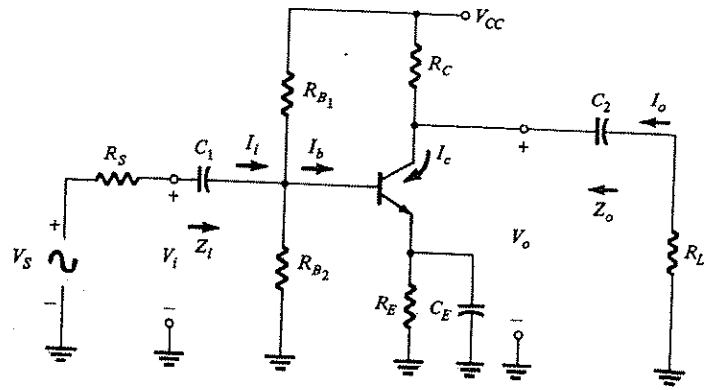
```
300  GOSUB 11000: REM BJT devresinin ac analizini yapar.
310  PRINT "AC analiz sonuçları:"
320  PRINT
330  PRINT "Giriş empedansı, Ri="; RI/1000: "kiloohm"
340  PRINT "Çıkış empedansı, Ro="; RO/1000: "kiloohm"
350  PRINT "Gerilim kazancı (yüksüz), Av="; Av
360  PRINT "Akım kazancı (IL/Ii), Ai="; AI
370  PRINT
380  PRINT "Çıkış gerilimi (yüksüz), Vo="; VO; "volt" .
390  PRINT
400  PRINT "Çıkış gerilimi (yük mevcut), VL="; VL; "volt"
410  END
```

Şekil 9.57 (Elektrik ve Bilgisayar teknolojisi için BASIC, Noshelsky, Boyfestod, Prentice-Holl, Inc., Englewood Cliffs, N.J. 1986 kitabından).

```
11000  REM Karma parametreleri kullanarak ac hesaplamalarını
       yapan modül
11010 RP=RC*RL/(RC+RL)
11020 RZ=HI-HF*HR*RP/(1+*HO*RP)
11030 RB=R1*R2/(R1*R2)
11040 RI=RZ*RB/(RZ+RB)
11050  IF  HO<>0  AND  HR<>0  THEN  RT=1/(HO-HF*HR/(HI+RS))  ELSE
       RT=1E+30
11060 RO=RT*RC/(RT+RC)
11070 AI=(RB/(RB+RZ))*(HF/(1+HO*RP))*(RC/(+RL))
11080 IF AI<.000001 THEN AI=0
11090 AV=-HI*RC/(HI+(HI*HO-HF*HR)*RC)
11100 VI=RI*VS/(RI+RS)
11110 VO=AV*VI
11120 VL=VO*RL/(RD+RL)
11130 RETURN

Bu program bir BJT devresinin AC analizini
karma parametreleri kullanarak gerçekleştirir.

Aşağıdaki devre bilgilerini girin:

RB1 = ? 47E3
RB2 = ? 8.2E3
RC  = ? 3.3E3
```

```
Yük direnci, RL = ? 2.2E3
Kaynak direnci, Rs = ? Ø
Kaynak gerilimi, Vs = ? 1E-3

BJT karma parametre değerlerini girin:

hie = ? 1.7E3
hfe = ? 1ØØ
hoe = ? 2ØE-6
hre = ? 3E-4

AC analiz sonuçları:

Giriş direnci, Ri = 1.34206 kiloohm
Çıkış direnci, Ro = 3.274574 kiloohm
Gerilim kazancı (yüksüz), AV = -192.622
Akım kazancı (IL/Ii), Ai =47.22Ø17

Çıkış gerilimi (yüksüz), Vo = -.192622 volt

Çıkış gerilimi (yük mevcut), VL = -7.74Ø665E-Ø2 volt
Ok
```

Şekil 9.57 (devam edecek)




Şekil 9.58



11010. satır, $R'=R_C||R_L$'yi hesaplar ve 11020. satır,

$$Z_b = h_{ie} - \frac{h_{fe}h_{re}R'}{1 + h_{oe}R'}$$

ifadesinden $Z_b$'yi bulur.

11030. satır $R_{BB} = R_{B1}||R_{B2}$'den $R_{BB}$'yi hesaplar.

$$Z_i = R_{BB}||Z_b$$

ve 11040. satır $Z_i$'yi, $Z_i = R_{BB}||Z_b$ bağıntısından bulur.

Eğer $h_{oe}$ ve $h_{re} \neq 0$ ise 11050. satır

$$Z_o' = \frac{1}{h_{oe} - [h_{fe}h_{re}/(h_{ie} + R_s)]}$$

çıkış empedansını hesaplar.
Aksi takdirde $Z_o' = 1 \times 10^{30}\ \Omega$ olarak, açık devre varsayılabilir.
Daha sonra çıkış empedansı 11060. satırda hesaplanır.

$$Z_o = R_C||Z_o'$$

Akım kazancı :

$$A_i = \frac{I_o}{I_i} = \frac{I_b}{I_i}\frac{I_c}{I_b}\frac{I_o}{I_c}$$

Burada akım bölücü kuralı :

$$I_b = \frac{R_B I_i}{R_B + Z_i} \text{ ve } I_o = \frac{R_C I_c}{R_C + R_L}$$

$\frac{I_c}{I_b}$, $A_i = \frac{h_{fe}}{1 + h_{oe}R'}$ ifadesinin standart formatıdır.

Gerilim kazancı (yüksüz),

$$A_v = \frac{-h_{fe}R_C}{h_{ie} + (h_{ie}h_{oe} - h_{fe}h_{re})R_C}$$

Burada $A_v$, Şekil 9.53'deki gerilim kazancıdır. B giriş kısmında gerilim bölücü kuralı uygulayarak ;

$$V_i = \frac{R_i V_s}{R_i + R_s}$$

ve 1110. satır, Şekil 9.53 için $V_o = A_v V_i$'yi hesaplar, son olarak,

$$V_{oL} = \frac{R_L V_o}{R_L + R_o} \text{ ( burada } V_o = A_v V_i \text{ 'dir.}$$

## 9.12 Bilgisayar Analizi

Programda, aynı devre düzenlemesi için Örnek 9.13'te kullanılan $h_{ie}$ ve $h_{fe}$ değerleri aynen kullanılmıştır. $h_{re}$ ve $h_{oe}$ değerleri, sırasıyla $4 \times 10^{-4}$ ve 20 $\mu$A/V olarak ortak değerlerdir.

Sonuçların, yaklaşık eşdeğer devrenin kullanıldığı Örnek 9.13'de elde edilen sonuçlara ne kadar yakın olduğuna dikkat edin. Ayrıca programımızda, oranın değil, çıkış geriliminin büyüklüğünün hesaplandığına dikkat edin. Değerleri eşlemek için programda giriş gerilimi 1 mV olarak alınmıştır. Elinizde böyle bir program olduktan sonra, devre elemanlarının herhangi bir birleşimi için düzenlemenin önemli parametreleri çok hızlı bir şekilde belirlenebilir.

Program 11-2 gerilim-bölücü öngerilimli, köprülenmiş ve köprülenmemiş $R_{E_1}$ ve $R_{E_2}$ dirençli bir BJT transistör düzenlemesi için ayrıntılı bir analiz gerçekleştirir. Uygulanan $r_e$ modeli, 11210-11260 satırlarda $r_e$'nin ve $\beta(r_e+R_{E_1})$'in hesaplanmasını gerektirmektedir. Daha sonra Şekil 9.60'ın eşdeğer devresi 11270-11330. satırlarda sistemin önemli karakteristiklerini bulabilmek için kullanılır. Kullanılan önemli denklemler Şekil 9.60'da görülmektedir.

```
10   REM ------------------------------------------------------
20                    PROGRAM 11-2
30   REM ------------------------------------------------------
40   REM             re ve BETA PARAMETRELERİNİ KULLANARAK
50   REM                    BJT'NİN AC ANALİZİ
60   REM ......................................................
70   REM
100  CLS
110 PRINT: PRINT "Bu program re ve beta parametrelerini kullanarak"
120  PRINT "bir BJT'nin ac analizini gerçekleştirir."
130  PRINT
140  PRINT "Aşağıdaki devre bilgilerini girin:"
150  PRINT
160  INPUT "RB1="; R1
170  INPUT "RB2="; R2
180  INPUT "RC=" ; RC
190  INPUT "KÖPRÜLENMEMİŞ EMETÖR DİRENCİ,RE1="; E1
200  INPUT "KÖPRÜLENEN EMETÖR DİRENCİ, RE2="; E2
210  PRINT
220  INPUT "Beta:"; BETA
230  INPUT "Besleme gerilimi, VCC="; CC
240  INPUT "Yük direnci, RL="; RL
250  INPUT "Kaynak direnci, RS="; RS
```

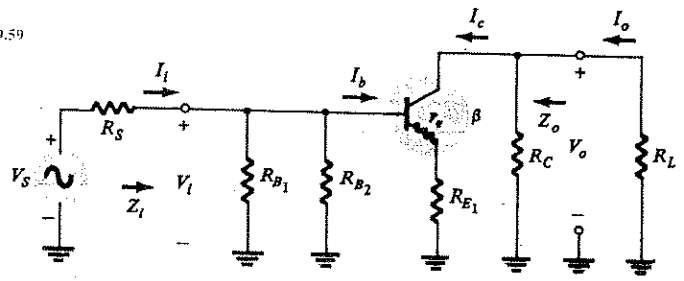
Şekil 9.59 (Elektrik ve Bilgisayar teknolojisi için BASIC, Noshelsky, Boule Stad, Prenctice-Hall, snc., Englewood Cliffs, N.J 1986 kitabından).



```
260  INPUT "Kaynak gerilimi, VS="; VS
270  PRINT :PRINT
280  GOSUB 11200: REM ac analizi gerçekleştirir
290  PRINT "Ac analizi sonuçları:"
300  PRINT
310  PRINT "Transistörün dinamik direnci, re=";RE; "ohm"
320  PRINT
330  IF CC-IE*(RC+E1+E2) <= 0 THEN PRINT "Devre doymada" :GOTO 420
340  PRINT "Giriş empedansı, Ri="; RI; "ohm"
350  PRINT "Çıkış empedansı, Ro="; RO; "ohm"
360  PRINT "Gerilim kazancı (yüksüz-), Av=", AV
370  PRINT "Akım kazancı, Aİ="; AI
380  PRINT
390  PRINT "Çıkış gerilimi (yüksüz), Vo="; VO; "volt"
400  PRINT 410  PRINT "Çıkış gerilimi (yük-altında), VL="; VL,
     "volt"
420  PRINT
430  VM=CC-IE*(BETA/BETA+1)*(RC+E1+E2): REM Maximum sinyal
     sapması
440  IF   ABS(VL)>VM   THEN   PRINT   "Maximum   distorsiyonsuz
     çıkış";   VM; "volt"
450  END

11200 REM re modelini kullanarak BJT ac analizi yapan modül.
11210 RB=R1*(R2/(R1+R2))
11220 RP=RC*(RL/(RC+RL))
11230 BB=R2*CC/(R1+R2)
11240 IE=(BB-.7)*(BETA+1)/(RB+BETA*(E1+E2))
11250 RE=.026/IE
11260 R3=BETA*(RE+E1)
11270 RI=RB*(R3/(RB+RB3))
11280 RO=RC
11290 AI=(RC/(RC+RL))*BETA*(RB/(RB+R3))
11300 AV=-RC/(E1+RE)
11310 VI=VS*(RI/(RI+RS))
11320 VO=AV*VI
11330 VL=VO*(RL/(RO+RL))
11340 RETURN

Bu program ; bir BJT devresinin AC analizini, karma
parametrelerini kullanarak gerçekleştirir.
```

```
Aşağıdaki devre bilgilerini girin:

RB1 = ? 47E3
RB2 = ? 8.2E3
RC  = ? 3.3E3

Yük direnci, RL = ? 2.2E3
Kaynak direnci, Rs = ? Ø
Kaynak gerilimi, Vs = ? 1E-3

BJT karma parametre değerlerini girin:

hie = ? 1.7E3
hfe = ? 1ØØ
hoe = ? 2ØE-6
hre = ? 3E-4

ac analiz sonuçları:

Giriş direnci, Ri = 1.34206 kiloohm
Çıkış direnci, Ro = 3.274574 kiloohm
Gerilim kazancı (yüksüz), Av = -192.622
Akım kazancı (IL/Ii), Ai =47.22017

Çıkış gerilimi (yüksüz), Vo = -.192622 volt

Çıkış gerilimi (yük mevcut), VL = -7.740665E-02 volt

Ok
```

Şekil 9.59




Şekil 9.60

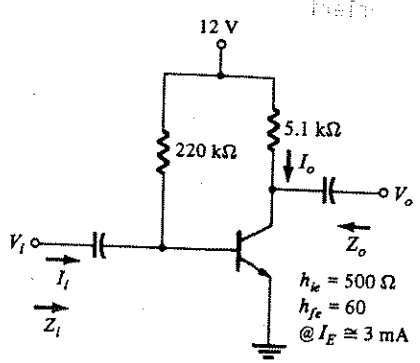


## PROBLEMLER

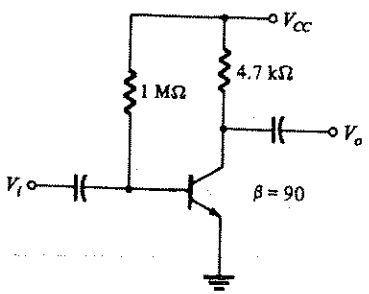
Bütün problemlerde silisyum tabanlı transistör kullanıldığı varsayılacaktır ($V_{BE} = 0.7$ V).

### § 9.2

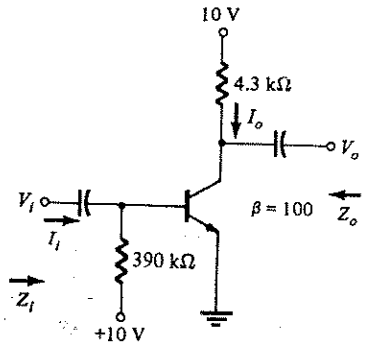
1. (a) Şekil 9.61'deki devre için, $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi bulun.
   (b) $h_{oe} = 20\ \mu$S için, (a) şıkkındaki değerleri yeniden bulun.




2. Şekil 9.62'deki devre için, $A_v = -200$ ise $V_{CC}$'yi bulun.



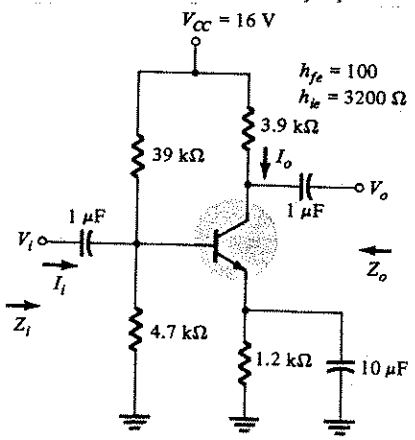

Şekil 9.62



3. Şekil 9.63'deki devrede,
   (a) $I_C$, $I_B$ ve $r_e$'yi hesaplayın.
   (b) $h_{fe}$ ve $h_{ie}$'yi bulun.
   (c) $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi hesaplayın.
   (d) $h_{oe} = 25\ \mu$S'in, $A_v$ ve $A_i$ üzerindeki etkisini hesaplayın.

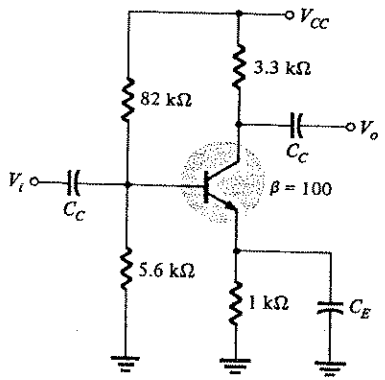
§ 9.3

4. (a) Şekil 9.64'de görülen devre için $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi bulun.
   (b) $h_{oe} = 20\ \mu$S ise, (a) şıkkındaki değerler üzerindeki etkisini hesaplayın.
   (c) $r_e$'yi hesaplayın ve $r_e = \beta$ ile karşılaştırın.

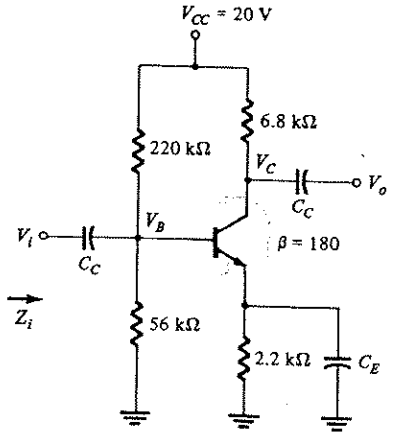



Şekil 9.64

5. Şekil 9.65'deki devre $A_v = -160$ için $V_{CC}$'yi bulun.




Şekil 9.65



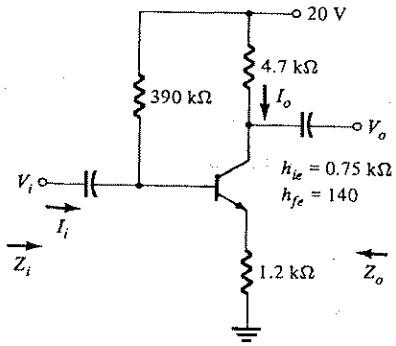

Şekil 9.66



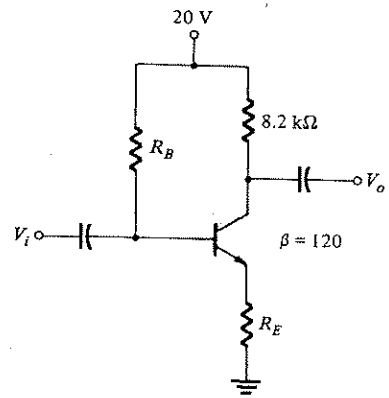
6. Şekil 9.66'daki devre için
   (a) $r_e$'yi bulun
   (b) $V_B$ ve $V_C$'yi hesaplayın
   (c) $Z_i$ ve $A_v = V_o/V_i$'yi bulun.

§ 9.4

7. Şekil 9.67'deki devrede
   (a) $Z_i$, $Z_o$, $A_v$, $A_i$'yi bulun.
   (b) $h_{oe} = 20\ \mu$S için (a) şıkkındaki değerlere etkisini hesaplayın.



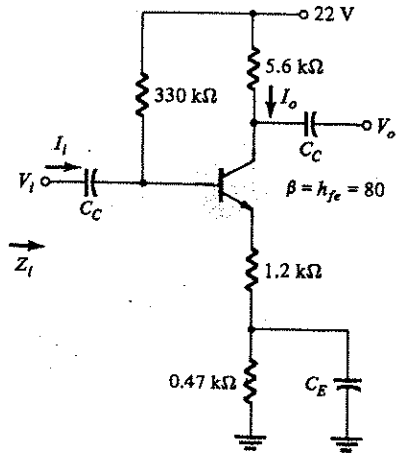

Şekil 9.67




Şekil 9.68

8. Şekil 9.68'deki devre için $A_v = -10$ ve $r_e = 3.8\ \Omega$ iken $K_E$ ve $R_B$'yi hesaplayın. $Z_B = \beta R_E$ varsayın.

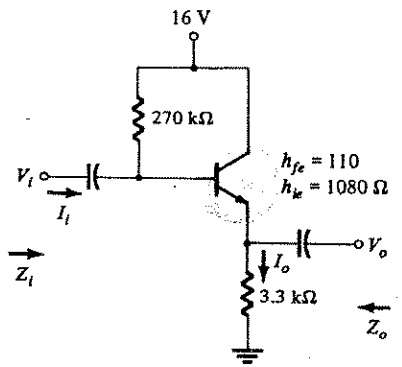
9. Şekil 9.69'daki devre için:
   (a) $r_e$'yi hesaplayın.
   (b) $Z_i$ ve $A_v$'yi bulun.
   (c) $A_i$'yi hesaplayın.



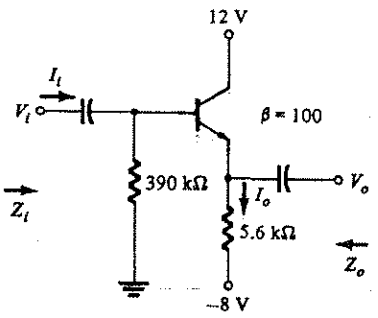

Şekil 9.69

§ 9.5

10. Şekil 9.70'de görülen devre için:
(a) $r_e$' yi ve $\beta r_e$' yi bulun. $\beta r_e$' ile $h_{ie}$' yi karşılaştırın.
(b) $Z_i$, $Z_o$, $A_v$, ve $A_i$ ' yi bulun.




Şekil 9.70

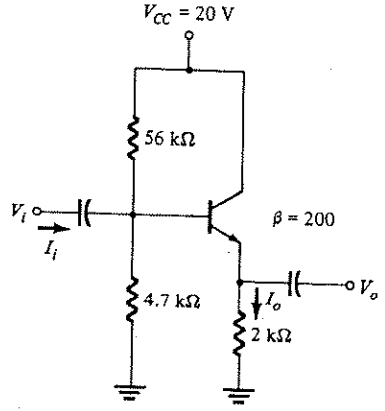



Şekil 9.71



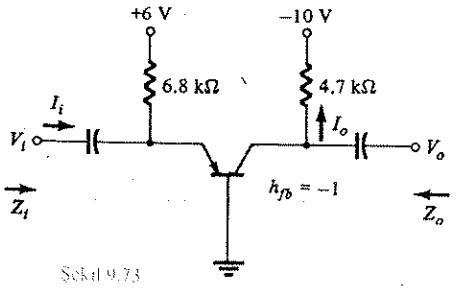
11. Şekil 9.71'deki devre için:
(a) $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi hesaplayın.
(b) $V_i = 1$ mV için $V_o$'ı bulun.

12. Şekil 9.72'deki devre için:
(a) $r_e$'yi bulun.
(b) $I_B$ ve $I_C$'yi hesaplayın.
(c) $A_v$ ve $A_i$'yi bulun.

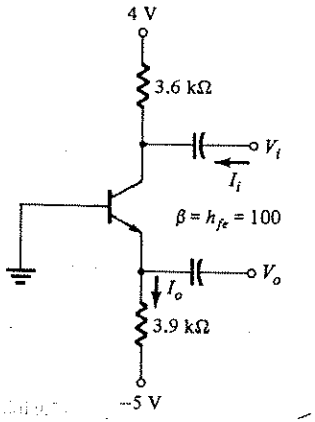



§ 9.6

13. Şekil 9.73'deki ortak-bazlı düzenleme için:
(a) $r_e$'yi hesaplayın.
(b) $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi bulun.



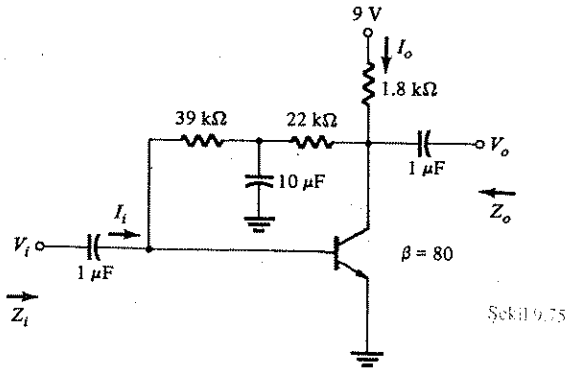

Şekil 9.73



14. Şekil 9.74'deki devre için $A_v$ ve $A_i$'yi bulun.

§ 9.7

15. Şekil 9.75'deki devre için, $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi hesaplayın.

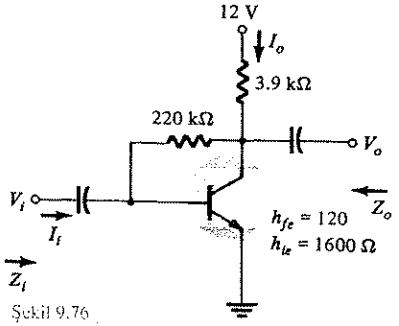



Şekil 9.75

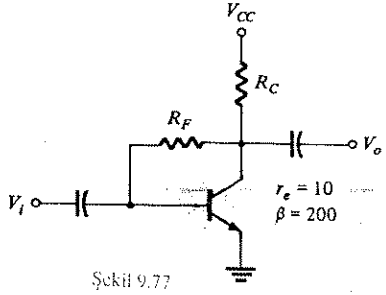
16. Şekil 9.31'de görülen fark yükselteci için $R_C = 5.6$ kΩ, $R_E = 1.1$ kΩ, $h_{fe} = 100$, $h_{ie} = 2$ kΩ, $V_{i_1} = 10$ mV ve $V_{i_2} = 4$ mV ise, aşağıdaki niceliklerin değerlerini hesaplayın.
(a) $V_o$ (b) $I_b$
(c) $I_c = I_e$ (d) $V_e$
$V_b$ değerinin $V_i$'den $V_e$'ye değiştirilmesi durumunu karşılaştırın.

§ 9.8

17. Şekil 9.76'da görülen kollektör sabit-öngerilimli düzenleme için:
(a) $r_e$'yi bulun.
(b) $Z_i$, $Z_o$, $A_v$ ve $A_i$'yi hesaplayın.




Şekil 9.76




Şekil 9.77



18. Şekil 9.77'deki devrede verilen $r_e = 10$, $\beta = 200$, $A_v = -160$ ve $A_i = +19$ değerleri için $R_C$, $R_F$ ve $V_{CC}$'yi hesaplayın.

19. Şekil 9.37'deki devre için:
(a) $A_v$ için yaklaşık bir denklem türetin.
(b) $A_i$ için yaklaşık bir denklem türetin.
(c) $Z_i$ ve $Z_o$ için yaklaşık denklemler türetin.
(d) $R_C = 2.2$ kΩ, $R_F = 120$ kΩ, $R_E = 1.2$ kΩ, $\beta = 90$, $V_{CC} = 10$ V verilmiş olsun. $A_v$, $A_i$, $Z_i$, ve $Z_o$ değerlerini (a), (b) ve (c) şıklarında türetilen denklemleri kullanarak hesaplayın.

§ 9.9

20. (a) Şekil 9.61'deki devrede verilen $R_s = 220$ Ω ve $R_L = 6.8$ kΩ için $A_{v_s} = V_o/V_s$ ve $A_i = I_o/I_i$'yi bulun. $R_L$, kollektör-toprak arasına bağlanmıştır ve $I_o$, $R_C$ üzerinden akan akımdır.
(b) Problem 1'in sonuçları ile karşılaştırın.

21. (a) Şekil 9.64'deki devrede verilen $R_s = 2.2$ kΩ ve $R_L = 4.7$ kΩ değerleri için $A_{v_s} = V_o/V_s$ ve $A_i = I_o/I_i$'yi hesaplayın. $R_L$, kollektör-toprak arasına bağlanmıştır ve $I_o$, $R_L$ üzerinden geçen akımdır.
(b) Sonuçları problem 4 ile karşılaştırın.

22. (a) Şekil 9.67'deki devrede $R_s = 1.2$ kΩ ve $R_L = 22$ kΩ için $A_{v_s} = V_o/V_s$ ve $A_i = I_o/I_i$'yi hesaplayın. $R_L$, kollektör-toprak arasına bağlanmıştır ve $I_o$, $R_L$ üzerinden geçen akımdır.
(b) Sonuçları problem 7 ile karşılaştırın.

23. (a) Şekil 9.70'deki devrede, Verilen $R_s = 6.8$ kΩ ve $R_L = 3.3$ kΩ için $A_{v_s} = V_o/V_o$ ve $A_i = I_o/I_i$'yi hesaplayın. $R_L$, emetör-toprak arasına bağlanmıştır ve $I_o$, $R_L$ üzerinden geçen akımdır.
(b) Sonuçları problem 10 ile karşılaştırın.

24. (a) Şekil 9.73'de verilen devrede verilen $R_s = 0.2$ kΩ ve $R_L = 6.8$ kΩ için, $A_{v_s} = V_o/V_s$ ve $A_i = I_o/I_i$'yi hesaplayın. $R_L$, kollektör-toprak arasına bağlanmıştır ve $I_o$, $R_L$ üzerinden geçen akımdır.
(b) Sonuçları problem 13 ile karşılaştırın.

§ 9.10

**25.** (a) Şekil 9.61'deki devrede, $h_{ie} = 0.5$ kΩ, $h_{fe} = 60$, $h_{re} = 1.5 \times 10^{-4}$ ve $h_{oe} = 25$ μS için, $A_v$, $A_i$, $Z_i$, $Z_o$ ve $A_p$'yi bulun.
(b) (a) şıkkındaki sonuçları problem 1 ile karşılaştırın.
(c) $R_s = 220$ Ω ve $R_L = 6.8$ kΩ için, $A_{vs}$ ve (a) şıkkında verilen nicelikleri hesaplayın.
(d) (c) şıkkının sonuçlarını problem 20 ile karşılaştırın.

**26.** (a) Şekil 9.64'deki devrede $h_{ie} = 3.2$ kΩ, $h_{fe} = 100$, $h_{re} = 2 \times 10^{-4}$ ve $h_{oe} = 20$ μS için, $A_v$, $A_i$, $Z_i$, $Z_o$ ve $A_p$'yi bulun.
(b) (a) şıkkındaki sonuçları problem 21 ile karşılaştırın.
(c) $R_s = 2.2$ kΩ ve $R_L = 4.7$ kΩ için, $A_{vs}$'yi ve (a) şıkkındaki hesaplayın.
(d) (c) şıkkındaki sonuçları problem 2 ile karşılaştırın.

**27.** (a) Şekil 9.73'deki devrede, $h_{ib} = 33.4$ Ω, $h_{fb} = -1$, $h_{rb} = 2.10^{-4}$ ve $h_{ob} = 0.5$ μS için $A_v$, $A_i$, $Z_i$, $Z_o$ ve $A_p$'yi bulun.
(b) (a) şıkkındaki sonuçları problem 13 ile karşılaştırın.
(c) $R_s = 0.2$ kΩ ve $R_L = 6.8$ kΩ için (a) şıkkındaki nicelikleri hesaplayın.
(d) (c)'deki sonuçları problem 24 ile karşılaştırın.

§ 9.11

**28.** (a) Şekil 9.61'deki devrede, verilen $R_s = 220\Omega$ ve $R_L = 6.8$ Ω için Şekil 9.53'deki parametreleri hesaplayın.
(b) $A_{vs} = V_o/V_s$'yi hesaplayın ve problem 20 ile karşılaştırın.

**29.** (a) Şekil 9.64'deki devrede verilen $R_s = 2.2$ kΩ ve $R_L = 4.7$ kΩ için, Şekil 9.53'deki parametreleri hesaplayın.
(b) $A_{vs} = V_o/V_s$'yi hesaplayın ve problem 21 ile karşılaştırın.

**30.** (a) 9.53'deki devrede, verilen $R_s = 0.2$ kΩ ve $R_L = 6.8$ kΩ için Şekil 9.53'deki parametreleri hesaplayın.
(b) $A_{vs} = V_o/V_s$'yi hesaplayın ve problem 24 ile karşılaştırın.



## BİLGİSAYAR PROBLEMLERİ

**31.** Hem $R_s$ hem de $R_L$ dirençleri varken, ortak-emetörlü sabit öngerilimli devrenin tam analizini yapan bir bilgisayar programı yazın. $r_e$, $h_{ie}$, $A_v = V_o/V_i$, $A_{vs} = V_o/V_s$, $A_i$, $Z_i$ ve $Z_o$'ı belirleyin. Bütün direnç değerleri, dc kaynak gerilimi ve $h_{fe} = \beta$ programa girdi olarak verilecektir.

**32.** 31'deki problemi, köprülenmemiş emetör-öngerilimli düzenleme için tekrarlayın.

**33.** 31'deki problemi ortak-bazlı düzenleme için tekrarlayın.

## 10.1 GENEL GİRİŞ

FET elemanları çok yüksek giriş direncinde gerilim kazancı sağlayan küçük-sinyal yükselteçlerinin kurulması için kullanılabilir. Hem JFET hem de kanal-ayarlamalı MOSFET, aynı gerilim kazancını sağlayan benzer dc öngerilim koşullarında çalışabilir. Bununla beraber MOSFET transistörü çok daha yüksek giriş empedansı sağlar.

En iyi gerilim-kazançlı çalışmayı, ortak-kaynak yükselteci düzenlemesi sağlar. Kapıya bir giriş sinyali uygulanır; çıkış sinyali kanaldan alınır ve kaynak ucu referans ve ortak uç olarak kullanılır. Ortak-akaçlı bir yükselteç, yaklaşık bir kazanç değerinde terslenmemiş bir çıkış sağlar. Ortak-kapılı bir yükselteç daha az kullanılır ve polarite terslemesi olmadan gerilim kazancı sağlar.

FET küçük-sinyal eşdeğeri BJT'den daha basittir ve yalnızca transistörün geçiş iletkenliği $g_m$ temel parametresine bağlı olan bir çıkış akımı kaynağına sahiptir. FET'in geçiş iletkenliği değerleri yaklaşık olarak 1 ms'den 20 ms'ye kadar değişir; bu da daha büyük $g_m$ değerleri için daha yüksek gerilim kazancı sağlar.

FET doğrusal veya sayısal bir eleman olarak kullanılabilir. Doğrusal devrelerde çoğunlukla JFET ve kanal-ayarlamalı MOSFET kullanılır. Sayısal FET devrelerinde, özellikle büyük ölçekli (LSI), çok büyük ölçekli (VLSI) ve ultra büyük ölçekli (ULSI) entegre devrelerde kanal oluşturmalı MOSFET'ler kullanılır.

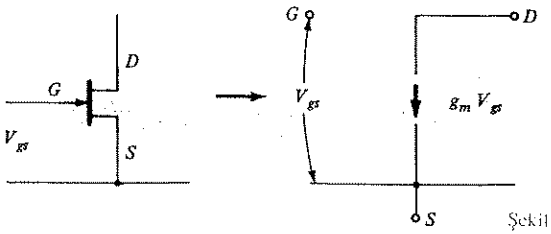


## 10.2 JFET/KANAL-AYARLAMALI MOSFET KÜÇÜK SİNYAL MODELİ

FET kulanan ac devrelerin analizinde yardımcı olması açısından, ilk önce transistörün ac eşdeğer devresini elde etmemiz gerekir. Şekil 10.1, basit bir FET eşdeğer devresini göstermektedir. Kapı-kaynak arasına uygulanan ac gerilimi $V_{gs}$, $g_m V_{gs}$ değerinde bir akaç akımı ($I_d$) yaratır. Transistörün geçiş iletkenliği $g_m$, kapı-kaynak üzerine uygulanan gerilimden kaynaklanan akım miktarını gösterir. gm'nin değeri Shockley denkleminden elde edilebilir.[1]

$$g_m = g_{mo}\left(1 - \frac{V_{GS}}{V_P}\right) \tag{10.1}$$

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} \tag{10.2}$$




Şekil 10.1 FET ac eşdeğer devresi.

$g_{mo}$ değeri, geçiş iletkenliğinin $V_{GS} = 0$ öngerilim noktasındaki değeridir ve JFET transistörünün maksimum kazancı için sabit bir değeri temsil eder. gmo'nun değeri belirli bir FET için sabittir ve dc öngerilim koşullarından etkilenmez. Ters-öngerilimli çalışma bölgesinde herhagi bir öngerilim noktasında $g_{mo}$ değerinden daha küçük bir $g_m$ eldc edilir.

---

[1] $$i_D = I_{DSS}\left(1 - \frac{v_{GS}}{V_P}\right)^2$$

olduğundan,

$$g_m = \frac{\partial i_D}{\partial V_{GS}}\bigg|_{V_{DS}\ =\ \text{sabit}}$$

ve $$g_m = \frac{2I_{DSS}}{V_P}\left(1 - \frac{v_{GS}}{V_P}\right) = g_{mo}\left(1 - \frac{v_{GS}}{V_P}\right)$$

burada, $$g_{mo} = \frac{2I_{DSS}}{|V_P|}$$ elde ederiz.

### $g_m$ ve $g_{mo}$'nun hesaplanması

$g_{mo}$ değeri, $V_{GS} = 0$ öngerilim noktasındaki geçiş iletkenliğidir. Yani, $V_{GS} = 0$ V noktasında :

$$g_m = g_{mo}\left(1 - \frac{V_{GS}}{V_P}\right) = g_{mo}\left(1 - \frac{0}{V_P}\right) = g_{mo}$$

**ÖRNEK 10.1**

$I_{DSS} = 12$ mA ve $V_P = -3$ V değerlerine sahip bir JFET için $g_{mo}$'yu hesaplayın.

Çözüm:

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = 2\left(\frac{12 \times 10^{-3}}{|-3\text{ V}|}\right) = 8\text{ mS} = 8{,}000\,\mu\text{S}$$

$V_{GS} = 0$V dışında herhangi bir öngerilim noktasında $V_{GS}$'nin değeri 10 .1 denklemde verilen $g_{mo}$'dan daha küçüktür.

**ÖRNEK 10.2**

$I_{DSS} = 12$mA ve $V_P = -3$ volt değerlerine sahip bir JFET için $V_{GS} = -1$ V'da $g_m$'yi hesaplayın.

Çözüm:

(10.1) denklemini kullanarak ;

$$g_m = g_{mo}\left(1 - \frac{V_{GS}}{V_P}\right) = 8\text{ mS}\left(1 - \frac{-1}{-3}\right) = 5.333\text{ mS} = 5333\,\mu\text{S}$$

olarak bulunur.

### AC Eşdeğer Devresi

Şekil 10.2'da, dc öngeriliminin ayarlanması için kendinden-öngerilimli $R_S$ direnci kullanılan tipik bir JFET devresi görülmektedir. Şekil 10.26'da çizilen eşdeğer devrede, $R_S$'nin $C_S$ kondansatörü ile köprülendiğini ve yerine, kısa devre eşdeğerinin konulduğunu (kondansatörün ac empedansı = 0) ve $+V_{DD}$' ye bağlı $R_D$ direncinin, ac toprağına bağlandığını, çünkü gerilim kaynağının ac empedansının yerine 0 değerinde bir ac empedansı konduğunu görürüz. JFET transistörün yerine ise basit bir model konmuştur; bu modelde $V_{GS}$ geçit-kaynak jonksiyonuna uygulanan ac sinyali, $g_m V_{gs}$ değerine eşit bir akaç-kaynak (kanal) akımı yaratır.



Şekil 10.2b'deki $g_m$ değeri de öngerilim voltajı $V_{GS}$ ve eleman parametresi $I_{DSS}$ ve $V_p$ ile belirlenir. Uygulanan $V_i$ ac giriş gerilimi için, elde edilen akım $g_m V_{gs}$ olacaktır.

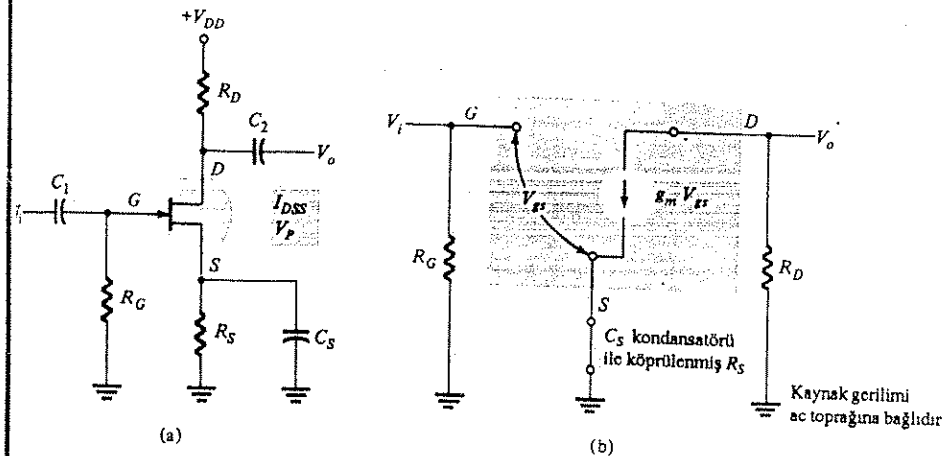
Şekil 10.3'te de görüldüğü gibi, ac modeline JFET'in çıkış direnci de eklenebilir. Bu çıkış direnci genellikle veri sayfalarında

$y_{os}$ = küçük-sinyal çıkış iletkenliği olarak verilir.

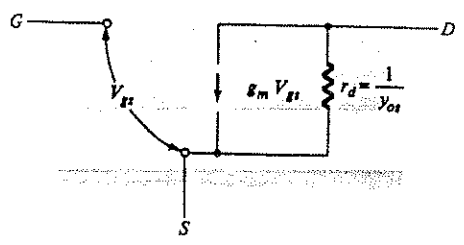
Buradan çıkış ac direnci,

$$r_d = \frac{1}{y_{os}}$$

olacaktır.




Şekil 10.2 JFET yükselteç devresi (a) devre; (b) ac eşdeğer devresi.




Şekil 10.3 Akaç-kaynak direnci içeren JFET ac modeli.

ÖRNEK 10.3

$I_{DSS}$ = 15 mA, $V_p$ = - 6V ve $y_{os}$ = 0.05 mS için $g_{mo}$ ve $r_d$ değerleri nedir?

Çözüm:

$$g_{mo} = \frac{2I_{DSS}}{V_P} = \frac{2(15 \times 10^{-3})}{|-6|} = 5 \text{ mS}$$

çıkış direnci,

$$r_d = \frac{1}{y_{os}} = \frac{1}{0.05 \times 10^{-3}} = 20 \text{ k}\Omega$$

## 10.3 AC KÜÇÜK-SİNYAL ÇALIŞMASI

10.2. bölümde tanıtılan FET ac eşdeğer devresi, burada, gerilim kazancı, giriş ve çıkış dirençleri için çeşitli FET yükselteç düzenlemelerinin analizinde kullanılabilir. Ac eşdeğer devrenin kullanımı göstermek için Şekil 10.2a'daki FET yükselteç devresini ele alalım. Ac eşdeğer devresi, ac çalışması için kondansatör yerine kısa devre, FET transistörü yerine basit eşdeğer devre ($r_d$ sonsuz direnç veya açık devre varsayılmıştır) konarak Şekil 10.2b'de yeniden çizilmiştir. Çıkış gerilimi,

$$V_o = -I_d R_D = -g_m V_{gs} R_D$$

$V_i = V_{gs}$ olduğundan gerilim kazancı,

$$A_v = \frac{V_o}{V_i} = -g_m R_D \qquad (10.3)$$

Yükseltece bakan ac empedansı :

$$R_i = R_G \qquad (10.4)$$

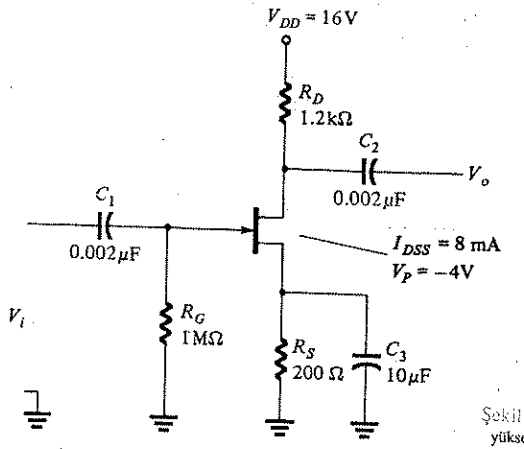
ve yükten yükseltecin çıkış ucuna bakan ac empedansı:

$$R_o = R_D \qquad (10.5)$$

ÖRNEK 10.4

Şekil 10.4'de görülen JFET yükselteci için $A_v$, $R_i$ ve $R_o$ değerlerini hesaplayın ($r_d$'nin ihmal edilebileceğini varsayın).






Şekil 10.4 Örnek 10.4'deki FET yükselteç devresi

Çözüm:

Bölüm 7'de anlatıldığı gibi dc öngerilimi $V_{GSQ}$ = -0,94 V olarak bulunur. Bu öngerilim noktasında $g_m$ değeri, (10.1) ve (10.2) denklemleri kullanılarak,

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(8 \text{ mA})}{|-4 \text{ V}|} = 4 \text{ mS}$$

ve

$$g_m = g_{mo}\left(1 - \frac{V_{GSQ}}{V_P}\right) = 4 \text{ mS}\left(1 - \frac{-0.94 \text{ V}}{-4 \text{ V}}\right) = 3.06 \text{ mS}$$

olarak elde edilir.

(10.3)-(10.5) arası denklemler kullanılarak ;

$A_v = -g_m R_D = -(3.06 \text{ mS})\ (1.2 \text{ k}\Omega) = \mathbf{-3.67}$

$R_i = R_G = \mathbf{1 \text{ M}\Omega}$

$R_o = R_D = \mathbf{1.2 \text{ k}\Omega}$ bulunur.

Ayrık devreler kullanılarak bir BJT devresinden farklı olarak, 3.67'lik bir gerilim kazancı, FET kullanarak elde edilen düşük değerlere özgüdür.

Gerilim-kazancı denklemi $r_m$ direnci tanımlayarak uygun bir şekilde yeniden yazılabilir.

$$r_m = \frac{1}{g_m} \qquad (10.6)$$

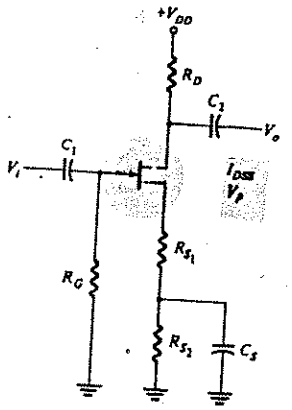
Burada $V_{GS}$ öngerilim noktasında JFET'in ac direnci $r_m$ ile $I_E$ öngerilim akımında BJT'nin ac direnci $r_e$ arasında bir benzerlik vardır. (10.3) denkleminde verilen gerilim-kazancı aşağıdaki gibi yazılabilir:

$$A_v = -g_m R_D = \frac{-R_D}{r_m} \qquad (10.7)$$

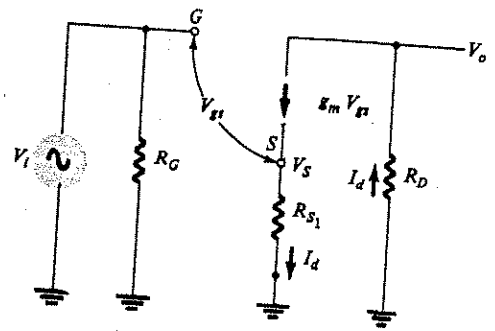
## Kaynak Dirençli Yükselteç

Eğer yükselteç köprülenmemiş bir kaynak direnciyle kurulmuşsa (Şekil 10.5'e bakın), gerilim kazancı ilişkisi Şekil 10.6'daki ac eşdeğer devresi kullanılarak belirtilebilir (cihazın çıkış direnci, $r_d$'nin ihmal edilebilecek düzeyde olduğu varsayılmıştır).

$$V_{gs} = V_g - V_s = V_i - I_d R_{S1} = V_i - g_m V_{gs} R_{S1}$$




Şekil 10.5 Köprülenmemiş kaynak dirençli FET yükselteç devresi.




(a)

Şekil 10.6 Şekil 10.5'teki yükseltecin ac eşdeğer devresi.

$V_i$ için çözersek

$$V_i = (1 + g_m R_{S1}) V_{gs}$$

ve çıkış gerilimi

$$V_o = -I_d R_D = -g_m V_{gs} R_D$$

$$= -g_m R_D \left( \frac{V_i}{1 + g_m R_{S1}} \right)$$

Böylece

$$\boxed{A_v = \frac{V_o}{V_i} = \frac{-g_m R_D}{1 + g_m R_{S1}}} \qquad (10.8\text{ a})$$

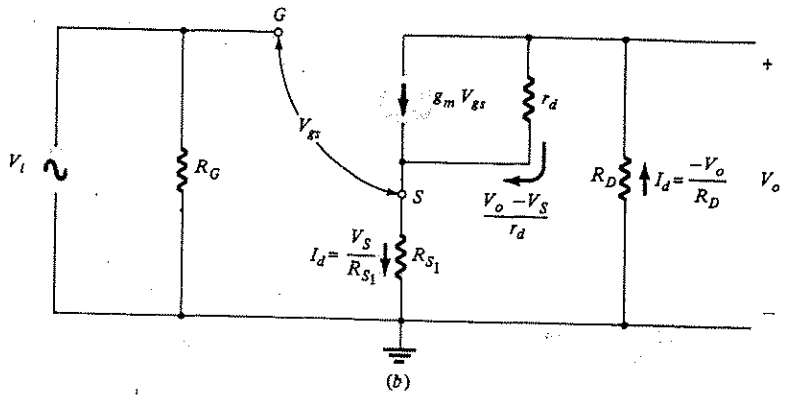
(10.6) denklemini kullanarak, (10.8a)'daki gerilim kazancı şöyle ifade edilebilir :

$$\boxed{A_v = \frac{V_o}{V_i} = \frac{-\left(\frac{1}{r_m}\right) R_D}{1 + \left(\frac{1}{r_m}\right) R_{S1}} = -\frac{R_D}{r_m + R_{S1}}} \qquad (10.8\text{ b})$$

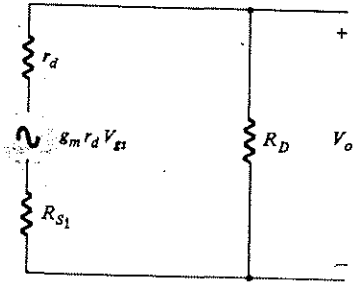
Şekil 10.6b'de gösterildiği gibi, FET ac eşdeğer modeline FET çıkış direnci vd dahil edilirse, $A_v$ gerilim kazanç ifadesi aşağıdaki gibi elde edilebilir. Şekil



10.6c'deki kısmi devrede görüldüğü gibi FET akım kaynağı gerilim kaynağına dönüştürüldükten sonra $V_o$ için aşağıdaki ifade elde edilir:




(b)




(c)

Şekil 10.6 Şekil 10.5'te görülen yükseltecin ac eşdeğer devresi

$$V_o = -\frac{R_D}{r_d + R_{S1} + R_D} \cdot g_m r_d V_{GS}$$

$V_{gs} = V_i - V_s$ olduğundan,

$$V_o = -\frac{R_D}{r_d + R_D + R_{S1}} \cdot g_m r_d (V_i - V_s)$$

$$V_s = I_d \cdot R_{S1} = -\frac{V_o}{R_d} \cdot R_{S1} \quad \text{(bkn. Şekil 10.6b kullanarak)}$$

$$V_o = -\frac{g_m r_d R_D}{r_d + R_D + R_{S1}} \left( V_i + \frac{V_o}{R_D} R_{S1} \right) \text{ elde ederiz.}$$

Böylece yeni bir gerilim kazancı denklemi aşağıdaki gibi yazılabilir:

$$\boxed{A_v = \frac{V_o}{V_i} = \frac{-g_m R_D}{1 + g_m R_{S1} + \frac{R_D + R_{S1}}{r_d}}} \qquad (10.9\text{ a})$$

$r_d > (R_D + R_{S1})$ olması halinde ifadenin (10.8a) denklemine indirgenebileceğine dikkat edin.

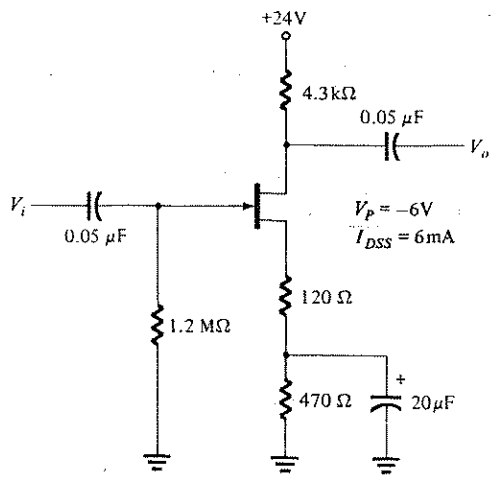
$r_m = \frac{1}{g_m}$ ifadesini kullanarak gerilim kazancı denklemi yeniden yazılabilir.

$$A_v = \frac{V_o}{V_i} = \frac{R_D}{r_m + R_{S1} + \frac{r_m}{r_d}(R_D + R_{S1})} \qquad (10.9\text{ b})$$

(10.9 b) denklemi, $\frac{r_m}{r_d}(R_D + R_{S1})$ olur;
terim ihmal edilirse, yani $r_d$'nin değeri, $r_m$, $R_D$ ve $R_{S1}$'e göre çok büyükse, (10.8b) denklemine indirgenebilir.

ÖRNEK 10.5

Şekil 10.7 de görülen devre için gerilim kazancını hesaplayın ($r_d$'yi ihmal edin).




Şekil 10.7 Örnek 10.5 için JFET yükselteci.

Çözüm:

Dc öngerilimi, $V_{GSQ} = -1{,}76$'lık bir kapı-kaynak gerilimi sağlar.
JFET transistörün geçiş iletkenliği,

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(6\text{ mA})}{|-6\text{ V}|} = 2\text{ mS}$$



Ayarlanan öngerilim noktasında;

$$g_m = g_{mo}\left(1 - \frac{V_{GSQ}}{V_P}\right) = 2\text{ mS}\left(1 - \frac{-1.76\text{ V}}{-6\text{ V}}\right) = 1.413\text{ mS}$$

Böylece elemanın direnci, $r_m = \frac{1}{g_m} = 707.7\ \Omega$ olarak bulunur.

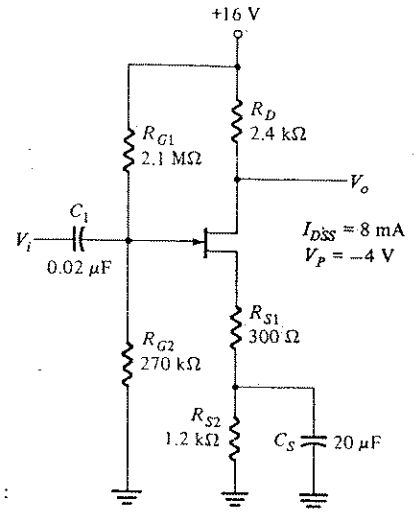
Buradan [(10.8b) denklemini kullanarak];

$$A_v = \frac{-R_D}{r_m + R_{s1}} = \frac{-4.3 \times 10^3}{707.7 + 120} = -5.2$$

sonucu elde edilir.

ÖRNEK 10.6

Şekil 10.8'de görülen devre için gerilim kazancını, giriş ve çıkış dirençlerini hesaplayın ($r_d$'yi ihmal edin).




Şekil 10.8 Örnek 10.6 için devre.

Çözüm:

Dc öngerilimi, Örnek 7.7'deki gibi belirlenir: $V_{GSQ} = -1.8$ V
Bu öngerilim noktasında;

$$g_m = \frac{2I_{DSS}}{|V_P|}\left(1 - \frac{V_{GSQ}}{V_P}\right) = \frac{2(8\text{ mA})}{|-4\text{ V}|}\left(1 - \frac{-1.8\text{ V}}{-4\text{ V}}\right)$$

$$= 2.2 \times 10^{-3} = 2.2\text{ mS}$$

Böylece elemanın direnci $r_m = \frac{1}{g_m} = \frac{1}{2.2 \times 10} = 454.5\ \Omega$ olur.

ac gerilim kazancı,

$$A_v = \frac{-R_D}{r_m + R_{s_1}} = \frac{-2.4 \times 10}{454.5 + 300} = -3.18$$

giriş direnci,

$$R_i = R_{G_1} || R_{G_2} = 2.1\ \text{M}\Omega\ ||\ 270\ \text{k}\Omega = \mathbf{239\ k\Omega}$$

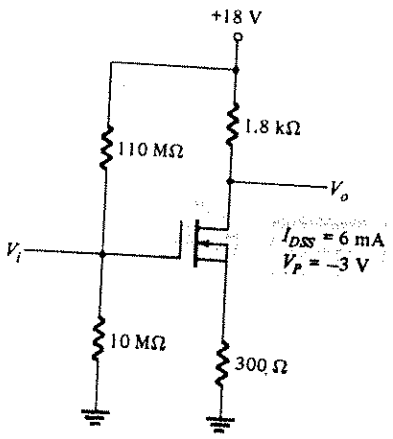
çıkış direnci,

$$R_o = R_D = \mathbf{2.4\ k\Omega}$$

olarak bulunur.

**ÖRNEK 10.7**

Şekil 10.9'da görülen devre için gerilim kazancını, giriş ve çıkış dirençlerini hesaplayın. FET çıkış iletkenliği $y_{os} = 0.05$ mS'dir.




Şekil 10.9 Örnek 10.7 için devre.

Çözüm:

7.10 örneğindeki dc öngerilim hesaplarından $V_{GS_Q} = -0.15$ V bulunur.

$g_{mo}$'yu hesaplarsak;

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(6 \times 10^{-3})}{-3} = 4\ \text{mS}$$



öngerilim noktasında;

$$g_m = g_{mo}\left(1 - \frac{V_{GS_Q}}{V_P}\right) = 4\ \text{mS}\left(1 - \frac{-0.15\ \text{V}}{-3\ \text{V}}\right) = 3.8\ \text{mS}$$

Buradan,

$$r_m = \frac{1}{g_m} = \frac{1}{3.8 \times 10^{-3}} = 263.2\ \Omega$$

MOSFET'in çıkış direnci :

$$r_d = \frac{1}{y_{os}} = \frac{1}{0.05 \times 10} = 20\ \text{m}\Omega$$

Böylece ac gerilim kazancı;

$$A_v = \frac{-R_D}{r_m + R_s + \frac{r_m}{r_d}(R_D + R_S)} = \frac{-1.8 \times 10^3}{263.2 + 300 + \frac{263.2}{20 \times 10}(1.8 \times 1}$$

$$= -3.05$$

giriş empedansı ;

$$R_i = R_{G_1} || R_{G_2} = 110\ \text{M}\Omega\ ||\ 10\ \text{k}\Omega = \mathbf{9.17\ k\Omega}$$

ve devrenin çıkış empedansı :

$$R_o = R_D || r_d = 1.8\ \text{M}\Omega\ ||\ 20\ \text{k}\Omega = \mathbf{1.65\ k\Omega}$$

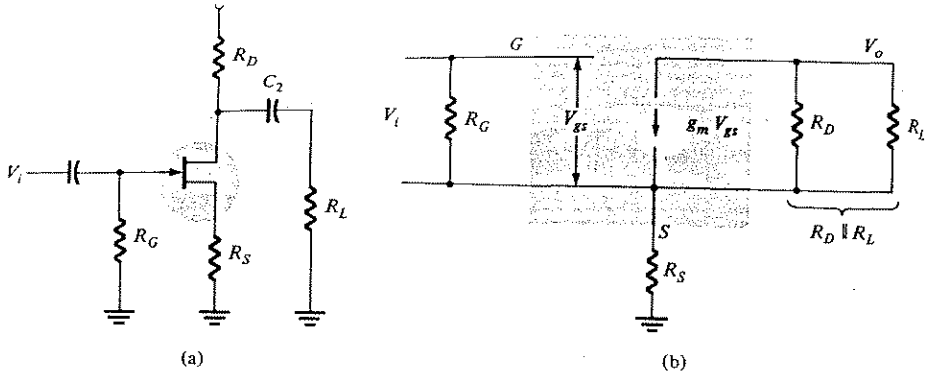
olur.

## 10.4 YÜKLEME ETKİLERİ

Bir yükselteç katının çıkışı diğer bir elektronik devreye bağlandığında, o devrenin yükü, yükseltecin kazancını azaltacaktır. Ayrıca herhangi bir kaynak direnci de, yükselteç katının giriş direncine bir yüklenme etkisi yapacağı için çıkış geriliminde düşüşe neden olacaktır.

### Çıkış Yükünün Etkisi

FET yükseltecin çıkışındaki bir yük direnci Şekil 10.10a'da gösterilmiştir. Bu devrenin ac eşdeğeri Şekil 10.10b'deki gibidir. Yük direnci, kanal öngerilim direncine paralel görünecektir, dolayısıyla yük altındaki yükselteç kazancı ($v_d$ ihmal edilirse) :




Şekil 10.10 Çıkışı yüklü FET yükselteci: (a) devre (b) ac eşdeğer devresi

$$A_v = \frac{V_o}{V_i} = \frac{-(R_D \| R_L)}{r_m + R_S} \qquad (10.10\text{ a})$$

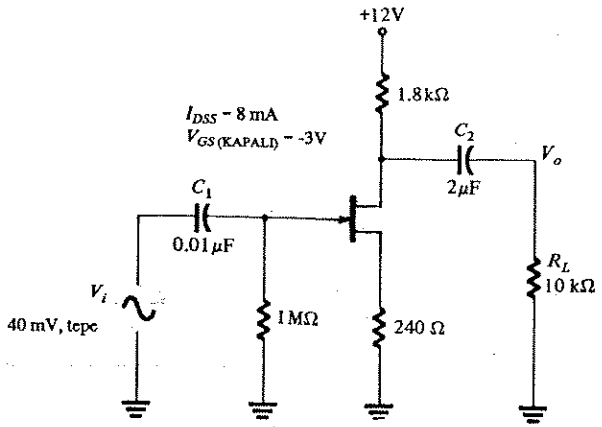
$r_d$ hesaba katılırsa :

$$A_v = \frac{V_o}{V_i} = \frac{-(R_D \| R_L)}{r_m + R_S + \frac{r_m}{r_d}(R_D \| R_L + R_S)} \qquad (10.10\text{ b})$$

olacaktır.

ÖRNEK 10.8

Şekil 810.11(a)'daki devrenin gerilim kazancı ve çıkış gerilimini (a) yüksüz durumda (b) yüklü durumda hesaplayın ($r_d$ ihmal edilebilir).




Şekil 10.11 Örnek 10.8 için yükselteç devresi.



Çözüm :

Dc öngerilim analizinden $V_{GSQ}$ = -0.92 V

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(8 \times 10^{-3})}{|-3|} = 5.33 \times 10^{-3}\text{ S} = 5.33\text{ mS}$$

$V_{GS_Q}$ = -0.92 V öngerilim değerinde ;

$$_m = g_{mo}\left(1 - \frac{V_{GS_Q}}{|V_P|}\right) = 5.33 \times 10^{-3}\left(1 - \frac{-0.92}{-3}\right)$$

$$= 3.7 \times 10^{-3} = 3.7\text{ mS}$$

ve FET ac direnci,

$$r_m = \frac{1}{g_m} = \frac{1}{3.7 \times 10^{-3}} = 270.3\ \Omega$$

(a) yük bağlı değilken gerilim kazancı :

$$A_v = \frac{-R_D}{r_m + R_S} = \frac{-1.8 \times 10^3}{270.3 + 240} = -3.53$$

Buradan,

$$V_o = A_v V_i = -3.53\text{ (40 mV tepe)} = \mathbf{-141.2\ mV\ tepe}$$

(b) Yük bağlıyken gerilim kazancı :

$$A_v = \frac{-R_D \| R_L}{r_m + R_S} = \frac{-(1.8\text{ k}\Omega) \| (10\text{ k}\Omega)}{270.3\ \Omega + 240\ \Omega}$$

$$= \mathbf{-2.99}$$

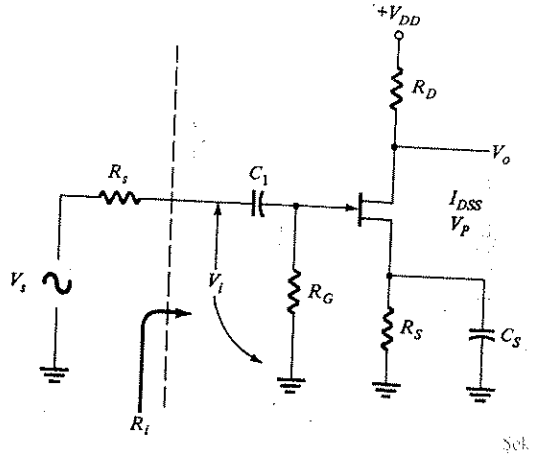
Buradan,

$$V_o = A_v V_i = -2.99\text{ (40 mV tepe)} = \mathbf{-119.6\ mV\ tepe}$$

## Kaynak Giriş Direncinin Etkisi

Giriş sinyali, giriş direnci sıfırdan farklı olan bir kaynak tarafından sağlanıyorsa, yükseltece uygulanan giriş sinyali $V_i$, $R_S$ kaynak direnci ile $R_i$ yükselteç giriş direnci arasındaki yükleme ile, $V_S$ sinyal kaynağının yüksüz değerinden düşürülecektir. Şekil 10.12'de bu yüklemenin ayrıntıları verilmiştir. Yükseltece, giriş gerilimi,

$$V_i = \frac{R_i}{R_S + R_i} V_S \qquad (10.11)$$




Şekil 10.12 Kaynak giriş [illegible]cinin yüklenmesini gösteren yükseltec katı.

Yükseltece uygulanan giriş gerilimi (10.11) denklemiyle belirlendikten sonra geriye kalan hesaplamalar, daha önce açıklandığı gibi yapılır.

ÖRNEK 10.9

Şekil 10.13'teki devre için (a) herhangi bir yük bağlanmaksızın yükselticinin gerilim kazancını; (b) yük bağlı iken $V_o$ çıkış gerilimini; ve (c) devrenin yük altındaki toplam $V_o/V_i$ gerilim kazancını hesaplayın.

Çözüm:

Şekil 10.13'teki devrenin dc öngerilim hesapları, $V_{GSQ}$ = -0.72 V sonucunu verir.

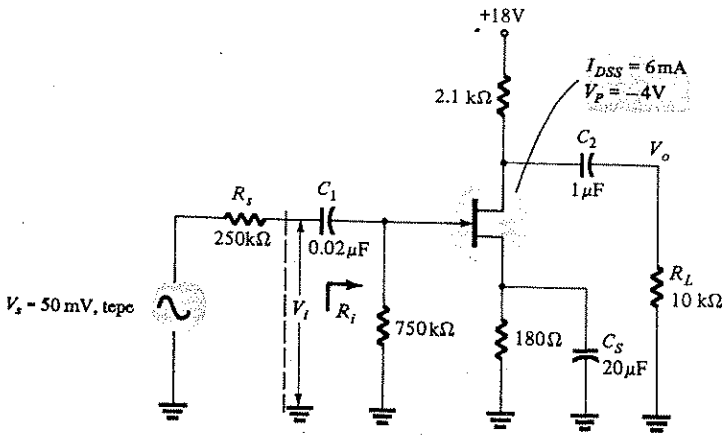
Elemanın $g_{mo}$'su :

$$g_{mo} = \frac{2I_{DSS}}{V_P} = \frac{2(6 \times 10^{-3})}{-4} = 3 \times 10^{-3} = 3 \text{ mS}$$

dc öngerilim değerinde,

$$g_m = g_{mo}\left(1 - \frac{V_{GSQ}}{|V_P|}\right) = 3 \times 10^{-3}\left(1 - \frac{-0.72}{-4}\right)$$
$$= 2.46 \times 10^{-3} = 2.46 \text{ mS}$$






Şekil 10.13 Örnek 10.9 için FET yükselteç devresi.

Böylece ac direnci ;

$$r_m = \frac{1}{g_m} = \frac{1}{2.46 \times 10^{-3}} = 406.5\ \Omega$$

(a) Yük altında ac yükselteç kazancı (kondansatör köprülemesi nedeniyle $R_S$ = 0 Ω'dır):

$$A_v = \frac{V_o}{V_i} = \frac{-R_D}{r_m + R_S} = \frac{-2.1 \times 10^{-3}}{406.5} = -5.17$$

(b) Katın giriş direnci, $R_i$

$$R_i = R_G = 750\ \text{k}\Omega$$

bu nedenle giriş gerilimi $V_i$:

$$V_i = \frac{R_i}{R_S + R_i} V_S$$
$$= \frac{750\ \text{k}\Omega}{250\ \text{k}\Omega + 750\ \text{k}\Omega} 50\ \text{mV tepe} = 37.5\ \text{mV tepe}$$

o halde yük altındaki çıkış gerilimi:

$$V_o = A_v V_i = -\left(\frac{2.1 \times 10^3 \,||\, 10 \times 10^3}{406.5}\right) 37.5\ \text{mV tepe} = 160.1\ \textbf{mv tepe}$$

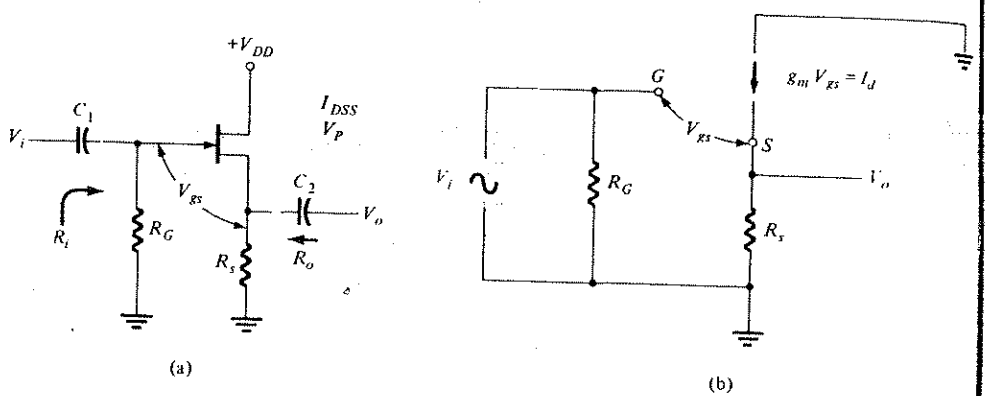
(c) Toplam devre kazancı (yük altında)

$$\frac{V_o}{V_S} = \frac{\text{-160.1 mV tepe}}{\text{50 mv tepe}} = \text{-3.2}$$

Dolayısıyla yükselteçe katı kazancı tek başına 5.17'lik bir kazanç sağlarken, kaynak ve yük dirençlerinin yüklenmesiyle toplam devre kazancı, 3.2'ye düşmektedir.

## 10.5 KAYNAK İZLEYİCİ (ORTAK-AKAÇ) DEVRESİ

Şekil 10.14a'da verilen ikinci bir ac devre düzenlemesi de, ortak-akaç veya kaynak-izleyici devresidir. Devre, bipolar emetör-izleyici düzenlemesinin JFET uyarlaması olarak değerlendirilir. Oysa gerilim kazancı, polarite terslemesi olmaksızın birimden (birden) küçüktür ve devre ortak-kaynak düzenlemesine göre daha yüksek giriş direnci ve daha düşük çıkış direnci gösterir.




Şekil 10.14 Kaynak izleyici yükselteç devresi.

Eğer çıkış Şekil 10.14(b)'deki gibi kaynak ucundan alınırsa, giriş ve çıkış arasında polarite farkı olmayacaktır ve gerilimin genliği, giriş değerinden daha düşük olacaktır. ac gerilim kazancı aşağıdaki gibi belirlenebilir. Geçit-kaynak gerilimi $V_{gs}$:

$$V_{gs} = V_i - V_o$$

$V_o = I_d R_s$ ve $I_d = g_m V_{gs}$ olduğu için yukarıdaki denklem şöyle ifade edilebilir:

$$V_{gs} = V_i - I_d R_S = V_i - (g_m V_{gs}) R_S$$



Buradan,

$$V_i = (1 + g_m R_S)\, V_{gs}$$

Böylece yükselteç gerilim kazancı,

$$A_v = \frac{V_o}{V_i} = \frac{(g_m V_{gs}) R_S}{(1 + g_m R_S) V_{gs}}$$

$$= \frac{g_m R_S}{1 + g_m R_S} \qquad (10.12)$$

$r_m = 1/g_m$ yi kullanarak,

$$A_v = \frac{V_o}{V_i} = \frac{(1/r_m) R_S}{1 + (1/r_m) R_S} = \frac{R_S}{r_m + R_S} \qquad (10.13)$$

Görüldüğü gibi gerilim kazancı birden küçüktür ve $R_S$, $r_m$'den büyük oldukça 1'e yaklaşmaktadır. Yükseltecin giriş direnci:

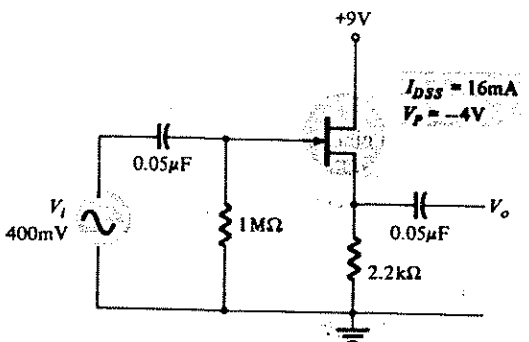
$$\boxed{R_i = R_G} \qquad (10.14)$$

çıkış direnci ise, elemanın $r_m$ ac direnciyle paralel $R_S$ kaynak öngerilim direncidir:

$$\boxed{R_o = R_S \| r_m} \qquad (10.15)$$

### ÖRNEK 10.10

Şekil 10.15'teki devrenin gerilim kazancını ve giriş ve çıkış empedanslarını hesaplayın.




Şekil 10.15 Örnek 10.10 için kaynak izleyici yükselteç devresi.

Çözüm:

dc öngerilim koşullarından $V_{GSQ}$ = -2. 8b V bulunur. Elemanın geçiş iletkenliği:

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(16 \times 10^{-3})}{-4} = 8 \times 10^{-3} = 8 \text{ mS}$$

Öngerilim koşulunda (noktasında) :

$$g_m = g_{mo}\left(1 - \frac{V_{GSQ}}{V_P}\right) = 8 \text{ mS}\left(1 - \frac{-2.86 \text{ V}}{-4 \text{ V}}\right) = 2.3 \text{ mS}$$

ve JFET ac direnci,

$$r_m = 1/g_m = 1/2.3 \times 10^{-3} = 434.8\ \Omega$$

ac gerilim kazancı,

$$A_v = \frac{V_o}{V_i} = \frac{R_S}{r_m + R_S} = \frac{2.2 \times 10^3}{434.8 + 2.2 \times 10^3} = 0.835$$

Yükselteç giriş direnci,

$$R_i = R_G = \mathbf{1\ M\Omega}$$

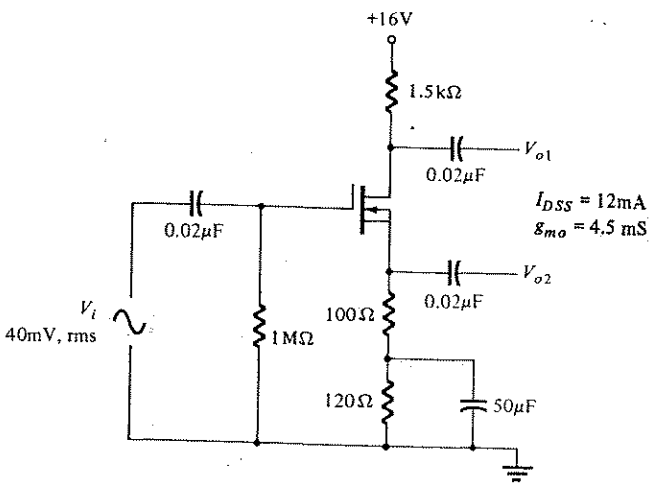
ve çıkış empedansı,

$$R_o = r_m || R_S = 434.8 || 2.2 \times 10\text{-}3 = 363.05\ \Omega$$

olarak bulunur.

ÖRNEK 10.11

Şekil 10.16'daki devre için $V_{o1}$ ve $V_{o2}$ çıkış gerilimlerini hesaplayın.




Şekil 10.16 Örnek 10.11 için JFET yükselteç devresi



Çözüm:

Verilen bilgilerden,

$$|V_P| = \frac{2I_{DSS}}{g_{mo}} = \frac{2(12 \times 10^{-3})}{4.5 \times 10^{-3}} = 5.33 \text{ V}$$

dc öngerilim hesaplarından $V_{GS}$ = -1.4 V. Bu dc öngerilim değerinde:

$$g_m = g_{mo}\left(1 - \frac{V_{GS}}{V_P}\right) = 4.5 \text{ mS}\left(1 - \frac{-1.4 \text{ V}}{-5.33 \text{ V}}\right) = 3.32 \times 10^{-3} \text{ S} = 3.32 \text{ mS}$$

Buradan,

$$r_m = \frac{1}{g_m} = \frac{1}{3.32 \times 10^{-3}} = 301.2\ \Omega$$

akaç çıkışındaki ac gerilimi :

$$V_{O1} = A_v V_i = \frac{-R_D}{r_m + R_{S1}} V_i$$

$$= \frac{1.5 \times 10^3}{301.2 + 100}(40 \text{ mV rms}) = -149.55 \textbf{ mV rms}$$

kaynak çıkışındaki ac gerilimi :

$$V_{O2} = A_v V_i = \frac{-R_{S1}}{r_m + R_{S1}} V_i$$

$$A_v = \frac{100}{301.2 + 100}(40 \text{ mV rms}) = 9.97 \textbf{ mV rms}$$

## Yük ve Kaynak Direncinin Etkisi

Şekil 10.17'de gösterildiği gibi, kaynak izleyicinin çıkışına bir yük bağlandığı zaman gerilim kazancı, kaynak direncine paralel $R_L$ yük direnci ile (10.13) denklemi uyarlanarak elde edilir:

$$\boxed{A_v = \frac{V_o}{V_i} = \frac{R_S || R_L}{r_m + R_S || R_L}} \quad (10.16)$$

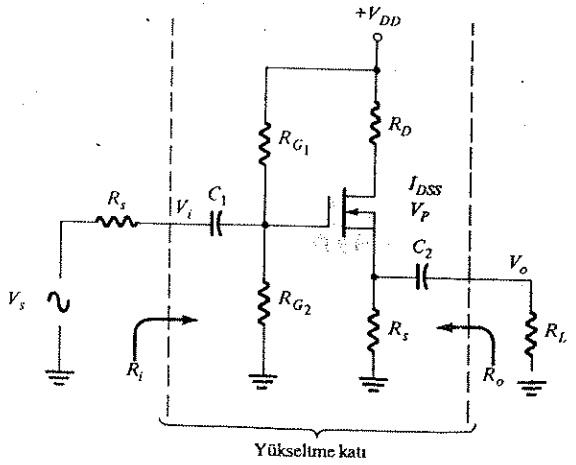
Yükselteç katının giriş direnci, $R_{G1}$ ve $R_{G2}$ öngerilim dirençlerinin paralel eş değeridir.

$$\boxed{R_i = R_{G1} || R_{G2}} \quad (10.17)$$

Yükten yükseltece doğru bakacak olursak çıkış direnci, elemanın direnci $r_m$ ile paralel kaynak direnci $R_S$ olacaktır:

$$R_o = R_S \,||\, r_m \tag{10.18}$$

Kaynak direncinin yüklemesi, yükselteç katının giriş direnci tarafından kaynağın yüklenmesi nedeniyle giriş geriliminin azalmasına neden olur.

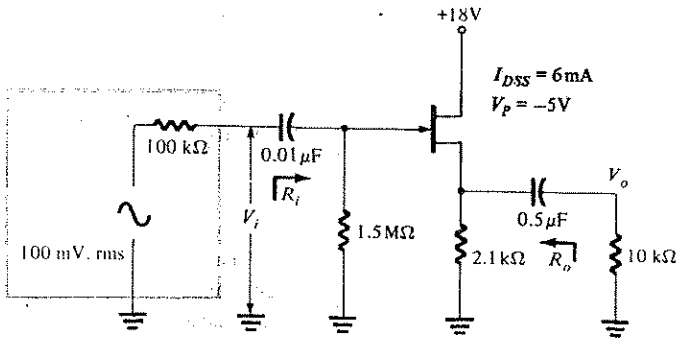



Şekil 10.17 Kaynak ve yük dirençleri ile birlikte FET yükselteç devresi.

$$V_i = \frac{R_i}{R_S + R_i} V_S \tag{10.19}$$

Örnek 10.12

Şekil 10.18'deki devre için çıkış gerilimi $V_o$ ve çıkış direnci $R_o$'yu hesaplayın.




Şekil 10.18 Örnek 10.12 için kaynak izleyici devre.



Çözüm:

dc öngerilim hesaplarından $V_{GS}$ = -2.69 V'dur. Böylece,

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(6 \times 10^{-3})}{|-5|} = 2.4 \text{ mS}$$

dc öngerilim durumunda $g_m$ değeri:

$$g_m = g_{mo}\left(1 - \frac{V_{GSQ}}{V_P}\right) = 2.4 \text{ mS}\left(1 - \frac{-2.69 \text{ V}}{-5 \text{ V}}\right) = 1.11 \text{ mS}$$

Burada ;

$$r_m = \frac{1}{g_m} = 900.9\ \Omega$$

Giriş gerilimi:

$$V_i = \frac{R_i}{R_S + R_i} V_S = \frac{1.5 \times 10}{100 \times 10 + 1.5 \times 10}(100 \text{ mV rms})$$
$$= 93.75 \text{ mV rms}$$

Yükseltecin kazancı:

$$A_v = \frac{R_S \,||\, R_L}{r_m + R_S \,||\, R_L}$$
$$= \frac{(2.1 \times 10^3) \,||\, (10 \times 10^3)}{900.9 + (2.1 \times 10^3 \,||\, 10 \times 10^3)} = 0.66$$

Böylece çıkış gerilimi:

$$V_o = A_v V_i = (0.66)\ (93.75 \text{ mV rms}) = \mathbf{61.9 \text{ mV rms}}$$

Çıkış direnci :

$$R_o = r_m \,||\, R_S = (900.9) \,||\, (2.1 \times 10^3) = \mathbf{630.4\ \Omega}$$

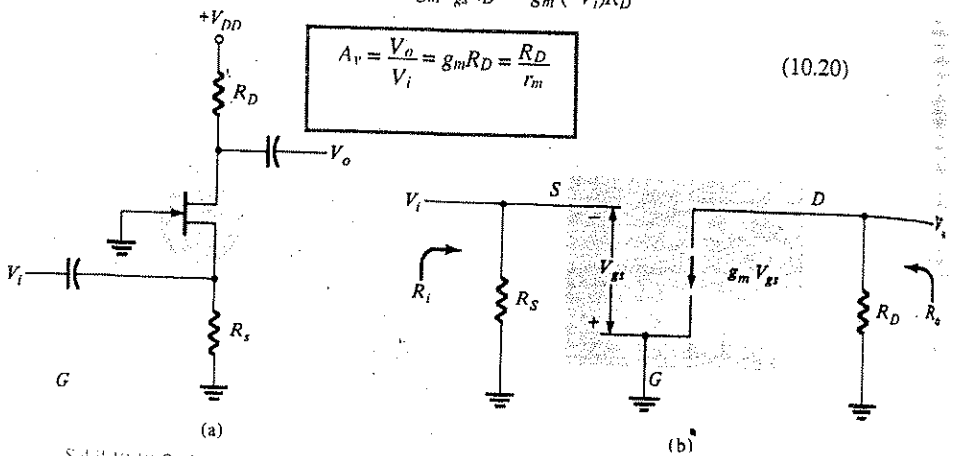
## 10.6 ORTAK KAPILI DEVRE

Şekil 10.19'de, kaynağa ac girişi uygulanan ve akaçtan ac çıkışı alınan üçüncü bir devre düzenlemesi verilmiştir; buna ortak geçitli yükselteç düzenlemesi denir. Görüleceği üzere bu yükselteç, düşük bir giriş empedansı, terslemesiz gerilim kazancı (ortak akaçlı devreye benzer büyüklükte) ve ortak akaçlı devre ile aynı çıkış direncine sahip olacaktır.

Şekil 10.19a'daki ac eşdeğer devre, Şekil 10.19b'de verilmiştir. Gerilim kazancı aşağıdaki gibi bulunur:

$$V_o = -I_d R_D = -g_m V_{gs} R_D = -g_m (-V_i) R_D$$

$$\boxed{A_v = \frac{V_o}{V_i} = g_m R_D = \frac{R_D}{r_m}} \qquad (10.20)$$




Şekil 10.19 Ortak geçitli yükselteç: (a) devre (b) ac eşdeğer devresi.

Giriş direnci :

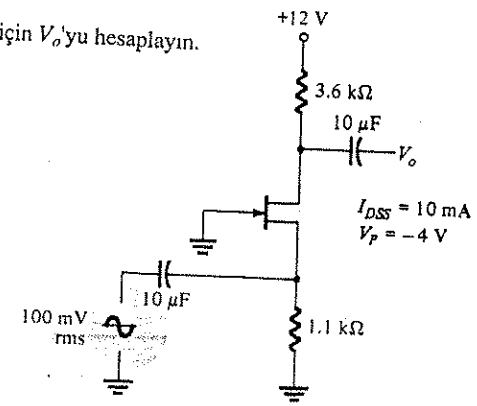
ve çıkış direnci :

$$\boxed{R_i = R_s} \qquad (10.21)$$

$$\boxed{R_o = R_D} \qquad (10.22)$$

ÖRNEK 10.13

Şekil 10.20'deki devre için $V_o$'yu hesaplayın.




Şekil 10.20 Örnek 10.13 için devre.



Çözüm:

Dc öngerilim hesaplamalarından $V_{GSQ}$= -2.2 V bulunur.$g_{mo}$ = 5 mS ile $g_m$ değeri:

$$g_m = g_{mo}\left(1 - \frac{V_{GS_Q}}{V_P}\right) = 5\text{ mS}\left(1 - \frac{-2.69\text{ V}}{-5\text{ V}}\right) = 2.25\text{ m}$$

burada,

$$r_m = \frac{1}{g_m} = \frac{1}{2.25 \times 10^{-3}} = 444.4\ \Omega$$

Buradan yükseltecin gerilimi kazancı :

$$A_v = \frac{V_o}{V_i} = \frac{R_D}{r_m} = \frac{3.6 \times 10^3}{444.4} = 8.1$$

Çıkış gerilimi,

$$V_o = A_v V_i = 8.1\ (100\text{ mV rms}) = \mathbf{0.81\ V\ rms}$$

## 10.7 FET'Lİ YÜKSELTEÇ DEVRELERİNİN TASARIMI

Bir yükselteç devresinin tasarımı, istenen gerilim kazancı ile makul giriş ve çıkış dirençlerinin elde edilmesini kapsar. Şekil 10.2a'daki ortak kaynaklı yükselteç için gerilim kazancı (10.7) denkleminde verilmiştir. Daha sonra dc öngerilim durumunu ve arzu edilen ac kazancını elde etmek için JFET seçimi oldukça önemlidir. Tasarım işleminin adım adım veya bir işlem sırasına göre yapılması zorunlu değildir. Bu, eldeki bilgilere ve kazanç, direnç ve dc öngerilimi gibi çeşitli devre değerlerinin ele alınış sırasına bağlıdır. İstenen parametreler için bir JFET devresinin tasarımının nasıl gerçekleştirileceği bazı örneklerle gösterilecektir. İstenen gerilim kazancına ulaşmak için daha başka tasarım yaklaşımları da kullanılabilir.

ÖRNEK 10.4

Şekil 10.20'daki gibi bir JFET yükselteci tasarlayın. Gerilim kazancının büyüklüğü 20 olacaktır. $V_{DD}$ = 20 V kaynak gerilimine sahip 2N4416 tip $n$-kanallı bir JFET kullanın.

Çözüm:

2N4416 için imalatçının sağladığı bilgiler şöyledir:

$I_{DSS}$ 5'ten 15 mA'e kadar ($I_{DSS}$ = 10 mA kullanın)

$V_p$ = -6 V

$I_{DSS}$ = 10 mA için, elemanın geçiş iletkenliği

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(10 \times 10^{-3})}{|-6|} = 3.33 \text{ mS}$$

Tasarıma başlamanın bir yolu, bir değerler tablosu oluşturmak ve daha uygun bir değerler aralığı olup olmadığına bakmaktır.

Aşağıda, dc öngeriliminin 0 ile -5 volt arasında değiştiği bir tablo verilmiştir.

1. $V_{GS}$ için bir değer seçin
2. $I_p = I_{DSS}\,(1 - V_{GS}/V_p)2$.
3. $g_m = g_{mo}\,(1 - V_{GS}/V_p)$, $r_m = 1/g_m$.
4. $A_v = -R_D/r_m$ den, $R_D = |A_v|\ r_m$.
5. Akaç direnci üzerindeki öngerilim düşmesini ($I_DR_D$) hesaplayın.

| (1) $V_{GS}$ (V) | (2) $I_D$ (mA) | (3) $r_m$ (Ω) | (4) $R_D$ (kΩ) | (5) $I_DR_D$ (V) | |
|---|---|---|---|---|---|
| 0 | 10 | 300 | 6 | 60 | $V_{DD}$ = 20 V değerinde bu gerilim düşümleri çok büyük olmaktadır. |
| -1.7 | 5 | 424 | 8.5 | 42.5 | |
| -3 | 2.5 | 600 | 12 | 30 | |
| -4 | 1.1 | 900 | 18 | 20 | |
| -4.5 | 0.625 | 1200 | 24 | 15 | Bu aralık içindeki herhangi bir değer kabul edilebilir niteliktedir. |
| -5 | 0.278 | 1800 | 36 | 10 | |
| -5.5 | 0.07 | 3600 | 72 | 5 | |

Tablodaki bilgilerden, 0 ile –4 V aralığında bir dc öngerilimi seçilmesinin, 20 V kaynak geriliminde çok büyük bir düşüşe neden olduğu görülür. Kabul edilebilir bir çalışma için $V_{GS}$ öngerilim değerleri –4.5 ve – 5.5 V arasında seçilmelidir. $V_{GS}$ = –5 V secildiğinde kanal direncinin değeri:

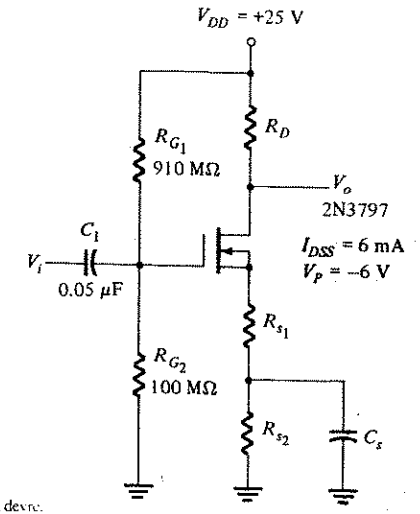
$$R_D = 36 \text{ k}\Omega \text{ olur.}$$

$V_{GS} = -I_DR_S$ olduğundan $R_S$'nin tasarım değeri :

$$R_S = \frac{-V_{GS}}{I_D} = \frac{-5}{0.278 \times 10^{-3}} = 17.98 \quad \textbf{(18 k}\Omega \textbf{ kullanın)}$$

Bir JFET devresi için $R_G$ = 1 MΩ seçilmesi uygundur? Sonuçta elde edilen devre Şekil 10.21'de görülmektedir.

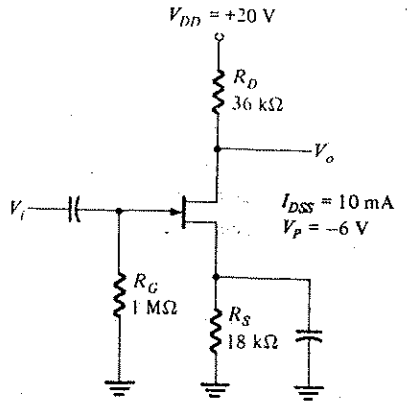





Şekil 10.21 Örnek 10.14'te tasarlanan devre.

ÖRNEK 10.15

Şekil 10.22'deki yükselteç devresinin tasarımını kazancı, 8 olacak şekilde tamamlayın.




Şekil 10.22 Örnek 10.15'teki tasarım için devre.

Çözüm:

Örnek 10.14'tekine benzer bir tablo, $V_{GS}$ değerleri aralığının tamamı içinde kabul edilebilir bir öngerilim elde edilebileceğini gösterir. $V_{GS} = -3$ V alırsak:

$$V_{GS} = -3 \text{ V} \quad \text{(seçilen değer)}$$

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2 = 6 \text{ mA}\left(1 - \frac{-3 \text{ V}}{-6 \text{ V}}\right)^2 = 1.5 \text{ mA}$$

$$g_m = g_{mo}\left(1 - \frac{V_{GS}}{V_P}\right) = \frac{2(6 \times 10^{-3})}{|-6|}\left(1 - \frac{-3}{-6}\right) = 1 \text{ mS}$$

$$r_m = \frac{1}{g_m} = \frac{1}{1 \times 10^{-3}} = 1000 \ \Omega$$

Kazancının 8 olması için,

$$A_v = -8 = \frac{R_D}{r_m + R_{S1}}$$

$R_D$ direnci, dc öngerilim düşümü, $V_{DD}$'nin yarısı olacak şekilde seçilirse:

$$I_D R_D = \frac{V_{DD}}{2} = 12.5 \text{ V}$$

$$R_D = \frac{I_D R_D}{I_D} = \frac{12.5 \text{ V}}{1.5 \text{ mA}} = 8.33 \text{ k}\Omega \text{ (9.1 k}\Omega \text{ kullanın)}$$

Burada kazancın 8 olması için ,

$$A_v = -8 = \frac{-R_D}{r_m + R_{S1}} = -\frac{9.1 \times 10^3}{1000 + R_{S1}}$$

$$R_{S1} = \frac{9.1 \times 10^3}{8} - 1000 = 137.5 \ \Omega \quad (130 \ \Omega \text{ kullanın})$$

$V_{GS} = V_G - V_S$ olduğundan ;

$$= \frac{100 \text{ M}\Omega}{910 \text{ M}\Omega + 100 \text{ M}\Omega}(25 \text{ V}) - 1.5 \times 10^{-3}(R_{S1} + R_{S2}) = -3 \text{ V}$$

$$R_{S1} + R_{S2} = \frac{2.475 + 3}{1.5 \times 10^{-3}} = 3.65 \times 10^3 \ \Omega$$

$$R_{S2} = 3650 - 130 = 3520 \ (3.6 \text{ k}\Omega \text{ kullanın})$$

Böylece mevcut tasarım için aşağıdaki direnç değerleri elde edilir:

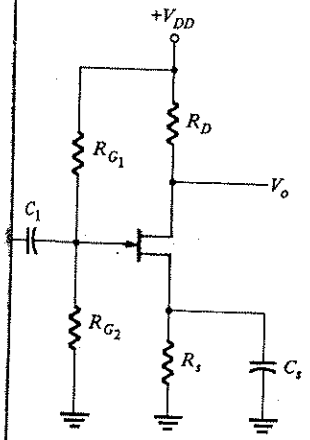
$$R_D = 9.1 \text{ k}\Omega$$



$$R_{S1} = 130 \ \Omega$$
$$R_{S2} = 3.6 \text{ k}\Omega$$

Bir yükselteç devresinin tasarımı yalnızca istenilen kazancı sağlamak için eleman değerlerinin belirlenmesini değil, aynı zamanda FET'in dc öngeriliminin ele alınmasını da gerektirir. Genelde karşılaşılan bir problem, tasarımda arzu edilen ac kazancı için eleman değerlerinin seçilmesi halinde bu değerlerin dc öngerilim çalışması için uygun olmayabileceğidir. Öte yandan, eleman değeri uygun dc öngerilimi sağlamak için seçilirse, devre istenilen ac kazancını vermeyebilir. Bu nedenle devre tasarımını tamamlamak için FET'in $V_{GS}$ ve $I_D$ değerleri ile ilgili sınırların da dc ve ac varsayımlarına (hesaplarına) katılması gerekir. Dikkate alınması gereken bütün bu faktörler karşısında, temelde hangi devre özelliklerinin ilk önce seçildiğine veya hesaplandığına ve hangi devre özelliklerinin daha önemli görüldüğüne bağlı olarak, birçok uygun tasarım çözümü olabileceği açıktır.

Örneğin, dc öngerilim özellikleriyle başlayalım ve öngerilim devresinin $I_{DSS}/2$'ye ayarlandığını düşünelim. Buna ek olarak, kanal gerilimini $V_D = V_{DD}/2$ olarak seçersek, tasarımın geri kalan kısmı, var olabilecek bu tür başlangıç kısıtlamaları dahilinde hangi gerilim aralıklarının bulunduğunu belirlemek için incelenebilir. Şekil 10.23'te, devre ve tasarımda kullanılan denklemler verilmiştir.




| DC Öngerilim | AC Hesaplamalar |
|---|---|
| $I_D = I_{DSS}(1 - \frac{V_{GS}}{V_P})^2$ | $A_v = -\frac{R_D}{r_m}$ |
| $V_D = V_{DD} - I_D R_D$ | $g_m = g_{mo}(1 - \frac{V_{GS}}{V_P})$ |
| $V_S = I_D R_S$ | $g_{mo} = \frac{2I_{DSS}}{\lvert V_P \rvert}$ |
| $V_G = \frac{R_{G_2}}{R_{G_1} + R_{G_2}} V_{DD}$ } $V_{GS} = V_G - V_S$ | $r_m = \frac{1}{g_m}$ |

Şekil 10.23 Devre ve tasarım denklemleri.

ÖRNEK 10.16

Öngerilim seviyeleri $I_h = I_{DSS}/2$ ve $V_D = V_{DD}/2$ olcak şekilde, $I_{DSS} = 12$ mA ve $V_p = -4$V tipik değerlerine sahip bir MOSFET kullanarak bir FET devresi tasarlayın.

(En yüksek gerilim kazancını sağlamak için $V_{DD}$ = 25 V'luk bir kaynak gerilimi kullanın).

Çözüm:

İstenilen dc öngerilim koşullarından,

$$I_D = \frac{I_{DSS}}{2} = \frac{12\text{ mA}}{2} = 6\text{ mA}$$

Bunu sağlamak için,

$$V_{GS} = \left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right) V_P = \left(1 - \sqrt{\frac{6\text{ mA}}{12\text{ mA}}}\right)(-4\text{ V}) = -1.17$$

bağlantısından,

$$V_D = V_{DD}/2 = 25\text{ V}/2 = 12.5\text{ V},$$
$$I_D R_D = V_{DD} - V_D = 12.5\text{ V}$$

$$R_D = \frac{12.5\text{ V}}{6\text{ mA}} = 2.08\text{ k}\Omega \quad (2\text{ k}\Omega \text{ kullanın})$$

ayrıca,

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(12 \times 10^{-3})}{|-4|} = 6\text{ mS}$$

$V_{GS}$ = -1.17 V öngerilim düzeniydeki $g_m$ değeri :

$$g_m = g_{mo}\left(1 - \frac{V_{GS}}{V_P}\right) = 6\text{ mS}\left(1 - \frac{-1.17\text{ V}}{-4\text{ V}}\right) = 4.25\text{ mS}$$

ve

$$r_m = \frac{1}{g_m} = \frac{1}{4.25 \times 10^{-3}} \cong 235\ \Omega$$

$R_S$'in tamamen köprülenmiş halde en büyük yükselteç kazancı

$$A_v = \frac{-R_D}{r_m} = \frac{-2 \times 10^3}{235} = -8.5$$

$R_S$'yu seçmek için orijin noktasından 6 mA'lik öngerilim noktasına çekilen bir kendinden-öngerilim doğrusunun

$$R_S = \frac{V_{GS}}{I_D} = \frac{1.17\text{ V}}{6\text{ mA}} = 195\ \Omega$$

değerinden kaynaklanacağını, ancak en uç durumda +25 V'tan dc öngerilim noktası $I_D$ = 6 mA ve $V_{GS}$ = –1.17 V'a giden bir kendinden öngerilim doğrusunun,



$$R_S = \frac{V_G - V_{GS}}{I_D} = \frac{25\text{ V} - (-1.17\text{ V})}{6\text{ mA}} = \frac{26.17\text{ V}}{6\text{ mA}} = 4.36\text{ k}\Omega$$

değerinden kaynaklanacağını ele alalım. Ancak son $R_S$ değerinde $R_S$ üzerindeki gerilim düşümü,

$$I_D R_S = (6\text{ mA})\ (4.36\text{ k}\Omega) = 26.16\text{ V}$$

olacaktır, ki bunun da çok büyük olduğu açıktır.

En düşük $V_S$ değerindeki dc öngerilimini seçersek:

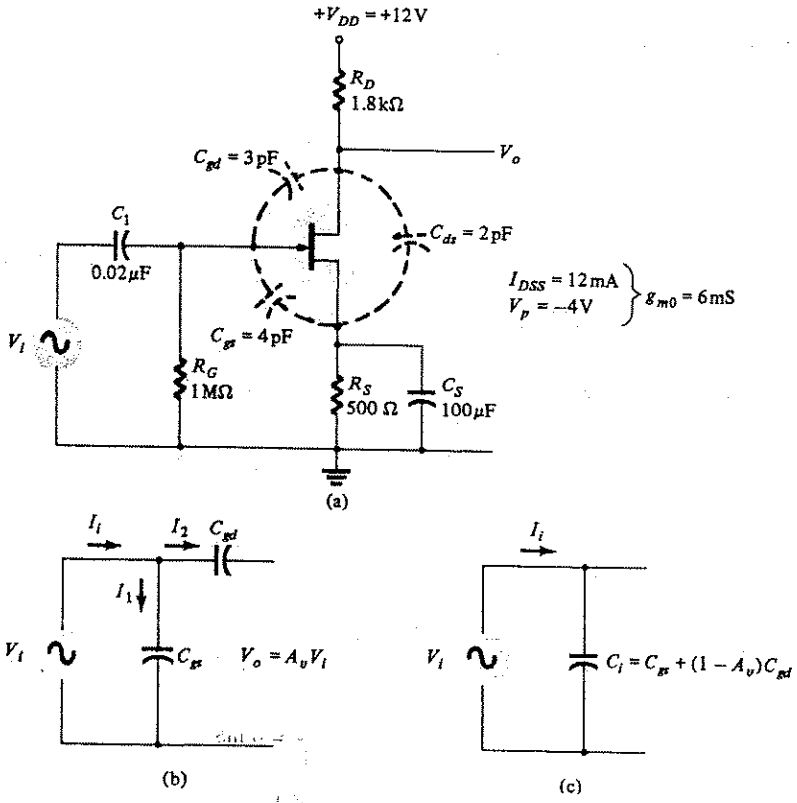
$$R_S = 195\ \Omega\ (R_S = 200\ \Omega \text{ kullanın})$$

Bunun için $R_{G1}$ = açık devredir ve $R_{G2}$ = 100 MΩ (yada istenilen başka bir büyük değer) olacaktır. Sonuçtaki devre değerleri:

$$R_D = \mathbf{2\ k\ \Omega}$$
$$R_S = \mathbf{200\ \Omega}$$
$$R_{G1} = \textbf{\textit{açık devre}}$$
$$R_{G2} = \mathbf{100\ M\Omega}$$

## 10.8 YÜKSEK FREKANS ETKİLERİ - MİLLER KAPASİTANSI

Buraya kadar yapılan AC analizinde, devrenin sadece orta frekanslarda çalışması ele alınmıştır. Daha yüksek frekanslarda, uçlar arasındaki devre kapasitansları, artan frekansa bağlı olarak azalan kapasitif empedanstan dolayı, yükselteç kazancında düşüşe neden olacaktır. Transistörün yapısından (ya da devredeki kaçaklardan) kaynaklanan bu devre kapasitanslarının, devreye bağlı olmayan, ancak devre ve transistör yapısının bir sonucu olarak ortaya çıkan kapasitanslar olduğunu göstermek için, Şekil 10.24a'da, kesik çizgilerle gösterilmiştir. Her bir uç kümesi arasındaki transistör kapasitansının genel yükselteç kazancını etkilemesine karşılık, en büyük etki, aşağıda tartışılacağı gibi etkili kapasitansın yükselteç kazancı ile çarpılmasına neden olan *Miller etkisi* nedeniyle giriş ile çıkış arasındaki kapasitanstan gelmektedir.




Şekil 10.24 [illegible] Miller kapasitansının oluşturulması.

## MİLLER ETKİSİ (Miller Kapasitansı)

Bu transistör kapasitanslarının en belirgin etkisi, Şekil 10.24'teki devrede $C_{gd}$ ile gösterilen giriş ile çıkış uçları arasındaki kapasitanstan kaynaklanmaktadır. Her bir kapasitif empedans yüksek frekanslarda yüklemeye neden olurken, giriş/çıkış kapasitansı $C_{gd}$'den kaynaklanan etkili yükleme miktarı, yükselteç kazancı ile artar. Şekil 10.24b'de, Şekil 10.24a'daki JFET yükseltecin ac eşdeğer devresi verilmiştir; bu şekilde uçlar arası kapasitansların etkisi de belirtilmiştir. Şekil 10.24b'de giriş akımı:

$$I_i = V_i Y_i = I_1 + I_2 = V_i Y_{gs} + (V_i - A_v V_i) Y_{gd}$$

Buradan,



$$Y_i = Y_{gs} + (1 - A_v) Y_{gd}$$

elde edilir.

Bu da kapasitans değerleri terimleriyle ifade edilebilir

$$C_i = C_{gs} + (1 - A_v) C_{gd} \qquad (10.23a)$$

$$C_M = (1 - A_v) C_{gd} \qquad (10.23b)$$

ki burada, $C_M$, Miller kapasitansıdır.

Şekil 10.24c'de gösterildiği gibi, hem $C_{gs}$ hem de $C_{gd}$'den kaynaklanan etkin (efektif) giriş kapasitansı, (10.23). denklem ile verilen etkin kapasitanstır ve çoğunlukla Miller etkisinden kaynaklanmaktadır.

ÖRNEK 10.17

Şekil 10.24'deki devredeki Miller kapasitansını hesaplayın.

Çözüm:

dc öngerilimi hesaplarsak $V_{GSQ} = -1.8$ V bulunur. Öngerilim noktasındaki iletkenliği :

$$g_{mo} = \frac{2I_{DSS}}{|V_P|} = \frac{2(12\text{ mA})}{|-4\text{ V}|} = 6\text{ mS}$$

$$g_m = 6 \times 10^{-3}\left(1 - \frac{-1.8}{-4}\right) = 3.3\text{ mS}$$

bu durumda $r_s$ değeri :

$$r_m = \frac{1}{g_m} = \frac{1}{3.3 \times 10^{-3}} = 303\ \Omega$$

ve devrenin orta frekans kazancı :

$$A_v = \frac{-R_D}{r_m} = \frac{-1.8 \times 10^3}{303} = -5.94$$

Bu durumda Miller kapasitansı :

$$C_M = (1 - A_v) C_{gd} = [1 - (-5.94)]\ (3\text{ pF}) = \mathbf{20.82\text{ pF}}$$

## 10.9 FET'Lİ YÜKSELTEÇ DEVRELERİNİN BİLGİSAYARLA ANALİZİ

Bilgisayar, çok çeşitli devrelerin dc öngerilim ve ac kazanç ve empedans hesaplarını oldukça etkin bir şekilde yapmak amacıyla kullanılabilir. ac kazancı hesaplanmadan önce dc öngerilim hesapları yapılmalıdır. Dc öngerilim hesapları 7. Bölümde verilen türden bir modülle yapılabilir. Denklemler ve bilgisayar komutları 10.1. listede verilmiştir. Aşağıdaki programda (Liste 10.2), daha önce geliştirilen dc öngerilim modülü kullanılmaktadır; ayrıca Şek. 10.25'teki devrenin ac hesapları için 1300 modülü adı verilen yeni bir modül eklenmiştir. Programın çalıştırılmasıyla elde edilen bazı tipik sonuçlar Liste 10.3'te verilmiştir.

**LİSTE 10.1 Modül 1300 İçin Denklemler ve Bilgisayar Deyimleri**

| Denklemler | Bilgisayar Deyimleri |
|---|---|
| $g_{mo}=\frac{2\,I_{DSS}}{\lvert V_P\rvert}$ | G0 = 2 * SS/ABS(VP) |
| $g_m=g_{mo}\left(1-\frac{V_{GS}}{V_P}\right)$ | GM = G0 * (1 – GS/VP) |
| $r_m=\frac{1}{g_m}$ | RM = 1/GM |
| $R_P=R_D \lVert R_L$ | RP = RD * RL/(RD + RL) |
| $A_v=-\frac{R_D}{r_m+R_{S1}}$ | AV = –RP/(RM + S1) |
| $R_i=R_{G1} \lVert R_{G2}$ | R1 = R1 * R2/(R1 + R2) |
| $R_o=R_D$ | RO = RD |
| $V_i=\frac{R_i}{R_S+R_i}V_S$ | VI = RI * VA/(RA + RI) |
| $V_o=A_vV_i$ | VO = AV * VI |

```
10 REM ************************************
20 REM ************************************
30 REM FET ac yükselteç hesapları için modül
40 REM 5Î0 REM
60 REM ************************************
100 PRINT "Bu program, bir JFET veya kanal ayaralamalı MOSFET"
110 PRINT "için dc öngerilim hesaplarını ve"
```



```
120 PRINT "Şekil 10.23'teki gibi bir devre için"
130 PRINT "ac yükselteç hesaplamalarını yapar."
140 PRINT
150 PRINT "Aşağıdaki devre bilgilerini girin:"
160 PRINT
170 INPUT "RG1 (açık devre ise IE30 kullanın)  = ";R1
180 INPUT "RG2                                 = ";R2
190 INPUT "Toplam kaynak direnci          ,RS  = ";RS
200 INPUT "                                 RD = ";RD
210 PRINT
220 INPUT "Besleme gerilimi, VDD = "; DD
230 PRINT
240 PRINT "Aşağıdaki eleman bilgilerini girin:"
250 INPUT "akaç-kaynak doyma akımı, IDSS = "; SS
260 INPUT "geçit-kaynak kısıma gerilimi, VP = ";VP
270 PRINT
280 REM   Şimdi ön gerilim hesaplarını yapalım
290 GOSUB 11000
300 PRINT "Kutuplama akımı, ID ="; ID*1000!; "mA"
310 PRINT "Öngerilimler:"
320 PRINT "VGS ="; GS; "Volt"
330 PRINT "VD = "; VD; "Volt"
340 PRINT "VS = "; VS; "Volt"
350 PRINT "VDS =" ; DS; "Volt"
360 PRINT :PRINT
370 PRINT "Şimdi de  ac yükselteç verilerini alalım:"
380 PRINT
390 INPUT "Yük direnci (yok ise IE30 alın), RL = ";RL
400 INPUT "Kaynak gerilim, Vs = " ; VA
410 INPUT "Kaynak direnci, Rs = "; RA
420 INPUT "Köprülenmemiş kaynak direnci, RS1 = ";S1
430 REM    Şimdi FET ac hesaplamalarını yapalım
440 GOSUB  1300
450 PRINT
460 PRINT "Yükseltecin gerilim kazancı, Av = "; Av
470 PRINT "Yük üzerindeki  çıkış gerilimi"; VL * 1000 "; "AV"
480 PRINT
490 PRINT "Yükselteç katının giriş direnci, Ri=";RI/1000 "kiloohm"
500 PRINT "Yükselteç katı çıkış direnci, Ro = ";RO/1000 "kiloohm"
510 END
```

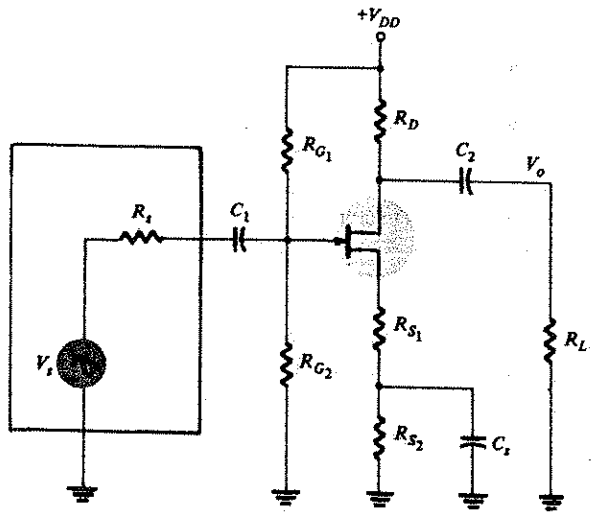
```
11000 REM FET dc öngerilim hesaplamaları için modül
11010 GG = (R2/(R1+R2))*DD
11020 A=SS*RS/VP^2
11030 B=1-2*SS*RS/VP
11040 C=SS*RS-GG
11050 D=B^2-4*A*C
11060 IF D<0 THEN PRINT "Çözüm yok!!!" :STOP
11070 V1=(-B+SQR (D))/(2*A)
11080 V2=(-B-SQR(D))/(2*A)
11090 IF ABS (V1)>ABS(VP) THEN GS=V2
11100 IF ABS (V2)>ABS (VP) THEN GS=V1
11110 ID=SS*(1-GS/VP)^2
11120 VS=ID*RS
11130 VG=GG
11140 VD=DD-ID*RD
11150 DS=VD-VS
11160 RETURN

13000 REM Module to do FET amplifier ac calculations
13010 G0=2*SS/ABS (VP)
13020 GM=G0* (1-GS/VP)
13030 RM=1/GM
13040 AV=-RD/ (RM+S1)
13050 RI=R1*R2/ (R1+R2)
13060 RO=RD
13070 VI=RI*VA/ (RA+RI)
13080 VL=AV*VI* (RL/ (RO+RL))
13090 RETURN
```

Bu program bir JFET veya kanal-ayarlamalı MOSFET için dc öngerilim hesaplarını ve Şekil 10.23'teki gibi bir devre için ac yükselteç hesaplamalarını yapar.

Aşağıdaki devre bilgilerini girin:

```
RG1 (açık devre ise 1E30 kullanın) = ? 110E6
RG2                                = ? 10E6
Toplam kaynak direnci,          RS = ? 300
                                RD = ? 1800
```






Şekil 10.25 ac ve ac hesaplamalarında kullanılan yükselteç devresi.

Besleme gerilimi, VDD = ? 18

Aşağıdaki JFET transistör bilgilerini girin:
Akaç-kaynak doyma akımı, IDSS = ? 6E - 3
Geçit-kaynak kısma gerilimi, Vp = ? - 3

Öngerilim akımı ID = 5.460326 mA
Öngerilimler :
VGS = -.1380968 volt
VDS = 8.171413 volt
VS = 1.638098 volt
VDS = 6.533316 volt

Şimdi de ac yükselteç verilerini alalım:

Yük direnci (yok ise 1E30 alın), RL = ? 1E30
Kaynak gerilimi, $V_S$ = ? 10E-3
Kaynak direnci, $R_S$ = ? 0
Köprülenmemiş kaynak direnci, RS1 = ? 0
Yükselteç gerilim kazancı, Av = -6.868568
Yük üzerindeki çıkış gerilimi: -68.68568 mV

```
Yükselteç katının giriş direnci Ri = 9166.666 kiloohm
Yükselteç katının çıkış direnci Ro = 1.8 kiloohm

Bu program bir JFET veya kanal-ayarlamalı MOSFET
için de öngerilim hesapları yaparak Şekil 10.23 teki
gibi bir devre için ac yükselteç hesaplamalarını yapar.

Aşağıdaki devre bilgilerini girin:

RG1 (Açık devre ise IE3Ø kullanın) = ? 2.1E6
RG23                               = ? 27ØE3
Toplanan kaynak direnci         RS = ? 1.5E3
                                RD = ? 2.4E3
Besleme gerilimi, VDD =  ? 16

Aşağıdaki JFET transistör bilgilerini girin:

Akaç-kaynak doyma akımı, IDDS = ? 8E-3
Geçit-kaynak kısma gerilimi, VP = ? -4

Öngerilim akımı, ID = 2.416309 mA
Öngerilimler:
VGS = 1.801678 volt
VD  = 1Ø.2ØØ86 volt
VS  = 3.624464 volt
VDS = 6.576393 volt

Şimdi de ac yükselteç verilerini alalım:

Yük direnci (yok ise IE3Ø alın), RL = ? 1ØE3
Kaynak gerilimi, Vs = ? 1ØØ E-3
Kaynak direnci, Rs = ? 1ØØ E*3
Köprülenmemiş kaynak direnci, RS1 = ? 3ØØ

Yükseltecin gerilim kazancı, Av = -3.179261
Yük üzerindeki çıkış gerilimi: -18Ø.8138 mV

Yükselteç katının giriş direnci, Ri = 239.24Ø5 kiloohm
Yükselteç katının çıkış direnci, Ro = 2.4 kilohm
```



## PROBLEMLER

§ 10.3

**1.** $I_{DSS}$ = 10 mA ve $V_p$ = –4 volt özelliklerine sahip bir JFET kullanarak Şekil 10.4'deki devre için gerilim kazancını hesaplayın.

**2.** Şekil 10.4'teki devrede $R_D$ yerine $R_D$ = 1.8 kΩ'luk bir direnç koyarak yükseltecin gerilim kazancını hesaplayın.

**3.** Şekil 10.4'deki devrede $R_S$ = 330 Ω alarak devrenin gerilim kazancını hesaplayın.

**4.** $I_{DSS}$ = 8 mA ve $V_p$ = –5 V özelliklerine sahip bir JFET kullanarak Şekil 10.7'deki devrenin gerilim kazancını hesaplayın.

**5.** Şekil 10.7'deki devrede $R_D$ = 5.6 kΩ alarak devrenin gerilim kazancını hesaplayın.

**6.** Şekil 10.7'deki devrede giriş gerilimini 100 mV tepe alarak çıkış gerilimini hesaplayın.

**7.** Şekil 10.7'deki devrede $R_D$ = 3.6 kΩ, $R_{S1}$ = 150 Ω ve $V_i$ = 80 mV, $r_{ms}$ alarak çıkış gerilimini hesaplayın.

**8.** $I_{DSS}$ = 10 mA ve $V_p$ = –4 v olan bir JFET için Şekil 10.8'deki devrede $A_v$, $R_i$ ve $R_o$ değerlerini bulun.

**9.** Şekil 10.8'deki yük direnci 3 k Ω olarak değiştirilirse $V_i$ = 75 mV tepe için çıkış gerilimi ne olur?

**10.** $R_S$ = 180 Ω için Şekil 10.9'daki devrede yükseltecin gerilim kazancını hesaplayın.

§ 10.4

**11.** Giriş, $V_i$ = 80 mV tepe ve $R_L$ = 22 kΩ'luk yük için şekil 10.11'deki devrenin çıkış gerilimini hesaplayın.

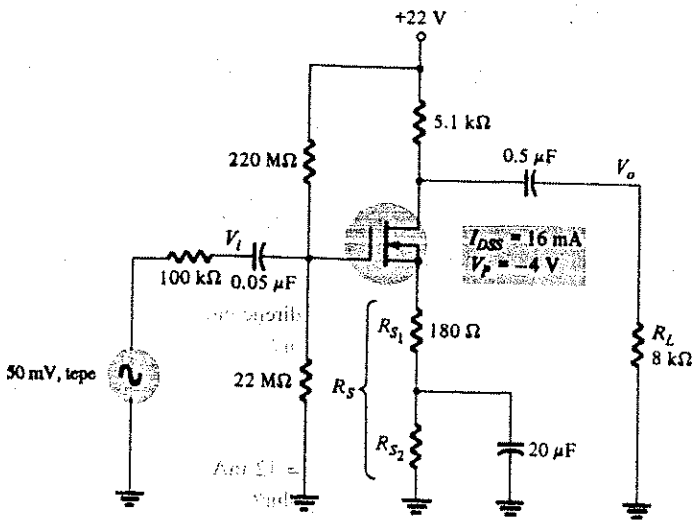
**12.** $R_D$ = 2.4 kΩ ve $R_L$ = 50 kΩ için Şekil 10.11'deki devrenin gerilim kazancını bulun.

**13.** $V_s$ = 120 m tepe, $R_S$ = 100 kΩ ve $R_L$ = 20 kΩ için Şekil 10.13'teki devrenin çıkış gerilimi ne olur?

**14.** Şekil 10.13'teki devrede $R_L$ = 50 kΩ'da 300 mV'luk tepe gerilimi elde etmek için gerekli giriş sinyal geriliminin büyüklüğünü bulun.

**15.** Şekil 10.13'deki devrede, $I_{DSS}$ = 8 mA ve $V_p$ = - 5 V değerlerine sahip bir JFET kullanarak, $R_L$ = 3.3 kΩ ve $R_L$ = 20 kΩ için $A_v$, $R_i$, $R_o$ ve $V_o$ değerlerini hesaplayın.

**16.** Şekil 10.26'daki devrede JFET dinamik direncinin $r_m$ = 250 Ω olması için gerekli $R_S$ değeri nedir?




Şekil 10.26 16'dan 20'ye kadar olan problemler için devre.

**17.** Problem 16'daki öngerilim için $V_o/V_i$ devre kazancı nedir?

**18.** Şekil 10.26'daki devrede yük üzerindeki çıkış gerilimi nedir?

**19.** $R_{S2}$ = 220 Ω alınırsa, Şekil 10.26'daki devrede $V_o/V_i$ devre gerilim kazancını hesaplayın.



**20.** Şekil 10.26'daki devrede, $R_L$ = 20 kΩ olursa çıkış gerilimi ne olur?

§ **10.5**

**21.** Şekil 10.15'teki devredeki JFET yerine $I_{DSS}$ =12 mA, $V_p$ = -3 V değerlerine sahip bir JFET konduğu taktirde çıkış gerilimi ne olur?

**22.** Şekil 10.15'deki devrede $R_L$ = 10 KΩ'luk bir direnç çıkışa bağlanırsa çıkış gerilimi ne olur?

**23.** Şekil 10.15 teki devrede 2.2 kΩ'luk direnç yerine 1.2 kΩ'luk direnç konursa çıkış gerilimi ne olur?

**24.** Şekil 10.16'daki JFET yerine, $I_{DSS}$ = 8 mA ve $V_p$ = -4 V değerlerine sahip bir JFET konursa $V_{O1}$ ve $V_{O2}$ çıkış gerilimleri ne olur?

**25.** Şekil 10.16'daki devrede kanaldan ve kaynaktan görülen çıkış dirençlerini hesaplayın.

**26.** Şekil 10.16'daki devrede, her bir çıkışın 5 kΩ'luk bir yüke bağlandığını varsayarak $V_{O1}$ ve $V_{O2}$'yi hesaplayın.

**27.** Şekil 10.18'deki devrede JFET yerine, $I_{DSS}$ = 12 mA ve $V_p$ = -4 V değerlerine sahip bir JFET konulursa, çıkış gerilimi ne olur?

**28.** Şekil 10.18'deki devrede 2.1 kΩ'luk kaynak direncinin yerine 1.5 kΩ'luk bir direnç konulursa çıkış gerilimi ve direnci ne olur?

§ **10.6**

**29.** Şekil 10.20'deki devrede JFET yerine $I_{DSS}$ = 12 mA ve $V_p$ = -4 V değerlerine sahip bir JFET konursa devrenin kazancı ne olur?

**30.** Şekil 10.20 devrede $V_O$ çıkışına $R_L$ = 10 kΩ'luk bir yük bağlandığında çıkış gerilimi ne olur?

**31.** Şekil 10.20'deki devrede 3.6 kΩ'luk akaç direnci yerine 2.7 kΩ'luk bir direnç bağlanırsa devrenin gerilim kazancı ne olur?

**32.** Şekil 10.20'deki devrede çıkışın 350 mV olması için girişe uygulanması gereken gerilimi hesaplayın.

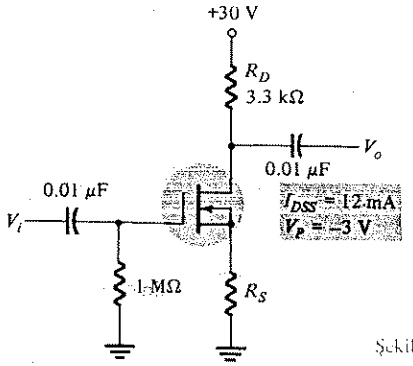
**33.** Şekil 10.20'deki devrede 1.1 kΩ'luk kaynak direnci yerine 820 Ω'luk'bir direnç konduğu taktirde oluşacak çıkış gerilimini hesaplayın.

§ 10.7

**34.** $I_{DSS}$ = 10 mA ve $V_p$ = -6 V değerlerine sahip bir 2N4416 kullanarak, $I_D = I_{DSS}/2$ öngerilimi için en az 5'lik bir ac kazancı sağlayacak biçimde Şekil 10.4'deki gibi bir devre tasarlayın (20 V'luk $V_{DD}$ kullanın).

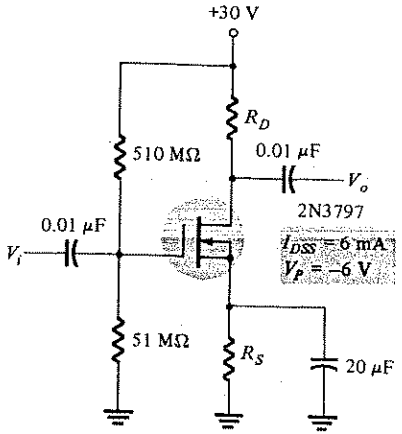
**35.** Şekil 10.27'deki devrenin tasarımını, ac gerilim kazancı en az 10 olacak şekilde tamamlayın.

**36.** $I_{DSS}$ = 6 mA ve $V_p$ = 2.5 V değerlerine sahip bir 2N5362 kullanarak, $I_D = I_{DSS}/2$'de çalışmak için en az 10'luk bir ac kazancı sağlayacak biçimde, Şekil 10.23'deki gibi bir yükselteç devresi tasarlayın ($V_{DD}$ = 30 V'luk bir kaynak kullanın).




Şekil 10.27 Problem 35 için devre.

**37.** Şekil 10.28'deki MOSFET yükseltecinin tasarımını, $I_{DD} = I_{DSS}/2$ çalışmasında 3.5'ten daha büyük bir kazanç sağlayacak şekilde tamamlayın.




Şekil 10.28 Problem 37 için devre.



§ 10.8

**38.** Şekil 10.24'deki devrede $R_D$ = 2.1 kΩ ve $C_{gd}$ = 4.5 pF için Miller kapasitansını hesaplayın.

**39.** Şekil 10.24'deki devrede $C_{gs}$ = 4.5 pF ve $R_D$ = 2.1 kΩ için giriş kapasitansını hesaplayın.

## BİLGİSAYAR PROBLEMLERİ

Aşağıdaki işlemleri yapabilecek BASIC programları yazın:

1. Şekil 10.15'teki ortak kaynaklı devrenin gerilim kazancını hesaplayın.
2. Şekil 10.15'teki gibi bir JFET devresinin giriş ve çıkış dirençlerini hesaplayın.
3. Şekil 10.14'deki gibi bir JFET kaynak izleyici devresinin giriş ve çıkış dirençlerini hesaplayın.
4. Şekil 10.14'deki gibi bir kaynak izleyici devrenin gerilim kazancını hesaplayın.
5. Şekil 10.17'deki gibi bir kaynak izleyici devre için çıkış gerilimini hesaplayın.
6. Şekil 10.19a'daki gibi ortak kapılı bir devrenin çıkış gerilimini hesaplayın.

# 11 Çok Katlı Sistemler

## 11.1 GİRİŞ

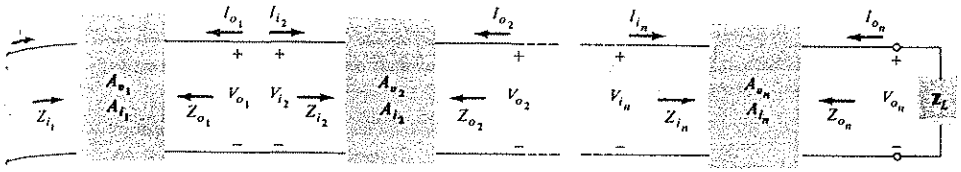
Bu bölümde çok katlı sistemler başlığı altında hem kaskat (art arda bağlı) hem de bileşik düzenlemeler ele alınacaktır. Kitabın amaçları açısından kaskat bağlı bir sistem, katların çok iyi tanımlandığı ve katlar arasındaki bağlantıların birbirine çok benzediği veya aynı olduğu bir sistem olarak anlaşılacaktır. Bileşik sistem ise çeşitli ara bağlantılara sahip olan diğer aktif eleman düzenlemelerinin tamamı için ortak bir terim olarak kullanılacaktır.

Bu bölümün ilk birkaç konusu, önceki bölümlerde geliştirilen analiz tekniğinin kullanıldığı çok katlı sistemlerin incelenmesini kapsamaktadır. Bu bölümlerin ardından, desibel (dB) ve frekansın tek ve çok katlı sistemlerin tepkisi üzerindeki etkilerinin ayrıntılı bir şekilde incelendiği diğer bölümler gelmektedir.

## 11.2 GENEL KASKAT BAĞLI SİSTEMLER

Kaskatlı sistemlerin tartışmasına başlamanın en iyi yolu, Şekil 11.1'deki gibi bir blok şemasını ele almaktır. Söz konusu nicelikler şekilde gösterilmiştir. Her bir katın gösterilen $A_v$ (gerilim kazancı) ve $A_i$ (akım kazancı), her bir kat Şekil 11.1'deki gibi bağlıyken belirlenmiştir. Başka bir deyişle, her bir kata ilişkin $A_v$ ve $A_i$ değerleri, her bir katın bağımsız (tek başına ele alındığındaki) kazancını göstermez. Bu nicelikler belirlenirken bir katın diğerine olan yük etkisi dikkate alınır. Bütün kazanç, gerilim, akım ve empedans seviyeleri sadece birer büyüklük olup karmaşık değerler değildir.





Şekil 11.1 Kaskat bağlı genel bir sistem.

Sistemin toplam (gerilim ya da akım) kazancını ifade etmek yerine basit bir sayısal örnek üzerinde çalışmak, çözümü daha açık bir biçimde ortaya koyacaktır.
$A_{v1} = -40$ ve $A_{v2} = -50$ ve $V_{i1} = 1$ mV ise,
$V_{o1} = A_{v1} \times V_{i1} = -40\ (1\text{ mV}) = -40$ mV olacaktır.
$V_{o1} = V_{i2}$ olduğu için ;

$$V_{o2} = A_{v2}\ V_{i2} = -50\ (-40\text{ mV}) = 2000\text{ mV} = 2\text{ V}$$

Böylece toplam kazanç $A_{vT} = 2000\text{ mV}/1\text{ mV} = 2000$

Buradan, iki katın toplam kazancının her bir katın kazançlarının ($A_{v1}$ ve $A_{v2}$) çarpımına eşit olduğu açıktır. Genel olarak n sayıda kat için

$$A_{vT} = \pm A_{v1}A_{v2}A_{v3}\cdots A_{vn} \tag{11.1}$$

Aynı ilişki net akım kazancı için de geçerlidir :

$$A_{iT} = \pm A_{i1}A_{i2}A_{i3}\cdots A_{in} \tag{11.2}$$

Şekil 11.1'de gösterildiği gibi her bir katın giriş ve çıkış empedansı, sistemdeki her bir katın etkisi göz önüne alınarak bulunan değerlerdir. Her bir katın değerleri cinsinden sistemin giriş ve çıkış empedansları için genel olarak uygulanan, (11.2) denklemi gibi, genel bir denklem yoktur. Bununla birlikte bazı durumlarda (BJT transistörü, FET veya Vakumlu lamba) giriş (ya da çıkış) empedansı normal olarak, sistemin sadece bir bir veya iki katını göz önüne alarak kabul edilebilir bir doğruluk derecesiyle belirlenebilir.

Şekil 11.1'deki temsili sistemin toplam gerilim kazancının büyüklüğü aşağıdaki gibi yazılabilir;

$$|A_{vT}| = \left|\frac{V_{on}}{V_{i1}}\right| = \left|\frac{-I_{on}Z_L}{I_{i1}Z_{i1}}\right|$$

Böylece

$$|A_{vT}| = |A_{iT}| \cdot \left|\frac{Z_L}{Z_{i1}}\right| \tag{11.3}$$

Aşağıdaki analizde (11.3) denkleminin yararlı olduğu anlaşılacaktır. Bir adım daha ileri gitmek için, akım ve gerilim kazançları rezistif yükler için düzenlenirse ;

$$|A_{vT}\ A_{iT}| = \left|\frac{I_{o_n}R_L}{I_{i_1}R_{i_1}}\right| \cdot \left|\frac{I_{o_n}}{I_{i_1}}\right| = \left|\frac{I_{o_n}^2 R_L}{I_{i_1}^2 R_{i_1}}\right| = \frac{P_o}{P_i}$$

ve

$$\boxed{|A_{P_T}| = |A_{v_T}| \cdot |A_{i_T}|} \quad \text{elde edilir.} \qquad (11.4)$$

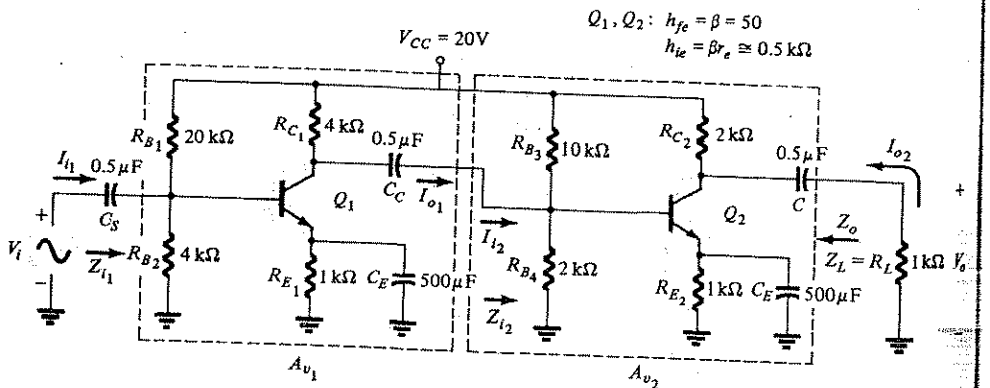
bu da tüm sistemin güç kazancıdır.

Şekil 11.1'deki gibi bir sistemin katları arasında, ele alınması gereken üç kuplaj (bağlantı) vardır. Bunlardan ilki, üçü arasında en çok uygulanan *RC-kuplajlı yükselteç* sistemidir. Daha sonra transformatör ve doğrudan-kuplajlı yükselteç devreleri incelenecektir.

## 11.3 RC KUPLAJLI YÜKSELTEÇLER

Tipik değerleri ve öngerilim tekniklerini gösteren *RC*-kuplajlı transistörlü bir yükselteç (iki katlı) Şekil 11.2'de görülmektedir. "*RC* kuplajlı" terimi, iki katın birbirine bağlanmasında kuplaj kondansatörleri ve öngerilim dirençleri kullanılmasından kaynaklanmaktadır.

Yaklaşık değer tekniğinin temel amacı minimum zaman ve çaba harcayarak basit bir çözüm elde etmektir. Zamandan tasarruf, devreyi tekrar tekrar çizme sayısının minimum olmasını gerektirir. Aslında, iyimser olarak, Şekil 11.2'deki devrede ancak iyi bir orjinal çalışma sonucunda çözüm bulunabileceğimizi söylemeliyiz.




Şekil 11.2 İki katlı *RC* kuplajlı yükselteç.



### $Z_i$

Tek katlı yükselteçlere ilişkin geçmiş deneyimlerimize ve az önce tamamlanan analizlere dayanarak, ac tepkisi için devre yeniden çizildiği taktirde 4 kΩ ve 20 kΩ'luk dirençlerin her ikisinin de birbirine paralel görüneceği açıktır. Bunlar aynı zamanda, emetör direnci $C_E$ ile köprülendiği için yaklaşık $h_{ie} = \beta r_e = 0{,}5\ \text{k}\Omega$ değerindeki $Q_1$ giriş empedansıyla da paraleldir.

Paralel düzenleme sonunda:

$$Z_{i_1} = 20\ \text{k}\Omega \,||\, 4\ \text{k}\Omega \,||\, 0.5\ \text{k}\Omega = \mathbf{0.435\ k\Omega}$$

değerini buluruz.

### $Z_o$

Bir transistörün yaklaşık kollektör emetör eşdeğer devresinin sadece $h_{fe}I_b$ akım kaynağı olduğunu hatırlayalım. Bu durumda $V_i = 0$ olduğu zaman $I_{b_1} = 0$ ve $I_{b_2} = 0$ ve sonuçta $h_{fe}I_{b_2} = 0$ olur, dolayısıyla $Z_o$, kontrollü akım kaynağının açık devre eşdeğeri ile paralel olan $R_{C_2}$'dir. Yani,

$$Z_o\big|_{v_i=0} = R_{C_2} = \mathbf{2\ k\Omega}$$

### $A_i$

Akım bölücü kuralını uygularsak (Şekil 11.3) ;

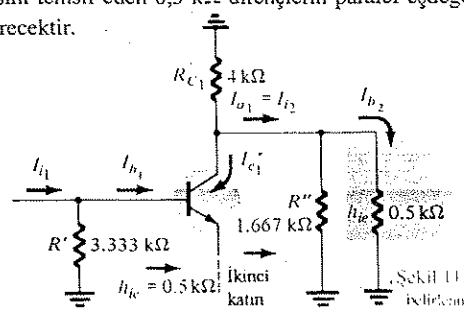
$$I_{b_1} = \frac{R' I_{i_1}}{R' + h_{ie}}$$

$$= \frac{3.333\ \text{k}\Omega\ I_{i_1}}{3.333\ \text{k}\Omega + 0.5\ \text{k}\Omega}$$

ve

$$I_{b_1} \cong 0.87\ I_{i_1}$$

Birinci katın kollektör akımı $I_{c_1} \cong h_{fe}I_{b_1}$'dir. Bununla beraber $I_{c_1}$, 4 kΩ'luk direnç ve ikinci katın yüklemesi arasında bölünecektir. (Şekil 11.3) $R''$ ve bir sonraki katın yüklenmesini temsil eden 0,5 kΩ dirençlerin paralel eşdeğeri, 0.385 kΩ'luk bir direnç gösterecektir.




Şekil 11.3 $I_{i_1}$ ve $I_{b_2}$ arasındaki ilişkinin belirlenmesi.

Akım-bölücü kuralını uygularsak

$$I_{o_1} = \frac{-R_{C_1}(I_{c_1})}{R_{C_1} + 0.385\ \text{k}\Omega} = \frac{-4\ \text{k}\Omega\ (I_{c_1})}{4\ \text{k}\Omega + 0.385\ \text{k}\Omega}$$

$$= \frac{-4\ \text{k}\Omega\ (h_{fe}I_{b_1})}{4.385\ \text{k}\Omega} = \frac{-4\ \text{k}\Omega\ (50)\ (0.87\ I_{i_1})}{4.385\ \text{k}\Omega}$$

ve

$$A_{i_1} = \frac{I_{o_1}}{I_{i_1}} \cong -39.68$$

İkinci kat için:

$$I_{b_2} = \frac{R''I_{i_2}}{R'' + h_{ie}} = \frac{1.667\ \text{k}\Omega\ (I_{i_2})}{1.667\ \text{k}\Omega + 0.5\ \text{k}\Omega} = 0.769\ I_{i_2}$$

ve

$$I_{c_2} = h_{fe}I_{b_2} = 50(0.769\ I_{i_2}) = 38.45\ I_{i_2}$$

Çıkış devresine akım bölücü kuralını uygularsak (Şekil 11.2 ye bakın):

$$I_{o_2} = \frac{R_{C_2}I_{c_2}}{R_{C_2} + R_L} = \frac{2\ \text{k}\Omega\ (h_{fe}I_{b_2})}{2\ \text{k}\Omega + 1\ \text{k}\Omega} = \frac{2\ \text{k}\Omega\ (38.45\ I_{i_2})}{3\ \text{k}\Omega} = 25.63\ I_{i_2}$$

ve

$$A_{i_2} = \frac{I_{o_2}}{I_{i_2}} = 25.63$$

ile

$$A_{i_T} = A_{i_1}A_{i_2} = (-39.68)\ (25.63) \cong \mathbf{-1017.0}$$

### $A_v$

AC koşulları altında Şekil 11.2'de açıkça görülen doğrudan bağlantı, $V_i$'nin, birinci kat transistörünün girişine doğrudan uygulandığını gösterir. Transistörün emetör bacağı topraklanmış bir emitör olduğundan, ac gerilim kazancı (yaklaşık değer kullanılarak) aşağıdaki gibi hesaplanır:

$$A_v \cong \frac{-h_{fe}R_L}{h_{ie}} = \frac{-R_L}{r_e}$$

Birinci katın yük direnci olan $R_L$; $R_{C_1}$,$R_{B_3}$ , $R_{B_4}$ ve $h_{ie}$ $(= \beta r_e) = 0.3509\ \text{k}\Omega$ ile paralelidir. Böylece $A_{v_1}$ gerilim yükseltmesi [– (50) (0.3509)]/0.5 kΩ = –35.09'a eşit olur. İkinci kat için:

$$A_{v_2} = \frac{-(50)(R_{C_2} \,||\, R_L)}{0.5\ \text{k}\Omega} = \frac{-(50)(2\ \text{k}\Omega \,||\, 1\ \text{k}\Omega)}{0.5\ \text{k}\Omega} = \frac{-(50)(0.667\ \text{k}\Omega)}{0.5\ \text{k}\Omega} = -66.70$$

Böylece net kazanç



$$A_{v_T} = A_{v_1}A_{v_2} = (-35.09)\ (-66.70)$$
$$A_{v_T} = \mathbf{2340.50}$$

(11.3) denklemini kullanarak

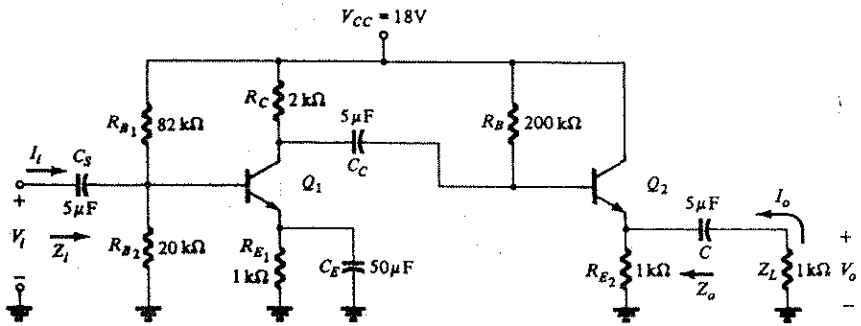
$$|A_{v_T}| = |A_{i_T}| \cdot \left|\frac{Z_L}{Z_{i_1}}\right| = \frac{(1017.0)(1\ \text{k}\Omega)}{0.435\ \text{k}\Omega} = 2337.93$$

Elde edilen $A_{v_T}$ değerleri arasındaki küçük fark, $A_{v_T}$ ve $A_{i_T}$ için yapılan ayrı ayrı hesaplardaki ondalık kesir eldesinden kaynaklanmaktadır. Bu nedenle ilerki konularda ilk önce $A_{v_T}$'nin bulunması $A_{i_T}$'den daha basittir. Bu nedenle ileride öncelikle $A_{v_T}$ bulunması, daha sonra (11.3) denklemi kullanılarak $A_{i_T}$'nin aşağıdaki şekilde bulunması zaman tasarrufu sağlayabilir:

$$|A_{v_T}| = |A_{i_T}| \cdot \left|\frac{Z_L}{Z_{i_1}}\right|$$

ÖRNEK 11.1

Şekil 11.4'deki iki katlı yükselteç devresinin giriş ve çıkış empedansını, gerilim kazancını ve akım kazancını hesaplayın. İkinci katın bir emetör-izleyici düzenlemesi olduğuna dikkat edin.




Şekil 11.4 Ayrıntılı olarak incelenecek iki katlı transistörlü devre.

Çözüm:

$Z_i$: ac koşulları için ilk katın $R_E$'si $C_E$ tarafından köprülenecek ve $Q_1$'in giriş

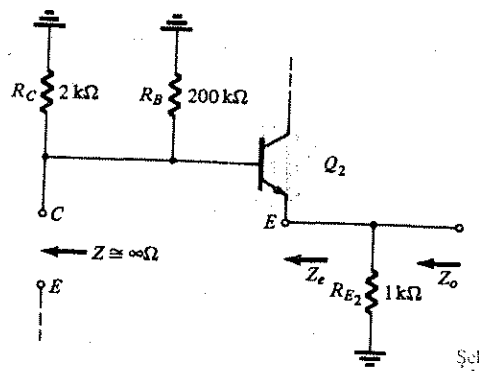
empedansı $\cong \beta r_e = (100)\,(10.74) = 1.074\ \text{k}\Omega$ olacaktır.
Böylece

$$Z_i = R_{B1} \,||\, R_{B2} \,||\, \beta r_e = 82\ \text{k}\Omega \,||\, 20\ \text{k}\Omega \,||\, 1.074\ \text{k}\Omega = \beta r_e = \mathbf{1.074\ k\Omega}$$

$Z_o$: ac koşulları için devre Şekil 11.5'teki gibi yeniden çizilebilir. $Z_e = (R_s/\beta) + r_e$'dir; burada $R_s$ transistörün bazına bağlı kaynak direncidir. Bu durumda $R_s = 2\ \text{k}\Omega \,||\, 200\text{k}\Omega \cong 2\text{k}\Omega$ ve

$$Z_e = \frac{2\ \text{k}\Omega}{100} + 4.51 = 20 + 4.51 = 24.51\ \Omega$$

$$Z_o = Z_e \,R_{E_2} = 24.51\ 1\ \text{k}\Omega \cong 24.51\ \Omega$$




Şekil 11.5 Şekil 11.4'deki devre için $Z_o$'ın bulunması.

$A_v$: $V_i = V_{b1}$
ve

$$A_{v1} \cong \frac{-R_L}{r_{e1}} = \frac{-[R_C \,||\, R_B \,||\, \beta(R_{E_2} \,||\, Z_L)]}{r_{e1}} = \frac{-[2\ \text{k}\Omega \,||\, 200\ \text{k}\Omega \,||\, 100(1\ \text{k}\Omega \,||\, 1\ \text{k}\Omega)]}{r_{e1}}$$

$$= \frac{2\ \text{k}\Omega \,||\, 200\ \text{k}\Omega \,||\, 50\ \text{k}\Omega}{10.74} \cong -\frac{2\ \text{k}\Omega}{10.74} = -186.22$$

$$V_{be2} \cong 0\ \text{V ve } V_{b2} \cong V_o$$

Buradan ; $A_{v2} = (V_{o2}/V_{i2}) = 1.$

$$A_{vT} = A_{v1}A_{v2} = (-172.27)\,(1) = \mathbf{-172.27}$$

$A_i$:

$$|A_{iT}| = |A_{vT}| \cdot \left|\frac{Z_{i1}}{Z_L}\right|$$

$$= 172.27\left(\frac{1.074\ \text{k}\Omega}{1\ \text{k}\Omega}\right)$$

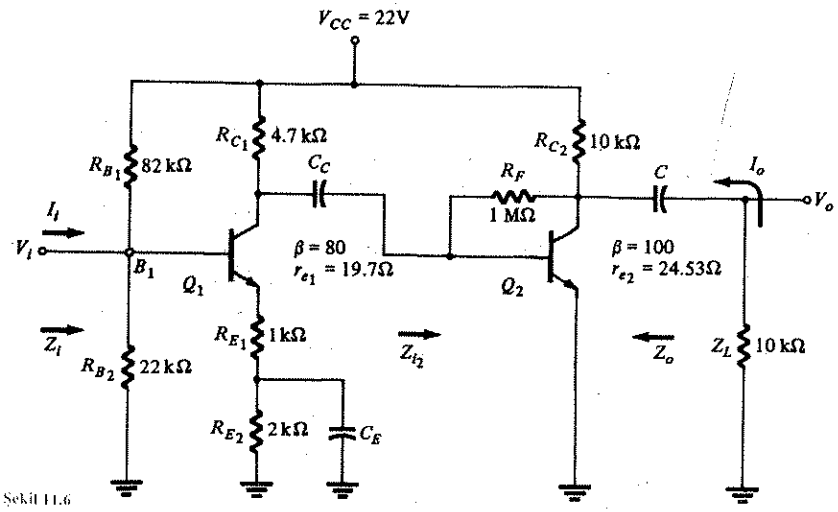
$$\cong 185$$



Yukarıdaki oldukça karmaşık düzenlemelere, 9. Bölümde geliştirilen yaklaşık denklemler kullanılarak ne kadar hızlı çözümler elde edildiğine dikkat edin. Aşağıdaki örnekte $r_e$ değerlerinin hesaplanması gerekecektir.

ÖRNEK 11.2

Şekil 11.6'daki devrede $Z_i$, $Z_o$, $A_v$, $A_i$ ve $A_p$'yi bulun.




Şekil 11.6

Çözüm:

$r_e$ değerlerinin hesaplanması gerekir.

$Q_1$ için :

$R' = R_{B_2} \,||\, \beta(R_{E_2} + R_{E_2})$ tanımı gereği,

$= 22\ \text{k}\Omega \,||\, 80\ (3\ \text{k}\Omega) = 22\ \text{k}\Omega \,||\, 240\ \text{k}\Omega \cong R_{B_2}$

ve

$$V_{B_1} = \frac{R'\,V_{CC}}{R' + R_{B_1}} \cong \frac{R_{B_2}\,V_{CC}}{R_{E_1} + R_{E_2}} = \frac{22\ \text{k}\Omega(22)}{22\ \text{k}\Omega + 82\ \text{k}\Omega}$$

$$= \frac{484}{104} = 4.65\ \text{V}$$

ve $V_{E_1} = V_{B_1} - V_{BE} = 4.65 - 0.7 = 3.95\ \text{V}$

Buradan ;

$$I_{E_1} = \frac{V_{E_1}}{R_{E_1} + R_{E_2}} = \frac{3.95}{3\ \text{k}\Omega} = 1.32\ \text{mA}$$

ve

$$r_{e_1} = \frac{26\ \text{mV}}{I_{E_1}} = \frac{26}{1.32} = 19.70\ \Omega$$

$Q_2$ için:

$$V_{CC} - (\beta + 1)I_B R_{C_2} - R_F I_B - V_{BE} = 0$$

$$22 - (101)I_B\ 10\ \text{k}\Omega - 10^6 I_B - 0.7 = 0$$

$$21.3 = 2.01 \times 10^6 I_B$$

ve

$$I_B = 10.6\ \mu\text{A}$$

Buradan

$$I_E \cong I_C = \beta I_B = (100)\ (10.6\ \mu\text{A}) = 1.06\ \text{mA}$$

ve

$$r_{e_2} = \frac{26\ \text{mV}}{I_E} = \frac{26}{1.06} = 24.53\ \Omega$$

$Z_i$:

$$Z_{i_1} = R_{B_1} \,||\, R_{B_2} \,||\, \beta R_{E_1} = 82\ \text{k}\Omega \,||\, 22\ \text{k}\Omega \,||\, 80\ \text{k}\Omega \cong \mathbf{14.26\ k\Omega}$$

$Z_o$:

$$Z_o\big|_{v_i = 0} \cong R_{C_2} = \mathbf{10\ k\Omega}$$

$A_v$: $V_{b_1} = V_i$ ve $A_{v_1} = \dfrac{-R_L}{R_{E_1} + r_{e_1}} = \dfrac{-(R_{C_1} \,||\, Z_{i_2})}{R_{E_1} + r_{e_1}}$

Bölüm 9'dan (9.59. denklem) : $Z_{i_2} = \dfrac{R_F}{|A_v|} \,||\, \beta r_{e_2}$

$$A_{v_2} = \frac{-R_L}{r_{e_2}} = \frac{-R_{C_2} \,||\, Z_L}{r_{e_2}} = -\frac{5\ \text{k}\Omega}{24.53} = -203.8$$

ve

$$Z_{i_2} = \frac{10^6}{203.83} \,||\, 100(24.53) = 4.906\ \text{k}\Omega \,||\, 2.453\ \text{k}\Omega = 1.6353\ \text{k}\Omega$$

Böylece ;

$$A_{v_1} = \frac{-(4.7\ \text{k}\Omega \,||\, 1.6353\ \text{k}\Omega)}{1\ \text{k}\Omega + 0.0197\ \text{k}\Omega} = -\frac{1.213}{1.0197} \cong -1.19$$

ve

$$A_{v_T} = A_{v_1} A_{v_2} = (-1.19)\ (-203.83) \cong \mathbf{242.56}$$

$A_i$:

$$|A_{i_T}| = |A_{v_T}| \cdot \left|\frac{Z_{i_1}}{Z_L}\right| = \frac{(242.56)(14.26\ \text{k}\Omega)}{10\ \text{k}\Omega} \cong 345.89$$

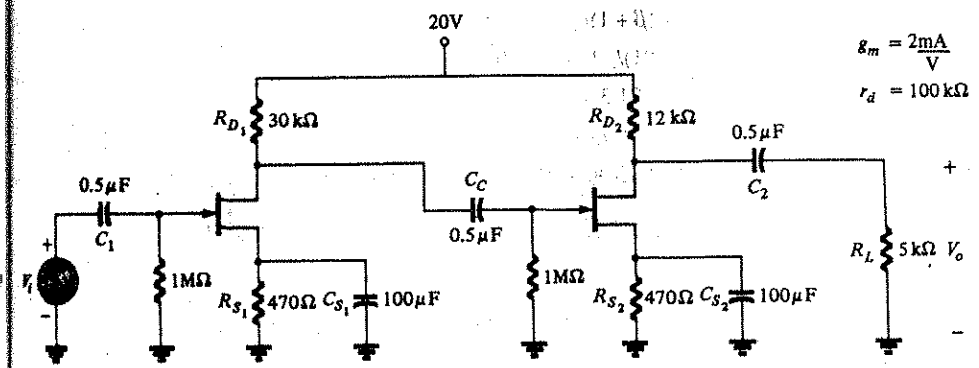
$A_p$:

$$|A_p| = |A_{i_T}| \cdot |A_{v_T}| = (345.89)\ (242.56) = \mathbf{83.9 \times 10^3}$$



**ÖRNEK 11.3** *FET RC- Kuplajlı Yükselteç*

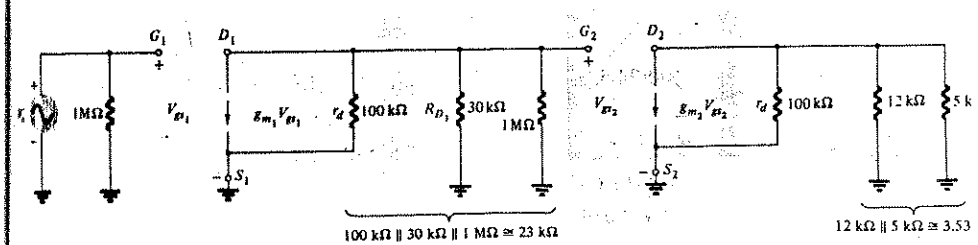
*RC*-kuplajı, Şekil 11.7'deki iki katlı FET'li yükselteçte de gösterildiği gibi, sadece BJT transistör katları ile sınırlı değildir. Toplam gerilim kazancını bulun.




Şekil 11.7 İki katlı FET'li yükselteç.

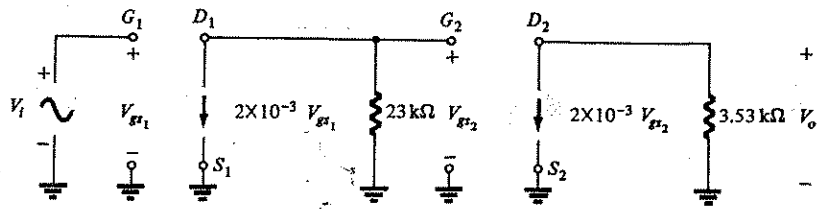
Çözüm:

FET küçük-sinyal eşdeğer devresini yerine koyarak Şekil 11.8'deki düzenleme elde edilir.




Şekil 11.8 Şekil 11.7'deki devrenin, ac küçük-sinyal eşdeğer devresi yerine konduktan sonraki hali koyarak elde edilen biçimi.

Paralel elemanları birleştirerek ve toplam gelir kazancına etkisi olmayan elemanları çıkartarak Şekil 11.9'daki devreyi elde ederiz.




Şekil 11.9

Şekil 11.8'deki devrenin, paralel elemanların birleştirilmesiyle elde edilen yeni biçimi.

$$V_{gs1} = V_i$$

olduğu açıktır.

ve $$V_{gs2} = -(2 \times 10^{-3}\ V_{gs1})\ (23\ \text{k}\Omega)$$

Böylece $$V_{gs2} = -46\ V_{gs1}$$

Eksi işareti, 23 kΩ direnci üzerinde akım kaynağından dolayı düşen gerilimin polaritesinin $V_{gs2}$ için tanımlanan polaritelere ters olduğunu göstermektedir. Sonuç olarak

$$V_o = -(2 \times 10^{-3}\ V_{gs2})\ (3.53\ \text{k}\Omega) = -7.06\ V_{gs2}$$

Böylece $$V_o = -7.06\ V_{gs2} = -7.06(-46\ V_{gs1}) = 324.8\ V_{gs1} = 324.8\ V_i$$

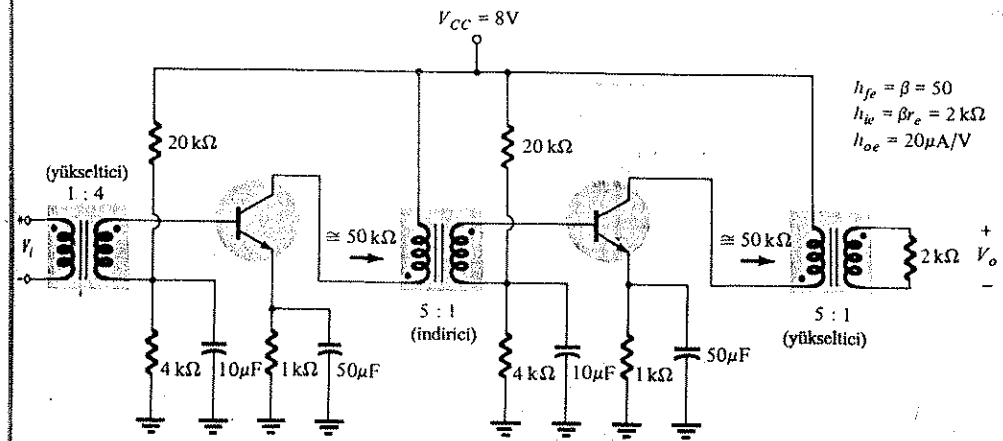
ve $$A_v = \frac{V_o}{V_i} = 324.8$$

olur.

## .4 TRANSFORMATÖR KUPLAJLI TRANSİSTÖRLÜ YÜKSELTEÇLER

İki katlı transformatör kuplajlı transistörlü bir yükselteç Şekil 11.10'da görülmemektedir. Katlar arasında düşürücü transformatör kullanılırken $V_i$ kaynağına yükseltici bir transformatör bağlandığına dikkat edin. Yükseltici transformatör sinyal seviyesini yükseltirken, indirici transformatör, her bir katın yüklemesini bir önceki katın çıkış empedansına mümkün olduğu kadar yakın bir şekilde uydurur. Bu, maksimum güç transferi koşuluna olabildiğince yaklaşmak için yapılır. Transformatör kuplajıyla yapılan bu uydurma tekniğinin etkisi aşağıdaki analizde açıkça gösterilecektir.





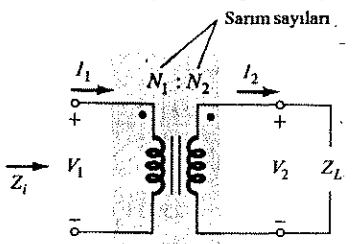

Şekil 11.10 İki katlı transformatör kuplajlı transistörlü yükselteç.

Bir katın dc seviyelerinin diğer bir katın öngerilim koşullarını etkilemesini önlemek için araya, bir kuplaj kondansatörünün koyulduğunu hatırlayın. Transformatör, bu dc izolasyonu çok iyi bir şekilde gerçekleştirir.

Bu devrenin temel çalışması, transformatör kuplajlı sistemin, kollektör devresinin düşük dc direncinden dolayı *RC*-kuplajlı devreden daha verimlidir. Bir transformatörün primer sargı direnci *RC*-kuplajlı sistemin büyük kolektör direnci $R_c$ ile karşılaştırıldığında nadiren bir kaç ohmdan büyüktür. Bu düşük dc direnci çalışma koşullarında daha az dc güç kaybına neden olur. Dolayısıyla çıkıştaki ac gücünün girişteki dc gücüne oranı olan verimlilik bir ölçüde artacaktır.

Bununla birlikte transformatör kuplajlı sistemin bazı dezavantajları vardır. En büyük dezavantajı, *RC* kuplajlı sistemlere kıyasla, (transformatörler nedeniyle) sistemin boyutlarının büyümesidir. İkincisi ise yeni tanıtılan reaktif elemanlardan dolayı (bobinlerin endüktansı, sarımlar arasındaki kapasitans) zayıf frekans tepkisidir. Sık sık önemli olan üçüncü bir faktör de transformatör kuplajlı sistemin (*RC* kuplajlıya göre) artan maliyetidir.

Sistemin ac tepkisini incelemeye başlamadan önce, transformatöre ilişkin temel denklemlerin gözden geçirilmesi gerekir. Şekil 11.11'de görülen düzenleme için:




Şekil 11.11 Temel transformatör düzenlemesi.

$$\frac{V_1}{V_2} = \frac{N_1}{N_2} = a \quad \text{(dönüşüm oranı)} \tag{11.5}$$

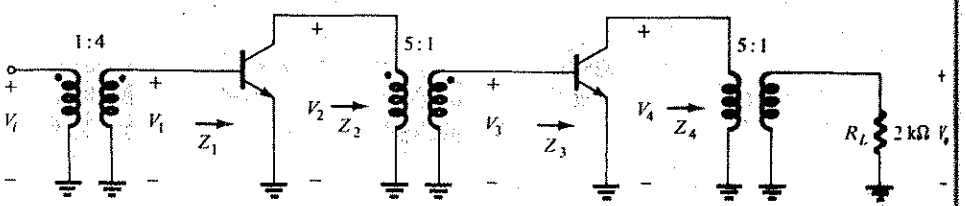
$$\frac{I_1}{I_2} = \frac{N_2}{N_1} = \frac{1}{a} \tag{11.6}$$

ve

$$Z_i = a^2 Z_L \tag{11.7}$$

ya da kelimelerle ifade edilecek olursak bir transformatörün giriş empedansı, yük empedansı ile sarım oranının karesinin çarpımına eşittir.

AC tepkisinde Şekil 11.10'daki devre şekil 11.12'deki gibi olacaktır. Maksimum güç transferi için $Z_2$ ve $Z_4$ empedansları'nın, her bir transistörün çıkış empedansı : $Z_o \cong 1/h_{oe} = 1/20\ \mu S = 50\ k\Omega$'a eşit olması gerekir. Bu sistemde $1/h_{oe}$'nin etkisi gözönüne alınmalıdır. Bu nedenle çözümde karma parametreler kullanılacaktır. $Z_i = a^2 Z_L$ uygularsak, $Z_4 = a^2 R_L = (5)^2\ 2k\Omega = 50\ k\Omega$, $Z_2$ de, her bir katın giriş




Şekil 11.12 Küçük-sinyal ac tepkisini belirlemek için Şekil 11.10'daki kaskat transformatör kuplajlı yükselteç devresinin yeniden çizilmiş hali.

direnci ($Z_1$ ve $Z_3$), $h_{ie} = 2\ k\Omega$ olduğundan 50'kΩ dur. Frekansla ilişkili faktörler $Z_2$ ya da $Z_4$'ün her zaman $1/h_{oe}$'ye eşit olmasına izin vermeyebilir. Bu tip durumlarda $Z_2$ ve $Z_4$ genellikle $1/h_{oe}$'ye mümkün olduğu kadar yakın seçilir.

Şekil 11.2'deki devrenin ayrıntılı analizi aşağıdaki değerleri verir ;

$$V_1 = \frac{N_2}{N_1} V_i = 4\ V_i$$

ve

$$A_{v_1} = \frac{V_2}{V_1} = \frac{-h_{fe}Z_L}{h_{ie}} = \frac{-h_{fe}(\cong 1/h_{oe} \,||\, Z_2)}{h_{ie}} = \frac{-50(50\ k\Omega \,||\, 50\ k\Omega)}{2\ k\Omega} = -625$$

böylece ;

$$V_2 = -625\ V_1 = -625\ (4\ V_i) = -2500\ V_i$$



Ancak,

$$V_3 = \frac{N_2}{N_1} V_2 = \frac{1}{5} V_2 = \frac{1}{5}(-2500\ V_i) = -500\ V_i$$

ve

$$A_{v_2} = \frac{N_4}{N_3} = \frac{-h_{fe}Z_L}{h_{ie}} = \frac{-(50)\ (25\ k\Omega)}{2\ k\Omega} = -625$$

Böylece

$$V_4 = -625\ V_3 = -625\ (-500\ V_i)$$
$$= 312.50 \times 10^3\ V_i$$

ve

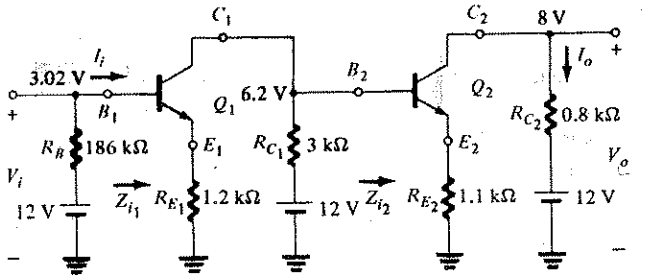
$$V_L = \frac{1}{5} V_4 = \frac{1}{5}(312.50 \times 10^3\ V_i)$$
$$A_{vT} = \frac{V_L}{V_i} = 62.50 \times 10^3$$

## 11.5 DOĞRUDAN KUPLAJLI TRANSİSTÖRLÜ YÜKSELTEÇLER

Katlar arasındaki kuplaja, bu ilişkin bölümde tanıtılacak üçüncü kuplaj türü, doğrudan kuplajdır. Şekil 11.13'de görülen devre iki katı doğrudan kuplajlı transistörlü bir sisteme örnek teşkil eder. Bu tip kuplaj, çok düşük frekanslı uygulamalar için gereklidir. Bu tür bir düzenleme için, bir katın dc seviyelerinin diğer bir katın dc seviyeleriyle ilişkili olacağı açıktır. Bu nedenle öngerilim düzenlemesi, her bir kat için bağımsız olarak değil, tüm devre için yapılmalıdır. 12 V'luk üç ayrı kaynak kullanılmasına rağmen, her bir kaynak için yüksek (pozitif) potansiyelli üç ucun paralel yapılması halinde sadece birisi gerekli olacaktır.

$Q_1 : \beta_1 = 40$ $\qquad$ $Q_2 : \beta_2 = 100$

$r_{e_1} = 13.47\ \Omega$ $\qquad$ $r_{e_2} = 5.2\ \Omega$




Doğrudan-kuplajlı transistör katları.

Doğrudan-kuplajlı devrelerde karşımıza çıkan en büyük problemlerden birisi kararlılıktır. Bir katın dc seviseyindeki herhangi bir değişim diğer katlarda yükseltilerek aktarılır. Emetör direncinin eklenmesi, her bir katta kararlılık elemanı olarak işler görecektir.

### (DC) Öngerilim Koşulları

Şekil 11.13 te gösterildiği gibi $V_{C_2} = 8$ V'luk bir çıkış gerilimi için:

$Q_2$:

$$I_{0.8\,k\Omega} = \frac{12 - 8}{0.8\ k\Omega} = 5\ mA$$

Bu nedenle $I_{C_2} \cong I_{E_2} \cong 5$ mA

ve $V_{E_2} = (5\ mA)\ (1.1\ k\Omega) = 5.5$

için $V_{BE_2} = 0.7$ V

$$V_{B_2} = V_{C_1} = 5.5 + 0.7 = 6.2\ V$$

$I_{C_2} \cong \beta I_{B_2}$ yi kullanarak

$$I_{B_2} \cong \frac{I_{C_2}}{\beta_2} = \frac{5\ mA}{100} = 50\ \mu A$$

sonucunu buluruz.

$Q_1$:

$$I_{3k\Omega} = \frac{12 - 6.2}{3\ k\Omega} = \frac{5.8}{3\ k\Omega} = 1.93\ mA$$

ve $I_{3k\Omega} >> I_{B_2}$ olduğundan

$I_{C_1} \cong I_{3k\Omega} = 1.93$ mA olarak kabul edelim.

ve $I_{E_1} = 1.93$ mA

Böylece $V_{E_1} = (1.93\ mA)\ (1.2\ k\Omega) = 2.32$ V

ve $V_{B_1} = V_{E_1} + V_{BE_1} = 2.32 + 0.7 = 3.02$ V

olur.

Şekil 11.13'te görülen potansiyel seviyelerinin kontrolü açıkça gösterir ki, doğrudan-kuplajlı bir yükselticin öngerilim seviyeleri arasında yakın bir bağlantı vardır.

Şimdide ac tepkisini ele alalım. İncelemede, bu bölümde daha önce tanıtılmış olan yaklaşık değer tekniği kullanılır. Her bir emetör izleyici devrenin giriş empedansı $\cong \beta R_E$'dir. Bu nedenle,

$$Z_{i_1} = \beta_1 R_{E_1} = 40(1.2\ k\Omega) = 48\ k\Omega$$



ve $Z_{i_2} \cong \beta_2 R_{E_2} = 100\ (1.1\ k\Omega) = 110\ k\Omega$

$$A_{v_1} = \frac{-R_{L_1}}{R_{E_1}} = \frac{-R_{C_1} \,||\, \beta_2 R_{E_2}}{R_{E_1}} = -\frac{3\ k\Omega\ ||\ 110\ k\Omega}{1.2\ k\Omega} \cong \frac{-3\ k\Omega}{1.2\ k\Omega} = -2.5$$

$$A_{v_2} = \frac{-R_{L_2}}{R_{E_2}} = \frac{-R_{C_2}}{R_{E_2}} = \frac{-0.8\ k\Omega}{1.1\ k\Omega} = 0.7273$$

ve $A_{v_T} = A_{v_1} A_{v_2} = (-2.5)\ (-0.7273) = \mathbf{1.818}$

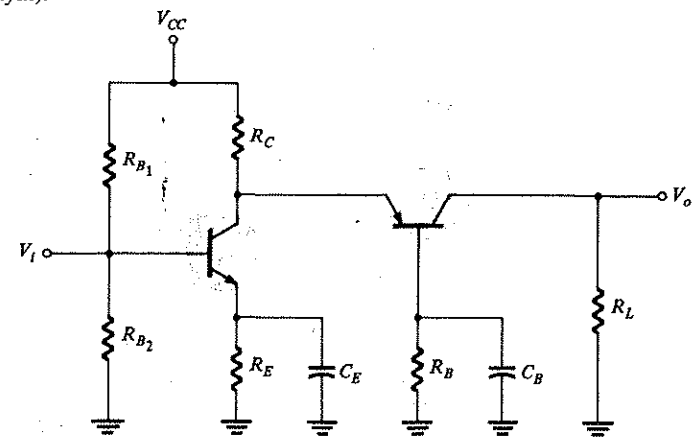
$$|A_i| = |A_v| \cdot \left|\frac{Z_{i_1}}{Z_L}\right| = \frac{(1.818)\ (48\ k\Omega)}{0.8\ k\Omega} = 109.08$$

Buradan, $|A_{P_T}| = |A_v| \cdot |A_i| = (1.818)\ (109.08) = \mathbf{198.3}$

olarak bulunur.

## 11.6 KASKOD YÜKSELTEÇ

Yüksek frekans uygulamalarında CB düzenlemesi, üç tipdüzenleme arasında en uygun karakteristiklere sahiptir. Bununla birlikte, çok düşük bir giriş empedansına sahip olmak gibi bir kusuru vardır ($Z_i \cong h_{ib} = r_e$). Şekil 11.14'de görülen kaskod düzenleme, CB düzenlemesinin giriş empedans seviyesini tipik bir CE devresi kullanarak iyileştirmek için tasarlanmıştır. CE düzenlemesinde kazanç, yüksek frekans uygulamalarında, giriş Miller kapasitansının etkilerini minimumda tutmaya yetecek kadar düşüktür (10. Bölümde FET'le ilgili olarak Miller kapasitansı konusunu hatırlayın).




Şekil 11.14 Kaskod düzenleme.

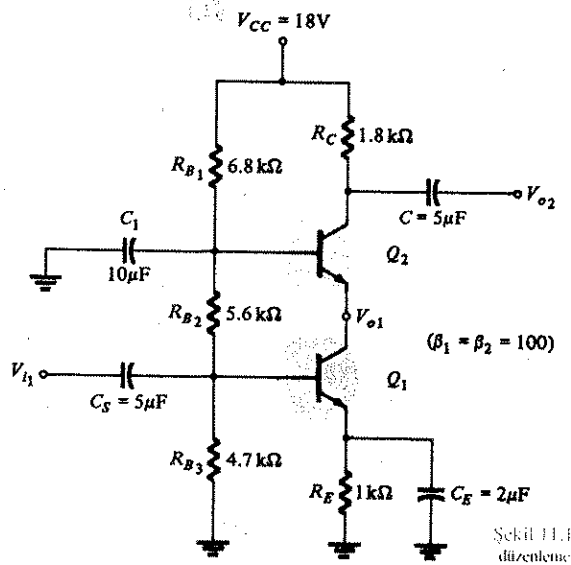
Şekil 11.15'te kaskod yükseltecin pratik bir uygulaması görülmektedir. CE devresindeki kolektörün, yine CB devresinin emetörüne doğrudan bağlı olduğuna dikkat edin.

**DC:**

$$I_{E_2} \cong I_{E_1} \text{ veya } I_{C_2} \cong I_{C_1}$$

veya $\beta_1 = \beta_2 = \beta$ olduğundan her bir tarafı $\beta_1$' ye bölerek

$$\frac{I_{C_2}}{\beta} \cong \frac{I_{C_1}}{\beta} \text{ veya } I_{B_2} \cong I_{B_1}$$




Şekil 11.15 Pratik kaskod düzenlemesi.

$I_{B_1}$ akımı, $R_{B_1}$ ve $B_{R_E}$ paralel birleşimindeki $B_{R_E}$ üzerinden geçecektir. $\beta R_e$ = (100) (1 kΩ) = 100 kΩ ve $R_{B_3}$ = 4.7kΩ olduğundan, etkisinin ihmal edilebilmesi için, $I_{B_1}$ 14.7 kΩ'dan çok küçük olmalıdır. Bu yaklaşım $I_{B_1}$'e uygulandığından $I_{B_2}$'ye de uygulanabilir ($I_{B_2} \cong I_{B_1}$ olduğundan) ve

$$V_{B_1} = \frac{R_{B_3}(V_{CC})}{R_{B_3} + R_{B_2} + R_{B_1}} = \frac{4.7\text{ k}\Omega\ (18)}{4.7\text{ k}\Omega\ 5.6\text{ k}\Omega + 6.8\text{ k}\Omega} = \frac{84.6}{17.1}$$

$$= 4.95\text{ V}$$

ve

$$I_{E_1} = \frac{V_{E_1}}{R_E} = \frac{V_{B_1} - V_{BE}}{R_E} = \frac{4.95 - 0.7}{1\text{ k}\Omega} = 4.25\text{ mA}$$

Buradan ;

$$r_{e_1} = \frac{26\text{ mV}}{I_{E_1}} = \frac{26}{4.25} = 6.12\ \Omega$$

ve

$I_{E_1} \cong I_{E_2}$ olduğundan

$r_{e_2} = 6.12\ \Omega$



**AC:**

$$A_{v_1} = \frac{V_{o_1}}{V_{i_1}} \cong \frac{-R_L}{r_{e_1}}$$

Buradan bu bağlı katın giriş empedansı $R_L = r_{e_2} = Q_2$'nin $h_{ib_2}$ ve

$$A_{v_1} = \frac{-r_{e_2}}{r_{e_1}} \cong -1 \quad \text{(Miller etkisi nedeniyle istenen düzeyde düşük)}$$

Buradan ;

$$A_{v_2} = \frac{R_L}{R_{e_2}} = \frac{R_C}{R_{e_2}} = \frac{1.8\text{ k}\Omega}{6.12} \cong 294.1$$

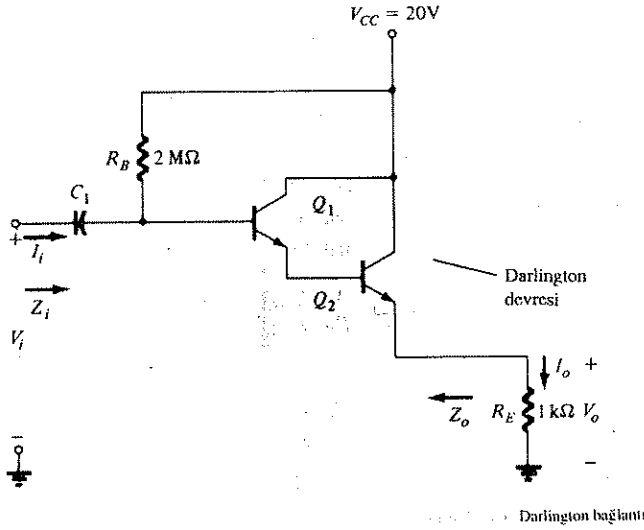
ve

$$A_{v_T} = \frac{V_{o_2}}{V_{i_1}} = A_{v_1} A_{v_2} = (-1)\ (294.1) = -294.1$$

## 11.7 DARLİNGTON BİLEŞİK DÜZENLEMESİ

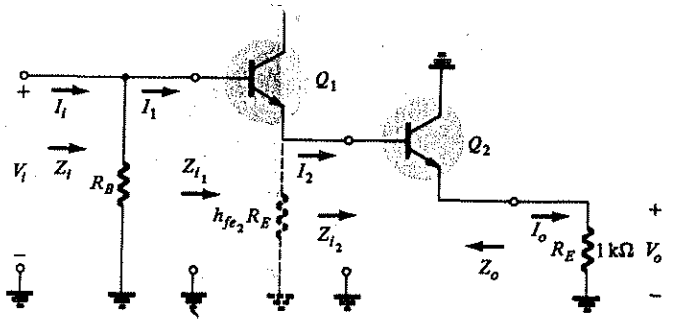
Darlington devresi, iyileştirilmiş yükselteç karakteristikleri veren bir bileşik düzenlemedir. Şekil 11.16'da görülen düzenleme; yüksek giriş empedansı, düşük çıkış empedansı, yüksek akım kazancı gibi bir akım yükselteci için arzu edilen bütün iyi özelliklere sahiptir. Ancak, çıkışın emetör bacağından alınması halinde gerilim kazancının birden küçük olduğunu göreceğiz. Düzenlemedeki bir değişiklik, çıkış empedansı ile gerilim kazancının iyileştirilmesi arasında bir seçim ile sonuçlanır.

Öngerilim düzenlemesinin açıklaması, akım geri beslemeli tek katlı bir emetör izleyicinin açıklamasına benzer. Darlington düzenlemesinde ilk transistörün emetör




Darlington bağlantı.

akımının, ikinci transistörün baz akımı olduğuna dikkat edin. Devre, küçük-sinyal ac formunda Şekil 11.17'deki gibi gözükecektir.




İkinci kat için : $Z_{i_2} = h_{fe_2}R_E$ ve $A_{i_2} = \frac{I_o}{I_2} = \frac{I_{e_2}}{I_{b_2}} \cong h_{fe_2}$ Şekil 11.17

İyi bir yaklaşık değer için, bu denklemler birinci kata uygulanamaz. Neşemizi kaçıran bir olay da $Z_{i_2}$'nin $1/h_{oe}$ değerine yakınlığıdır. Hatırlanacağı gibi, pek çok durumda $1/h_{oe} >> Z_L$ olduğundan $1/h_{oe}$ ihmal edilebiliyordu. Darlington düzenlemesi için giriş empedansı $Z_{i_2}$'inin $1/h_{oe}$ değerine yakın olması $1/h_{oe}$'nin de göz önünde tutulmasını gerektirmektedir. Bölüm 9'da tek katlı emetörü topraklanmış bir transistörlü yükselteç için $1/h_{oe}$'nin incelendiği bir durum vardı. (9.71. denkleme bakın.)

$$A_i \cong \frac{h_{fe}}{1 + h_{oe}Z_L}$$

Yukarıdaki denklemi bu duruma uygularsak, $Z_L = Z_{i_2} \cong h_{fe_2}R_E$ ve

$$\boxed{A_i = \frac{I_o}{I_1} = \frac{I_{e_1}}{I_{b_1}} \cong \frac{h_{fe_1}}{1 + h_{oe_1}(h_{fe_2}R_E)}}$$

Buradan ;

$$A_i = \frac{I_o}{I_1} = A_{i_1}A_{i_2} = \frac{h_{fe_1}h_{fe_2}}{1 + h_{oe_1}(h_{fe_2}R_E)} \qquad (11.8)$$

$h_{fe_1} = h_{fe_2} = h_{fe}$ ve $h_{oe_1} = h_{oe_2} = h_{oe}$ için,

$$\boxed{A_i \cong \frac{h_{fe}^2}{1 + h_{oe}h_{fe}R_E}} \qquad (11.9)$$

$h_{oe}h_{fe}R_E << 0.1$ için iyi bir yaklaşım (%10'luk bir yaklaşıklık içinde) ;

$$\boxed{A_i \cong h_{fe}^2 = \beta^2}$$ olacaktır. (11.10)

Şekil 11.17 de tanımlanan $A_{i_T} I_o/I_i$ akım kazancı akım bölücü kuralı uygulanarak belirlenebilir :

$$\boxed{I_1 = \frac{R_B I_i}{R_B + Z_{i_1}}}$$

$Z_{i_2} \cong h_{fe_2}R_E$, ilk katın emetör direnci olduğundan (Şekil 11.17'ye bakın), birinci katın giriş empedansı $Z_{i_1} \cong h_{fe_1}(Z_{i_2} \,||\, 1/h_{oe})$ olacaktır. Çünkü $Z_{i_2} = h_{fe_2}R_E$ ve $1/h_{oe}$, küçük sinyal eşdeğer devresinde birbirine paralel görünecektir. Sonuç aşağıdaki



gibi olacaktır:

$$Z_{i_1} \cong h_{fe_1}\left(h_{fe_2}R_E \,||\, \frac{1}{h_{oe_1}}\right) = \frac{h_{fe_1}h_{fe_2}R_E(h_{oe_1})}{h_{fe_2}R_E + 1/h_{oe_1}}$$

ve

$$\boxed{Z_{i_1} = \frac{h_{fe_1}h_{fe_2}R_E}{h_{oe_1}h_{fe_2}R_E + 1}} \qquad (11.11)$$

$h_{fe_1} = h_{fe_2} = h_{fe}$ ve $h_{oe_1} = h_{oe_2} = h_{oe}$ için ,

$$\boxed{Z_{i_1} \cong \frac{h_{fe}^2R_E}{1 + h_{oe}h_{fe}R_E}} \qquad (11.12)$$

$h_{oe}h_{fe}R_E \leq 0.1$ için,

$$\boxed{Z_{i1} \cong h_{fe}^2 R_E = \beta^2 R_E} \qquad (11.13)$$

Aşağıdaki parametre değerleri için :

$h_{fe_1} = h_{fe_2} = h_{fe} = 50$
$h_{fe_1} = 1\text{k}\Omega$, $h_{ie_2} = 0.5\ \text{k}\Omega$
$h_{oe_1} = h_{oe_2} = h_{oe} = 20\ \mu\text{A/V}$

$$A_i = \frac{I_o}{I_1} \cong \frac{h_{fe}^2}{1 + h_{oe}h_{fe}R_E} = \frac{(50)^2}{1 + (20 \times 10^{-6})(50)(1\ \text{k}\Omega)}$$

ve

$$= \frac{2500}{1 + 1} = 1250$$

$$Z_{i_1} \cong \frac{h_{fe}^2R_E}{1 + h_{oe}h_{fe}R_E} = \frac{(50)^2(1\ \text{k}\Omega)}{2} = 1250\ \text{k}\Omega = 1.25\ \text{M}\Omega$$

Böylece $R_B = 2\ \text{M}\Omega$ için,

$$\frac{I_1}{I_i} = \frac{R_B}{R_B + Z_{i_1}} = \frac{2\ \text{M}\Omega}{2\ \text{M}\Omega + 1.25\ \text{M}\Omega} = \frac{2}{3.25} = 0.615$$

$$A_{i_T} = \frac{I_o}{I_i} = \frac{I_o}{I_1}\frac{I_1}{I_i} = A_i \times \frac{I_1}{I_i}$$

ve

$$= (1250)(0.615) = 769$$

Buradan ; $Z_i = 2\ \text{M}\Omega \,||\, Z_{i_1} = 2\ \text{M}\Omega \,||\, 1.25\ \text{M}\Omega = \mathbf{769\ k\Omega}$

Sık sık, Darlington devresinin akım kazancı, $1/h_{oe}$ dikkate alınmaksızın, sadece $A_i^2 \cong h_{fe}^2$ olarak düşünülür. Bu durumda $A_i^2 \cong h_{fe}^2 = 2500$ olacaktır. Kuşkusuz 2500'e karşılık 1250 kesinlikle iyi bir yaklaşım değildir. Bu nedenle $1/h_{oe}$'nin etkisi ilk katın akım kazancı belirlenirken göz önüne alınmalıdır.

Çıkış empedansı $Z_o$, doğrudan doğruya emetör eşdeğer devresinden aşağıdaki

gibi bulunabilir. İlk kat için:

$$Z_{o1} \cong \frac{R_{s1} + h_{ie1}}{h_{fe1}} \tag{11.14}$$

$$= \frac{0 + 1\ \text{k}\Omega}{50} \cong 20.0\ \Omega$$

ve

$$Z_{o2} \cong \frac{(Z_{o1} \,||\, 1/h_{oe1}) + h_{ie2}}{h_{fe2}} \tag{11.15}$$

$$= \frac{(200 \,||\, 50\ \text{k}\Omega) + 0.5\ \text{k}\Omega}{50} \cong \frac{20\Omega + 0.5\ \text{k}\Omega}{50} = \frac{520\Omega}{50}$$

$$= 10.40\ \Omega$$

Girişteki tartışmada da belirtildiği gibi, giriş empedansının yüksek, çıkış empedansının çok düşük ve akım kazancının ise yüksek olduğuna dikkat edin. Şimdi de sistemin gerilim kazancını inceleyeceğiz. Kirchoff gerilim yasasını Şekil 11.16'daki devreye uygularsak:

$$V_o = V_i - V_{be2} - V_{be2}$$

Çıkış potansiyelinin, giriş gerilimi eksi her bir transistörün baz emitör potansiyeli kadar olması, $V_o < V_i$ olduğunu açıkça gösterir. Bu da büyüklük olarak sıfırdan çok bire yakındır. Yaklaşık değer temelinde emetör eşdeğer devresinden elde edildiği gibi, şu formülle ifade edilir :

$$A_v \cong \frac{1}{1 + h_{ie2}/(h_{fe2}R_E)} \tag{11.16}$$

Bu genel örneğin sayısal değerlerini yerine koyarsak:

$$A_v \cong \frac{1}{1 + 0.5\ \text{k}\Omega/50\ \text{k}\Omega} = \frac{1}{1 + 0.01} = 0.99$$

10 A'lik bir RCA *npn* Darlington güç transistörünün karakteristikleri ve nominal değerleri Şekil 11.18'de verilmiştir. 11.19-24. numaralar arası şekillerde bazı karakteristikler görülmektedir. Verilen bilgiler devrenin tamamı içindir; $\beta$ değerleri tek tek verilmemiştir.[1] Karakteristiklerde, iki transistöre ilişkin düşüşü içermesi nedeniyle $V_{BE}$'nin artmış olduğuna dikkat edin. Ayrıca $h_{fe}$'nin 1kHz de 3000, 2 MHz de ise yalnızca 20 olduğuna dikkat edin. Frekansın, transistör performansı üzerinde belirgin bir etkiye sahip olacağı açıktır. Şekil 11.19'da kolektör akımının amper cinsinden verildiğine ve darbeli çalışmanın akımın yükselmesini sağladığına dikkat edin (darbe ne kadar uzunsa izin verilen akım da o kadar düşüktür).

[1] Yani, $h_{fe} = I_{C2}/I_{b1}$, böylece transistör birleşimi tek bir elemanı gibi düşünülmüştür.



RCA

Katı Hal Bölümü

**Güç Transistörleri**

**2N6383 2N6834 2N6385**

## 10 Amper N - P - N - Darlington Güç Transistörleri

JEDEC TO-3

40 - 60 - 80 Volt , 100 Watt
5 Amperde 1000 değerinde kazanç

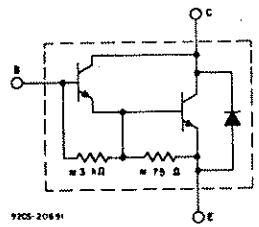
UÇ BAĞLANTILARI
1. bacak - Baz
2. bacak - Emetör
Kılıf - Kolektör
Gövde -Kollektör

*Özellikleri:*
- Ön sürücü olmadan IC'den çalışabilme
- Yüksek sıcaklıkta düşük kaçak akım özelliği
- Yüksek ters yönde ikinci-kırılma yeteneği

*Uygulamaları:*
- Güç anahtarlama
- Ses yükselt
- Çekiç sürücüleri
- Seri ve paralel regülatörler

2N6383, 2N6384 ve 2N6385* düşük ve orta frekanslı güç uygulamaları için dizayn edilmiş tek n-p-n silisyum Darlington transistörlerdir. Bu elemanların çift epitaksiyel yapısı, iyi bir ileri ve ters yönlü kırılma yeteneği sağlar. Yüksek kazançları, doğru-dan entegre devrelerden sürülmelerini sağlar.

* Daha önceki adları RCA Dev.Nos.TA8349,TA8486 ve TA8348



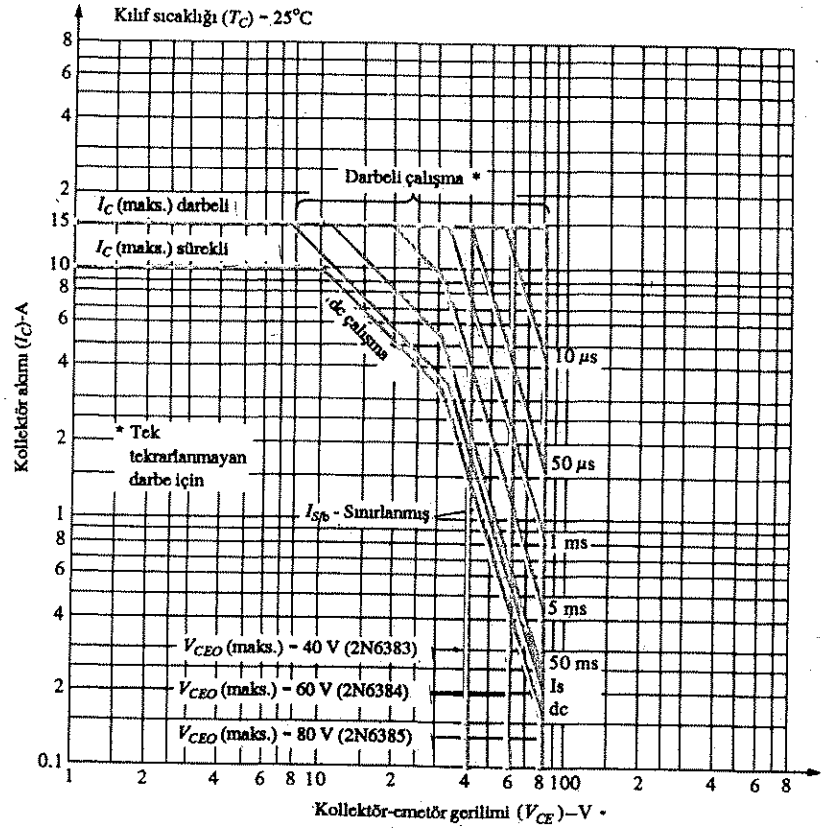

Şekil ... transistörler için şematik diyagram.

**MAKSİMUM ANMA DEĞERLERİ, *Mutlak Maksimum Değerler***

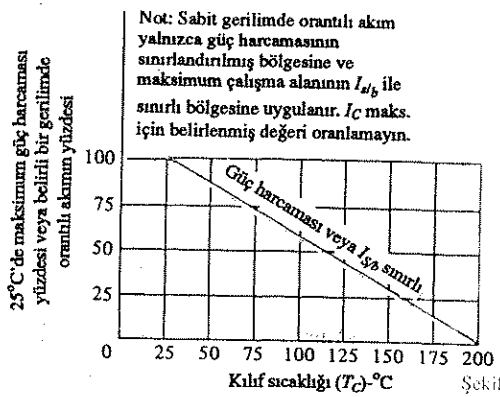
| | | 2N6385 | 2N6384 | 2N6383 | |
|---|---|---|---|---|---|
| * KOLEKTÖR-BAZ GERİLİMİ | $V_{CBO}$ | 80 | 60 | 40 | V |
| KOLLEKTÖR-EMETÖR GERİLİMİ | | | | | |
| Harici baz-emetör direnci ($R_{BE}$) =100Ω ile, sürekli | | | | | |
| Baz açık devre,sürekli | $V_{CER(sür)}$ | 80 | 60 | 40 | V |
| *Baz ters yönde $V_{BE}$ = -1.5V'la öngerilimlenmiş, RBB = 100 Ω | $V_{CEO(sür)}$ | 80 | 60 | 40 | V |
| * EMETÖR-BAZ GERİLİMİ | $V_{CEX}$ | 80 | 60 | 40 | V |
| * KOLLEKTÖR AKIMI | $V_{EBO}$ | 5 | 5 | 5 | V |
| Sürekli | $I_C$ | | | | |
| Tepe | | 10 | 10 | 10 | A |
| * SÜREKLİ BAZ AKIMI | | 15 | 15 | 15 | A |
| * TRANSİSTÖR GÜÇ HARCAMASI | | | | | A |
| 25°C'ye kadar tüm kılıf sıcaklıklarında | $I_B$ | 0.25 | 0.25 | 0.25 | W |
| 25°C'nin üzerinde tüm kılıf sıcaklıklarında | $P_T$ | | | | |
| * SICAKLIK ARALIĞI | | 100 | 100 | 100 | |
| Saklama ve çalışma (Jonksiyon) | | ← Bkz. Şek. 9.20 → | | | °C |
| * BACAK SICAKLIĞI (Lehimleme sırasında) | | ← -65 ilâ +200 → | | | °C |
| Oturma düzleminden 1/32 inç (0.8 mm) veya daha uzak mesafede 10 s. süreyle | | ← 253 → | | | °C |

* JEDEC kayıtlı veri formatı JS-6 RDF-2'ye uygun olarak

Şekil 11.18 RCA NPN Darlington güç transistörleri (RCA Solid State Division'un izniyle)

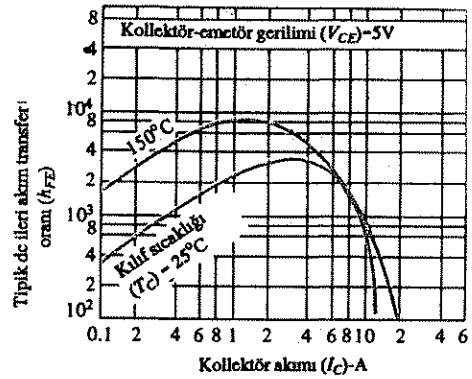



Şekil 11.19 Bütün tipler için maksimum çalışma alanı

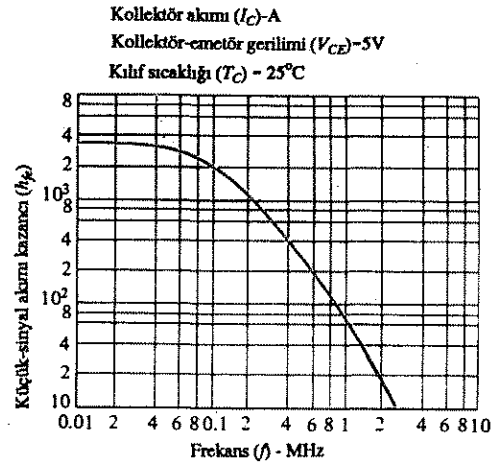



Şekil 11.20 Tüm tipler için güç düşürme eğrisi.





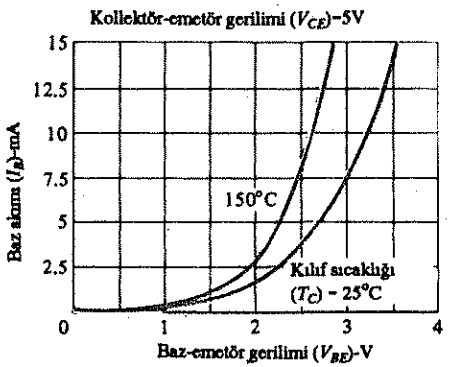

Şekil 11.21 Tüm tipler için tipik dc beta karakteristikleri.



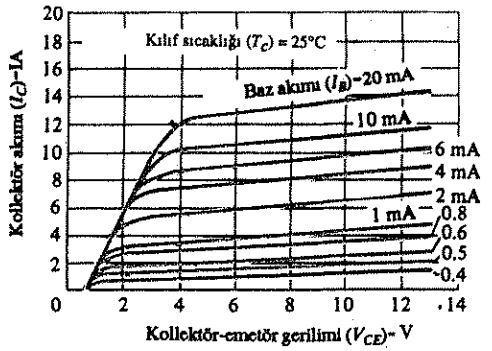

Şekil 11.22 Tüm tipler için tipik küçük-sinyal kazanç eğrisi.

Şekil 11.20'de oda sıcaklığı ile başlayarak, nominal güç değerinde görülen düşüş dikkatimizi çeker; Şekil 11.21 de ise dc $\beta$ değerinin kolektör akımına karşı çok hassas olduğunu görürüz. Frekansın ac kazancı üzerindeki etkisi, Şekil 11.12'de daha dikkatli tanımlanmıştır. 0.1 MHz ya da 100 kHz'de belirgin bir düşüşle başlar. Şekil 11.23'te iki transistör nedeniyle $V_T$'nin (kesim gerilimi) ve 11.24 te mA cinsinden verilen baz akımın seviyesindeki artışa dikkat edin.

Bu durumda, karma parametreler ve admitans parametreleri verimiştir. Metinde sunulmayan admitans parametreleri, sadece, transistör için başka bir eşdeğer devrenin parametrelerini temsil eder. Transistör çifti için giriş empedansının yüksekliğine ve eşdeğer $1/h_{oe}$ = 9.3 kΩ değerinin düşüklüğüne dikkat edin. dB cinsinden kazanç, aşağıdaki kısımda türetilecek olan denklemlerle tanımlanacaktır.




Şekil 11.23 Tüm tipler için tipik giriş sinyal karakteristikleri.




Şekil 11.24 Tüm tipler için tipik çıkış sinyal karakteristikleri.

## 11.8 DESİBEL

Desibel (dB) kavramı ve ilgili hesaplamalar, bu bölümün geri kalan kısımlarında artan bir öneme sahip olacaktır. Desibel terminin temeli köken olarak, eski bir gerçekten, ses ve güç seviyeleri arasında logaritmik bir ilişki olması gerçeğinden



gelmektedir. Yani güç seviyesindeki, örneğin 4 W'tan 16 W'a olan bir artış, ses seviyesinin de 16/4 = 4 kat artması anlamına gelmez. $(4)^2 = 16$ eşitliğinden de anlaşılacağı gibi dB, 4'ün kuvveti kadar, yani 2 kat artacaktır. 4 W'tan 64 W'a yükselmesi durumunda ses seviyesi, $(4)^3 = 64$ olduğundan 3 kat artacaktır. Logaritmik ilişki aşağıdaki gibi yazılabilir:

$$\log_4 64 = 3$$

Kelimelerle ifade edilecek olursak denklem, 64'ün 4 tabanındaki lolgaritmasının 3 olduğunu söyler. Genelde: $\log_b a = x$, ifadesindeki değişkenler arasında, $b^x = a'ya$ benzer bir ilişki kurar.

Standartlaştırmaya yönelik çalışmaların getirdiği zorunluluk nedeniyle bel (B), $P_1$ ve $P_2$ güç seviyeleri arasında ilişki kurmak için aşağıdaki denklemle tanımlanmıştır:

$$G = \log_{10} \frac{P_2}{P_1} \quad \text{bel} \tag{11.17}$$

Ortak yada 10 tabanlı sistemin, değişkenliği ortadan kaldırmak için seçildiğine dikkat edin. Tabanın artık orijinal güç seviyesi olmamasına rağmen denklem, güç seviyelerindeki değişiklikler nedeniyle ses seviyelerinde ortaya çıkan değişmeleri karşılaştırmak için bir temel oluşturur. Bel terimi Alexander Graham Bell'in soyadından gelmektedir.

Ne var ki bel biriminin pratik açıdan çok büyük bir birim olduğu anlaşıldığı için, bel'in 10'da biri olan desibel (dB) tanımlanmıştır. Bu nedenle ;

$$G_{dB} = 10 \log_{10} \frac{P_2}{P_1} \tag{11.18}$$

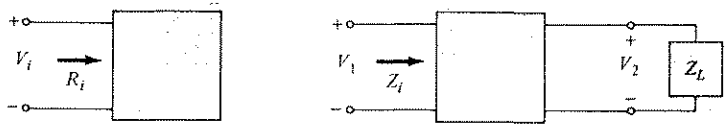
Elektronik iletişim cihazlarının (yükselteçler mikrofonlar, vs.) nominal uç değerleri, ortak dB cinsinden oranlanır. Ancak (11.18). denklem, desibel oranının, iki güç seviyesi arasındaki büyüklük farkının bir ölçüsü olduğunu olduğunu açıkça gösterir. Belli bir uç (çıkış) gücü ($P_2$) için bir referans güç seviyesi ($P_1$) olması gereklidir. Referans seviyesi, bazen eski 6 mW standardının kullanılmasına rağmen, genellikle 1 mW olarak kabul edilir. 1 mW'lık güç seviyesiyle ilgili direnç, ses iletişitim hatlarının karakteristik empedansı nedeniyle 600 Ω olarak seçilmiştir. Referans seviyesi olarak 1 mW uygulandığı zaman desbel sembolü çoğunlukla dBm olarak kullanılır. Denklem formunda şöyle ifade edilir:

$$G_{dBm} = 10 \log_{10} \left. \frac{P_2}{1\ \text{mW}} \right|_{600\Omega} \quad \text{dBm} \tag{11.19}$$

Sık sık uygulanan ikinci bir desibel denklemi daha vardır. Bunu anlatmanın en iyi

yolu Şekil 11.25'deki devreyi göz önüne almaktır. $V_i$, $V_1$ gibi bir değere eşit ise, $P_1 = V_1^2/R_i$ olur; burada $R_i$, Şek. 11.25a'daki sistemin giriş direncidir. $V_i$'nin, $V_2$ gibi bir değere yükseltilmesi veya düşürülmesi halinde $P_2 = V_1^2/R_i$ olur. Güç seviyeleri arasındaki farkı desibel cinsinden bulabilmek için (11.18) denkleminde değerleri yerine koyacak olursak :

$$G_{dB} = 10 \log_{10} \frac{P_2}{P_1} \; 10 \log_{10} \frac{V_2^2/R_i}{V_1^2/R_i} = 10 \log_{10} \left(\frac{V_2}{V_1}\right)^2$$




(a) (b)

Şekil 11.25 (11.18). denklemin incelenmesinde kullanılan düzenlemeler.

ve

$$G_{dB} = 20 \log_{10} \frac{V_2}{V_1} \quad \text{dB} \tag{11.20}$$

Bununla birlikte bu denklemin sadece uygulanan her bir gerilim için ilgili direncin aynı olması halinde doğru olduğunu unutmayın. Giriş ve çıkış seviyeleri karşılaştırılan Şekil 11.25b'deki sistem için $Z_i \neq Z_L$ olacak ve (11.20). denklem doğru sonuç vermeyecektir. Bu nedenle (11.18). denklemin kullanılması gerekecektir.

(11.18). denklemde, $P_L = V_L^2(Z_L \cos \theta)$, vb. olacak şekilde $Z_i = Z_i \cos \theta_i$ ve $Z_L = Z_L \cos \theta_L$ değerleri yerine konursa, aşağıdaki genel denklem elde edilir:

$$G_{dB} = 20 \log_{10} \frac{V_L}{V_i} + 10 \log \frac{Z_i}{Z_L} + 10 \log \frac{\cos \theta_i}{\cos \theta_L} \tag{11.21}$$

En çok karşılaşılan rezistif elemanlar için $\cos\theta_i = \cos\theta_L$ 'dir ve son terim $\log_{10}(1) = 0$ olur. Buna ek olarak $Z_i = Z_L$ ise ikinci terim de atlacak, bu da (11.20). denklemi verecektir.

Sık sık, empedansların farklı olmasının ($Z_i \neq Z_L$) etkisi ihmal edilir ve (11.20) denklem sadece gerilim veya akım seviyeleri arasında karşılaştırma temeli oluşturmak için kullanılır. Bu tip durumlar için desibel kazancının, güç seviyelerine uygulanan yaygın desibel kullanımından ayırmak için, desibel cinsinden gerilim ve akım kazancı olarak ifade edilmesi daha doğru olacaktır.

Logaritmik ilişkinin avantajlarından birisi, kaskat bağlı sistemlere uygulanmasıdır. Örneğin kaskat bağlı bir sistemin toplam gerilim kazancı aşağıdaki şekilde verilir :



$$A_{vT} = A_{v1} A_{v1} A_{v1} \ldots A_{v_n}$$

uygun logaritmik bağıntıyı uygularsak:

$$G_v = 20 \log_{10} A_{vT} = 20 \log_{10} A_{v1} + 20 \log_{10} A_{v2} + 20 \log_{10} A_{v3} + \ldots + 20 \log_{10} A_{v_n} \quad \text{(dB)} \tag{11.22}$$

Başka bir deyişle denklem, kaskat bağlı bir sistemin desibel cinsinden kazancının, her bir katın desibel kazancının toplamı olduğunu söylemektedir. Yani,

$$G_v = G_{v1} + G_{v2} + G_{v3} + \ldots + G_{v_n} \quad \text{(dB)} \tag{11.23}$$

Yukarıdaki denklemler akım hesaplarında da kullanılabilir. $P_2 = I_2^2 R_o$ ve $P_2 = I_1^2 R_o$ için,

$$G_{dB} = 20 \log_{10} \frac{I_2}{I_1} \quad \text{dB} \tag{11.24}$$

ve

$$G_i = G_{i1} + G_{i2} + G_{i3} + \ldots + G_{i_n} \tag{11.25}$$

Örneklere geçmeden önce logaritmik fonksiyonlarla ilgili temel işlemleri ele alacağız. Birçoğunuz için bu sadece bir özet olacaktır. Bazılarımız içinse aşağıdaki bilgileri tam olarak anlamak için biraz zaman gerekebilecektir.

Bu kısımda verilen her bir denklemde ortak veya 10 tabanlı logaritmik sistem kullanılacaktır. Giriş tartışmasında da belirtildiği gibi, Seçilen tabanın kuvvetleri olan sayıların logaritmaları kolayca belirlenir. Örneğin

$$\log_{10} \overbrace{10{,}000}^{a} = x$$

$b$

ve $b^x = a$

ya da $(10)^x = 10000$

$x = 4$ sonucunu verecektir.

aynı şekilde,

$$\log_{10} 1000 = \log_{10} (10)^3 = 3$$
$$\log_{10} 100 = \log_{10} (10)^2 = 2$$
$$\log_{10} 10 = \log_{10} (10)^1 = 1$$
$$\log_{10} 1 = \log_{10} (10)^0 = 0$$

24.8 gibi bir sayının logaritması

$$\log_{10} 24.8 = x$$

veya $10^x = 24.8$

Bilinmeyen $x$ değerinin 1 ile 2 arasında olduğu açıktır; ancak logaritmik fonksiyon olmaması halinde değerin bulunabilmesi tam anlamıyla bir deneme yanılma süreci olacaktır. Bir sayının logaritmasını bulma işlemi, ayrı ayrı belirlenecek iki eleman gerektirir. Bu iki elemana karakteristik ve mantis denilmektedir. Karakteristik, logaritması bulunucak sayı ile ilgili 10'un kuvvetidir.

$$24.8 = 2.48 \times 10^1 \Rightarrow 1 = \text{karakteristik}$$
$$4860.0 = 4.860 \times 10^3 \Rightarrow 3 = \text{karakteristik}$$

Mantis yada logaritmanın ondalık kısmının, bir tablodan veya bir hesap makinesiyle belirlenmesi gerekir.

$$\log_{10} 24.8 = 1.3945$$
$$\log_{10} 4860.0 = 3.6866$$

Kuşkusuz, hesap makinelerinin çoğu karakteristiği ve mantisi doğrudan doğruya vermektedir.

Bir sayının ters logaritmasının belirlenmesini gerektiren pek çok durum olacaktır. Yani, yukarıda örnekte 24.8 ve 4860'ı bu sayıların logaritmalarından bulun. İşlem, logaritmayı belirlemek için yapılanın tersidir. Örneğin 2.140'ın ters logaritmasını bulalım:

$$2140 \left\{ \begin{array}{l} \text{karakteristik} \Rightarrow 10^2 \\ \text{mantis} \quad \Rightarrow 138 \end{array} \right\} 1.38 \times 10^2 = 138$$

Hesap makinesinde

$$\log_{10} x = 2.140$$

değerinin

$$10^{2.140} = x$$

eşdeğer olduğunu unutmayın; $10^y$, standart hesap makinesi fonsiyonudur.

Birden küçük oranların logaritması, oranın tersini alıp önüne bir eksi konarak hesaplanabilir.

$$\log_{10} \frac{1.6}{24} = -\log_{10} \frac{24}{1.6} = -\log_{10} 15 = -1.1761$$
$$\log_{10} 0.788 = -\log_{10} \frac{1}{0.788} = -\log_{10} 1.269 = -0.1035$$



Güç oranları için, negatif bir desibel oranı, başlangıç veya giriş gücüne göre güç seviyesindeki azalmayı gösterir.

**ÖRNEK 11.4**

100 dB'e karşılık gelen kazancının genlik değerini bulun.

**Çözüm:**
(1.18). denklemnden ;

$$G_{dB} = 10 \log_{10} \frac{P_2}{P_1} = 100 \text{ dB} \Rightarrow \log_{10} \frac{P_2}{P_1} = 10$$

Böylece, $\frac{P_2}{P_1} = 10^{10} = 10{,}000{,}000{,}000$

Bu örnek, pratik cihazlardan beklenebilecek desibel değerleri aralığını açıkça göstermektedir. İleride yapılacak hesaplarda elde edilecek 100 civarında bir dB değeri kesinlikle gözden geçirilmelidir. Gerçekte 50 dB'lik bir kazanç, 100.000'lik bir kazanç büyüklüğüne karşılık gelir ki bu da çok büyük bir değerdir.

**ÖRNEK 11.5**

Bir cihazda giriş gücü, 100 V'da 10.000 W'tır. Çıkış gücü ise, çıkış empedansı 20 Ω iken 500 W'tır.
(a) dB cinsinden güç kazancını bulun.
(b) dB cinsinden gerilim kazancını bulun.
(c) (a) ve (b) şıkkındaki sonuçların neden uyuştuğunu veya uyuşmadığını açıklayın.

**Çözüm:**

(a) $G_{dB} = 10 \log_{10} \frac{P_2}{P_1} = 10 \log_{10} \frac{0.5 \times 10^3}{10 \times 10^3} = 10 \log_{10} \frac{1}{20} = -10 \log_{10} 20$

$= -10\,(1.301) = \mathbf{-13.01\ dB}$

(b) $G_v = 20 \log_{10} \frac{V_o}{V_i} = 20 \log_{10} \frac{\sqrt{PR}}{1000} = 20 \log_{10} \frac{\sqrt{500X20}}{1000}$

$= 20 \log_{10} \frac{100}{1000} = 20 \log_{10} \frac{1}{10} = -20 \log_{10} 10 = -20$ **d**

(c) $R_i = \frac{V^2}{P} = \frac{10^6}{10^4} = 10^2 \neq R_o = 20\ \Omega$

ÖRNEK 11.6

40 W çıkışlı bir yükselteç 10 Ω'luk bir hoparlöre bağlanmıştır.
(a) Güç kazancı 25 dB ise tam güç sağlamak için gereken giriş gücünü bulun.
(b) Yükseltecin gerilim kazancı 40 dB ise nominal çıkış için giriş gerilimini hesaplayın.

Çözüm:

(a) (11.18) denkleminden

$$25 = 10 \log \frac{40}{P_i} \Rightarrow i = \frac{40}{\text{ters log } (2.5)} = \frac{40}{3.16 \times 10^2}$$

$$= \frac{40}{316} \cong 126.5 \text{ mW}$$

(b)

$$G_v = 20 \log_{10} \frac{V_o}{V_i} \Rightarrow 40 = 20 \log_{10} \frac{V_o}{V_i}$$

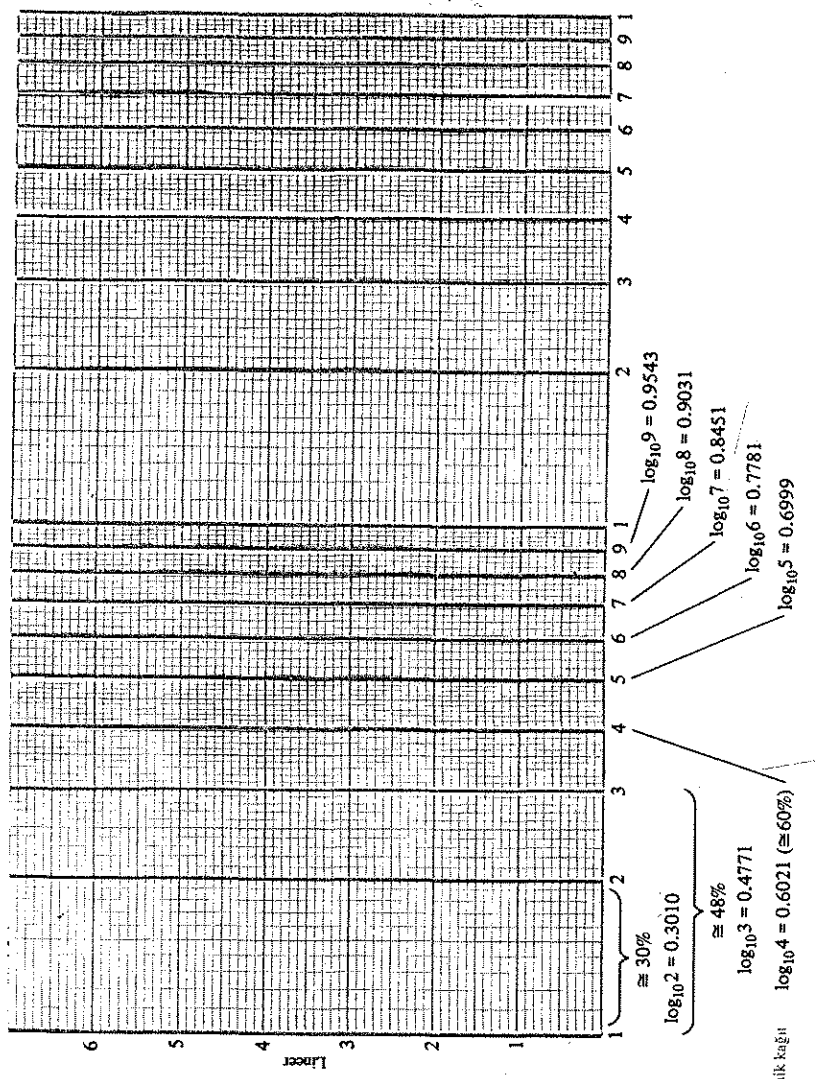
$$\frac{V_o}{V_i} = \text{ters log } 2 = 100$$

$$V_o = \sqrt{PR} = \sqrt{40 \times 10} = 20 \text{ V}$$

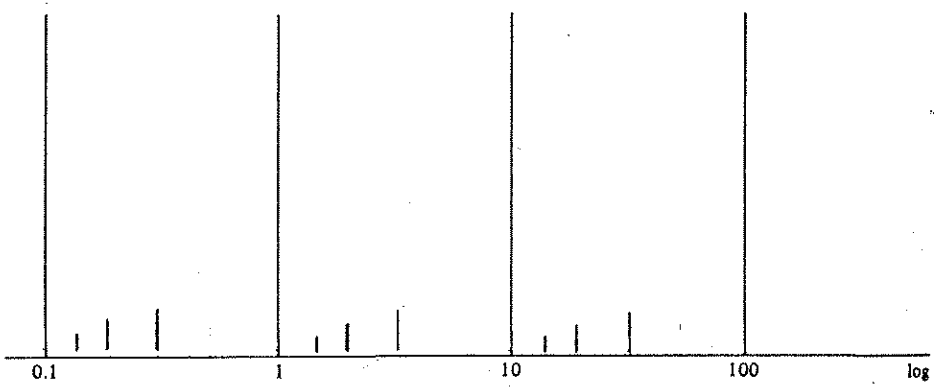
$$V_i = \frac{V_o}{100} = \frac{20}{100} = 0.2 \text{ V} = 200 \text{ mV}$$

Bir grafik üzerinde logaritmik ölçeklerin kullanılması, belli bir değişkenin değişim aralığını belirgin ölçüde genişletebilir. Bu etki aşağıdaki kısımda daha iyi anlaşılacaktır. Grafiklerin veya milimetrik çizimlerin çoğunluğu, yarı-logaritmik veya çift logaritmik (log-log) türündendir. Yarı terimi, iki ölçekten sadece birinin logaritmik olduğunu gösterirken, çift-log, her iki ölçeğin de logaritmik olduğunu gösterir. Yarı logaritmik bir ölçek Şekil 11.26'da görülmektedir. Düşey ölçeğin, eşit aralıklı doğrusal bir ölçek olduğuna dikkat edin. Logaritmik grafiğin çizgileri arasındaki boşluğun kaynağı, grafikte gösterilmiştir. 2'nin 10 tabanına göre logaritması yaklaşık olarak 0.3'tür. Bu nedenle 1($\log_{10} 1 = 0$)'dan 2'ye olan mesafe, aralığın %30'u kadardır. $\log_{10} 5 \cong 0.7$ olduğundan, mesafenin %70'indeki bir nokta olarak işaretlenir. Soldan sağa giderken, herhangi iki basamak arasındaki çizgilerde aynı sıkıştırmanın olduğuna dikkat edin. Yer darlığı nedeniyle grafikte Şek.11.17'de gösterildiği gibi tipik olarak sadece tik işaretleri olacağı için, sonuçta elde edilen sayısal değere ve boşluğa dikkat etmek önemlidir. Geçmiş deneyimlerinizden, bu şekildeki uzun çubukların ilgili değerlerinin 0.3, 3 ve 30 olduğunu, buna karşılık sonraki kısa çubukların ilgili değerlerinin 0.5, 5 ve 50, en kısa çubukların değerlerinin ise 0.7, 7 ve 70 olduğunu görmeniz gerekir.






Şekil 11.26 Yarı logaritmik kağıt

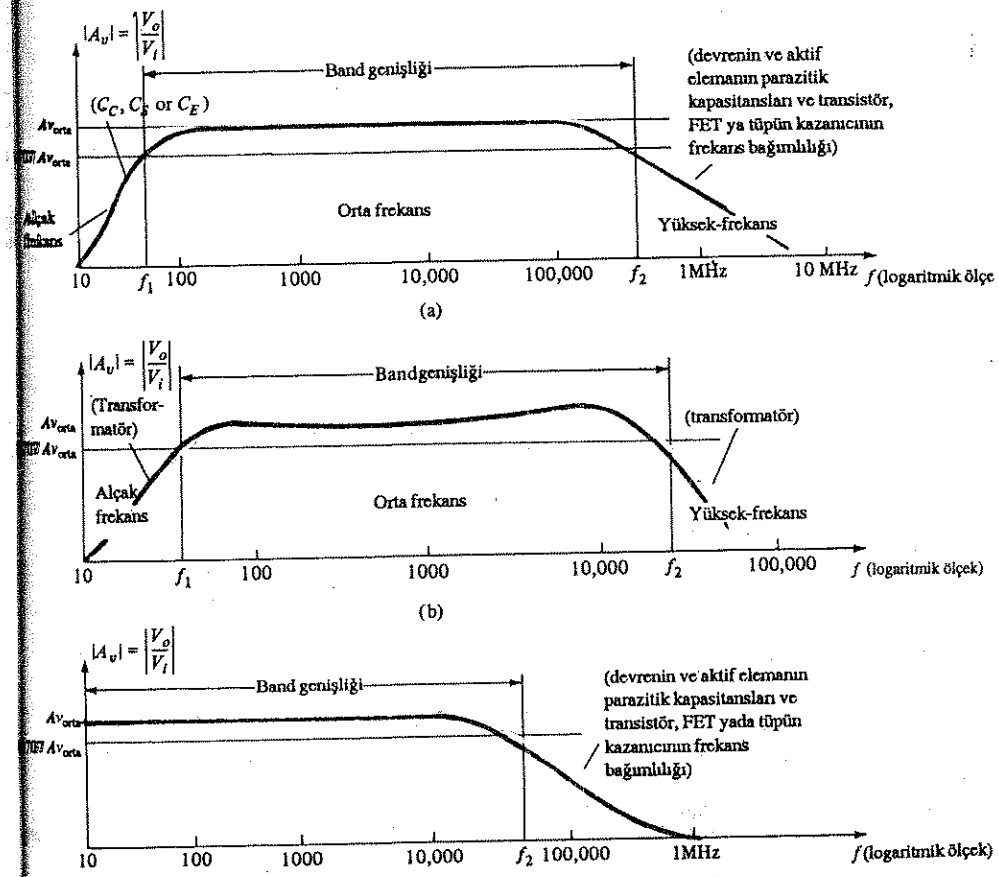



Şekil 11.27
Bir log ölçeğindeki tik işaretlerinin sayısal değerlerinin belirlenmesi.

## 11.9 FREKANSA İLİŞKİN TEMEL NOKTALAR

Uygulanan sinyalin frekansı, tek veya çok katlı bir devrenin üzerinde belirgin bir etkiye sahip olabilir. Bu noktaya kadar yapılan analizlerde orta frekans aralığı kullanılmıştır. Düşük frekanslarda, söz konusu elemanların reaktansındaki değişme nedeniyle, kuplaj ve köprüleme kondansatörlerinin yerine artık kısa devre yaklaşımının kullanılamayacağını göreceğiz. Küçük-sinyal eşdeğer devrelerinin frekansa bağımlı parametreleri ve aktif elemana ve devreye bağlı kaçak kapasitif elemanları, sistemin yüksek frekans tepkisini sınırlayacaktır. Kaskat bağlı bir sistemin kat sayısındaki artış hem alçak, hem de yüksek frekans tepkisini sınırlayacaktır.

*RC*-kuplajlı, doğrudan-kuplajlı ve transformotör-kuplajlı bir yükseltecin genlik kazancı Şekil 11.28'de verilmiştir. Yatay ölçeğin, alçak frekans bölgelerinden yüksek frekans bölgelerine uzanan bir grafik çizebilmek için logaritmik ölçekte verildiğine dikkat edin. Her bir grafik için bir alçak, yüksek ve orta frekans bölgesi tanımlanmıştır. Buna ek olarak, düşük ve yüksek frekanslardaki kazanç düşüşünün temel nedenleri parantez içinde gösterilmiştir. *RC*-kuplajlı bir yükselteçte düşük frekanslardaki düşüşün nedeni, $C_C$, $C_S$ veya $C'_E$ nin artan reaktansıdır; buna karşılık yüksek frekans sınırı ise ya devrenin ve aktif elemanın parazitik kapasitif elemanları ya da aktif elemanın frekansa bağlı kazancı tarafından belirlenir. Transformatör-kuplajlı bir sistemin kazancındaki düşüşün açıklaması, transformatörün çalışma ilkelerinin ve transformatör eşdeğer devresinin anlaşılmasını gerektirir. Şu an için bunun, düşük frekanslarda transformatör giriş uçlarındaki magnetize endüktif reaktansın ($X_L = 2\pi fL$) kısa devre etkisinden kaynaklandığını söylemekle yetinelim. $f$ = 0'da kazancın sıfır olması gerektiği açıktır, çünkü bu noktada çekirdek üzerinde, bir sekonder veya çıkış gerilimi yaratacak bir yükleme akışı bulunmaz. Şekil 11.28'de de gösterildiği gibi yüksek frekans tepkisi temel olarak primer ve sekonder sarımları arasındaki kaçak kapasitans tarafından kontrol edilir. Doğrudan-kuplajlı yükselteçte, yüksek frekanslarda bir düşüşe sebep olabilecek herhangi bir kuplaj ya da köprüleme kondansatörü yoktur. Şekilde de gösterildiği gibi bu, devrenin ve aktif elemanın parazitik kapasitansı veya aktif elemanın kazancının frekansa bağımlılığının belirlediği üst kesim frekansına yönelik düz bir tepkidir.




Şekil 11.28 (a) RC - kuplajlı yükselteçler; (b) transformatör kuplajlı yükselteçler; (c) doğrudan kuplajlı yükselteçlere ilişkin frekans-kazanç eğrileri.

Şekil 11.28'deki her bir sistem için kazanç miktarının orta frekanstaki değere yakın ya da eşit olduğu bir frekans bandı vardır. Nispeten yüksek olan kazancın frekans sınırlarını sabitleştirmek için kazanç kesim seviyesi olarak 0.707 $A_{orta}$, seçilmiştir. Buna karşılık gelen $f_1$ ve $f_2$ ve frekansları genellikle köşe, kesim, band, kırılma, ya da yarım-güç frekansları olarak adlandırılır. 0.707 çarpanının seçilmesinin nedeni, bu seviyede çıkış gücünün, orta band güç çıkışının yarısı kadar olmasıdır, yani orta frekanslarda:

$$P_{o\,\text{orta}} = \frac{|V_o^2|}{R_o} = \frac{|A_{v_{\text{orta}}} V_i|^2}{R_o}$$

ve yarım-güç frekansında ;

$$P_{oHPF} = \frac{|0.707\, A_{v_{\text{orta}}} V_i|^2}{R_o} = 0.5\,\frac{|A_{v_{\text{orta}}} V_i|^2}{R_o}$$

ve

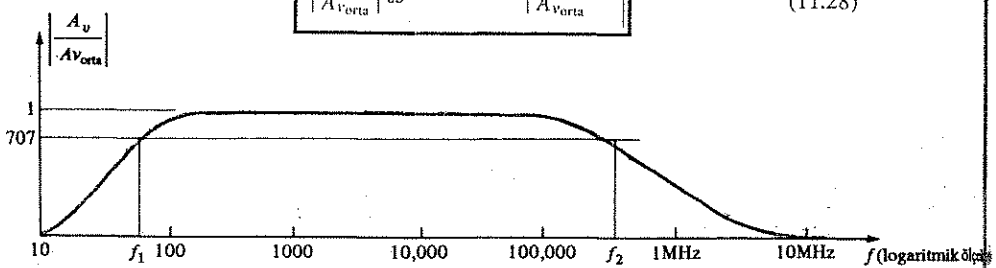
$$\boxed{P_{oHPF} = 0.5\, P_{o_{\text{orta}}}} \qquad (11.26)$$

Her bir sistemin band genişliği (veya geçiş bandı) $f_1$ ve $f_2$ ile belirlenir. Yani,

$$\boxed{\text{Band genişliği (BW)} = f_2 - f_1} \qquad (11.28)$$

İletişimin alanındaki uygulamalarda (ses, görüntü) kazancın frekansa göre desibel olarak grafiği Şekil 11.28'dekinden daha yararlıdır. Bununla birlikte logaritmik grafik çizilmeden önce eğri genellikle, Şekil 11.29'daki gibi normalize edilir. Şekilde, her bir frekanstaki kazanç orta band değerine bölünmüştür. Böylece orta band değerinin gösterildiği gibi 1 olacağı açıktır. Yarım-güç frekanslarında seviye $0.707 = 1/\sqrt{2}$ 'dir. Böylece (11.20). denklemi aşağıdaki gibi uygulanarak, desibel grafiği elde edilebilir:

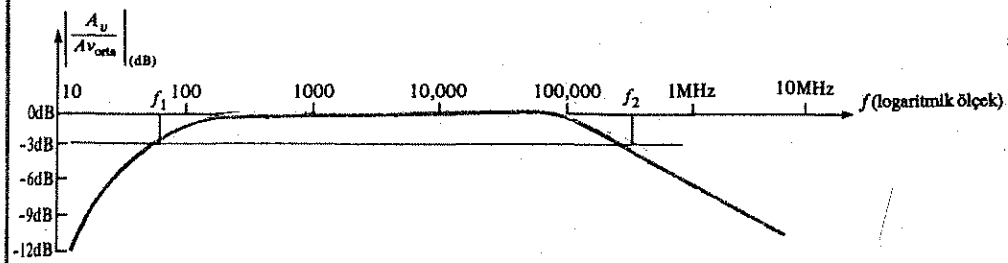
$$\boxed{\left|\frac{A_v}{A_{v_{\text{orta}}}}\right|_{\text{dB}} = 20 \log_{10} \left|\frac{A_v}{A_{v_{\text{orta}}}}\right|} \qquad (11.28)$$




Şekil 11.29 Frekans - Normalize kazanç eğrisi.



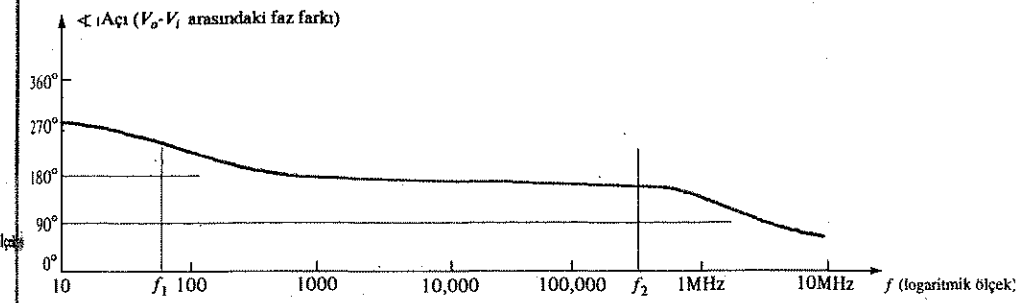
Orta band frekanslarında $20 \log_{10} 1 = 0$ ve kesim frekanslarında $20 \log_{10} 1/\sqrt{2} = -3$ dB'dir. Her iki değer de Şekil 11.30'daki desibel çiziminde açıkça gösterilmiştir. 11.8. Bölümde tartışılan tersleme süreci nedeniyle, kesir oranı ne kadar küçükse, desibel seviyesi de o kadar negatif olacaktır.




Şekil 11.30 Frekans - Normalize kazanç eğrisinin desibel cinsinden grafiği.

Aşağıdaki tartışmada çoğunlukla sadece düşük ve yüksek frekans bölgeleri için desibel eğrisi çizilecektir. Bu nedenle genel sistem tepkisini gözünüzde canlandırmak için Şekil 11.30'u aklınızda bulundurmanızda yarar var.

Yükseltecin, giriş ile çıkış arasında genellikle bir tersleme oluşturduğu anlaşılmalıdır. Bu gerçek, yalnızca orta band bölgesinde geçerlidir. Düşük frekanslarda $V_o$ ile $V_i$ arasında, $V_o$'ın açının artmasıyla birlikte $V_i$'nin gerisinde kalması sonucunu doğuracak bir faz kayması mevcuttur. Yüksek frekanslarda faz kayması 180° 'nin altına düşecektir. Şekil 11.31, *RC*-kuplajlı bir yükseltecin standart faz eğrisidir.




Şekil 11.31 RC - kuplajlı bir yükselteç sistemine (her bir kata) ilişkin faz eğrisi.

## 11.10 TEK KATLI TRANSİSTÖRLÜ YÜKSELTEÇ – DÜŞÜK FREKANSLARDAKİ TEMEL NOKTALAR

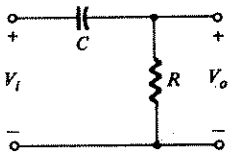
Temel BJT yükseltecini düşük frekans bölgesinde incelemeden önce, Şekil 11.32'deki seri *RC* devresini inceleyelim ve uygulanan frekansın $A_v = V_o/V_i$ üzerindeki etkisine bakalım. Çok yüksek frekanslarda

$$X_C = \frac{1}{2\pi f_1 C} \cong 0\ \Omega$$

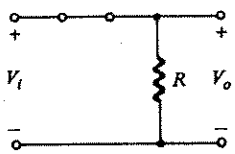
ve Şekil 11.33'de görüldüğü gibi kondansatörün yerine kısa devre eşdeğeri konabilir. Sonuçta yüksek frekanslarda $V_o \cong V_i$ olacaktır. f = 0 Hz'de,

$$X_C = \frac{1}{2\pi f_1 C} = \frac{1}{2\pi(0)C} = \infty\ \Omega$$

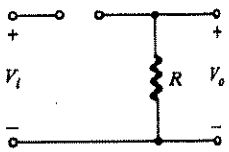
Şekil 11.34'de gösterildiği gibi açık devre yaklaşık eşdeğeri kulanılabilir, bu durumda ; $V_o = 0$ V olur.




Şekil 11.32

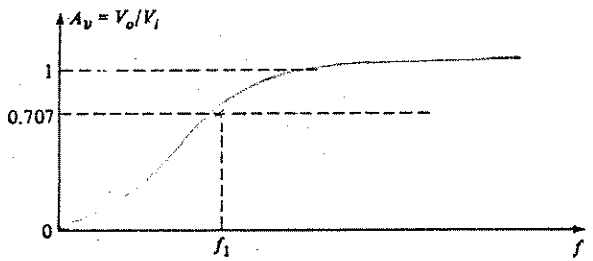



Şekil 11.33




Şekil 11.34

İki uç nokta arasındaki $A_v = V_o/V_i$ oranı Şekil 11.35'teki gibi değişecektir. Frekans artarken kapasitif reaktans azalır ve çıkış uçlarında, giriş geriliminin daha büyük bir kısmı görülür.




Şekil 11.35



Çıkış ve giriş gerilimleri arasında, gerilim bölme kuralıyla belirlenen aşağıdaki gibi bir ilişki vardır :

$$\mathbf{V}_o = \frac{\mathbf{R}\mathbf{V}_i}{\mathbf{R} + \mathbf{X}_C}$$

Buradan $V_o$ değeri,

$$V_o = \frac{RV_i}{\sqrt{R^2 + X_C^2}}$$

ile bulunur.

$X_C = R$ olan özel durum için :

$$V_o = \frac{RV_i}{\sqrt{R^2 + X_C^2}} = \frac{RV_i}{\sqrt{R^2 + R^2}} = \frac{RV_i}{\sqrt{2R^2}} = \frac{RV_i}{\sqrt{2}R} = \frac{1}{\sqrt{2}} V_i$$

ve

$$\boxed{A_v = \frac{V_o}{V_i} = \frac{1}{\sqrt{2}} = 0.707\,|_{X_C = R}} \qquad (11.29)$$

Bunun seviyesi Şekil 11.35'te gösterilmiştir. Başka bir deyişle $X_C = R$ sağlayan frekansta çıkış, Şekil 11.32'deki devre için girişin %70.7'si olacaktır.

Bu olayın gerçekleştiği frekans şu eşitlikle bulunur:

$$X_C = \frac{1}{2\pi f_1 C} = R$$

ve

$$\boxed{f_1 = \frac{1}{2\pi RC}} \qquad (11.30)$$

Logaritmik terimler cinsinden,

$$G_v = 20 \log_{10} A_v = 20 \log_{10} \frac{1}{\sqrt{2}} = -3\ \text{dB}$$

$A_v = V_o/V_i = 1$ ya da $V_o = V_i$ (maksimum değer) ise

$$G_v = 20 \log_{10} 1 = 20(0) = 0\ \text{dB}$$

Şekil 11.30'da $f = f_1$ olduğu zaman orta banttaki kazanç seviyesinde 3dB'lik bir düşüş olduğunu görürüz. Buradan, BJT transistöründe alçak frekans kesim frekansının bir *RC* devresi tarafından belirlendiğini ve bunun da (11.30). denklemle verildiğini buluruz. Eğer kazanç denklemi aşağıdaki gibi yazılırsa,

$$A_v = \frac{V_o}{V_i} = \frac{R}{R - jX} = \frac{1}{1 - j(X/R)} = \frac{1}{1 - j(1/\omega CR)} = \frac{1}{1 - j(1/2\pi fCR)}$$

ve yukarıda tanımlanan frekansı kullanılırsa,

$$\boxed{A_v = \frac{1}{1 - j(f_1/f)}} \qquad (11.31)$$

Faz ve genlik terimleriyle,

$$A_v = \frac{V_o}{V_i} = \frac{1}{\sqrt{1 + (f_1/f)^2}} \angle \tan^{-1}(f_1/f) \qquad (11.32)$$

$A_v$'nin genliği; $V_o$ ile $V_i$ arasındaki faz açısı

$f = f_1$ olduğu zaman genlik için

$$A_v = \frac{1}{\sqrt{1 + (1)^2}} = \frac{1}{\sqrt{2}} = 0.707 \Rightarrow -3 \text{ dB}$$

Logaritmik formda dB cinsinden kazanç:

$$A_v|_{dB} = 20 \log_{10} \frac{1}{1 + (f_1/f)^2} = -20 \log_{10}\left[1 + \left(\frac{f_1}{f}\right)^2\right]^{1/2}$$

$$= -\left(\frac{1}{2}\right)(20) \log_{10}\left[1 + \left(\frac{f_1}{f}\right)^2\right]$$

$$= -10 \log_{10}\left[1 + \left(\frac{f_1}{f}\right)^2\right]$$

$f << f_1$ ve $(f_1/f)^2 >> 1$ olan frekanslar için yukarıdaki denklem yaklaşık olarak şöyle yazılabilir:

$$= -10 \log_{10}\left(\frac{f_1}{f}\right)^2$$

ve sonuç olarak

$$\boxed{A_v|_{dB} = -20 \log_{10}\frac{f_1}{f}} \quad f << f_1 \qquad (11.33)$$

Bir an için $f << f_1$ durumunu ihmal edersek, logaritmik frekans ölçeğinde (11.33). denklemle iyi elde edilen bir grafik, ileride karşımıza çıkacak desibel grafikleri için çok yararlı bir sonuç verecektir.

$f = f_1$ 'de : $\frac{f_1}{f} = 1$ ve $-20 \log_{10} 1 = 0$ dB

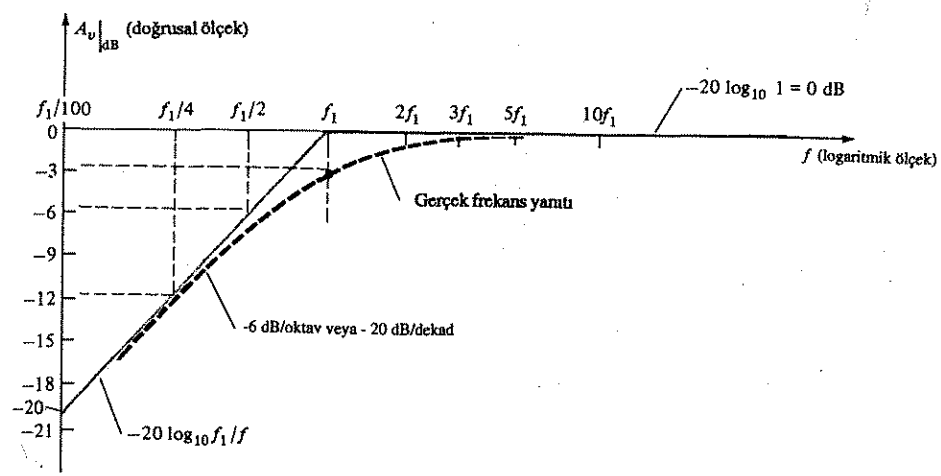
$f = \frac{1}{2} f_1$ 'de : $\frac{f_1}{f} = 2$ ve $-20 \log_{10} 2 \cong -6$ dB

$f = \frac{1}{4} f_1$ 'de : $\frac{f_1}{f} = 4$ ve $-20 \log_{10} 4 \cong -12$ dB

$f = \frac{1}{10} f_1$ 'de : $\frac{f_1}{f} = 10$ ve $-20 \log_{10} 10 = -20$ dB



0.1 $f_1$'den $f_1$'e kadar bu noktaların grafiği Şekil 11.36'da gösterilmiştir. Logaritmik ölçekle cizildiği zaman bu eğrinin düz bir çizgi olacağına dikkat edin. Aynı şekilde $f << f_1$ için 0dB koşulu için de düz bir çizgi çekilmiştir. Daha önce ifade edildiği gibi, düz çizgili parçalar (asimptotlar), sadece $f << f_1$ durumunda 3dB için ve $f = f_1$ olduğu zaman eğimli çizgi için doğrudur. Bununla birlikte $f = f_1$ olduğu zaman orta band seviyesinden 3 dB'lik bir düşüş olduğunu biliyoruz. Düz çizgili parçalarla ilişkili olarak bu bilgiyi kullanırsak, aynı şekilde gösterildiği gibi, frekans tepkisinin oldukça doğru bir grafiğini elde edebiliriz. Asimptotların parçalı doğrusal grafiği ve ilgili kırılma noktaları, Bode eğrisi olarak adlandırılır.

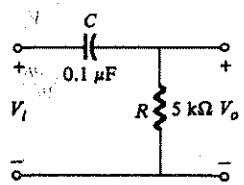



Şekil 11.36

Yukarıdaki hesaplamalar ve grafik, frekansta 1 oktava eşdeğer 2 katlık bir değişmenin, oranda 6 dB'lik bir değişmeye neden olduğunu gösterir. Özellikle kazancın $f_1/2$' den $f_1$'e değişmesi halinde ortaya çıkan değişime dikkat edin. Frekansta 10:1'lik bir değişme durumunda, $f_1/10$ ve $f_1$ frekanslarında gösterildiği gibi, 20 dB'lik bir değişme olacaktır. Bu nedenle ileride (11.13). denklem formatına sahip bir fonksiyon için bir desibel grafiği kolayca elde edilebilir. Bu amaçla ilk önce devre parametrelerinden $f_1$'i bulun, sonra da (biri 3dB doğrultusunda, diğeri 6dB/oktav veya 20 dB/decad'da doğrusallıktan ayrılan) iki asimptotu çizin. Daha sonra $f_1$'e karşılık gelen 3dB noktasını bulun ve eğriyi çizin.

ÖRNEK 11.7

Şekil 11.37 de görülen devre için:




Şekil 11.37

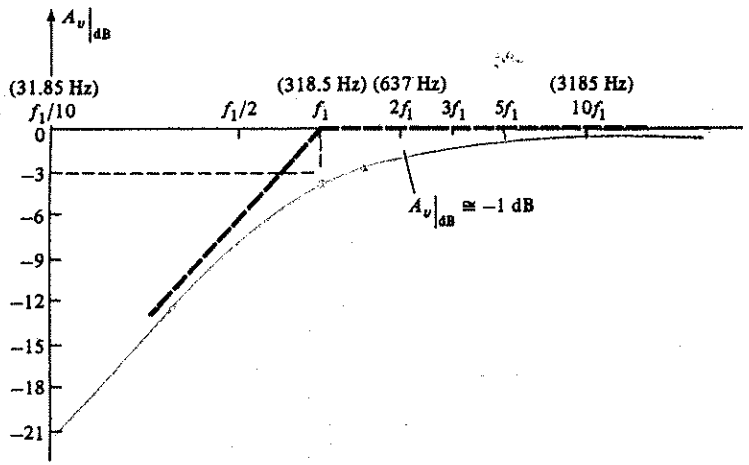
(a) Kırılma frekansını bulun
(b) Asimptotları çizin ve –3dB noktasını belirleyin.
(c) Frekans tepkisi eğrisini çizin.

Çözüm

(a) $f_1 = \dfrac{1}{2\pi RC} = \dfrac{1}{(6.28)\,(5\times10^{3})\,(0.1\times10^{-6})}$

$\cong$ 318.5 **Hz**

(b) ve (c) için Şekil 11.38'e bakın.




Şekil 11.38



Böylece herhangi bir frekanstaki kazanç Bode eğrisinden aşağıdaki gibi bulunur:

$$A_v|_{dB} = 20 \log_{10} \frac{V_o}{V_i}$$

$$\frac{A_v|_{dB}}{20} = 10 \log_{10} \frac{V_o}{V_i}$$

Ancak

ve

$$\boxed{A_v = \frac{V_o}{V_i} = 10^{\frac{A_v|_{dB}}{20}}} \qquad (11.34)$$

Örneğin $A_v|$ dB = –3 dB ise

$$A_v = \frac{V_o}{V_i} = 10^{-3/20} = 10^{-0.15} = 0.707 \text{ olacaktır.}$$

$10^{-0.15}$ değeri, bilimsel hesap makinelerinin çoğunda olan $10^y$ fonksiyonuyla bulunabilir.

Şekil 11.38'den $f = 2f_1 = 637$ Hz'de $A_v|$ dB $\cong$ 1dB olacaktır Bu noktadaki kazanç

$$A_v = \frac{V_o}{V_i} = 10^{\frac{A_v|_{dB}}{20}} = 10^{-1/20} = 10^{-0.05} = 0.981$$

ve

$$V_o = 0.891\, V_i$$

ya da $f = 637$ Hz de $V_o$, $V_i$'nin %89.1'dir.

$$\boxed{\theta = \tan^{-1}\left(\frac{f_1}{f}\right)} \qquad (11.35)$$

den belirlenir.

(11.32) denkleminden

$f << f_1$ frekanslar için,

$$\theta = \tan^{-1}\frac{f_1}{f} \Rightarrow 90°$$

Örneğin $f_1 = 100f$ ise,

$$\theta = \tan^{-1}\frac{f_1}{f} \tan^{-1}(100) = 89.4°$$

$f = f_1$ için :

$$\theta = \tan^{-1}\frac{f_1}{f} \tan^{-1} 1 = 89.45°$$

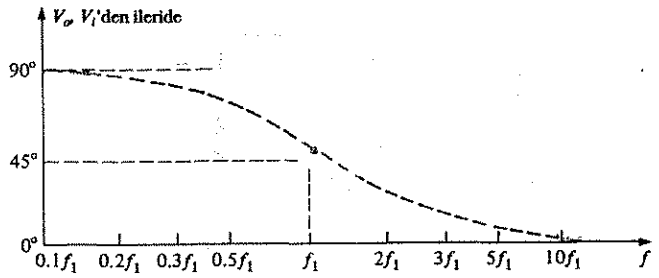
$f >> f_1$ için :

$$\theta = \tan^{-1}\frac{f_1}{f} \Rightarrow 0°$$

Örneğin $f = 100 f_1$ ise,

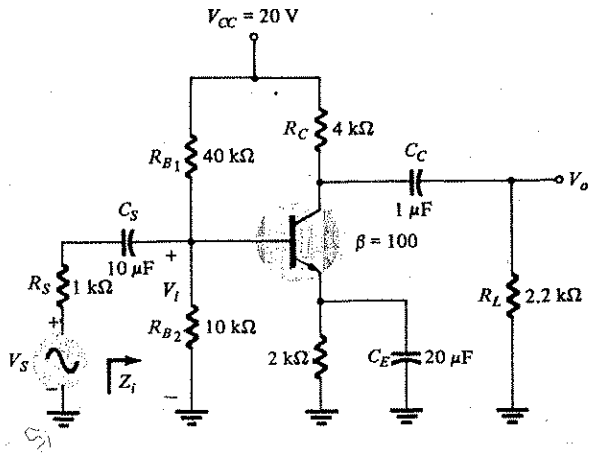
$$\theta = \tan^{-1} \frac{f_1}{f} \tan^{-1} 0.01 = 0.573^\circ$$

$\theta = \tan^{-1} (f_1/f)$ eğrisi Şekil. 11.39'da verilmiştir. Yükselteçten kaynaklanan ilave 180° faz kaymasını da eklersek Şekil 11.31'deki faz grafiği elde edilir.




Şekil 11.39

Şimdi dikkatimizi Şekil 11.40'daki alçak frekans tepkisini etkileyecek olan $C_S$, $C_C$, $C_E$ kondansatörlü temel BJT yükseltecine çevirelim. Her birinin etkisini ayrı ayrı inceleyeceğiz.




Şekil 11.40

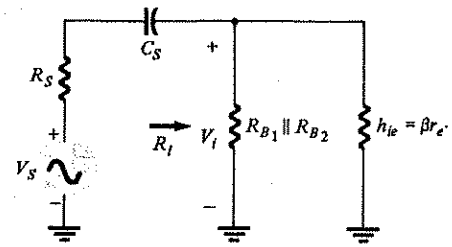


## $C_S$

$C_S$'yi çevreleyen küçültülmüş ac eşdeğer devresi Şekil 11.41'de verilmiştir. $V_i$ gerilimi, gerilim-bölücü kuralı uygulanarak bulunabilir:

$$V_i = \frac{R_i V_s}{R_s + R_i - jX_{C_S}} \tag{11.36}$$

ve kesim frekansı Şekil 11.32'deki devrede olduğu gibi




Şekil 11.41 $C_S$'ye ilişkin kısmi ac eşdeğer devresi.

$$R_S + R_i = X_{C_S}$$

denkleminden bulunacaktır.

Bu sonucu kullanarak, CS tarafından belirlenen düşük kesim frekansı,

$$f_{L_s} = \frac{1}{2\pi(R_s + R_i)C_s} \tag{11.37}$$

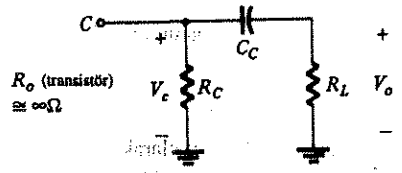
Orta veya yüksek frekanslarda kondansatörün reaktansı, eleman için yerine devre eşdeğerini koymamıza izin verecek kadar küçük olacaktır. Böylece $V_i$ gerilimi ile $V_S$ arasında aşağıdaki ilişki kurulacaktır.

$$V_i\big|_{\text{orta}} = \frac{R_i V_s}{R_i + R_s} \tag{11.38}$$

$f_{LS}$ frekansında $V_i$ gerilimi (11.38). denklemde belirlenen değerin %70.7'si olacaktır.

## $C_C$

$C_C$ kuplaj kondansatörünün etkisini belirlemenin en iyi yolu, Şekil 11.42'deki çıkış eşdeğer devresine bakmaktır. Orta veya yüksek frekanslarda $C_C$ kondansatörünün yerine kısa devre eşdeğeri konabilir; bu durumda $V_o$ çıkış gerilimi, transistörün kollektör gerilimine eşit olacaktır.




Şekil 11.42 $C_C$ için yerel ac eşdeğer devre

Kesim frekansı,

$$R_C + R_L = X_{CC}$$

koşuluyla tanımlanır ve

$$f_{LC} = \frac{1}{2\pi(R_C + R_L)C_C} \qquad (11.39)$$

değerine eşittir.

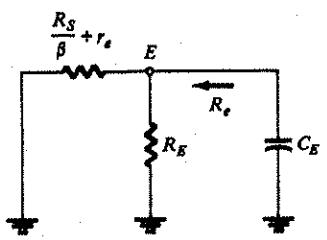
$f_{LC}$ frekansında $V_o$ çıkış gerilimi $V_o$'nun orta band değerinin %70.7 si olacaktır.

### $C_E$

$C_E$ kondansatörünün harici eşdeğer devresi Şekil 11.43'de görülmektedir.

$$R_e = R_E \left\| \left[ \frac{R_s'}{\beta} + r_e \right] = X_{C_E} \right.$$

koşulu, emetör köprüleme kondansatörü ile belirlenen kesim frekansını tanımlar:




Şekil 11.43 $C_E$'ye ilişkin kısmi ac eşdeğer devre



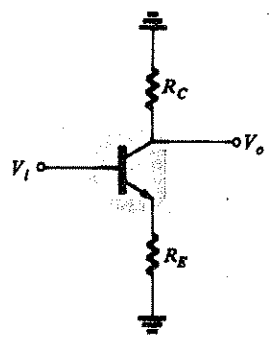
$$f_{LE} = \frac{1}{2\pi R_e C_E} \qquad (11.40)$$

$C_E$'nin kazanç üzerindeki etkisini tanımlamanın en iyi yolu, Şekil 11.44'teki düzenlemenin ;

$$A_v = \frac{-R_C}{r_e + R_E}$$

eşitliğiyle verilen kazancını dikkate alarak nicel olarak değerlendirmektir.

Güç kazancının, $R_E$ sıfır ohm iken maksimum olduğu açıktır. Düşük frekanslarda, $C_E$ köprüleme kondansatörü açık devre iken, $R_E$'nin tamamı yukarıdaki denklemde görünür; bu da minimum kazanca neden olur. Frekans artarken $C_E$ kondansatörünün reaktansı azalacak ve $R_E$ $C_E$ tarafından efektif olarak kısa devre edilinceye kadar $R_E$ ve $C_E$ paralel empedansı düşecektir. Sonuç, $A_v = -R_C/r_e$ ile belirlenen maksimum ya da orta band kazancı olacaktır. $f_{LE}$ frekansında kazanç, $C_E$ kısa devre iken değerinin 3 dB altında olacaktır.




Bir sonraki örneği incelemeden önce, $C_S$, $C_C$ ve $C_E$'nin yalnızca alçak frekans tepkisini etkilediğini hatırlayın. Orta band frekans seviyesinde kondansatörler yerine kısa devre eşdeğerleri konabilir. Her birisinin $A_v = V_o/V_i$ kazancını benzer bir frekans bölgesinde etkilemesine rağmen, $C_S$, $C_C$ ya da $C_E$ tarafından belirlenen en yüksek kesim frekansı en büyük etkiye sahip olacaktır, çünkü orta bant seviyesinden önce karşılaşılan en son frekans bu olacaktır. Frekansların birbirine nispeten uzak olması halinde en yüksek kesim frekansı özünde sistemin tamamının "alt" kesim frekansını belirleyecektir. Eğer iki ya da daha fazla "üst" kesim frekansı varsa, etki alçak kesim frekansını daha da artıracak ve olmusuz bir sonuç olarak sistemin band genişliğinin azalmasıyla sonuçlanacaktır.

ÖRNEK 11.8

Şekil 11.40'daki devre için alçak kesim frekansını belirleyin ve Bode eğrisini çizin. Frekans eğrisine karşı gerçek kazancın hesabını yapın.

Çözüm:

dc koşulları için $r_e$'yi bulursak ;

$$\beta R_E = (100)\,(2\ \text{k}\Omega) = 200\ \text{k}\Omega >> 10\ \text{k}\Omega$$

bu nedenle yaklaşık değer temelinde $\beta R_E$ ihmal edilebilir ve

$$V_B \cong \frac{R_{B_2} V_{CC}}{R_{B_2} + R_{B_1}} = \frac{10\ \text{k}\Omega(20)}{10\ \text{k}\Omega + 40\ \text{k}\Omega} = \frac{200}{50} = 4\ \text{V}$$

Buradan ;

$$I_E = \frac{V_E}{R_E} = \frac{4 - 0.7}{2\ \text{k}\Omega} = \frac{3.3}{2\ \text{k}\Omega} = 1.65\ \text{mA}$$

Böylece

$$r_e = \frac{26\ \text{mV}}{1.65\ \text{mA}} \cong 15.76\ \Omega$$

ve

$$\beta r_e = 100(15.76) = 1576\Omega = \mathbf{1.576\ k\Omega}$$

Aşağıdaki analizde HP-85 masa üstü bilimsel bilgisayarından alınan çıkış örneği verilmiştir. Sistemin yazılım desteği, söz konusu frekans aralığında çıkış gerilimin giriş gerilimine oranının grafiğini çizen bir devre analizi paketi içermektedir. Karşılaştırma amacıyla orta band kazancı gerekecektir:

$$A_{v_{\text{orta}}} = \frac{V_o}{V_s} = \frac{V_o}{V_i}\frac{V_i}{V_s}$$

Kazanç,

$$A_v = \frac{V_o}{V_i} = \frac{-R_C \,||\, R_L}{r_e} = -\frac{(4\ \text{k}\Omega)\,||\,(2.2\ \text{k}\Omega)}{15.76} \cong -90$$

Giriş empedansı,

$$Z_i = R_i = R_{B1} \,||\, R_{B2} \,||\, \beta r_e$$
$$= 40\ \text{k}\Omega \,||\, 10\ \text{k}\Omega \,||\, 1.576\ \text{k}\Omega$$
$$\cong 1.32\ \text{k}\Omega$$



ve Şekil 11.45'ten

$$V_i = \frac{R_i V_s}{R_i + R_s}$$

veya

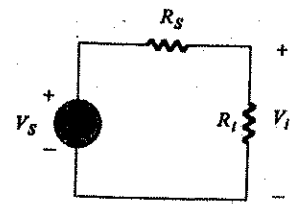
$$\frac{V_i}{V_s} = \frac{R_i}{R_i + R_s} = \frac{1.32\ \text{k}\Omega}{1.32\ \text{k}\Omega + 1\ \text{k}\Omega} = 0.569$$

Böylece

$$A_{v_{\text{orta}}} = \frac{V_o}{V_i}\frac{V_i}{V_s} = (-90)\,(0.569)$$
$$= -51.21$$

$C_S$:

$$R_i = R_{B1} \,||\, R_{B2} \,||\, \beta r_e = 40\ \text{k}\Omega \,||\, 10\ \text{k}\Omega \,||\, 1.576\ \text{k}\Omega = 1.32\ \text{k}\Omega$$

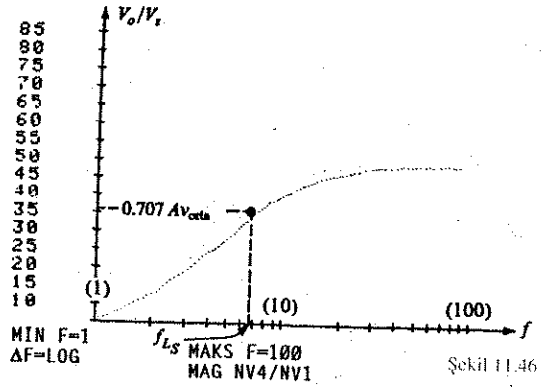



Şekil 11.45

$$f_{Ls} = \frac{1}{2\pi(R_s + R_i)C_s} = \frac{1}{(6.28)\,(1\ \text{k}\Omega + 1.32\ \text{k}\Omega)\,(10 \times 10^{-6})}$$

$$f_{Ls} \cong \mathbf{6.86\ Hz}$$

Sadece $C_S$ içeren devre için elde edilen HP-85 bilgisayar grafiği Şekil 11.46'da görülmektedir. Şekil 11.46'da da görüldüğü gibi, 3 dB noktasının, orta frekans kazancın 0.707'sine ya da 36.21'e karşılık geldiğini hatırlayın.




Şekil 11.46

Şekil 11.46'daki logaritmik ölçek üzerinde kesim frekansı (≅ 6.86 Hz) olarak tahmin edilmiştir.

$C_C$:

$$f_{LC} = \frac{1}{2\pi(R_C + R_L)C_C}$$

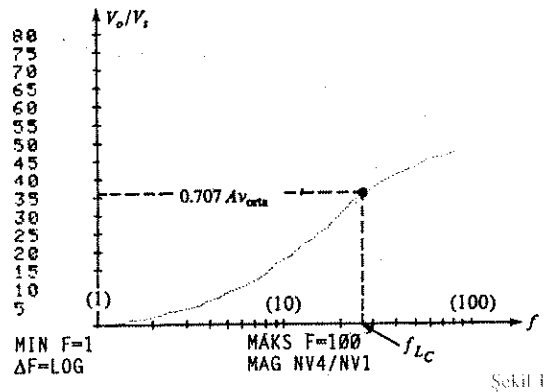
$$= \frac{1}{(6.28)(4\ \text{k}\Omega + 2.2\ \text{k}\Omega)(1 \times 10^{-6})}$$

$$\cong 25.68\ \textbf{Hz}$$

$C_C$ 'ye ait bilgisayar çizimi Şekil 11.47 görülmektedir. 0.707 seviyesine tekrar dikkat edildiğinde, kesim frekansının 25.68 Hz'e yakın olduğu tahmin edilmiştir.

$C_E$:

$$R_S' = R_S \,||\, R_{B1} \,||\, R_{B2} = 1\ \text{k}\Omega \,||\, 40\ \text{k}\Omega \,||\, 10\ \text{k}\Omega \cong 1\ \text{k}\Omega$$




Şekil 11.47

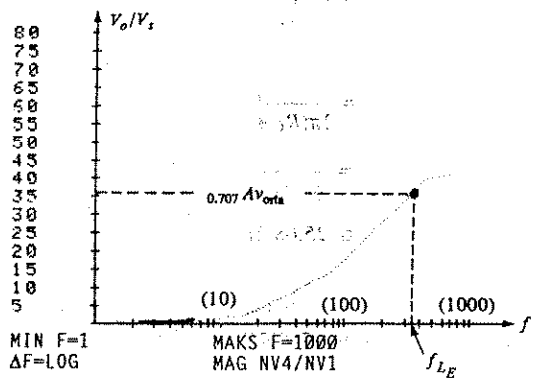
$$R_e = R_E \left\| \left(\frac{R_s'}{\beta} + r_e\right) = 2\ \text{k}\Omega \right\| \left(\frac{1\ \text{k}\Omega}{100} + 15.76\right) = 2\ \text{k}\Omega \,||\, (10 + 15.76)$$

$$= 2\ \text{k}\Omega \,||\, 25.76\ \Omega \cong 25.76\ \Omega$$

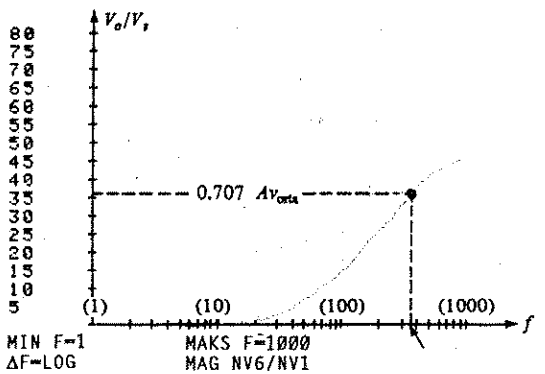
$$f_{LC} = \frac{1}{2\pi R_e C_E} = \frac{1}{(6.28)(25.76)(20 \times 10^{-6})} = \frac{10^6}{3235.46} \cong 309.1\ \textbf{Hz}$$

$C_E$ için bilgisayar grafiği Şekil 11.48'de verilmiştir. Burada da 0.707 seviyesinin, tahmin edilen kesim frekansının 309.1 Hz civarında elde edildiğine dikkat edin.





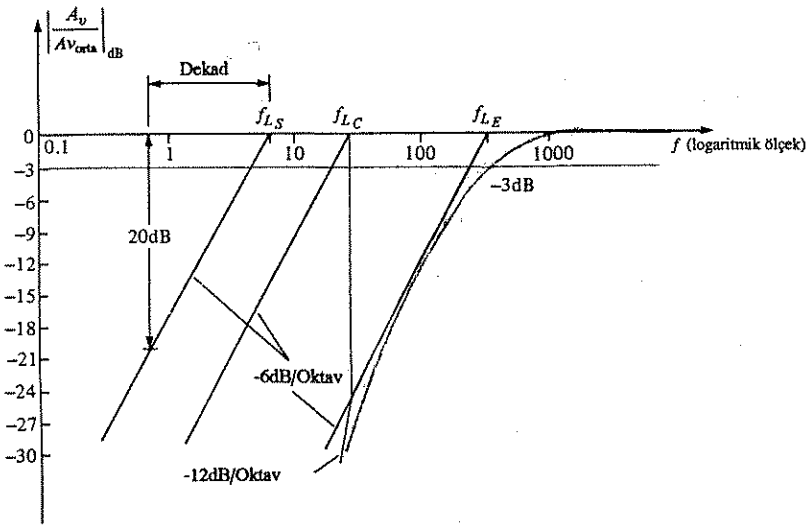

$f_{LE}$'nin $f_{LS}$ ve $f_{LC}$'den oldukça büyük olması, bunun, tüm sistemin alçak frekans tepkisinin belirlenmesinde daha ağırlıklı faktör olacağını düşündürür. Hipotezimizin doğruluğunu kontrol etmek için tüm devre bilgisayara girilmiş ve Şekil 11.49'daki grafik elde edilmiştir. Bununla Şekil 11.48 arasındaki yakın benzerliğe dikkat edin. Pratik açıdan $C_C$ ve $C_S$, kazancı, yalnızca 100 Hz'nin altındaki frekanslarda etkileyecektir.




Şekil 11.49

Daha önceden de belirtildiği gibi dB grafikleri genellikle orta band kazancına bö-

lünerek normalize edilir. Şekil 11.40'daki devre için orta band kazancı –51.21 ve $|A_v/A_{v\text{orta}}|$ oranı orta band bölgesinde $|A_v/A_{v\text{orta}}|_{dB} = 1$ olur. Sonuç ise, Şekil 11.50'de gösterildiği gibi 20 $\log_{10}$ 51.21/51.21 = 0 dB olacaktır. Düşük frekanslarla $A_v$ kazancı düşecektir, ancak $A_{v\text{mid}}$ 51.21 düzeyinde sabit kalır ve $|A_v/A_{v\text{orta}}|$ oranı da, buna bağlı olarak düşer. Örneğin kesim frekansında $|A_v|$ = (0.707) (51.21) = 36.21 ve şekil 11.50 de gösterildiği gibi $|A_v/A_{v\text{orta}}|$ = (0.707)(51.21) = 36.21 olacaktır ve $|A_v/A_{v\text{orta}}|_{dB}$ oranı'da 36.21 = 0.70751.21 olacaktır.




Şekil 11.50 Örnek 11.8 için alçak frekans grafiği.

Şekil 11.50, her bir kesim frekansında –6 dB/oktav'lık bir asimptot çizerek elde edilir. Eleman değerleri için şekilden, $C_E$ ile tanımlanan kesim frekansının, genellikle devre band genişliğini tanımlamak için kullanılan -3 dB noktasını belirleyeceği açıktır. Band genişliği içinde kalan frekanslar için mevcut maksimum gücün en azından yarısı yüke ulaşacaktır. $V_S = 0.707\ V_{\text{maks}}$ için,

$$P_L = \frac{V_L^2}{R_L} = \frac{(0.707V_{\text{maks}})^2}{R_L} = \frac{0.5V_{\text{maks}}^2}{R_L}$$
$$= 0.5P_{\text{maks}}$$

Şekil 11.50'de, gerçek frekans tepkisini çizmek için kullanılan asimptot eğiminin –12 dB'ye düştüğüne dikkat edin. Bode grafiklerinde, asimptot, alt kesim frekansından geçerken sonuçta elde edilen asimptotun eğimi eklemeli olacaktır. Aynı



şey, aşağıda gösterileceği gibi yüksek frekans bölgesi için de geçerlidir.

Köprülenmemiş bir emitör direnci için yalnızca $C_S$ ve $C_C$'den kaynaklanan iki kesim frekansı olacağı açıktır. $f_{LS}$ denklemi de buna bağlı olarak değiştirilecektir. Bölümün sonunda bu konuda bir alıştırma problemi vardır.

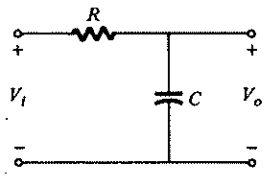
## 11.11 TEK KATLI TRANSİSTÖRLÜ YÜKSELTEÇ: YÜKSEK FREKANS DURUMU

Yüksek frekans kısımda -3 dB noktasını belirleyen 2 faktör vardır: Devre kapasitansı (parazitik ve devreye giren bağlantı kablolarından kaynaklanan) ve $h_{fe}$ ($\beta$)'nın frekans bağımlılığı.

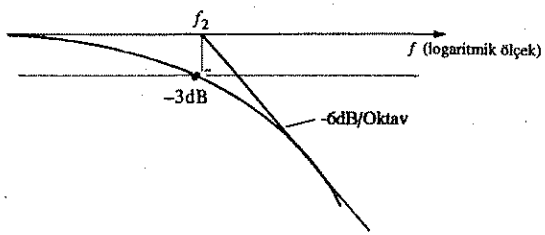
Yüksek frekans bölgesinde söz konusu *RC* devresinin düzenlemesi Şekil 11.51'deki gibidir. Artan frekanslarda $X_C$ reaktansı azalacak, bu da çıkış uçlarında kısa devre etkisi göstererek kazancın azalmasına neden olacaktır. Bu *RC* düzenlemesi için köşe frekansının bulunmasındaki işlemler, alçak frekans bölgesinde yapılan işlemlere benzer. Aradaki en önemli fark, $A_v$'nin yapısında görülen aşağıdaki farktır:

$$A_v = \frac{1}{1 + j(f/f_2)} \qquad (11.41)$$

Bu da, Şekil 11.52'de verilen ve frekansla birlikte 6 dB/oktav'da düşen asimptotik grafiği verecektir. Burada (11.31) denkleminde $f_1$ 'nin, kesrin payında olmasının aksine $f_2$, frekans oranının paydasıdır.




Şekil 11.51

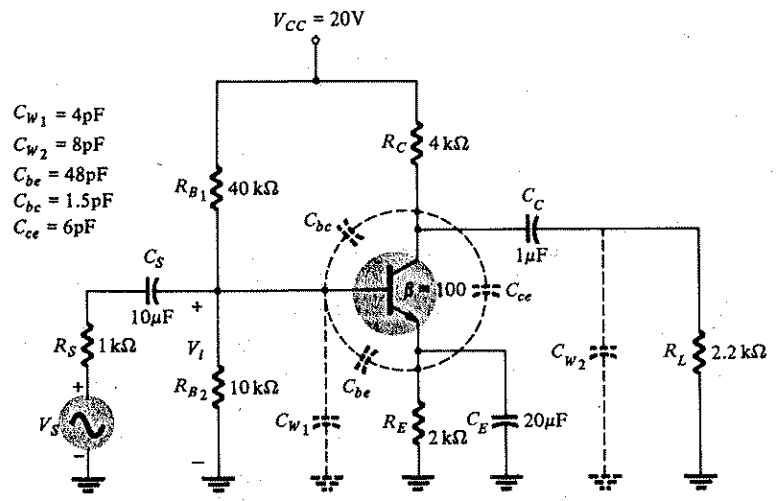



Şekil 11.52 Denklem (11.41) ile tanımlanan asimptotik eğri.

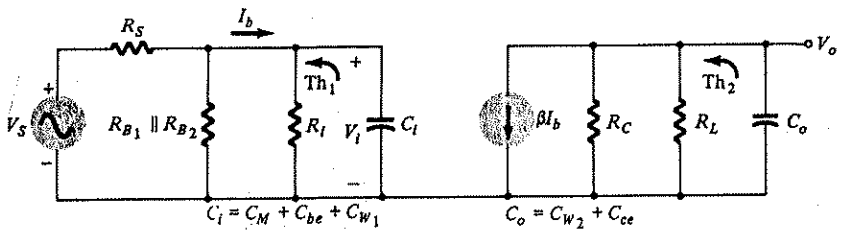
Şekil 11.53'te, transistörün çeşitli parazitik kapasitansları ($C_{be}$, $C_{bc}$, $C_{ce}$), devrenin kurulması sırasında kullanılan bağlantı kablolarının kapasitansıyla ($C_{W_1}$, $C_{W_2}$) birlikte eklenmiştir. Şekil 11.53'deki devrenin yüksek frekans eşdeğer modeli Şekil 11.54'de görülmektedir. Bu frekanslarda kısa devre durumunda olduğu varsayılan $C_C$, $C_S$ ve $C_E$ kondansatörlerinin olmadığına dikkat edin. Alçak frekans kesim

noktasını belirleyen kondansatörlerin, Şek. 11.53'teki gibi çıkış üzerinde değil, *RC* devresinin giriş ve çıkış uçları arasında görüldüğünü unutmayın. $C_i$ kapasitansı, 10. Bölümde FET için gösterildiği üzere $C_M$ Miller kapasitansını, $C_{be}$ kapasitansını ve $C_{W_1}$ giriş kablolama kapasitansını içerir. $C_o$ kapasitansı ise çıkış kablolama kapasitansını ve kollektör kapasitansını içerir.

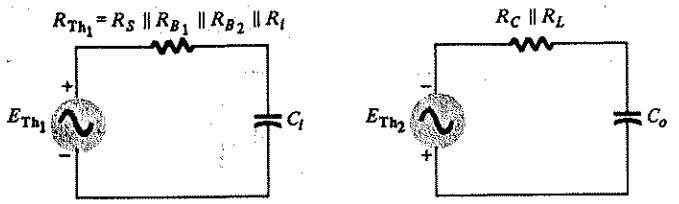
Şekil 11.53'teki giriş ve çıkış devrelerinin Thevenin eşdeğerini çizecek olursak, sonuçta Şekil 11.55 teki düzenlemeyi elde ederiz.




Şekil 11.53 Şekil 11.40'daki devrenin, yüksek-frekans tepkisi üzerinde etkili olan kondansatörlerle birlikte yeniden çizimi.




Şekil 11.54 Şekil 11.53'deki devrenin yüksek frekans modeli.




Şekil 11.55

Giriş devresi için -3 dB frekansı

$$f_{H_i} = \frac{1}{2\pi R_{Th_1} C_i} \tag{11.42}$$

olarak tanımlanır.

Burada $R_{Th_1} = R_S \| R_{B1} \| R_{B2} \| R_i$

ve $C_i = C_{W_1} + C_{be} + C_M = C_{W_1} + C_{be} + (1 + |A_v|)C_{be}$

Çok yüksek frekanslarda $C_i$'nin etkisi Şekil 11.54 te $R_{B_1}$, $R_{B_2}$, $R_i$ ve $C_i$ paralel birleşiminin toplam empedansını azaltmaktır. Sonuçta $C_i$ uçlarındaki gerilim ve $I_b$ akımı azalır. Net sonuç, sistemin toplam kazancının düşmesidir.

Yüksek frekans aralığında $A_v$ gerilim kazancı, kapasitif elemanlar nedeniyle frekansın bir fonksiyonu olacaktır. Bu, 9.Bölümdeki gibi basit direnç oranıyla belirlenemez. Bununla Ancak $A_v$ değeri için ilk yaklaşım (yaklaşık değer) olarak orta band değerini kullanacağız. Frekans arttıkça kazancın, kapasitif elemanlardan dolayı orta band değerinin altına düşeceği açıktır. Bu nedenle orta band değerini kullanmamız halinde, maksimum $A_v$ değeri ve maksimum Miller kapasitansı elde etmiş oluruz. Bu da, maksimum $C_i$ ve minimum $f_{H_i}$ değeriyle sonuçlanır. Özünde bu durumda $C_i$ nedeniyle en alt kesim frekansını belirlemiş ve en kötü durum tasarımını tanımlamış oluruz. Başka bir deyişle, $C_i$ nedeniyle gerçek (fiili) kesim noktası, orta band kazancı kullanılarak belirlenen değerden her zaman yüksek olacaktır.

Çıkış devresi için,

$$f_{H_o} = \frac{1}{2\pi R_{Th_2} C_o} \tag{11.43}$$

Burada; $R_{Th_2} = R_C \| R_L$

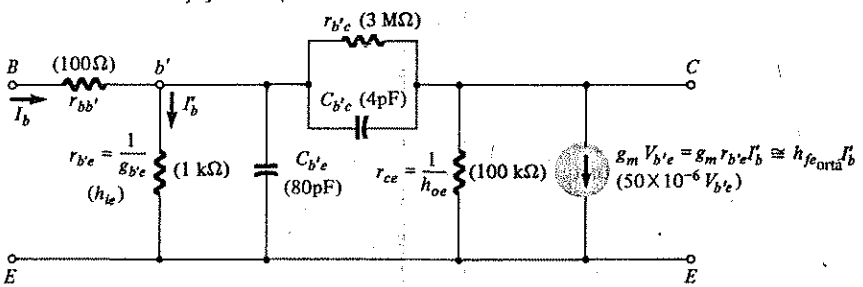
ve $C_o = C_{W_2} + C_{ce}$

Çok yüksek frekanslarda $C_o$ kapasitif reaktansı azalacak ve dolayısıyla Şekil 11.54'deki paralel çıkış kollarının toplam empedansını düşürecektir. Net sonuç, $X_C$ reaktansı küçüldükçe $V_o$'nun da sıfıra doğru azalmasıdır.

Bu noktada, yükseltecin yüksek kesim frekansını belirlememesi için $h_{fe}$ ya da $\beta$'nın frekansa bağlı olarak değişmesini ele almak gerekmektedir. $h_{fe}$'nin frekansla değişmesi, belli bir doğruluk derecesiyle aşağıdaki ilişkiye yaklaşacaktır:

$$f_{fe} = \frac{f_{fe_{orta}}}{1 + jf/f_\beta} \tag{11.44}$$

Tanımlanmayan tek büyüklük olan $f_\beta$, transistörü yüksek frekans bölgesinde en iyi bir şekilde temsil eden Giacoletto veya karma $\pi$ eşdeğer devresi parametreleriyle belirlenir. Bu model Şekil 11.56'da görülmektedir. Çeşitli parametreler açıklanma gerektirmektedir. $r_{bb'}$ direnci; baz kontak, baz gövde ve baz difüzyon direncini içerir. Bunlardan ilki bazın gerçek fiziksel bağlantısından kaynaklanır. İkincisi, transitörün aktif bölgesine yapılan dış bağlantıdan kaynaklanan dirençir; sonuncusu ise aktif baz bölgesi içindeki gerçek dirençtir. $r_{b'e}$, $r_{ce}$ ve $r_{b'c}$ dirençleri, transistör aktif bölgedeyken gösterilen uçlar arasındaki dirençlerdir. Bu, $C_{b'c}$ ve $C_{b'e}$ kapasitansları için de geçerlidir; ancak burada $C_{b'e}$ difüzyon kapasitansı iken $C_{b'e}$ geçiş kapasitansıdır. Bunlardan her birinin frekans bağımlılığına ilişkin daha ayrıntılı bilgiler, kolayca elde edilebilen çeşitli kitaplarda bulunabilir.




Şekil 11.56 Giacoletto (veya karma π) yüksek - Frekans transistör küçük sinyal ac eşdeğer devresi.

Bu parametreler cinsinden:

$$f_\beta \text{ (bazen } f_{h_{fe}} \text{ olarak görülür)} = \frac{g_{b'e}}{2\pi(C_{b'e} + C_{b'c})} \qquad (11.45)$$

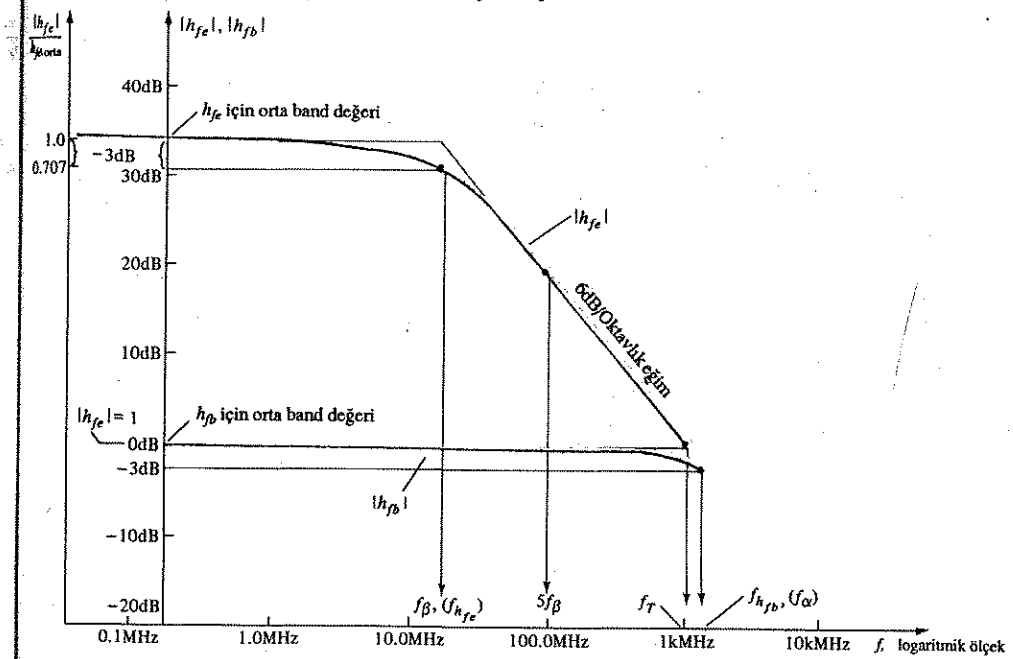
ya da $h_{fe}$ karma parametresi ile $g_{b'e}$ arasındaki $g_m = h_{fe_{orta}} g_{b'e}$ ilişki nedeniyle

$$f_\beta = \frac{1}{h_{fe_{orta}}} \frac{g_m}{2\pi(C_{b'e} + C_{b'c})} \qquad (11.46)$$

(11.44). denklemin temel formatı, bununla alçak frekans tepkisi için elde edilen eğriler arasında bazı benzerlikler olduğunu düşündürmektedir. En belirgin fark, $f_\beta$'nin, frekans oranının paydasında olmasına karşın, $f_1$'in payında olmasıdır. Bu farkın etkisi, Şek. 11.57'deki gibi olacaktır; frekansın artmasıyla birlikte eğri, orta band değerine yaklaşmak yerine bu değerin altına düşecektir. Aynı şekilde, frekansın bir fonksiyonu olarak $h_{fb}$'nin grafiği yer almaktadır. Bunun, frekans aralığında hemen hemen sabit olmasına dikkat edin. Genelde ortak bazlı devre, ortak emetörlü devreye kıyasla, daha iyi yüksek frekans karakteristikleri gösterir. Bu nedenle transistör için



çoğu kez ortak emetör parametreleri yerine ortak bazlı yüksek frekans parametreleri tanımlanır. Aşağıdaki denklem, $f_\alpha$ ve $\alpha$'nın belirtilmiş olması halinde $f_\beta$'nin belirlenmesi için doğrudan bir dönüştürmeyi mümkün kılar.




Şekil 11.57 Yüksek frekans bölgesinde frekansa bağlı $h_{fe}$ ve $h_{fb}$.

$$f_\beta = f_\alpha(1 - \alpha) \qquad (11.47)$$

Transistör için, kazanç-bant genişliği çarpımı denen bir nicelik aşağıdaki koşulla tanımlanır :

$$\left| \frac{h_{fe_{orta}}}{1 + jf/f_\beta} \right| = 1$$

böylece ; $$|h_{fe}|_{dB} = 20 \log_{10} \left| \frac{h_{fe\ orta}}{1 + jf/f_\beta} \right| = 20 \log_{10} 1 = 0 \text{ d}$$

$|h_{fe}|_{dB} = 0$ dB noktasındaki frekans, Şekil 11.57'de $f_T$ ile açıkça gösterilmiştir. Tanımlanan koşul noktasındaki ($f_T >> f_\beta$) $h_{fe}$'inin büyüklüğü aşağıdaki denklemle verilir :

$$\frac{h_{fe\ orta}}{\sqrt{1 + (f_T/f_\beta)^2}} \cong \frac{h_{fe\ orta}}{f_T/f_\beta} = 1$$

böylece
$$f_T \cong h_{fe_{orta}} \overbrace{f_\beta}^{(\cong BG)} \quad \text{(kazanç bant genişliği çarpımı)} \tag{11.48}$$

veya
$$f_T \cong \beta f_\beta$$

buradan,
$$f_\beta = \frac{f_T}{\beta} \tag{11.49}$$

(11.48). denklemde $f_\beta$ değerini yerine koyarsak,

$$f_T \cong h_{fe_{orta}} f_\beta = h_{fe_{orta}} \left[ \frac{1}{h_{fe_{orta}}} \frac{g_m}{2\pi(C_{b'e} + C_{b'c})} \right]$$

elde ederiz. İlk yaklaşık değer olarak $r_{bb'}$ etkisini ihmal edersek, sonuçta Şekil 11.56'daki $B$ ve $b'$ uçları birleştirilmiş ve $C_{b'e} = C_{be}$ ve $C_{b'c} = C_{bc}$ olur. Sonuç ise

$$f_T \cong \frac{g_m}{2\pi (C_{be} + C_{bc})} \tag{11.50}$$

olacaktır.

**ÖRNEK 11.9**

(a) Şekil 11.53'teki devrede $g_{b'e} = 1 \times 10^{-3}$ S ise $f_{H_i}, f_{H_o}, f_\beta$ ve $f_T$ yi hesaplayın.
(b) Alçak ve yüksek-frekans bölgeleri için Bode eğrisini çizin.
(c) Sistemin kazanç band genişliğinin çarpımını bulun.

**Çözüm:**

(a) $R_{Th_1} = R_S \,||\, R_{B_1} \,||\, R_{B_2} \,||\, R_i = 1\,\text{k}\Omega \,||\, 40\,\text{k}\Omega \,||\, 10\,\text{k}\Omega \,||\, 1.576\,\text{k}\Omega \cong 0.568\,\text{k}\Omega$

$$C_i = C_{W_1} + C_{be} + (1 + |A_v|)\, C_{be}$$

$$= 4\,\text{pF} + 48\,\text{pF} + (1 + 90)\,(1.5\,\text{pF})$$

$$= 188.5\,\text{pF}$$

Miller kapasitansıyla ilgili kazanç seviyesini vermesi nedeniyle Örnek 11.8'de $A_v = V_o/V_i$ olarak tanımlanan $A_v$ değerinin kullanıldığına dikkat edin.



$$f_{H_i} = \frac{1}{2\pi R_{Th_1} C_i} = \frac{1}{(6.28)\,(0.568 \times 10^3)\,(188.5 \times 10^{-12})}$$

$$= \frac{1000 \times 10^6}{672.4} \cong 1.49\ \textbf{MHz}$$

$$R_{Th_2} = R_C \,||\, R_L = 4\,\text{k}\Omega \,||\, 2.2\,\text{k}\Omega = 1.419\,\text{k}\Omega$$

$$C_o = C_{W2} + C_{ce} = 8\text{pF} + 6\,\text{pF} = 14\,\text{pF}$$

$$f_{H_o} = \frac{1}{2\pi R_{Th_2} C_o} = \frac{1}{(6.28)\,(1.419 \times 10^3)\,(14 \times 10^{-12})}$$

$$= \frac{1000 \times 10^6}{124.76} \cong 8.02\ \textbf{MHz}$$

$C'_{be} = C_{be}$ ve $C_{b'c} = C_{bc}$ varsayarak ;

$$f_\beta = \frac{g_{b'e}}{2\pi(C_{be} + C_{bc})}$$

$$= \frac{1 \times 10^{-3}}{(6.28)\,(49.5 \times 10^{-12})} = \frac{1000 \times 10^6}{310.86}$$

$$f_\beta = \textbf{3.217 MHz}$$

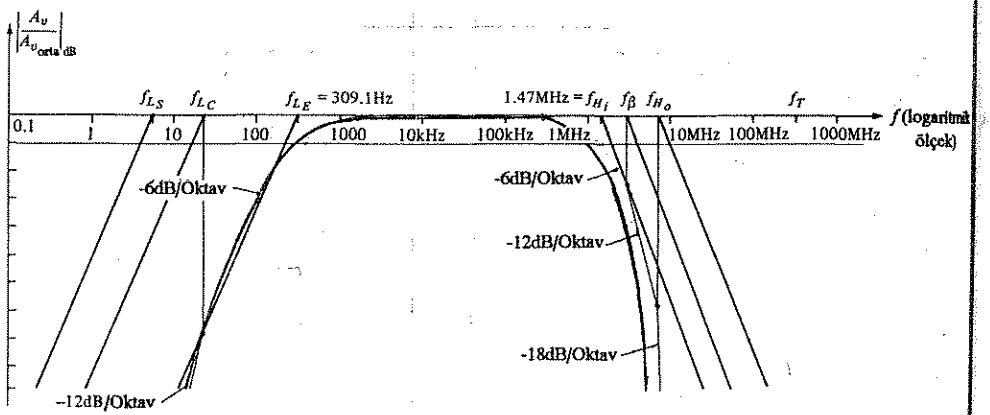
elde edilir.

ve
$$f_T @\ h_{fe} f_\beta$$
$$= 100\,(3.217 \times 10^6)$$
$$= \textbf{321.7 MHz}$$

b) Şekil 11.53'teki devrenin alçak, orta ve yüksek frekans bölgeleri için bir Bode eğrisi Şekil 11.58'de verilmiştir. Yüksek, orta ve alçak frekans bölgelerinde, her bir kesim frekansının -6 dB/oktav'lık bir asimptot tanımladığına ve eğimin, kesim frekansından her geçişinde -6 dB/oktav (gerçek tepkiyi tanımlayacak asimptot için) arttığına dikkat edin. Şekil üzerinde ayrıca gerçek tepkiye yaklaşan bir eğri de görülmektedir. En yüksek alt kesim frekansındaki ve en düşük üst kesim frekansındaki -3 dB'lik düşüşe dikkat edin.

c) Band genişliği

$$\text{BW} \cong f_{H_i} - f_{L_E} \cong f_{H_i} = \textbf{1.49 MHz}$$



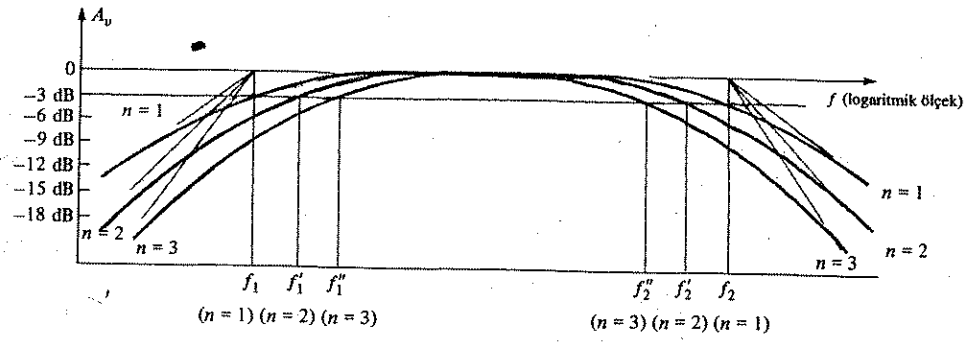

kil 11.58 Şekil 11.50'deki devre için frekansa
ğlı $A_v$dB (logaritmik ölçek)

## 11.12 ÇOK KATLI FREKANS ETKİLERİ

Birinci katın çıkışına doğrudan bağlanan ikinci bir transistör katında toplam frekans tepkisinde belirgin bir değişme olacaktır. Yüksek frekans bölgesinde $C_o$ çıkış kapasitansının, şimdi bir sonraki katın bağlantı kapasitansını ($C_{W_1}$), parazitik kapasitansı ($C_{bc}$) ve Miller kapasitansını ($C_m$) içermesi gerekir. Ayrıca, ikinci kat nedeniyle ilave alçak frekans kesim seviyeleri olacaktır; bu da bu bölgedeki sistemin toplam kazancını daha da azaltacaktır. Her bir ek kat için, üst kesim frekansı temel olarak kesim frekansı en düşük olan kat tarafından belirlenecektir. Alçak frekans kesimi ise temel olarak en yüksek frekanslı kesim frekansına sahip olan kat tarafından belirlenecektir. Bu nedenle, kötü tasarlanan bir kat, başka türlü iyi tasarlanmış bir sistemde sapma yaratacaktır.

Özdeş (birbirinin aynı) katların sayısının artırılmasının etkisi, Şekil 11.59'daki durumlar incelenerek açıkça gösterilebilir. Her bir durumda, katkat bağlı her bir katın üst ve alt kesim frekansları birbirinin aynıdır. Tek bir kat için kesme frekansları gösterildiği gibi $f_1$ ve $f_2$'dir. Kaskat bağlı iki özdeş kat durumunda yüksek ve alçak frekans bölgelerindeki düşme oranı, –12 dB/oktav ya da –40 dB/dekad'a yükselecektir. Bu nedenle $f_1$ ve $f_2$'de desibel düşmesi –3 dB olarak tanımlı band frekans kazanç seviyesi yerine, –6 dB olacaktır. Gösterildiği gibi, –3 dB noktası, $f_1$ ve $f_2$'ye kayarak band genişliğinin düşmesine neden olur. –18 dB/oktav ya da –60 dB/dekadlık bir eğim, katları özdeş olan üç katlı bir sistemde, band genişliğinde ($f_1$ ve $f_2$) belirtilen düşüşe neden olacaktır.






Şekil 11.59

Katların, özdeş (birbirinin aynı) katlar olduğu varsayılarak, her bir band frekansı için kat sayısının fonksiyonu olan bir denklem aşağıdaki gibi belirlenebilir:

Alçak frekans bölgesi için,

$$A_{v_{alt,\,(toplam)}} = A_{v1_{alt}} A_{v2_{alt}} A_{v3_{alt}} \cdots A_{vn_{alt}}$$

Ancak her bir kat birbiriyle aynı olduğundan $A_{v1_{alt}} A_{v2_{alt}}$ = et.c.

$$A_{v_{alt,\,(toplam)}} = (A_{vi_{alt}})^n$$

ya da

$$\frac{A_{v_{alt}}\ (\text{toplam})}{A_{v_{orta}}} = \left(\frac{A_{v_{alt}}}{A_{v_{orta}}}\right)^2 = \frac{1}{(1 + jf_1/f)^n}$$

Bu sonucu $1/\sqrt{2}$ (–3 dB seviyesine) eşitlersek,

$$\frac{1}{[\sqrt{1 + (f_1/f_1)^2}]^n} = \frac{1}{\sqrt{2}}$$

ya da

$$\left\{\left[1 + \left(\frac{f_1'}{f_1'}\right)^2\right]^{1/2}\right\}^n = \left\{\left[1 + \left(\frac{f_1}{f_1}\right)^2\right]^n\right\}^{1/2} = (2)^{1/2}$$

Böylece

$$\left[1 + \left(\frac{f_1}{f_1}\right)^2\right]^n = 2$$

ve

$$1 + \left(\frac{f_1}{f_1}\right)^2 = 2^{1/n}$$

Sonuç olarak

$$f_1' = \frac{f_1}{\sqrt{2^{1/n} - 1}} \qquad (11.51)$$

Benzer bir şekilde, yüksek frekans bölgesi için

$$f_2' = \sqrt{2^{1/n} - 1}\, f_2 \qquad (11.52)$$

olduğu gösterilebilir.

Her bir denklemde aynı $\sqrt{2^{1/n} - 1}$ faktörünün varlığına dikkat edin. Çeşitli $n$ değerleri için bu faktörün büyüklüğü aşağıdaki tabloda verilmiştir:

| n | $\sqrt{2^{1/n} - 1}$ |
|---|---|
| 1 | 1 |
| 2 | 0.64 |
| 3 | 0.51 |
| 4 | 0.43 |
| 5 | 0.39 |

$n = 2$ için, üst kesim frekansı $f_2' = 0.64 f_2$ ya da tek kat için elde edilen değerin %64,ü olduğunu, buna karşılık $f_2' = 1/(0{,}64) f_1 = 1.56 f_1$ olduğunu düşünün. $n = 3$ için, $f_2' = 0.51\, f_2$ ya da yaklaşık olarak tek katın değerinin yarısı olurken $f_2' = (1/0.51) f_1 = 1.96 f_1$ ya da tek katın değerinin iki katı olur.

Son birkaç konudaki örneği ele alalım; bu örnekte $f_2 = 1.49$ MHz ve $f_1 = 309.1$ Hz idi. $n = 2$ için,

$$f_2' = 0.64 f_2 = 0.64\ (1.49)\ \text{MHz}) = 0.95\ \text{MHz}$$

ve

$$f_1' = 1.56 f_1 = 1.56(309.1) \cong 482.2\ \text{Hz}$$

Şimdi bant genişliği 0.95 MHz - 482.2 Hz $\cong f_2' \Rightarrow$ ya da tek katlı değerinin % 64.4'ü kadardır, bu da belirgin bir düşmedir.

*RC* kuplajlı transistörlü yükselteç için $f_2 = f_\beta$ olması veya her ikisi de üst 3 dB frekansını etkileyecek kadar birbirine yakın olması halinde, $1/(1 + jf/f_x)$ faktörlerinin artan sayısı nedeniyle, $f_2'$ belirlenirken kat sayısının 2 kat artırılması gerekir.

Kat sayısından bağımsız olarak orta bant kazancı sabit kalabilirse, bant genişliğindeki azalma, kat sayısında bir artışla her zaman ilişkili olmayacaktır. Örneğin, tek katlı bir yükselteç 10000 Hz bant genişliğinde 100'lük bir kazanç üretirse, sonuçtaki kazanç-bant genişliği çarpımı, $10^2 \times 10^4 = 10^6$ olacaktır. İki katlı bir sistem için aynı kazanç, kazancı 10 olan iki katla elde edilebilir, çünkü $10 \times 10 = 100$'dür. Bu durumda her bir katın bant genişliği, düşük kazanç gereği ve $10^6$'lık

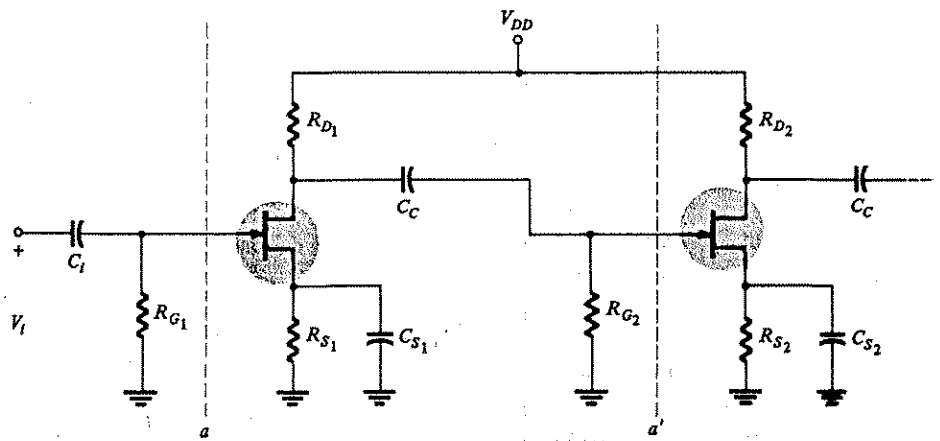


sabit kazanç band genişliği nedeniyle, 10 kat artarak 100.000 olacaktır. Kuşkusuz, tasarımın, artan band genişliğine elverecek ve alçak kazanç seviyesini kuracak şekilde olması gerekir.

Kaskatlı transistörlü amplifikatör sistemlerinin analizini tamamlamak açısından, artan kat sayısının frekans tepkisi üzerindeki etkisi, bölüm sonunda değil de burada tartışılmıştır. ancak burada elde edilen sonuçlar doğrudan doğruya FET ve vakum tüplü kaskat sistemler için de geçerlidir.

## 11.13 KASKAT BAĞLI FET'Lİ YÜKSELTEÇLERİN FREKANS TEPKİSİ

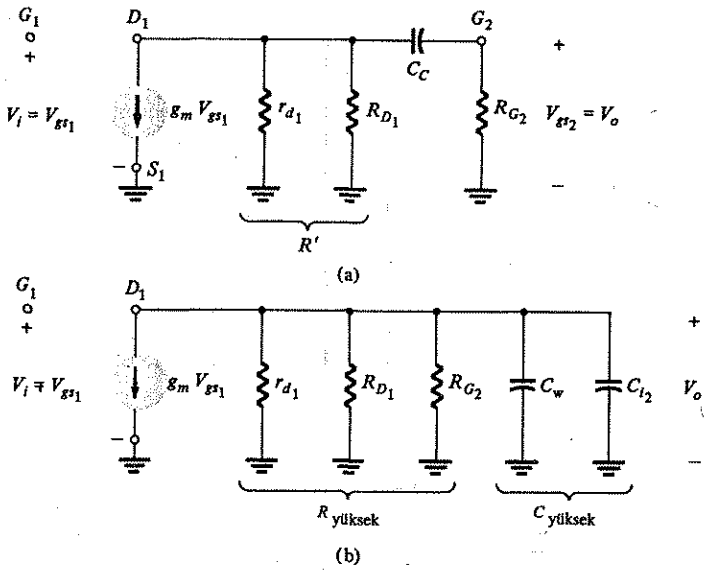
FET yükselteçler içeren kaskat bağlı temsili bir sistem Şekil 11.60'da verilmiştir.




Şekil 11.60 Kaskat bağlı FET'li Yükselteçler.

Şekil 11.60'da a-a' ile gösterilen bölümün eşdeğer devresi, hem yüksek hem de alçak frekans bölgeleri için Şekil 11.61'de verilmiştir. Alçak frekans tepkisinde, $C_S$'den kaynaklanan kırılma frekansının, $C_C$'nin alçak bant frekansını belirlemesine yetecek kadar küçük olduğu varsayılmıştır. Bu nedenle alçak frekans modelinde $C_S$ gözükmemektedir. Daha sonra referans olmak üzere, $C_S$ ile belirlenen kırılma frekansı şöyle tanımlanacaktır:

$$f_s = \frac{1 + R_{s_1}(1 + g_m r_d)/(r_d + R_{D_1} \| R_L)}{2\pi C_s R_s} \qquad (11.53)$$




Şekil 11.6 |Şekil 11.60'daki devrenin a-a' parçasının küçük-sinyal ac eşdeğer devresi.

10. ve bu bölümde, orta bant gerilim kazancının aşağıdaki denklemle verildiği gösterilmişti :

$$A_{v_{\text{orta}}} = \frac{V_o}{V_i} = -g_m R \qquad \text{burada} \quad R = r_d \,||\, R_{D_1} \,||\, R_{G_2}\text{' dir.}$$

Şekil 11.61'deki devrelerle transistörlü kaskat bağlı sistemler için son birkaç kısımda anlatılan devreler arasındaki benzerlikler olduğu açıktır. Bunu göz önüne alarak, aşağıdaki sonuçları veren işlemlerin de açık olması gerekir.

$$\boxed{\frac{A_{v_{\text{alt}}}}{A_{v_{\text{orta}}}} = \frac{1}{1 - jf_1/f}} \qquad (11.54)$$

Burada,
$$f_1 = \frac{1}{2\pi C_C(R' + R_{G_2})}$$

ve
$$R' = r_{d_1} \,||\, R_{D_1}$$

$$\boxed{\frac{A_{v\,\text{üst}}}{A_{v_{\text{orta}}}} = \frac{1}{1 + jf/f_2}} \qquad (11.55)$$



burada
$$f_2 = \frac{1}{2\pi C_{\text{üst}} R_{\text{üst}}}$$

ve
$$C_{\text{üst}} = C_W + C_{i_2}$$

ve
$$R_{\text{üst}} = R = r_{d_1} \,||\, R_{D_1} \,||\, R_{G2}$$

FET yükselteçleri için izleyen katın giriş kapasitansı, 10. Bölümde türetildiği gibi aşağıdaki denklemle verilir:

$$\boxed{C_i = C_{gs} + C_{gd}(1 + |A_v|)} \qquad (11.56)$$

Kazanç-bant genişliği çarpımı ise ;

$$\text{(kazanç) (BG)} = A_{v\text{orta}}(f_2 - f_1 \cong f_2) = g_m R \frac{1}{2\pi R (C_W + C_i)}$$

ve
$$\boxed{\text{K x BG} = \frac{g_m}{2\pi (C_W + C_i)} = f = A_{v_{\text{orta}}} f_2} \qquad (11.57)$$

## PROBLEMLER

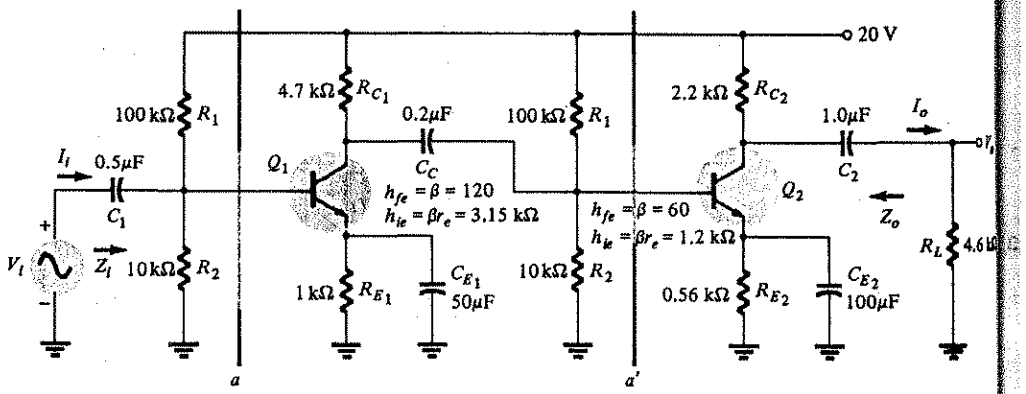
§ 11.2

**1.** (a) Güç kazancı $12.8 \times 10^3$, $Z_L = 4\ \text{k}\Omega$ ve ilk katın giriş empedansı $Z_{i1} = 2\ \text{k}\Omega$ olan kaskat bağlı bir sistem için $A_{iT}$ ve $A_{vT}$ değerlerini bulun.
(b) (a) şıkkındaki sistem iki özdeş kattan oluşmuş ise her bir katın akım ve gerilim kazancını bulun.

§ 11.3

**2.** Şekil 11.62'deki iki katlı *RC* kuplajlı yükselteç için

(a) $Z_i$ ve $Z_o$'yu bulun.
(b) $A_v = V_o/V_i$ gerilim kazancını hesaplayınız.
(c) $A_i = I_o/I_i$ akım kazancını bulun.




Şekil 11.62 İki katlı RC-kuplajlı yükselteç.

3. Şekil 11.62'deki *RC*-kuplajlı yükselteç devresinde her bir transistör için $R_{B_1}$ = 56 kΩ ve $R_{B_2}$ = 5.6 kΩ ve $R_{C_1}$ = 6.8 kΩ ve $R_{C_2}$ = 3.3 kΩ, $R_{E_1} = R_{E_2}$ = 0,56 kΩ, $R_C$ = 2.2 kΩ seçilirse $Z_i$, $Z_o$, $A_{vT}$, $A_{iT}$ ve $A_{PT}$ yi bulun. Bütün kondansatör değerleri aynıdır. Her bir transistörün $\beta$'sı 120 dir. $h_{ie}$ belirtilmediği için, her transistör için $r_e$ hesaplanmalıdır. Bütün ilgili yaklaşıkları kullanın.

4. $C_E$ emetör kondansatörlerinin ikisinin de çıkarılmış olduğunu varsayarak 3. problemi tekrarlayın.

5. $C_E$'nin çıkarıldığını varsayarak 11.1 örneğini tekrarlayın.

6. $C_E$'nin çıkarıldığını ve $Z_L$ çıkış yükünün bir kondansatör aracılığıyla $Q_2$' nin kollektörüne bağlandığını varsayarak 11.1. örneği tekrarlayın.

7. $R_{E_1}$'in çıkarıldığını ve $Z_L$'nin 0.56 kΩ'ya düşürüldüğünü varsayarak 11.2 örneğini tekrarlayın.

8. Toplam kazancı 2000 olan *RC* kuplajlı bir yükselteç tasarlayın. Devre, mükemmel bir gerilim kaynağı ($R_S$ = 0 Ω ) ile beslenecek ve 10 kΩ'luk bir yük altında çalışacaktır. Her bir eleman için (ticari olarak mevcut) tipik değerini gösterin ve kontrol etmek için sonuçtaki devrenin gerilim kazancını hesaplayın. Ticari olarak mevcut dirençlerin listesi herhangi bir elektronik ürünler yayınında bulunabilir.



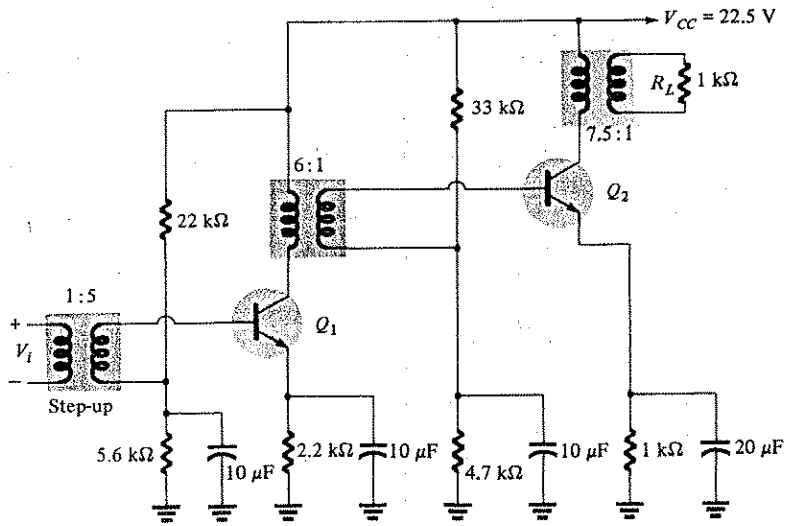
9. 11.3 örneği, $C_{S_1}$ ve $C_{S_2}$'nin çıkarıldığını ve $R_{S_1}$ = 2.2 kΩ ve $R_{S_2}$ = 1kΩ varsayarak tekrarlayın.

## § 11.4

10. 22 Ω'luk bir yüke bağlanmış 5:1 oranlı bir indirici transformatörün primerinden görülen empedansı hesaplayın.

11. 50 Ω'luk bir yükü 20 Ω'luk bir kaynak empedansına uyudurmak için gerekli transformatör sarım sayısını hesaplayın.

12. (a) Şekil 11.63'teki transformatör kuplajlı devrenin ($V_o/V_i$) gerilim kazancını hesaplayın.




Şekil 11.63 İki katlı transformatör-kuplajlı yükselteç.

(b) Şekil 11.63 teki devrede yük 0.5 kΩ'a düşürülürse, devrenin gerilim kazancı ne olur?

§ 11.5

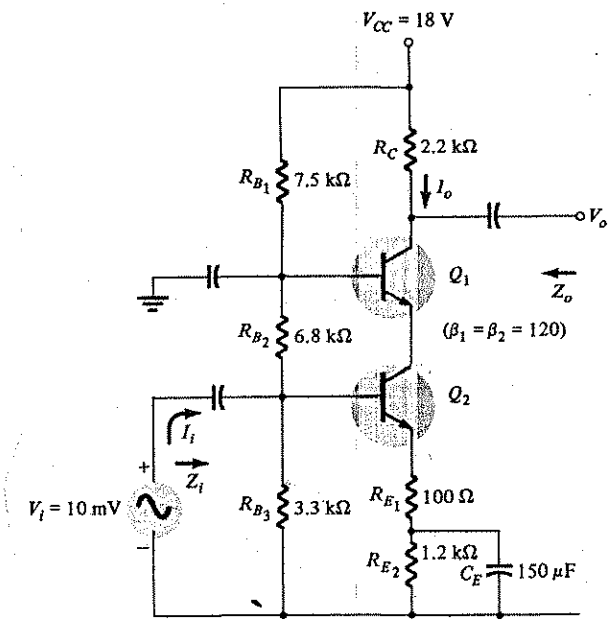
**13.** Şekil 11.13'teki devrede 12 V'luk kaynakların yerine 16 V kaynak konulursa yeni dc seviyeleri ne olur? Ayrıca, her bir transistör için yeni $r_e$ değerini bulun. AC gerilim ve akım kazançları nasıl etkilenir? Bu değişimden etkilenirse yeni seviyeler ne olacaktır?

§ 11.6

**14.** Şekil 11.64'deki kaskod yükselteç için aşağıdaki değerleri bulun:

(a) $V_o$

(b) $Z_i$, $Z_o$




Şekil 11.64

(c) $I_o$, $I_i$ ve $A_i$

(d) $A_{v_T}$

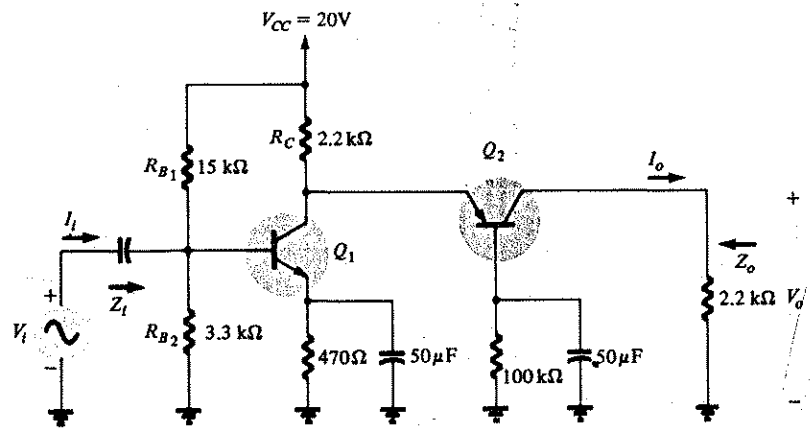


**15.** Şekil 11.65'teki kaskod yükselteç için aşağıdaki değerleri bulun :

(a) $\beta_1 = \beta_2 = 50$ için, $r_{e_1}$, ve $r_{e_2}$

(b) $V_i$ = 10mV ise, $A_{v_T}$ ve $V_o$

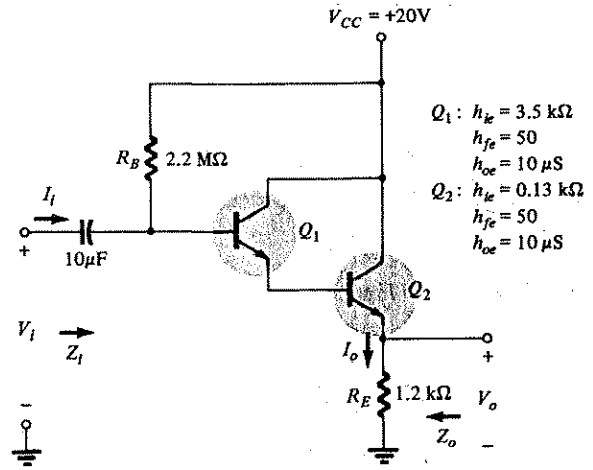
(c) $Z_i$ ve $Z_o$




Şekil 11.65 Problem 15'deki iki katlı yükselteç.

§ 11.7

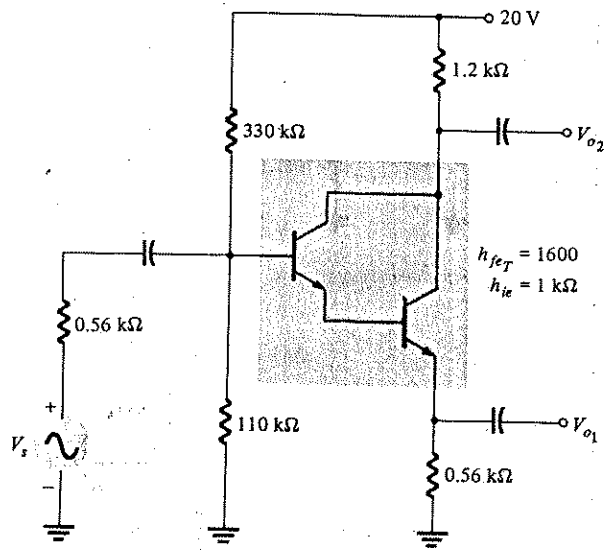
**16.** Şekil 11.66'daki Darlington devresi için $A_i$, $Z_i$, $Z_o$ ve $A_v$'yi belirleyin.




Şekil 11.66 Problem 16'daki yükselteç devresi.

**17.** $Q_1$ Transistörünün kollektörü ile $V_{CC}$ arasına 2.2 kΩ'luk bir kollektör direnci eklendiğini ve çıkışın, Darlington devresinin kolektöründen alındığını varsayarak 16. problemi tekrarlayın. $I_o$, eklenen 2.2 kΩ'luk direnç üzerinden akan akımdır.

**18.** Şekil 11.67'de, $h_{fe}$ ve $h_{ie}$, transistörler yerine, Darlington çifti için verilmiştir.




Şekil 11.67

(a) $A_{v_1} = V_{o_1}/V_i$.
(b) $A_{v_2} = V_{o_2}/V_i$.
(c) $A_{v_s} = V_{o_1}/V_s$.
(d) 0.56 kΩ'luk yüke 10 kΩ'luk bir direnç paralel olarak bağlanırsa $A_{v_1}$ değeri ne olur?

**19.** $R_E$ direncini 150 Ω yaparak 17. problemi tekrarlayın.

§ 11.8

**20.** Aşağıdakiler için güç kazancını dB cinsinden hesaplayın.
a) $P_o = 100$ W, $P_i = 5$ W.
b) $P_o = 100$ mW, $P_i = 5$ mW.
c) $P_o = 100\ \mu$W, $P_i = 20\ \mu$W.



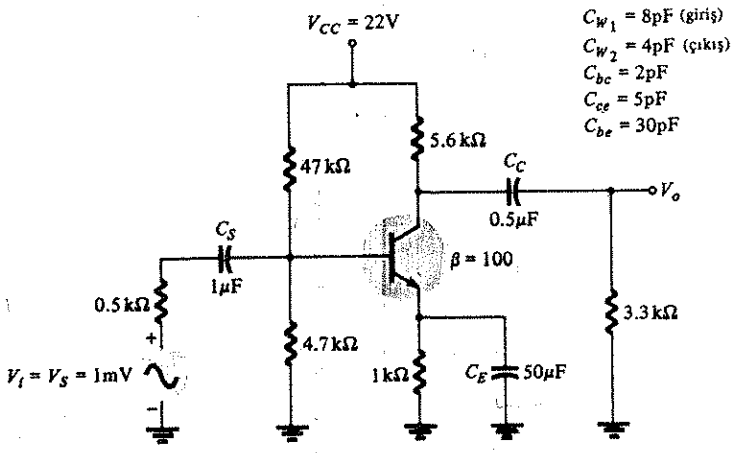
**21.** Aynı direnç üzerinde $V_1 = 25$ V ve $V_2 = 100$ V olmak üzere iki gerilim ölçümü yapılmıştır. Birinci okumaya kıyasla ikinci okumadan okunan dB güç kazancını bulun.

**22.** Giriş ve çıkış gerilim ölçümleri $V_i = 10$ mv ve $V_o = 25$V olarak yapılmıştır. Desibel cinsinden gerilim kazancı nedir?

**23.** (a) Üç-katlı bir sistemin toplam gerilim kazancı 120 dB dir. İkinci katın db kazancı birinci katın iki katı ve üçüncü katın desibel kazancı ilk katın 2.7 katı ise her bir katın desibel kazancını bulun.
(b) Her bir katın gerilim kazancını bulun.

§ 11.9 - 11.11

**24.** Şekil 11.68'deki devre için,




Şekil 11.68

(a) Alt kesim frekansları $f_{L_S}$, $f_{L_C}$ ve $f_{L_E}$'yi belirleyin.
(b) Orta bant kazancını hesaplayın.
(c) Üst kesim frekansları $f_{H_i}$ ve $f_{H_o}$' yu hesaplayın.
(d) $A_v = V_o/V_i$'yi logaritmik düzlemde kabaca çizin.

**25.** $C_E$ kondansatörünü kaldırarak 24. problemi tekrarlayın.

**26.** $C_E = 1\ \mu F$ yaparak 25. problemi tekrarlayın.

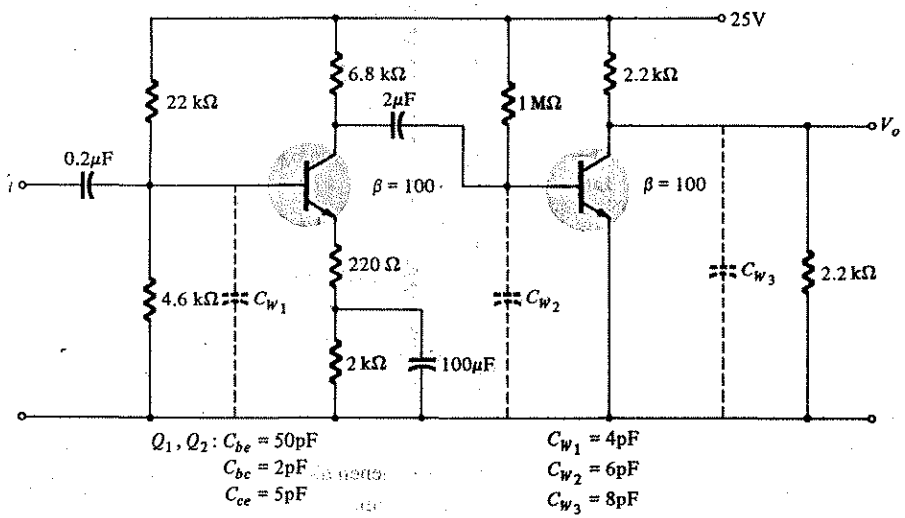
§ 11.12

**27.** Her biri 20 dB kazanca sahip 4 özdeş kata sahip dört katlı bir yükseltecin toplam gerilim kazancını hesaplayın.

**28.** Her bir katın üst kesim frekansı $f_2 = 2.5$ MHz olan 4 katlı bir yükselteç için devrenin 3 dB toplam üst frekansını hesaplayın.

**29.** Her biri $f_1 = 40$ Hz kesim frekansına sahip 4 katlı bir yükseltecin tamamındaki $f_1$ değeri nedir?

**30.** (a) Şekil 11.69'daki iki katlı yükselteç devresi için alt kesim frekanslarını bulun.
(b) Şekil 11.69'daki devrenin üst kesim frekanslarını bulun ($f_\beta = 5$MHz)
(c) Orta band gerilim kazancını hesaplayın ve $A_v$'nin frekansa göre (logaritmik ölçekli) kaba bir çizimini yapın.




Şekil 11.69



§ 11.13

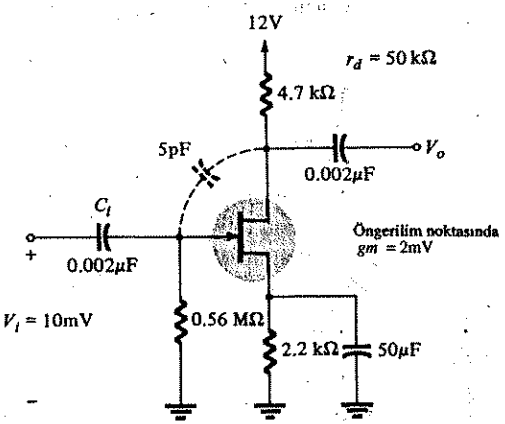
**31.** Şekil 11.60'daki gibi bir FET yükselteç devresinde aşağıdaki devre değerleri için orta frekans kazancını hesaplayın :

$g_m = 6000\ \mu$mhos, $r_d = 50$ kΩ ($Q_1$ ve $Q_2$) ;
$R_{D_1} = R_{D_2} = 10$ kΩ ;
$R_{G_1} = R_{G_2} = 1$ MΩ ;
$C_S = 10$ μF, $R_S = 1$ kΩ, $C_C = 0.1$ μF, $C_{gs} = C_{gd} = 4$ pF, $C_W = 7$ pF.

**32.** Problem 31'deki devre için $f_1$ ve $f_2$ değerlerini hesaplayın.

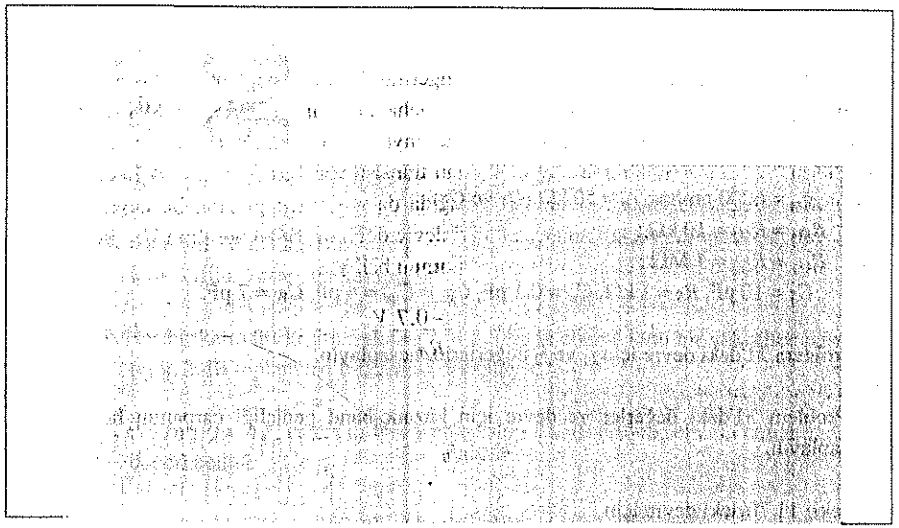
**33.** Problem 31'deki değerler ve devre için kazanç-band genişliği çarpanını hesaplayın.

**34.** Şekil 11.70'deki devre için




Şekil 11.70

(a) Verilen kondansatör değerleri ile belirlenen alt ve üst kesim frekanslarını hesaplayın. $V_{CC} = 20$ V, $r_\beta = 0$ Ω kullanın.
(b) $C_i$'nin hangi değeri için alçak kesim frekansı 10 Hz olur?
(c) Yüksek kesim frekansında $V_o$'ı bulun.



## 12.1 GİRİŞ

Bir yükselteç sistemi; bir küçük sinyal yükseltecinden, bir büyük sinyal yükseltecinden ve bir çıkış transdüserinden oluşur. Giriş transdüser sinyali genellikle küçüktür ve bir çıkış cihazını çalıştırmak için kullanılabilecek düzeyde yükseltilmelidir. Bu nedenle küçük-sinyal yükselteçlerinde dikkate alınması gereken temel faktörler genellikle doğrusallık ve kazançtır. Giriş transdüserinden gelen sinyal gerilimi ve akım genellikle küçük olduğundan, güç kapasitesi ve güç verimliliği pek önemli değildir. Gerilim yükselteçleri, hoparlör ve motor gibi cihazları çalıştırmak için büyük-sinyal yükselteç katlarına yeterince büyük gerilim sinyali sağlarlar. Bir büyük-sinyal yükseltecinin, verimli çalışması ve tipik olarak birkaç watt'tan yüzlerce watt'a kadar gücü kaldırabilme kapasitesine sahip olması gerekir. Bu bölümde, tipik olarak bir kaç volttan onlarca volta kadar değişen büyük sinyalleri kullanabilen yükselteç katları üzerinde durulacaktır. Bizi en çok ilgilendiren yükselteç faktörleri arasında devrenin güç verimi, devrenin kaldırabildiği maksimum güç miktarı ve çıkış cihazın empedans uydurması sayılabilir.

İlk önce, böyle bir devre bağlantısının kullanılmasındaki bazı sınırları göstermek açısından, A sınıfı seri beslemeli bir yükselteç katı ele alınacaktır. Daha sonra, sürücü katla yük (çıkış transdüseri) arasındaki empedans eşleme için kullanılan bir yöntemi göstermek amacıyla tek uçlu transformatör kuplajlı katı inceleyeceğiz. Sinyalin, bir hoparlör veya motora düşük bozulmalı (distorsiyonlu) etkili bir kuplajla bağlanması için çok popüler olan push-pull bağlantısını tartışacağız. Son olarak, transformatörsüz push-pull çalışması için birbirini tümler transistörlü devreler sunulacaktır.



## 12.2 SERİ-BESLEMELİ A-SINIFI YÜKSELTEÇ

Şekil 12.9'de gösterildiği gibi basit sabit-öngerilimli devre bağlantısı, A-sınıfı büyük-sinyal yükselteci olarak kullanılabilir. Daha önce incelenen küçük-sinyal devresi ile bu devre arasındaki tek fark, büyük sinyal devresi tarafından kullanılan sinyallerin, volt düzeyinde olması ve kullanılan transistörün, birkaç watt aralığında çalışabilen bir güç transistörü olmasıdır. Aşağıda da gösterileceği gibi, bu devre, büyük sinyal yükseltecinde kullanılacak en iyi devre değildir. DC öngerilimi $V_{CC}$ ile belirlenirken, $R_B$ aşağıdaki dc baz-öngerilim akımını belirler.

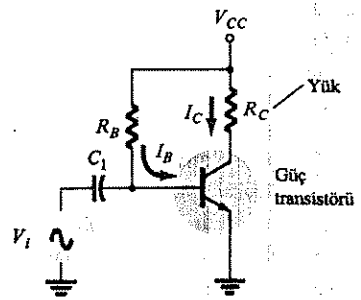
$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{V_{CC} - 0.7\ V}{R_B} \tag{12.1}$$

Buradan kollektör akımı

$$I_C = \beta I_B = h_{FE} I_B \tag{12.2}$$

ve kollektör-emetör gerilimi

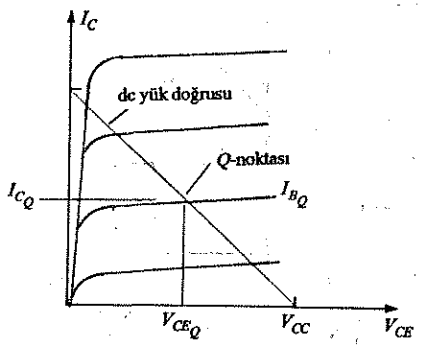
$$V_{CE} = V_{CC} - I_C R_C \tag{12.3}$$




Şekil 12.1 **Seri beslemeli A-sınıfı büyük-sinyal yükselteci.**

dc öngerilimin, yükseltecin çalışmasındaki önemini daha iyi belirtebilmek açısından Şekil 12.2'de bir kollektör karakteristiği verilmiştir. $V_{CC}$ ve $R_C$ devre değerleri için, bir dc güç çizgisi şekil 12.2'de görüldüğü gibi çizilebilir. $I_B$ öngerilim değeriyle dc yük çizgisinin kesişimi, devrenin sükunet çalışma noktasını ($Q$-noktası) belirler. $I_C$ ve $V_{CE}$ sükünet noktası değerleri, (12.1)-(12.3) arası denklemlerle hesaplanır. Eğer dc öngerilim kollektör akımı mümkün olabilecek sinyal salınımının (0 ile $V_{CC}/R_C$ arasında) yarısı olarak seçilirse, en büyük ac kollektör akımı mümkün olacaktır. Buna ek olarak, eğer sükunetteki kollektör-emetör gerilimi besleme geriliminin yarısı

olarak seçilirse, en büyük kollektör gerilimi salınımı mümkün olacaktır. Eğer $Q$ noktası bu en iyi öngerilim noktasında seçilirse Şekil 12.1'deki devre için güç hesaplamaları aşağıdaki gibi belirlenecektir.




Şekil 12.2 Yük doğrusu ve Q - noktasının gösterildiği transistör karakteristiği.

Gerilim kaynağından sağlanan giriş gücü:

$$P_i(\text{dc}) = V_{CC} I_{C_Q} \tag{12.4}$$

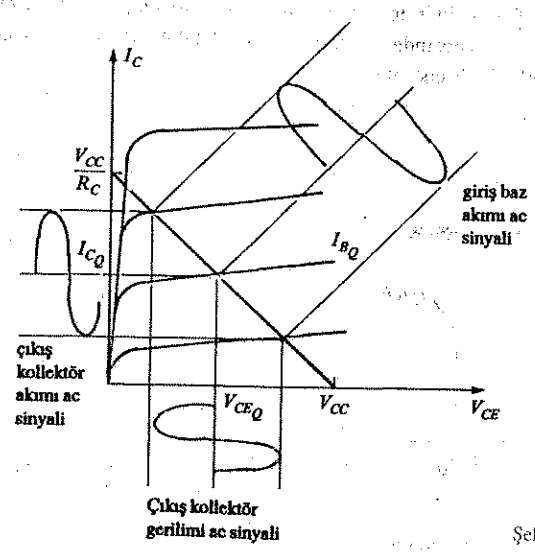
Çıkış gücü, devredeki yük direncine, yani kollektör direnci $R_C$'ye aktarılan güçtür. $V_i$ ac sinyali, baz akımının dc öngerilim etrafında değişmesine ve dolayısıyla kollektör akımın $I_C$ sükunet akımı etrafında değişmesine neden olur. Şekil 12.3'te, ac baz akımı giriş sinyali ve elde edilen ac kollektör akımı ve kollektör-emetör gerilim sinyali görülmektedir. Eğer giriş sinyali küçükse çıkış sinyalleri sükunet noktası etrafında yalnızca küçük değişimler gösterecektir. $V_i$ giriş sinyali arttıkça ve ac baz akım sinyali büyüdükçe, ac çıkış sinyali de büyüyecektir; burada mümkün olabilecek en büyük sinyal salınımı devrenin parametreleri tarafından sınırlanacaktır. ac sinyali tarafından $R_C$ yük üzerinde oluşturulan güç çeşitli şekillerde ifade edilebilir:

$$P_o(\text{ac}) = I_C^2(\text{rms}) R_C = \frac{V_{CE}^2(\text{rms})}{R_C} \tag{12.5a}$$

$$= \left(\frac{I_C(\text{tepe})}{\sqrt{2}}\right) R_C = \frac{V_{CE}^2(\text{tepe})}{2R_C} \tag{12.5b}$$

$$= \frac{I_C^2(\text{tepe–tepe}) R_C}{8} = \frac{V_{CE}^2(\text{tepe–tepe})}{8R_C} \tag{12.5c}$$






Şekil 12.3 Dc yük doğrusu ve ac sinyallerini gösteren transistör kollektör karakteristikleri.

aynı zamanda aşağıdaki gibi de ifade edilebilir.

$$P_o(\text{ac}) = I_C(\text{rms})\, V_{CE}(\text{rms}) \tag{12.6a}$$

$$= \frac{I_C(\text{tepe})}{\sqrt{2}} \frac{V_{CE}(\text{tepe})}{\sqrt{2}}$$

$$= \frac{I_C(\text{tepe}) V_{CE}(\text{tepe})}{2} \tag{12.6b}$$

$$= \frac{I_C(\text{tepe-tepe})}{2\sqrt{2}} \frac{V_{CE}(\text{tepe-tepe})}{2\sqrt{2}}$$

$$\boxed{P_o(\text{ac}) = \frac{I_C(\text{tepe-tepe})\, V_{CE}(\text{tepe})}{8}} \tag{12.6c}$$

(12.5)-(12.6) eşitliklerinden herhangi biri kullanılabilir; sonuçtaki değerler aynı olacaktır.

Böylece yükseltecin verimliliği şöyle hesaplanır:

$$\boxed{\%\,\eta = \frac{P_o(\text{ac})}{P_i(\text{dc})} \times \%100} \tag{12.7}$$

Verimlilik, sadece kaynak geriliminden çekilen gücün ne kadarının ac sinyali olarak yüke ulaştığını göstermesi açısından değil, ayrıca ne kadarının yüke ulaşmadığını ve özellikle transistör tarafından ne kadarının ısı olarak tüketildiğini göstermesi açısından da önemlidir.

$$P_{\text{transistör}} = P_Q = P_i\,(\text{dc}) - P_o\,(\text{ac}) \tag{12.8}$$

## Maksimum Güç ve Verimlilik

Eğer $Q$ noktası maksimum sinyal sapmasının orta noktasına ayarlanırsa, maksimum güç koşulu yerine getirilmiş olabilir. Şekil 12.1'deki devre için bu aşağıdaki bağlantılar kullanarak belirlenecektir.

$$\text{maksimum } V_{CE}\,(\text{tepe-tepe}) = V_{CC}$$

$$\text{maksimum } I_C\,(\text{tepe-tepe}) = \frac{V_{CC}}{R_C}$$

(12.6c) denklemi kullanarak:

$$\text{maksimum } P_o\,(\text{ac}) = \frac{I_C\,(\text{tepe–tepe})V_{CE}\,(\text{tepe–tepe})}{8} = \frac{(V_{CC}/R_C)V_{CC}}{8} = \frac{V_{CC}^2}{8R_C}$$

Aşağıdaki ifadeyle verilen sükunet noktası için

$$I_C = \frac{V_{CC}/R_C}{2}$$

Kaynak geriliminden gelen dc gücü :

$$\text{maksimum } P_i(\text{dc}) = V_{CC}I_C = V_{CC}\left(\frac{V_{CC}}{2R_C}\right) = \frac{V_{CC}^2}{2R_C}$$

(12.7). denklem ile verilen yükselteçlerin verimliliği maksimum güç koşulu için aşağıdaki gibi hesaplanır.

$$\text{maksimum } \%\,\eta = \frac{\text{maks } P_o(\text{ac})}{\text{maks } P_i(\text{dc})} \times \%\ 100$$

$$= \frac{V_{CC}^2/8R_C}{V_{CC}^2/2R_C} \times \%\ 100 = \%\ 25$$

Bu, seri-beslemeli A-sınıfı bir yükselteç için maksimum verimlilik yüzdesidir. Bu maksimum verimlilik yalnızca ideal şartlarda ve maksimum ac sinyal salınımı durumunda gerçekleştiğinden, seri-beslemeli A-sınıfı yükselteçlerin çoğunluğu %25'den çok daha az verim sağlar.



### ÖRNEK 12.1

10 mA'lik tepe baz akımı sağlayan bir giriş gerilimi elde edecek şekilde, Şekil 12.4'teki yükseltecin giriş gücünü, çıkış gücünü ve verimliliğini hesaplayın. Ayrıca transistör tarafından harcanan gücü de hesaplayın.

Çözüm:

Şekil 12.4a'daki devre için $Q$ noktası aşağıdaki şekilde bulunur.

$$I_B = \frac{V_{CC} - 0.7\ \text{V}}{R_B} = \frac{20\ \text{V} - 0.7\ \text{V}}{1\ \text{k}\Omega} = 19.3\ \text{mA}$$

$$I_C = \beta I_B = 25(19.3\ \text{mA}) = 482.5\ \text{mA}$$

$$V_{CE} = V_{CC} - I_C R_C = 20\ \text{V} - (482.5\ \text{mA})\,(20\Omega) = 10.35\ \text{V}$$

Bu nokta Şekil 12.4b'deki transistör karakteristikleri üzerine işaretlenmiştir. Çıkış sinyalinin ac değişimi, Şekil 12.4b'deki dc yük doğrusu çiziminin kullanımıyla, $I_C = V_{CC}/R_C = 1000$ mA ile $V_{CE} = V_{CE} = 20$ V birleştirerek, grafiksel olarak elde edilebilir. Giriş ac baz akımı, bunun öngerilim seviyesinden gelen baz akımını artırdığı zaman, kollektör akımı aşağıdaki kadar artar:

$$I_C(\text{tepe}) = \beta I_B\,(\text{tepe}) = 25(10\ \text{mA tepe}) = 250\ \text{mA tepe}$$

(12.5b) denklemini kullanarak

$$P_o\,(\text{ac}) = \left(\frac{I_C(\text{tepe})}{\sqrt{2}}\right)^2 R_C = \left(\frac{250 \times 10^{-3}}{\sqrt{2}}\right)^2 (20) = 0.625\ \text{W}$$

(12.4) denkleminin kullanılısa:

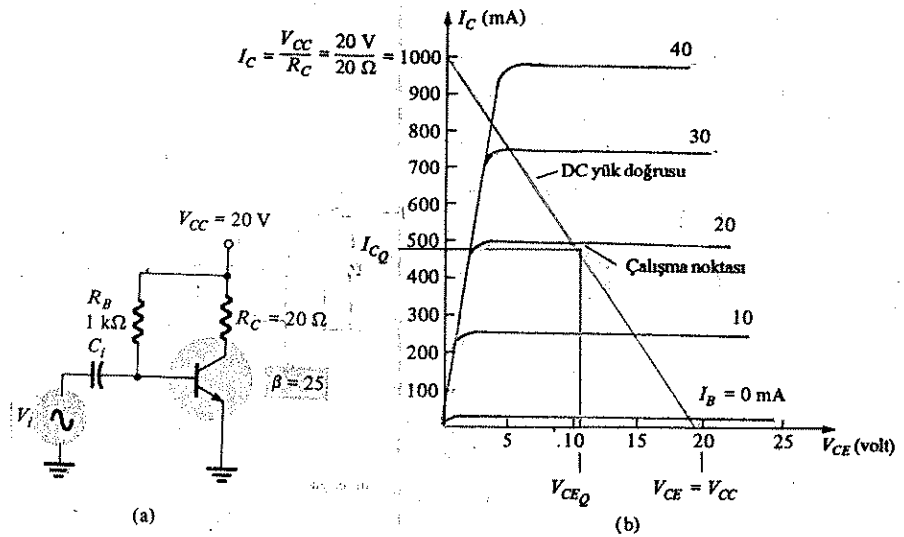
$$P_i(\text{dc}) = V_{CC}I_C = (20\ \text{V})\,(482.5 \times 10^{-3}) = \mathbf{9.65\ W}$$

Böylece yükseltecin güç verimliliği (12.7) denklemi kullanılarak hesaplanabilir:

$$\%\,\eta = \frac{P_o(\text{ac})}{P_i(\text{dc})} \times \%\ 100 = \frac{0.625\ \text{W}}{9.65\ \text{W}} \times \%\ 100 = \%\ 6.48$$

Buradan transistörün harcadığı güç ;

$$P_Q = P_i - P_o = 9.65\ \text{W} - 0.625\ \text{W} = \mathbf{9.025\ W}$$




Şekil 12.4 Örnek 12.1'deki seri-beslemeli devrenin çalışması.

Örnek 12.1, A-sınıfı seri beslemeli devrenin çalışmasının zayıflığını göstermektedir. Sinyal salınımının mümkün olabilecek maksimum salınım olmamasına rağmen, çalışma noktası civarındaki önemli bir bölgeyi kaplamıştır. Böyle bile olsa, devrenin verimliliği %25'lik ideal maksimum değerin oldukça altındadır (%6.48). Daha da önemlisi, transistörün yüke yalnızca 0.625 W'lık bir güç vermesi için 9.025 W'lık güç harcaması gerekmektedir. Dolayısıyla bu devrenin kullanıma pek elverişli olmadığı açıktır.

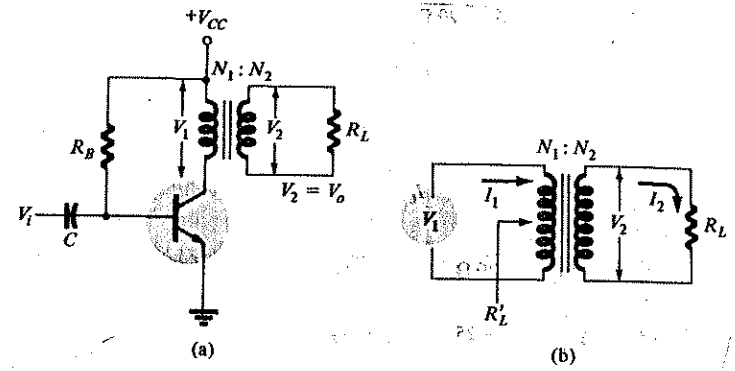
## 3 TRANSFORMATÖR-KUPLAJLI GÜÇ YÜKSELTECİ

Daha makul bir A-Sınıfı yükselteç düzenlemesinde, Şekil 12.5a'da gösterildiği gibi, yükü yükselteç katına bağlamak için bir transformatör kullanılır. Bu, temel bazı kavramları göstermek için seçilen basit bir devre düzenlemesidir. Daha pratik devre tipleri kısaca ele alınacaktır. Şekil 12.5b'de, gerilim, akım ve empedansları gösterilen bir çıkış-kuplaj transformatörü verilmiştir.

### Transformatörle Empedans Uydurma

Transformatörün primerinden görülen direnci, sekonder uçlarına bağlanan dirençle ilgilidir. Sekonder direncinin, primer direncine oranı aşağıdaki şekilde ifade edilebilir:






Şekil 12.5 Transformatör-kuplajlı ses güç yükselteci.

$$\frac{R_L'}{R_L} = \frac{V_1/I_1}{V_2/I_2} = \frac{V_1}{I_1}\frac{I_2}{V_2} = \frac{V_1}{V_2}\frac{I_2}{I_1} = \frac{N_1}{N_2}\frac{N_1}{N_2} = \left(\frac{N_1}{N_2}\right)^2$$

Burada $V_1/V_2 = N_1/N_2$ ve $I_2/I_1 = N_1/N_2$ dir. Dolayısıyla transformatör giriş ve çıkış dirençlerinin oranı, transformatör sarım oranının karesiyle doğru orantılı değişir:

$$\boxed{\frac{R_L'}{R_L} = \left(\frac{N_1}{N_2}\right)^2 R_L} \qquad (12.9)$$

ve

$$\boxed{R_L' = a^2 R_L = \left(\frac{N_1}{N_2}\right)^2 R_L} \qquad (12.10)$$

burada $R_L$ = Transformatör sekonder uçlarına bağlı yük direnci
$R_L'$ = Transformatörün primerinden görülen etkin direnç
$a = N_1/N_2$, transformatörün primerinden yük direncini daha büyük bir etkin direnç olarak göstermek için gereken düşürücü sarım oranıdır.

### ÖRNEK 12.2

8 Ω'luk bir çıkış yüküne bağlı 15:1 oranlı bir transformatörün primerinden görülen etkin direnci ($R_L'$) hesaplayın.

Çözüm:

(12.10) denklemini kullanarak

$$R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L = (15)^2 8 = 1800\ \Omega = 1.8\ \text{k}\Omega$$

elde edilir.

ÖRNEK 12.3

Etkin yük direnci 10 kΩ olan bir yükselteçle 16 Ω'luk bir hoparler yükü arasında empedans uydurmak için gerekli transformatör sarım oranı nedir ?

Çözüm:

(12.9) denklemini kullanarak

$$\left(\frac{N_1}{N_2}\right)^2 = \frac{R_L'}{R_L} = \frac{10{,}000}{16} = 625$$

$$\frac{N_1}{N_2} = \sqrt{625} = 25{:}1$$

## DC Yük Doğrusu

Transformatörün dc (sargı) direnci, devrenin dc yük çizgisini belirler. Tipik olarak bu dc direnci çok küçüktür Şekil 12.5a'da 0 Ω olarak gösterilmiştir, bu da düz (düşey) bir yük doğrusu sağlar. Bu, transformatör için ideal bir yük çizgisidir. Pratikte, transformatör sarımları yük doğrusunda hafif bir eğim oluşturur, ancak burada yalnızca ideal durum tartışılacaktır. İdeal durumda yük direnci üzerinde herhangi bir gerilim düşümü olmaz ve yük doğrusu, $V_{CE_Q} = V_{CC}$ gerilim noktasından düşey olarak düz bir çizgiyle çizilir.

## Sükunet Çalışma Noktası

Çalışma noktası grafiksel olarak, transistörün baz akımı eğrisiyle dc yük(doğrusunun) kesişme noktası olarak elde edilir. Çalışma noktasından sükünetteki $I_{C_Q}$ sükunet kollektör akımı okunur. Baz akımının değeri 5. Bölümdeki dc öngerilim hesaplamalarında gösterildiği şekilde devreden ayrı olarak hesaplanır.



## AC Yük Doğrusu

Ac sinyal çalışmasını elde edebilmek için, transistörün primer ucundan görülen ac yük direncini hesaplamak ve daha sonra transistör karakteristikleri üzerinde ac yük doğrusunu çizmek gerekir. Etkin yük direnci (12.10) denklemi kullanılarak, transformatorün sarım oranı ve sekonder yük direnci değerleri ile belirlenir. $R_L'$ değeri elde edildikten sonra, ac yük doğrusunun, çalışma noktasından geçmesini ve $-1/R_L'$ oranına eşit bir eğime sahip olmasını sağlayacak şekilde çizilmesi gerekir; burada yük doğrusunun eğimi, ac yük direncinin negatif karşılığıdır. Sinyal uygulanmadığı zaman kollektör sinyali çalışma noktasından geçtiği için, yük doğrusunun, çalışma noktasından geçmesi gerekir.

Çalışma noktasında geçen $-1/R_C'$ eğimli bir yük doğrusunun çizimini basitleştirmek için aşağıdaki teknik kullanılabilir (bakınız Şekil 12.6a):

Eğer Ac sinyal sükunet seviyesinden 0 V'a kadar değişmiş olsaydı, $I_{C_Q}$ sükunet akımı seviyesi de aşağıdaki oranda değişecekti:

$$\Delta I_C = \frac{\Delta V_{CE}}{R_L'} \tag{12.11}$$

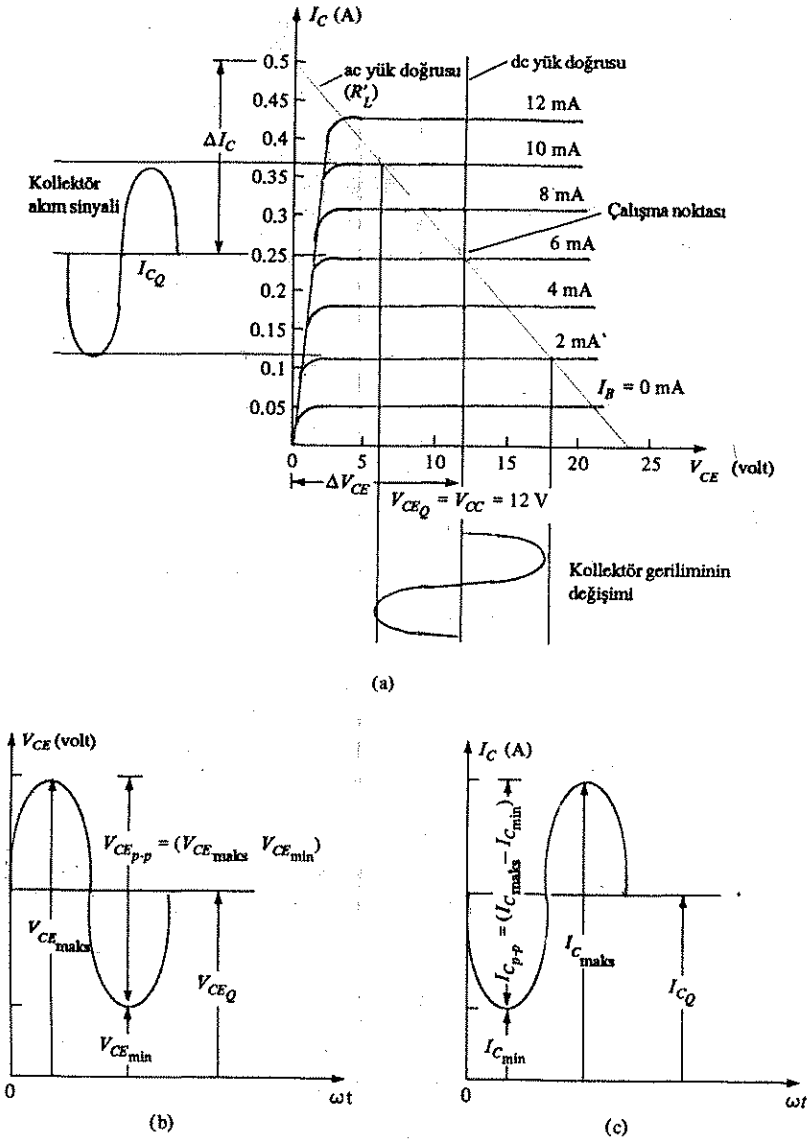
Transistör karakteristiğinin $y$ ekseni üzerinde, sükunet noktasından $\Delta I_C$ kadar yukarıda bir nokta işaretleyin ve ac yük doğrusunu çizmek için bu noktayı, çalışma noktasından geçirerek istenen ac yük doğrusunu çizin. Ac yük doğrusunun, çıkış sinyal salınımının, $V_{CC}$ kaynak gerilimini aşabileceğini gösterdiğine dikkat edin. Aslında, transformatörün primeri üzerinde ortaya çıkan gerilim büyük olabilir. Dikkatle kontrol edilmesi gereken maksimum çalışma değerlerinden birisi, ac yük doğrusu çizildikten sonra elde edilen maksimum gerilim değerinin transistörün maksimum anma değerini aşıp aşmadığını kontrol etmek için incelenen ve imalatçı tarafından verilen $V_{CE_{\text{maks}}}$ değeridir. Maksimum güç ve gerilim oranlarının aşılmadığını varsayarak, ac akım ve gerilim sinyalinin salınımı Şekil 12.6a'daki gibi elde edilir. Bu eğriler daha ayrıntılı olarak Şekil 12.6b ve 12.6c'de çizilmiştir.

## Sinyal Salınımı ve Çıkış ac gücü

Şekil 12.6b ve 12.6c'deki sinyal değişimlerinden, tepeden-tepeye sinyal salınımı değerleri aşağıdaki gibi ifade edilir:

$$V_{\text{salınım}} = V_{CE}\ (\text{tepe}) = (V_{CE_{\text{maks}}} - V_{CE_{\text{min}}}) \tag{12.12}$$

$$I_{\text{salınım}} = I_C\ (\text{tepe}) = (I_{C_{\text{maks}}} - I_{C_{\text{min}}}) \tag{12.13}$$




Şekil 12.6 Transformatör-kuplajlı A-sınıfı ses güç yükselteçinin çalışması grafik üzerinde gösterilmesi.



Transformatörün primerinde oluşacak ac gücü aşağıdaki şekilde hesaplanabilir:

$$P_o(\text{ac}) = V_{CE}\,(\text{rms})\,I_C\,(\text{rms})$$
$$= \frac{V_{VE}\,(\text{tepe})}{\sqrt{2}}\,\frac{I_C\,(\text{tepe})}{\sqrt{2}}$$
$$= \frac{V_{CE}\,(\text{tepe})/2}{\sqrt{2}} \times \frac{I_C\,(\text{tepe})/2}{\sqrt{2}}$$

$$\boxed{P_o\,(\text{ac}) = \frac{(V_{CE_{maks}} - V_{CE_{min}})(I_{C_{maks}} - I_{C_{min}})}{8}} \qquad (12.14)$$

Hesaplanan ac gücü, transformatörün primerinde oluşan güçtür. Oldukça yüksek verimlilikli bir transformatör varsayarsak, hoparlör uçlarındaki gerilimin hemen hemen (12.14) denklemi ile hesaplanan değere eşit olacağı söylenebilir. Burada ideal bir transformatör olduğu varsayılacaktır; dolayısıyla (12.14) denklemi ile elde edilen ac gücü, aynı zamanda yüke aktarılan güç olarak kabul edilecektir.

Söz konusu ideal transformatörde sekonder uçlardaki gerilim aşağıdaki şekilde hesaplanabilir :

$$V_2 = V_L = \left(\frac{N_2}{N_1}\right) V_1 \qquad (12.15)$$

Burada $V_2$ sekonder gerilimi, hoparlör ya da yük gerilimi $V_C$'ye eşittir. Yük gerilimi ile transformatörün primer uçlarında görülen gerilim ($V_1$) arasında, transformatörün sarım oranı $N_2/N_1$ ile tanımlanan bir ilişki vardır. Primer üzerindeki gerilim daha önce $V_{CE}$(rms) olarak etiketlenmişti; güçe ilişkin göz önünde bulundurulması gereken noktalarda genellikle gerilimin rms değerleri kullanılmaktadır [(12.14) denkleminde olduğu gibi aksi belirtilmediği sürece].

Yük üzerindeki güç şöyle ifade edilebilir :

$$P_L = \frac{V_L^2\,(\text{rms})}{R_L} \qquad (12.16)$$

Bu da (12.14) denklemini kullanılarak elde edilen güce eşittir. Dolayısıyla ac gücü, aşağıdaki de dahil olmak üzere çeşitli yollardan hesaplanabilir:

$$I_L\,(\text{rms}) = \frac{N_1}{N_2}\,I_C\,(\text{rms}) \qquad (12.17)$$

Burada $I_L$, yük direnci (ya da hoparlör direnci) üzerindeki akımın rms değeridir; ve yük akımı ile kollektör akımının ac bileşeni arasında, transformatör sarım oranı ile belirlenen bir ilişki vardır.

ac ve gücü de aşağıdaki denklemle hesaplanır:

$$P_L = I_L^2 \text{ (rms) } R_L \tag{12.18}$$

ÖRNEK 12.14

Şekil 12.7 a'daki devre, 8 Ω'luk bir hoparlörü süren transformatör-kuplajlı A-sınıfı bir güç yükseltecini göstermektedir. Kuplaj transformatörü 3:1'lik düşürücü sarım oranına sahiptir. Devre elemanlarının değerleri 6 mA'lik bir dc baz akımı oluşturuyorsa ve giriş sinyali ($V_i$) 4 mA'lik bir baz akımı tepe salınımını oluşturuyorsa, Şekil 12.7b'de görülen transistör karakteristiklerini kullanarak aşağıdaki devre değerlerini hesaplayın: $V_{CE_{maks}}$, $V_{CE_{min}}$, $I_{CE_{maks}}$, $I_{CE_{min}}$, yük akımın ve geriliminin rms değerleri ve yük üzerindeki ac gücü. Kontrol amacıyla ac gücünü farklı denklemler, yani (12.14), (12.16) ve (12.18). denklemleri kullanarak hesaplayın.

Çözüm:

1. dc yük doğrusu $V_{CE_Q} = V_{CC} = 10$ V noktasından düşey olarak çizilebilir (bakınız Şekil 12.7c).
2. $I_B = 6$ mA için Şekil 12.7c'deki çalışma noktası:

$$V_{CE_Q} = 10 \text{ V ve } I_{C_Q} = 140 \text{ mA}$$

3. Etkin ac direnci $R_L'$ [(12.10) denklemi kullanılarak]

$$R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L = (3)^2 8 = 72\ \Omega.$$

4. Ac yük doğrusunu aşağıdaki gibi çizin: çalışma noktasının üzerindeki akım salınımını hesaplamak için (12.11) denklemi kullanın:

$$\Delta I_C = \frac{\Delta V_{CE}}{R_L'} = \frac{10 \text{ V}}{72\ \Omega} = 139 \text{ mA}$$

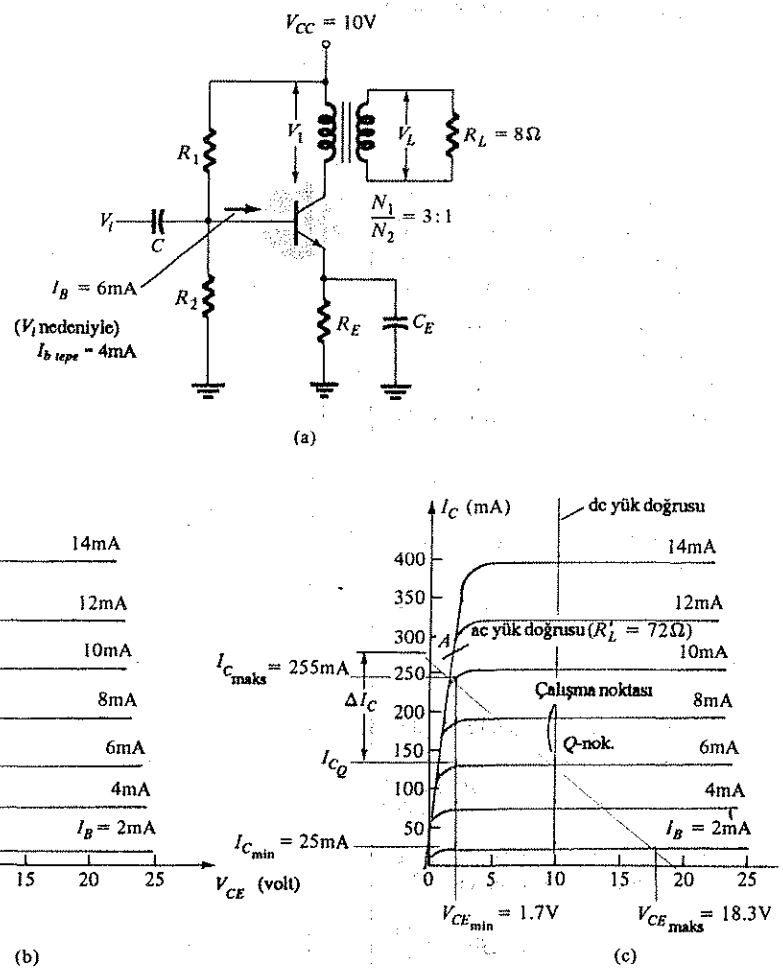
A noktasını (Şekil 12.7c) = $I_{CE_Q} + \Delta I_C = 140 + 139 = 279$ mA $y$ ekseni üzerinde işaretleyin. ac yük doğrusunu çizmek için A noktasını Q noktasıyla birleştirin.

5. Verilen baz tepe akım salınımı 4 mA için Şekil 127c'den elde edilen kollektör akımının ve geriliminin maksimum ve minimum değerleri:

$$V_{CE_{min}} = 1.7 \text{ V} \qquad I_{C_{min}} = 25 \text{ mA}$$

$$V_{CE_{maks}} = 18.3 \text{ V} \qquad I_{C_{maks}} = 255 \text{ mA}$$






Şekil 12.7 Örnek 12.4'e ilişkin transformatör-kuplajlı ses güç yükselteci ve transistör karakteristiği.

6. (12.14) denklemini kullanarak transformatörün primeri üzerindeki ac gücünü hesaplayınız.

$$P_o\,(\text{ac}) = \frac{(V_{CE_{\text{maks}}} - V_{CE_{\text{min}}})\,(I_{C_{\text{maks}}} - I_{C_{\text{min}}})}{8}$$

$$= \frac{(18.3 - 1.7)(255 - 25) \times 10^{-3}}{8} = 0.477 \text{ W}$$

7. Primer üzerindeki rms gerilimini hesaplayın.

$$V_1\,(\text{rms}) = \frac{V_1(\text{p-p})}{2\sqrt{2}} = \frac{V_{CE_{\text{maks}}} - V_{CE_{\text{min}}}}{2\sqrt{2}}$$

$$= \frac{16.6}{2.828} = 5.87 \text{ V}$$

8. Yük geriliminin rms değerini bulmak için (12.15) denklemini kullanın :

$$V_L\,(\text{rms}) = \frac{N_1}{N_2} V_1\,(\text{rms}) = \left(\frac{1}{3}\right)(5.87) = 1.96 \text{ V}$$

9. ac gücünü hesaplamak için (12.16) denklemini kullanırsak :

$$P_L\,(\text{ac}) = \frac{V_L^2}{R_L} = \frac{(1.96)^2}{8} = 0.480 \text{ W}$$

10. Yük akımının rms bileşenini hesaplamak için (12.17) denklemini kullanın :

$$I_L\,(\text{rms}) = \frac{N_1}{N_2} \text{I}\,(\text{rms}) = \frac{N_1}{N_2}\left[\frac{I_{C_{\text{maks}}} - I_{C_{\text{min}}}}{2\sqrt{2}}\right] = (3)\,\frac{230 \text{ mA}}{2.828} = 244 \text{ mA}$$

11. (12.18) denklemini kullanarak ac gücü hesaplanırsa :

$P_L\,(\text{ac})\,I_L^2 R_L = (244 \times 10\text{-}3)28 = \mathbf{0.476\ W}$ elde edilir.

## Güç ve Verimlilik Hesapları

Buraya kadar, yüke aktarılan ac gücünün (çıkış ac gücünün) hesaplanmasını inceledik. Şimdi de kaynaktan çekilen giriş gücünü, yükselteçteki güç kayıplarını ve transformatör kuplajlı A-sınıfı bir yükseltecin güç verimliliğini inceleyeceğiz. Kaynaktan çekilen dc giriş gücü (12.4) denklemindeki gibi dc kaynak gerilimi ve kaynaktan çekilen ortalama akım değerleri kullanılarak elde edilebilir.

$$P_i\,(\text{dc}) = V_{CC} I_{C_Q}$$

Şekil. 12.5'te görülen transformatör kuplajlı bir yükselteçte, transformatörün harcadığı güç küçüktür ve buradaki hesaplamalarda ihmal edilecektir. Böylece Transformatör-kuplajlı bir yükselteç devresinde kaybolan güç yalnızca, aşağıdaki denklemle hesaplanacağı gibi transistör üzerinde harcanan güçtür.

$$P_Q = P_i\,(\text{dc}) - P_o\,(\text{ac}) \qquad (12.19)$$



$P_Q$, ısı olarak harcanan enerjidir. Bu denklem, basit görünmesine rağmen güç transformatörünün çalışmasında oldukça önemlidir. Transistörün harcadığı gücün (bu miktar transistörün güç kapasitesini belirleyecektir), yük tarafından çekilen güç ile kaynaktan çekilen dc giriş gücü (bu güç, sabit bir kaynak ve çalışma noktası için sabittir) arasındaki farktır. Eğer çıkış gücü sıfır ise transistörün, A-sınıfı çalışma öngerilimi ve kaynak gerilimi ile belirlenen maksimum miktardaki gücü kaldırması gerekecektir. Eğer yük bir miktarı gücü çekerse, bu durumda transistör (bir an için) daha az gücü kaldırmak zorundadır. Diğer bir deyişle, yük A-sınıfı yükselteçlerin yükselteç devresinden ayrılırsa en zor durumda (en yüksek gücü harcayarak) çalışacaktır ve devreden maksimum gücü çekerse transistör en az gücü harcayacaktır. A-sınıfı bir yükselteçte kullanılan en emniyetli transistör nominal değerinin, yük çıkarıldığında elde edilen maksimum değer olduğu açıktır. Yük bağlıyken normal çalışmada transistörün daha az güç harcaması gerektiği için, A-sınıfı yükselteç birimi açık olduğu sürece yükü bağlı tutmak her zaman tercih edilen bir şeydir.

### ÖRNEK 12.5

12.4. örnekteki yükselteç devresinin verimliliğini hesaplayın. Ayrıca transistörün harcadığı gücü hesaplayın.

**Çözüm:**

Giriş gücünü hesaplamak için 12.4 denklemini kullanarak

$$P_i\,(\text{dc}) = V_{CC} I_{C_Q} = (10)\,(140 \times 10^{-3}) = 1.4 \text{ W}$$

elde ederiz.

(12.19) denkleminden, transistör üzerinde harcanan gücün

$$P_Q = P_i\,(\text{dc}) - P_o\,(\text{ac}) = 1.4 \text{ W} - 0.48 \text{ W} = \mathbf{0.92\ W}$$

olduğunu görürüz.

Verim ise:

$$\eta = \frac{P_o\,(\text{ac})}{P_i\,(\text{dc})} \times 100 = \frac{0.48 \text{ W}}{1.4 \text{ W}} \times 100 = \%\ 34.3$$

olacaktır.

### Maksimum Teorik Verimlilik

A-sınıfı bir yükselteç için maksimum teorik verimlilik seri-beslemeli devrede %25 ve transistör-kuplajlı devre de %50 dir. Seri beslemeli bir yükselteç devresinin çalışma bölgesinin analizinden, verimlilik aşağıdaki gibi ifade edilebilir:

$$\eta = 25 \left[ \frac{(V_{CE_{maks}} - V_{CE_{min}})^2}{V_{CC}(V_{CE_{maks}} + V_{CE_{min}})} \right] \% \qquad (12.20)$$

Pratikte verim % 25'ten azdır. Aslında 12.1. örnekteki devrede verimlilik sadece % 6.48 kadardı; bu da yetersiz çalışan seri beslemeli bir devre olduğunu gösterir.

A-sınıfı transformatör kuplajlı bir yükseltecin verimi şöyle ifade edilebilir:

$$\eta = 50 \left( \frac{V_{CE_{maks}} - V_{CE_{min}}}{V_{CE_{maks}} + V_{CE_{min}}} \right)^2 \% \qquad (12.21)$$

$V_{CE_{maks}}$ ne kadar büyük ve $V_{CE_{min}}$ ne kadar küçük olursa, verimlilik de %50'lik teorik sınıra o kadar yaklaşır. 12.4. örnekteki devrede verimlilik %34.3 olarak elde edilmiştir. İyi tasarlanan devreler %50 teorik limitine yaklaşabilir. Bu nedenle Şekil 12.7a'daki devre çalışmada ortalama bir devre olarak düşünülecektir. Yükseltecin güç kapasitesi arttıkça, verimlilik daha önemli hale gelecektir. Bir kaç watt'lık güç için maksimum verimlilik vermeyen basit, ucuz bir devre kabul edilebilir (ki bazen arzu da edilir). Ancak onlarca, yüzlerce wattlık güç seviyeleri durumunda teorik maksimuma olabildiğince yakın bir verimlilik aranacaktır.

Transformatör kuplajlı yükselteçler için maksimum %50 sınırı yalnızca A-sınıfı çalışma için geçerlidir. İnceleneceği gibi, daha yüksek verimliliğe ulaşmak için yükselteçleri çalıştıran (öngerilimleyen) daha başka sınıflarda mevcuttur.

### ÖRNEK 12.6

Şekil 12.1'deki gibi seri-beslemeli A-sınıfı bir yükselteç devresinin verimliliğini $V_{CC}$ = 24 voltluk bir kaynak gerilimi ve aşağıdaki çıkışlar için hesaplayın:
a) $V_{CEQ}$ =12V öngerilim civarında $V_{tepe}$ =12V
b) $V_{CEQ}$ =12V öngerilim civarında $V_{tepe}$ = 6V
c) $V_{CEQ}$ =18V öngerilim civarında $V_{tepe}$ 6V

Çözüm:

(12.20) denklemi kullanarak

(a) $V_{CE_{maks}} = V_{CEQ} + V_{tepe} = 12\text{ V} + 12\text{ V} = 24\text{ V}$
$V_{CE_{min}} = V_{CEQ} - V_{tepe} = 12\text{ V} - 12\text{ V} = 0\text{ V}$



$$\eta = 25 \frac{(V_{CE_{maks}} - V_{CE_{min}})}{V_{CC}(V_{CE_{maks}} + V_{CE_{min}})} \quad \% = 25 \left[ \frac{(24\text{ V} - 0\text{ V})^2}{24\text{ V}(24 + 0\text{ V})} \right] \% = \% 25$$

elde edilir.

(b) $V_{CE_{maks}} = V_{CEQ} + V_{tepe} = 12\text{ V} + 6\text{ V} = 18\text{ V}$
$V_{CE_{min}} = V_{CEQ} - V_{tepe} = 12\text{ V} - 6\text{ V} = 6\text{ V}$

$$\eta = 25 \left[ \frac{(18\text{ V} - 6\text{ V})^2}{24\text{ V}(18 + 6\text{ V})} \right] \% = \% 6.25$$

elde edilir.

(c) $V_{CE_{maks}} = V_{CEQ} + V_{tepe} = 18\text{ V} + 6\text{ V} = 24\text{ V}$
$V_{CE_{min}} = V_{CEQ} - V_{tepe} = 18\text{ V} - 6\text{ V} = 12\text{ V}$

$$\eta = 25 \left[ \frac{(24\text{ V} - 12\text{ V})^2}{24\text{ V}(24 + 12\text{ V})} \right] \% = \% 4.17$$

elde edilir.

Gerilim kaynağının yarısı seçilen öngerilim ve maksimum sinyal salınımı ile verimlilik (a) şıkkında %25 olacaktır. Aynı öngerilim noktası civarında sinyal salınımının 6 V tepe değerine düşürülmesi halinde sonuçtaki verimlilik (b) şıkkında yalnızca %6.25 olacaktır. Aynı sinyal salınımı orta nokta (12 V) dışındaki bir öngerilim noktasında verilirse verimlilik (c) şıkkında %4.17'ye düşecektir.

### ÖRNEK 12.7

Şekil 12.5 gibi transformatör-kuplajlı A-sınıfı bir yükselteç devresinin verimliliğini $V_{CC}$ = 12v'luk bir kaynak gerilimi ve aşağıdaki değerler için bulun: (a) $V_{tepe}$ = 12 V; (b) $V_{tepe}$ = 6 V; (c) $V_{tepe}$ = 2 V:

Çözüm:

Transformatör-kuplajlı A-sınıfı bir yükselteç için $V_{CEQ} = V_{CC}$ = 12 V'tur. (12.21) denklemi kullanılarak:

(a) $V_{CE_{maks}} = V_{CEQ} + V_{tepe} = 12\text{ V} + 6\text{ V} = 24\text{ V}$
$V_{CE_{min}} = V_{CEQ} - V_{tepe} = 12\text{ V} - 6\text{ V} = 0\text{ V}$
$\eta = 50 \left( \frac{V_{CE_{maks}} - V_{CE_{min}}}{V_{CE_{maks}} + V_{CE_{min}}} \right)^2 \% = 50 \left( \frac{24\text{ V} - 0\text{ V}}{24\text{ V} + 0\text{ V}} \right)^2 \% = \% 50$

(b) $V_{CE_{\text{maks}}} = 12\text{ V} + 6\text{ V} = 18\text{ V}$
$V_{CE_{\text{min}}} = 12\text{ V} - 6\text{ V} = 6\text{ V}$

$$\eta = 50\left(\frac{18\text{ V} - 6\text{ V}}{18\text{ V} + 6\text{ V}}\right)^2 \% = \%\ 12.5$$

(c) $V_{CE_{\text{maks}}} = 12 + 2 = 14\text{ V}$
$V_{CE_{\text{min}}} = 12 - 2 = 10\text{ V}$

$$\eta = 50\left(\frac{14\text{ V} - 10\text{ V}}{14\text{ V} + 10\text{ V}}\right)^2 \% = \%\ 1.39$$

$V_{\text{tepe}} = V_{CC}$ durumunda %50 olan maksimum verimliliğinin, $V_{\text{tepe}} = 1/6\ V_{CE} = 2$ V durumunda %1'in biraz üzerinde bir seviyeye düştüğüne dikkat edin.

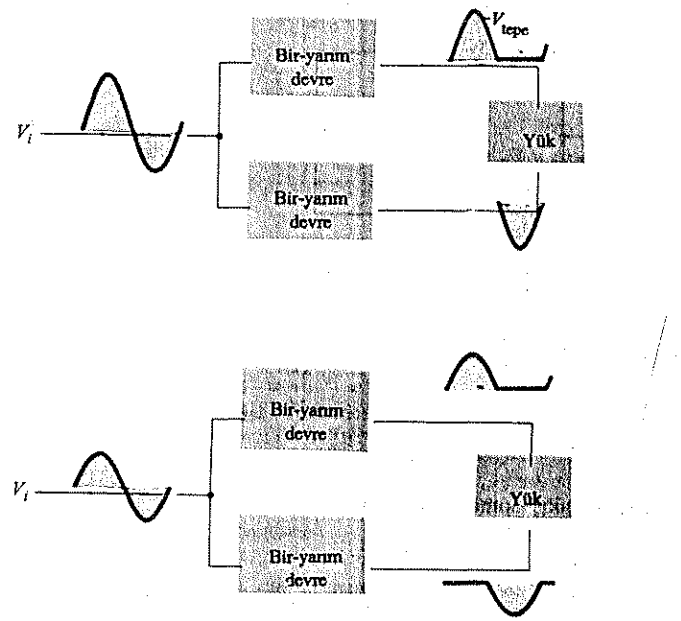
## 12.4 B-SINIFI YÜKSELTEÇLERİN ÇALIŞMASI

B-sınıfı çalışma, dc öngeriliminin, transistörü tam kapanmaya öngerilimlediği noktada sağlanır; bu durumda transistör, ac sinyali verildiği zaman açılır. Bu da özünde öngerilim olmamasıdır; ve tek transistör sinyal saykılının sadece bir yarısında akımı iletebilir. Tam sinyal saykılı için istenilen çıkışı elde etmek için, iki transistör kullanmak ve her birisinin ters yarım saykıllarda iletmesini sağlamak gerekir; böylece ikisinin birlikte çalışması tam saykılı bir çıkış sinyali sağlar. Devrenin bir kısmı yarım saykıl süresince sinyali yukarıya ittiği, diğer kısmı ise diğer yarım saykıl boyunca sinyali aşağıya çektiği için, B-sınıfında çalışan devrelere push-pull (it-çek) devreleri de denmektedir. Push-pull çalışmanın şematik diyagramı Şekil 12.8'de verilmiştir. Push-pull devresine bir ac giriş sinyali uygulanmaktadır. Devrenin herbiri yarısı farklı yarı saykıllarda çalışır, böylece yük tam ac saykılda sinyal alır. Push-pull devrede kullanılan güç transistörleri yüke istenilen gücü aktarabilecek kapasitede olmalıdır. Bu transistörlerin B-sınıfı çalışması, tek bir transistör kullanan A-sınıfı çalışmada elde edilebilenden daha büyük bir verimlilik sağlar.

### B-Sınıfı Yükselteçlerde Güç ve Verimlilik Hesapları

Çeşitli B-sınıfı güç yükselteçlerinin güç ve verimlilik hesaplamaları, bu devrelerin nasıl çalıştığını anlamada ve önemli devre değerleri arasında karşılaştırma yapmada yardımcı olacaktır.






Şekil 12.8 Push-pull çalışmasının blok diyagramlarla gösterilmesi.

### GİRİŞ DC GÜCÜ

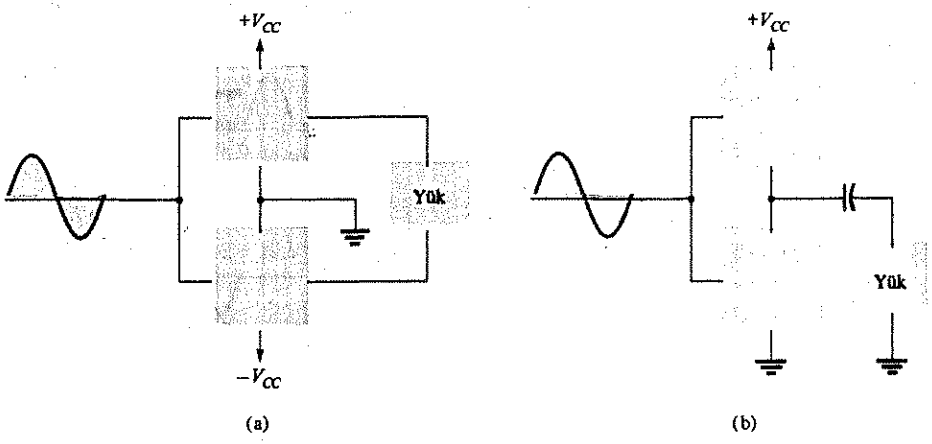
Bir güç yükselteç devresinin hoparlörüne aktarılan güç, güç kaynağından (ya da güç kaynaklarından; bakınız Şekil 12.9) çekilir ve giriş ya da dc gücü olarak değerlendirilir. Bu gücün miktarı aşağıdaki denklemle hesaplanabilir:

$$P_i\,(\text{dc}) = V_{CC} I_{\text{dc}} \tag{12.22}$$

Burada $I_{\text{dc}}$, güç kaynağından çekilen dc akımı ya da ortalama akımıdır.

B-sınıfı çalışmada tek bir kaynaktan çekilen akımın doğrultulmuş tam dalga sinyali olmasına karşılık, iki güç kaynağına sahip bir devreden çekilen akım, her bir kaynağın yarım doğrultulmuş bir dalgasdır. Her iki durumda da ortalama güç aşağıdaki gibi ifade edilebilir:

$$I_{\text{dc}} = \frac{2}{\pi} I_{\text{tepe}} \tag{12.23}$$




Şekil 12.9 Push-pull yükseltecin yüke bağlanması: (a) iki gerilim kaynağı kullanarak; (b) tek bir gerilim kaynağı kullanarak.

Burada $I_{tepe}$, çıkış akımın dalga şeklinin tepe değeridir.

### ÇIKIŞ AC GÜCÜ

Yüke (genellikle $R_L$ direnci olarak anılır) aktarılan güç, birbirine eşit bir kaç ilişkiden herhangi biri ile hesaplanabilir:

$$P_o\,(\text{ac}) = \frac{V_L^2(\text{tepe})}{8R_L} = \frac{V_L^2(\text{tepe})}{2R_L} = \frac{V_L^2\,(\text{rms})}{R_L} \tag{12.24}$$

### VERİMLİLİK

Böylece devrenin güç verimliliği şöyle hesaplanır:

$$\eta = \frac{P_o}{P_i} \times \%\ 100 \tag{12.25}$$

### ÇIKIŞ TRANSİSTÖRLERİ ÜZERİNDE HARCANAN GÜÇ

Çıkış güç transistörleri üzerinde (ısı olarak) harcanan güç, yüke aktarılan güç ile kaynaktan çekilen güç arasındaki farktır.

$$P_{2Q} = P_i - P_o \tag{12.26}$$



Burada $P_{2Q}$, iki çıkış güç transistörünün harcadığı güçtür. Dolayısıyla bir transistörün harcadığı güç:

$$P_Q = \frac{P_{2Q}}{2} \tag{12.27}$$

ifadesi ile bulunur.

### ÖRNEK 12.8

$V_{CC}$ = 30 V'luk tek bir kaynak kullanarak 16 Ω'luk bir yüke 20 V tepe değerli sinyali sağlayan B-sınıfı bir yükselteçteki giriş gücünü, çıkış gücünü ve verimliliği hesaplayın.

Çözüm:

16 Ω'luk bir yüke 20 V tepe değerli bir sinyal için

$$I_{tepe} = \frac{V_{tepe}}{R_L} = \frac{20\ \text{V}}{16\ \Omega} = 1.25\ \text{A}$$

Gerilim kaynağından çekilen akımın dc değeri

$$I_{dc} = \frac{2}{\pi} I_{tepe} = \frac{2}{\pi}(1.25\ \text{A}) = 0.796\ \text{A}$$

ve gerilim kaynağından alınan giriş gücü

$$P_i\,(\text{dc}) = V_{CC} I_{dc} = (30\ \text{V})\,(0.796\ \text{A}) = \mathbf{23.9\ W}$$

yüke aktarılan çıkış gücü

$$P_o\,(\text{ac}) = \frac{V_L^2(p)}{2R_L} = \frac{(20\ \text{V})}{2(16\ \Omega)} = 12.5\ \mathbf{W}$$

ve devre verimliliği

$$\%\ \eta = \frac{P_o\,(\text{ac})}{P_i\,(\text{dc})} \times \%\ 100 = \frac{12.5\ \text{W}}{23.9\ \text{W}} \times \%\ 100 = \%\ 52.3$$

### Maksimum Güç Koşulları

$V_L(p) = V_{CC}$ olduğunda B-sınıfı çalışma için yüke aktarılan güç

$$\text{maksimum}\ P_o\,(\text{ac}) = \frac{V_{CC}^2}{2R_L} \tag{12.28}$$

Buna karşılık yük üzerinde oluşan ac akım sinyali aşağıdaki tepe değerine ulaşır:

$$I_{tepe} = \frac{V_{CC}}{R_L}$$

Böylece güç kaynağından çekilen ortalama akım,

$$I_{dc} = \frac{2}{\pi} I_{tepe} = \frac{2}{\pi} \frac{V_{CC}}{R_L} \tag{12.29}$$

Buradan, devrenin çektiği maksimum giriş gücü

$$\boxed{\text{maksimum } P_i \text{ (dc)} = V_{CC} I_{dc} = V_{CC} \left( \frac{2}{\pi} \frac{V_{CC}}{R_L} \right) = \frac{2 V_{CC}^2}{\pi R_L}}$$

Böylece B-sınıfı çalışma için maksimum devre verimliliği,

$$\text{maksimum } \eta = \frac{P_o}{P_i} \times 100 = \frac{V_{CC}^2 / 2R_L}{V_{CC} \left( \frac{2}{\pi} \frac{V_{CC}}{R_L} \right)} 100 = \frac{\pi}{4} \times 100 = \% \ 78.54 \tag{12.31}$$

Giriş sinyali maksimum çıkış sinyali salınımından daha küçük bir salınımla sonuçtaldığı taktirde, devre verimliliği %78.5'den daha küçük olur. B-sınıfı çalışma için çıkış transistörleri tarafından harcanan maksimum güç maksimum verimlilik durumunda gerçekleşmez. Yük üzerindeki çıkış gerilimi 0.636 $V_{CC}$ (= $(2/\pi)V_{CC}$) iken iki çıkış transistörünün harcadığı güç maksimum olur ve şöyle ifade edilir:

$$\text{maksimum } P_{2Q} = \frac{2}{\pi} \frac{V_{CC}^2}{R_L} \tag{12.32}$$

### ÖRNEK 12.9

$V_{CC}$ = 30 V'luk bir besleme kaynağı kullanan ve 16 Ω'luk bir yükü süren B-sınıfı bir yükselteç için maksimum güç değerlerini belirleyin.

**Çözüm:**

Maksimum çıkış gücü ;

$$\text{maksimum } P_o \text{ (ac)} = \frac{V_{CC}^2}{2R_L} = \frac{(30 \text{ V})^2}{2(16 \ \Omega)} = 28.125 \text{ W}$$

Gerilim kaynağından çekilen maksimum giriş gücü,

$$\text{maksimum } P_o \text{ (dc)} = V_{CC} \frac{2}{\pi} \frac{V_{CC}}{R_L}$$
$$= (30 \text{ V}) \frac{2}{\pi} \left( \frac{30 \text{ V}}{16 \ \Omega} \right) = 35.81 \text{ W}$$



devre verimliliği beklendiği gibi,

$$\text{maksimum } \% \ \eta = \frac{P_o}{P_i} \times \% \ 100 = \frac{28.125 \text{ W}}{35.81 \text{ W}} \times \% \ 100 = \% \ 78.54$$

her bir transistör tarafından harcanan maksimum güç

$$\text{maksimum } P_Q = \frac{\text{maksimum } P_{2Q}}{2} = 0.5 \left( \frac{2}{\pi^2} \right) \left( \frac{V_{CC}^2}{R_L} \right)$$
$$= 0.5 \left( \frac{2}{\pi^2} \right) \frac{(30 \text{ V})^2}{16 \ \Omega} = 5.7 \text{ W}$$

Her biri en çok 5.7 W güç kaldırabilen bir transistör çifti, maksimum koşullar altında 16 Ω'luk bir yüke 28.125 W verebilmektedir.

B-sınıfı yükselteçin maksimum verimliliği aşağıdaki gibi de ifare edilebilir:

$$P_o = \frac{V_{tepe}^2}{2R_L}$$

$$P_i = V_{CC} I_{dc} = V_{CC} \frac{2}{\pi} \frac{V_{tepe}}{R_L}$$

ve

$$\eta = \frac{P_o}{P_i} \times \% \ 100 = \frac{V_{tepe}^2 / 2R_L}{V_{CC} \frac{2}{\pi} \frac{V_{tepe}}{R_L}} \text{ X } \% \ 100$$

$$\boxed{\eta = 78.54 \frac{V_{tepe}}{V_{CC}} \ \%} \tag{12.33}$$

### ÖRNEK 12.10

(a) $V_{tepe}$ = 22 V; (b) $V_{tepe}$ = 6 V'luk bir tepeden tepeye çıkışlı $V_{CC}$ = 24 V'luk bir kaynak gerilimi için, B-sınıfı yükseltecin verimliliğini hesaplayın:

Çözüm:

(12.33) denklemini kullanarak ;

(a) $\eta = 78.54 \frac{V_{tepe}}{V_{CC}} \% = 78.54 \left( \frac{22 \text{ V}}{24 \text{ V}} \right) \% = \% \ 72$

(b) $\eta = 78.54 \frac{6 \text{ V}}{24 \text{ V}} \% = \% \ 19.6$

elde edilir.

Maksimuma yakın bir gerilimin [(a) şıkkında 22 V], maksimuma yakın bir verimle sonuçlandığına dikkat edin. Ayrıca, küçük bir gerilim salınımının bile [(b) şıkkında 6 V] %20'ye yakın bir verimlilik sağladığına dikkat edin. A-sınıfı yükselteçte benzer bir güç kaynağı ve sinyal salınımı çok daha düşük bir verimlilikle sonuçlanacaktır.

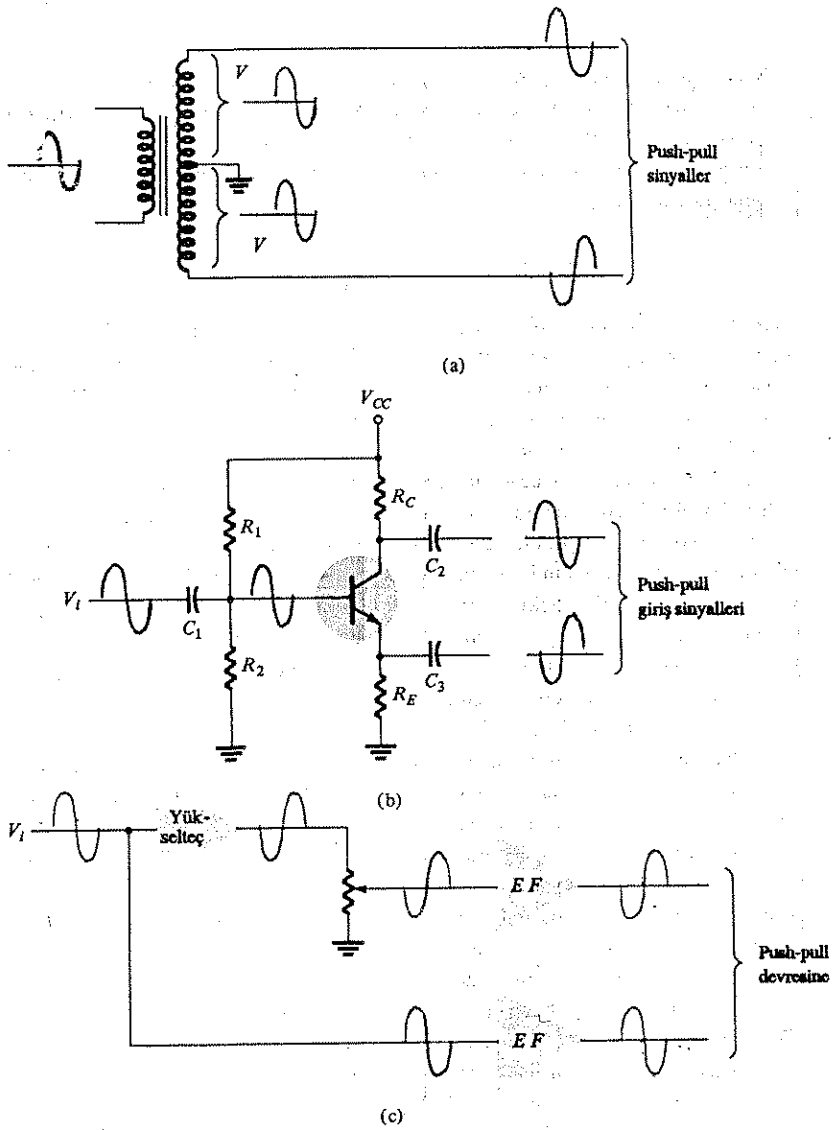
## 12.5 B-SINIFI YÜKSELTEÇ DEVRELERİ

Push-pull çalışma için çeşitli devre düzenlemesi mümkündür. Burada, bunlardan birkaçını ve avantaj ve dezavatajlarını inceleyeceğiz. Push-pull çalışmanın avantajlarından yararlanmak için kullanılan farklı yöntemleri kavramak için, devrenin genel çalışmasını bilmek önemlidir. Push-pull devrede, çıkış geriliminin, B-sınıfında çalışan iki katın dönüşümlü yarım saykıllarda iletime geçerek tam saykıllı bir sinyal üretmesini sağlayacak bir çıkış gerilimi oluşturmak gerekir.

Bir sürücü yükselteç katından elde edilen giriş sinyaliyle başlayarak, B sınıfı çalışma için iki katlı Push-Pull devreyi dönüşümlü yarım saykıllarda çalıştırmak gereklidir. push-pull devrenin iki katına uygulanan ters polariteli giriş sinyalleri, çeşitli yollardan elde edilebilir. Şekil 12.10a'da iki push-pull giriş sinyali arasında polarite terslemesi sağlayan bir giriş transformatörünün kullanımı gösterilmektedir. Sekonderi orta uçlu bir transformatörde, uç geriliminin polaritesi, orta uca göre terstir. Zıt polariteli giriş sinyalleri elde etmek için kullanılan diğer devreler Şekil 12.10b ve c'de verilmiştir. Şekil 12.10b'deki devreye uygulanan giriş sinyali, kollektörde ters polariteli olarak görülür. Emetörden gelen çıkış, girişle aynı polaritededir, böylece çıkış sinyleri ters polariteli olur. $R_C$, $R_E$ ve $h_{fe}$ değerleri, kollektör çıkış sinyali için gerilim kazancını 1 yapacak şekilde seçilebilir. Emetörden alınan sinyal için kazanç 1'dir (emetör-izleyici çalışması). Böylece devre push-pull yükselteç katını sürmek için zıt polariteli sinyaller verecektir. Bu sürücü düzenlemesinin avantajı; ağır, pahalı ve sınırlı bir çalışma frekansı bölgesine sahip orta-uçlu transformatörün kullanımdan kurtulmaktır. Bu devrenin bir dezavantajı, iki sinyalin aynı empedans kaynaklarından gelmemesidir. Emetörden gelen sinyal, emetörden görülen direnç düşük olduğunda iyi bir sürücü bağlantısı sağlar. Bununla birlikte kollektör direnci yüksektir ve yüklenmemiş çıkış sinyalleri eşitken, yüklü durumda birbirinden farklıdır. Çıkışı yüke bağlamak için ilave bir emetör-izleyici katı eklemek bir iyileşme sağlayabilir, çünkü böyle bir kat, ilave bir gerilim kazancı veya polarite terslemesi sağlamayacak, ancak push-pull katını düşük dirençli bir kaynaktan sürecektir.

Push-pull katını sürmek için zıt kutuplu sinyaller elde etmenin diğer bir yolu Şekil 12.10c'deki blok şemada gösterilmiştir. Bir yükselteç katı giriş sinyalini yükseltir ve tersler; daha sonra bu sinyal genel birlik kazancı için zayıflatılır. iki emetör izleyicinin (muhtemelen Darlington devrelerinin) kullanılması, push-pull katını düşük empedanslı kaynaklardan sürer.

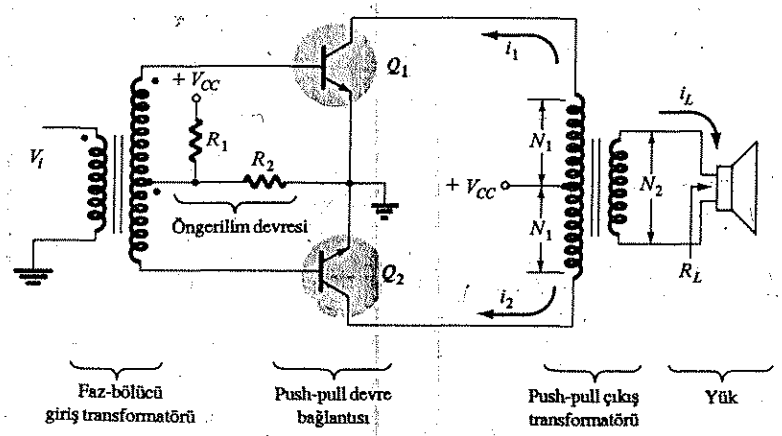





Şekil 12.10 Faz kaydırmalı devreler.

## Transformatör Kuplajlı Push-Pull Devreleri

Şekil 12.11'deki devrede, iki transistörün girişlerine uygulanacak ters kutuplu sinyaller elde etmek için bir giriş transformatörü ve aşağıda anlatılacak olan push-pull modda çalışmada yükü sürmek için bir çıkış transformatörü kullanılır.




Şekil 12.11 Push-pull devresi.

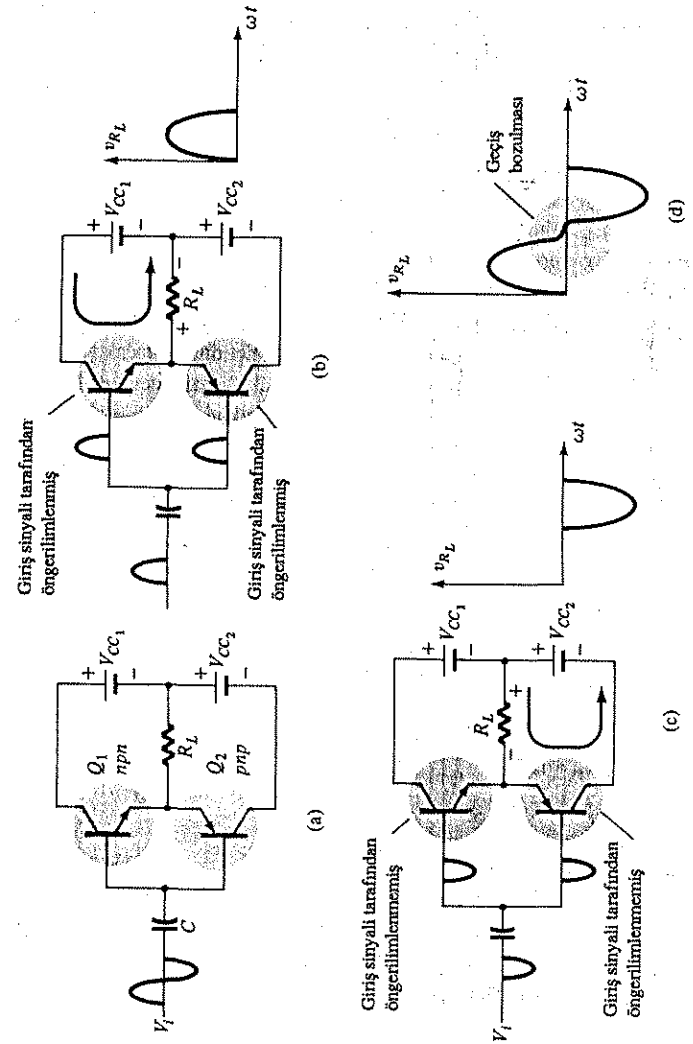
Çalışmanın ilk yarı-saykılında $Q_1$ transistörü iletime sokulurken, $Q_2$ transistörü kesime gider. Transformatör üzerindeki $i_1$ akımı, sinyalin ilk yarı saykılının yüke aktarılmasını sağlar.

Giriş sinyalinin ikinci yarı saykılında $Q_1$ kesimde kalırken $Q_2$ iletimdedir ve transformatörden geçen akım, ikinci yarı saykılın yüke ulaşmasını sağlar. Genel Toplam yük sinyali sinyalin tüm saykılı boyunca değişir.

## Tümler-Simetrik Devreler

Giriş polarite-tersleyici transformatörünü devreden çıkarmanın da ötesine geçen çeşitli devreler vardır. Bu devreler aynı zamanda çıkış transformotörünü de ortadan kaldırarak tamamen transformatörsüz bir devre sağlar. Transformatörsüz push-pull yükselteç devresinin basit bir uyarlaması şekil 12.12'de verilmiştir. Aynı tip iki transistör kullanmak yerine, tümler tip, yani npn ve pnp transistörler kullanılır. Gerekli tek giriş sinyali, baz girişlerinin ikisine de uygulanır. Bununla beraber, transistörler zıt tipte olduklarından, yalnızca, girişin zıt yarı saykıllarında iletilme geçerler.

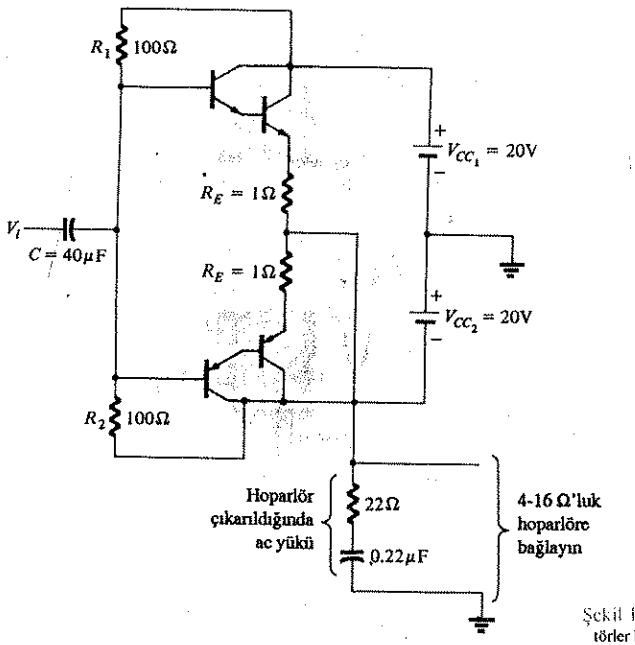





Şekil 12.12 Tümler, Simetrik push-pull devresi.

Örneğin giriş sinyalinin pozitif yarı saykılı esnasında pnp transistörü ters yönde gerilimlenecektir ve iletimde olmayacaktır. npn transistörü Şekil 12.12b'de görüldüğü gibi pozitif yarı-saykıl boyunca iletim yönünde öngerilimlenecek ve yük üzerinde çıkışın yarı saykılı görülecektir. Giriş sinyalinin negatif yarı saykılı boyunca *npn* transistör öngerilimlenmeyecek ve çıkış yarı saykılı *pnp* transistörün çalışmasıyla Şekil 12.12c'de görüldüğü gibi yük üzerinde elde edilecektir.

Girişin tam saykılı boyunca, çıkışta yük üzerinde tam bir çıkış sinyali saykılı oluşacaktır. Bu devre düzenlemesinin, iki güç kaynağı gerektirmek gibi bir dezavantajı olduğu açıktır. Tümler devrenin o kadar açık olmayan, ancak önemli bir başka dezavantajı da, çıkış sinyalindeki geçiş bozulmasıdır. Geçiş bozulması, sinyalin pozitifken negatife (ya da tersi) geçişi esnasında çıkış sinyalinde Şekil 12.12d'de gösterilen doğrusal olmama durum için kullanılan bir terimdir. Bu da, Şekil 12.12c'deki gibi basit devrede devrenin kesim/iletim anahtarlamasını tam sıfır gerilim durumunda yapmamasından kaynaklanır. Aynı ölçüde olmasa da geçiş noktasındaki bu durum, Şekil 12.11'deki push-pull devresi için de söz konusudur. AB sınıfı transistörlerin öngerilimi, transistörleri, saykılın yarısından uzun süreyle iletimde kalacak şekilde öngerilimleyerek, devrenin çalışmasını iyileştirir. Şekil 12.12a'daki devrede geçiş bozulmasını azalamak için önemli ölçüde çaba gerekir. Daha pratik devre bağlantılarında, çalışmanın iyileştirilmesi amacıyla baz devresine ilave öngerilim elemanları kullanılır



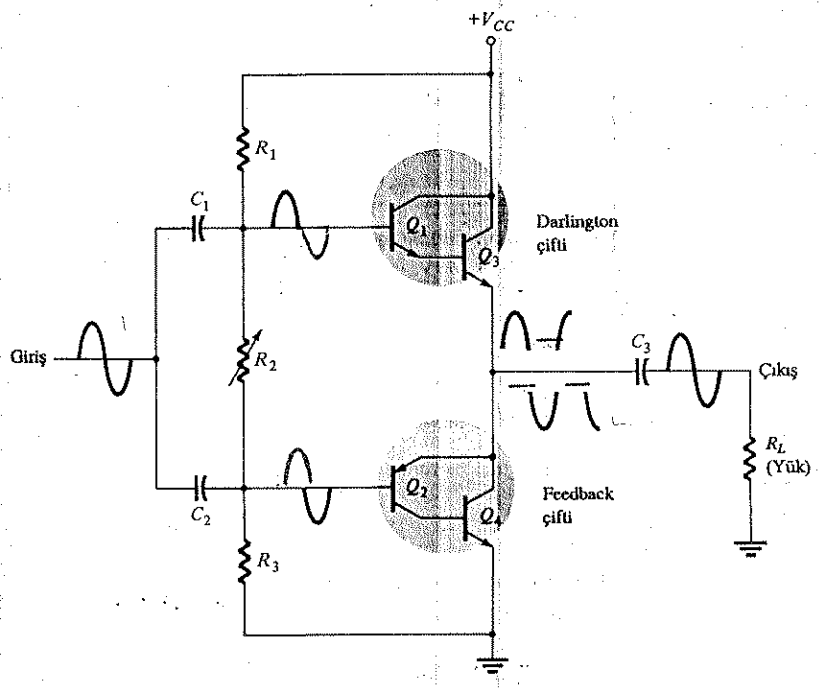

Şekil 12.13 Darlington transistörler kullanan tümler-simetrili push-pull devre.



Yükün, bir emetör-izleyici devrenin çıkışından sürüldüğüne, böylece yükün düşük direncinin kaynağın düşük direncine uydurulduğuna dikkat edin. Tümler devrelerin iyileştirilmiş uyarlamalarında, tek transistörlülerde olandan daha düşük sürüş dirençleri sağlamak amacıyla her biri Darlington düzenlemesinde bağlanan transistörler kullanılır. Şekil 12.13'te, Darlington transistör bağlantıları ve sıcaklığa karşı öngerilim kararlılığı için ilave emetör dirençleri kullanılan pratik bir devre bağlantısı verilmiştir.

## Yarı - Tümler Push-Pull Yükselteç

Şekil 12.14'deki push-pull devre, güç çıkış transistörlerinden ($Q_3$ ve $Q_4$) önce tümler transistörler ($Q_1$ ve $Q_2$) kullanılarak gerçekleştirilmiştir, böylece her iki güç çıkış transistörü de *npn* tipi olabilmektedir. Bu, pratikte tercih edilen bir düzenlemedir, çünkü mevcut en iyi transistörler *npn* transistörlerdir. $Q_1$ ve $Q_3$ transistörlerinin, emetörden düşük empedans seviyeli bir çıkış sağlayan bir Darlington bağlantısı oluşturduğuna dikkat edin. $Q_2$ ve $Q_4$ transistörleri, bir geri-besleme çifti oluşturulur, bu yapı da benzer şekilde yükün düşük empedans ile sürülmesini sağlar. $R_2$ direnci, geçiş bozulmasını en aza indirecek şekilde belirlenebilir. Push-pull katına giriş olarak uygulanan tek sinyal, $R_L$ yüküne tam saykıllı bir çıkış oluşturur; ve devrenin her bir yarısı, etkili güç çalışması için B-sınıfı bir çalışma sağlar. Bu yarı-tümler push-pull yükselteç, halen en popüler devre bağlantısıdır.

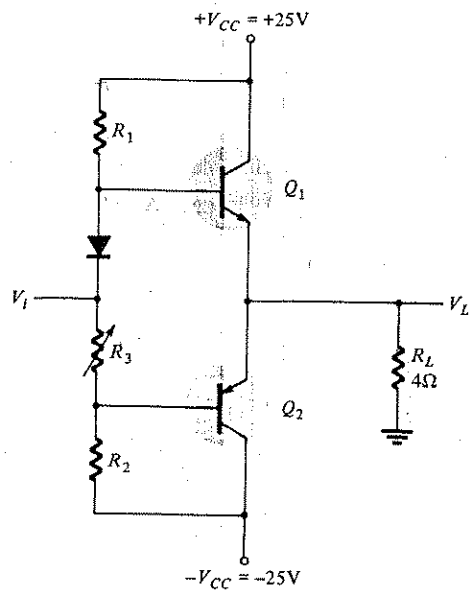



Şekil 12.14 Transformatörsüz yarı-tümler push-pull güç yükselteci.

ÖRNEK 12.11

Şekil 12.15 teki devre için

(a) 12 Vrms'lik bir giriş için her bir çıkış transistörünün harcadığı gücü ve devre tarafından kaldırılan giriş ve çıkış gücünü hesaplayın.




Şekil 12.15 Örnek 12.8'e ilişkin B-Sınıfı güç yükselteci.

(b) Giriş sinyalinin, maksimum bozulmamış, çıkış sağlamak yükseltilmesi halinde her bir çıkış transistörü tarafından harcanan gücü ve giriş ve çıkış gücünü hesaplayın.

(c) Her bir çıkış transistörünün kaldırmak zorunda kalacağı maksimum gücü hesaplayın.

Çözüm:

(a) Tepe giriş gerilimi

$$V_i\,(\text{p}) = \sqrt{2}\,V_i\,(\text{rms}) = \sqrt{2}\,(12\text{ V}) = 16.97\text{ V} \cong 17\text{ V}$$



Yük üzerindeki gerilim idealde giriş ile aynı olması gerektiğinden (yükseltecin gerilim kazancı, ideal durumda birdir) :

$$V_L\,(\text{p}) = 17\text{ V}$$

$$P_o\,(\text{ac}) = \frac{V_L^2\,(\text{p})}{2R_L} = \frac{(17\text{ V})^2}{2(4\ \Omega)} = 36.125\ \mathbf{W}$$

$$I_L\,(\text{p}) = \frac{V_L\,(\text{p})}{R_L} = \frac{17\text{ V}}{4\ \Omega} = 4.25\text{ A}$$

böylece iki gerilim kaynağından çekilen dc akımı ,

$$I_{dc} = \frac{2}{\pi}\,I_L\,(\text{p}) = \frac{2(4.25\text{ A})}{\pi} = 2.71\text{ A}$$

Buradan devreye aktarılan güç ;

$$P_i\,(\text{dc}) = V_{CC}I_{dc} = (25\text{ V})\,(2.71\text{ A}) = \mathbf{67.75\ W}$$

Devrenin verimi ($V_i$ = 12 Vrms için),

$$\eta = \frac{P_o}{P_i} \times \%\ 100 = \frac{36.125\text{ W}}{67.75\text{ W}} \times \%\ 100 = \%\ 53.3$$

ve her bir transistörün harcadığı güç

$$P_Q = \frac{P_{2Q}}{2} = \frac{P_i - P_o}{2} = \frac{67.75\text{ W} - 36.125\text{ W}}{2} = 15.8\ \mathbf{W}$$

(b) $V_L\,(p) = V_{CC}$ = 25 V olacak şekilde giriş sinyali $V_i$ = 25 V tepe ($V_i$ = 17.68 V rms) seviyesine çıkarıldığı taktirde şu değerler bulunur:

$$\text{maksimum } P_o = \frac{V_{CC}^2}{2R_L} = \frac{(25\text{ V})^2}{2(4\ \Omega)} = 78.125\ \mathbf{W}$$

$$\text{maksimum } P_i = \frac{2}{\pi}\,\frac{V_{CC}^2}{R_L} = \frac{2}{\pi}\,\frac{(25\text{ V})^2}{4\ \Omega} = 99.47\ \mathbf{W}$$

ve

$$\eta = \frac{P_o}{P_i} \times \%\ 100 = \frac{78.125}{99.47} \times \%\ 100 = \%\ 78.54$$

(Maksimum devre verimi). Bu maksimum sinyal durumunda her bir çıkış transistörünün harcadığı güç

$$P_Q = \frac{P_{2Q}}{2} = \frac{P_i - P_o}{2} = \frac{99.47\text{ W} - 78.125\text{ W}}{2} = 10.67\ \mathbf{W}$$

(c) Transistörlerin maksimum güç harcaması

$$\text{maksimum } P_{2Q} = \frac{2}{\pi^2}\frac{V_{CC}^2}{R_L} = \frac{2}{\pi^2}\frac{(25\text{ V})^2}{4\ \Omega} = 31.66\text{ W}$$

Böylece

$$P_Q = \frac{P_{2Q}}{2} = \frac{31.66\text{ W}}{2} = 15.83\text{ W}$$

## 12.6 YÜKSELTEÇ ÇALIŞMA SINIFLARI VE BOZULMA

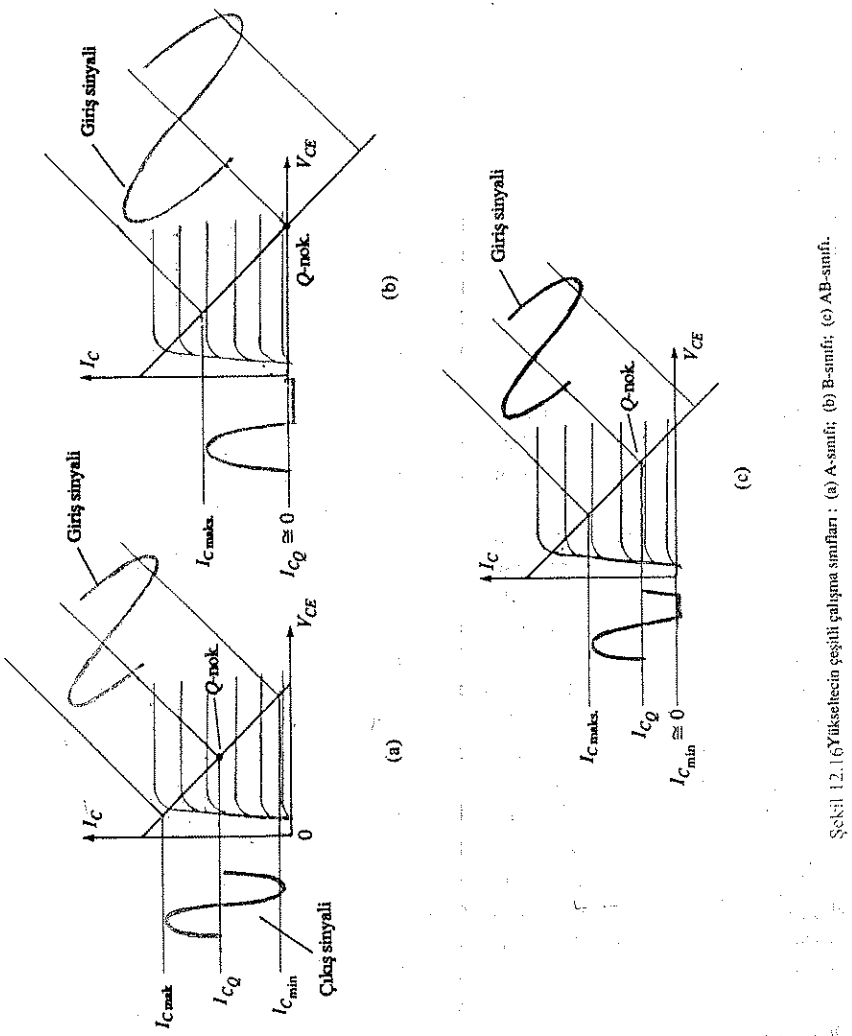
### Çalışma Sınıfları

Tanım gereği A-sınıfı çalışma, bütün sinyal saykılı boyunca (360° aralığında) kollektör (çıkış) akımı sağlar. Şekil 12.16a, A-sınıfı devre çalışmasının çıkışını göstermektedir. Öngerilim seviye akımı $I_{CQ}$'dur ve gösterilen yük çizgisinde (doğrusunda) çıkış sinyali $I_{C_{maks}}$ ve $I_{C_{min}}$ değerlerini aşmaz, aksi halde devrenin çalışması doğrusal bölgenin dışına taşacaktır. Şekil 12.16b, B-sınıfı çalışmayı göstermektedir. Öngerilim noktası kesime ayarlanmıştır. Çıkış akımı yalnızca saykılın 180°'lik bölümü için değişmektedir; bu da B-sınıfı çalışmayı tanımlar. Devrenin kollektör akımı olmaksızın öngerilimlendiğine ve bu nedenle transistörde güç kaybı olmadığına dikkat edin. Transistör, sadece sinyal uygulandığı zaman daha büyük giriş sinyalleri için artan ortalama bir akım kullanır. Giriş sinyali olmadığı zaman en kötü durumun ortaya çıktığı ve maksimum giriş sinyalinde transistörün güç tüketiminin minimum olduğu A-sınıfı çalışmasının tersine B-sınıfı devresinin çalışması, artan sinyal girişiyle birlikte transistör güç kaybını da artırır. B-sınıfı çalışmasındaki ortalama akım A-sınıfından az olduğu için, transistörün harcadığı güç miktarı B-sınıfında azdır.

Şekil 12.16c'de gösterilen AB-sınıfı çalışma, A-sınıfı ile B-sınıfı çalışma arasındadır. Kollektör akımı sinyal saykılının 180°'den fazla, 360°'den ise az olduğu bölgede akar. AB sınıfının maksimum çalışma verimi, A-sınıfı ile B-sınıfı arasında, yani, %50 ila %78.5 arasındadır.

180°'den daha küçük açılarda çıkışın iletimde olduğu çalışma ise C sınıfı olarak adlandırılır ve örneğin radyo ya da televizyondaki gibi rezonans veya akortlu yükselteç devrelerinde kullanılır. Darbe tipi sinyallerle çalışma ise D-sınıfı olarak adlandırılır.






Şekil 12.16 Yükseltecin çeşitli çalışma sınıfları : (a) A-sınıfı; (b) B-sınıfı; (c) AB-sınıfı.

## Bozulma

Sinyal saykılının 360°'den daha küçük çıkış sinyali değişimleri bozulma olarak değerlendirilir. Bu da çıkış sinyalinin artık yalnızca giriş sinyalinin yükseltilmiş bir hali olmadığı ve bir şekilde bozulduğu ya da girişten farklılaştığı anlamına gelir. Radyodan ya da hi-fi bir sistemden gelen düşük kaliteli müzik, bozulma nedeniyle orijinal olarak kaydedildiği ya da iletildiği gibi olamayacaktır. Herhangi bir ses sisteminde bozulma farklı noktalardan kaynaklanabilir.

Bozulma, eleman karakteristiklerinin doğrusal olmamasından kaynaklanabilir: doğrusal olmayan yada genlik bozulması. Bu bozulma tüm çalışma sınıflarında ortaya çıkabilir. Buna ek olarak devre elemanları ve yükselteç devresi farklı frekans kademelerinde sinyale farklı tepkiler verebilir: *frekans bozulması.*

Bozulma oluştuğu zaman çıkış sinyali giriş sinyalini tam olarak temsil edemez. Çıkış sinyalindeki bu değişimi incelemek için kullanılan tekniklerden biri Fourier analizidir. Fourier analizi, periyodik bir sinyali, temel frekans bileşeni ve harmonik bileşenler ya da harmonikler olarak adlandırılan tam katlarındaki frekans bileşenleri ile açıklamak için kullanılan bir yöntemdir. Örneğin orijinal olarak 1000 Hz olan bir sinyal bozulmadan sonra 1000 Hz'de bir bileşen ve 2 kHz (2 × 1000Hz), 3kHz'de (3 × 1000 Hz), 4 kHz'de,(4 × 1000 Hz) v.s. harmonik bileşenleri içerecektir. 1000 Hz'lik orijinal frekansa temel frekans, bunun tam katlarına ise harmonik denir; 2 kHz'de ikinci harmonik, 3 kHz'de üçüncü harmonik v.s. Temel sinyal birinci harmonik olarak düşünülür. (Bu teknik kullanıldığında temel frekansın küsurlü katlarında hormonik yoktur).

Tayf analizörü gibi bir devre, bir CRT ekran üzerinde sinyalin temel frekans bileşenini ve çeşitli harmoniklerini göstererek sinyaldeki mevcut harmoniklerin ölçülmesini sağlar. Benzer bir şekilde, bir dalga analizörü bir bu bileşenleri filtreden geçirerek ve okunmasını sağlayarak bozulmuş sinyalin harmonik bileşenlerinin daha hassas bir ölçümünü sağlar.

Şöyle veya böyle, bozulmalı bir sinyali, bir temel bileşen ve harmomik bileşenler içeren bir sinyal olarak değerlendirmek pratik ve yararlıdır. AB ya da B-sınıfındaki bir sinyal için bozulma temel olarak, en büyük bileşeni ikinci harmonik olan çift harmonikler olabilir. Dolayısıyla bozulmalı sinyalin, ikinci harmonikten itibaren bütün harmonik bileşenleri içermesine rağmen, çalışma sınıflarındaki bozulma miktarının açısından en önemlisi, burada inceleyeceğimiz ikinci harmoniktir.

Şekil 12.17'de, bir kollektör akımı dalga şekli verilmiş ve şekil üzerinde sükunet, minimum ve maksimum sinyal seviyeleriyle bunların ortaya çıkış süreleri işaretlenmiştir. Şekildeki sinyal, biraz bozulma bulunduğunu gösterir. Bozulmalı sinyal dalga şeklini yaklaşık olarak tanımlayan bir denklem aşağıda verilmiştir:

$$i_C \cong I_{CQ} + I_o + I_1 \cos(\omega t) + I_2 \cos(2\omega t) \qquad (12.34)$$



Akım dalga şekli;sıfır giriş sinyalinde görülen orijinal sükunet akımını ($I_{CQ}$), bozulan sinyalin sıfır olmayan ortalamasından kaynaklanan ilave bir dc akımını ($I_o$), bozulan ac sinyalinin temel bileşenini ($I_1$) ve temel frekansın iki katı olan ikinci harmonik bileşenini ($I_2$) içermektedir. Diğer harmoniklerin de mevcut olmasına rağmen, burada yalnızca ikinci harmonik bileşen dikkate alınmıştır. Akım dalga şekli üzerinde gösterilen saykıl içerisindeki birkaç noktada, (12.34) denkleminden elde edilen akımı eşitleyerek aşağıdaki üç ilişki edle edilmiştir:

1. noktada ($\omega t = 0$) $i_C = I_{C_{maks}} = I_{CQ} + I_o + I_1 \cos(0) + I_2 \cos(0)$

$$I_{C_{maks}} = I_{CQ} + I_o + I_1 + I_2 \qquad (12.35)$$

2. noktada ($\omega t = \pi/2$) $i_C = I_{CQ} = I_{CQ} + I_o + I_1 \cos\left(\frac{\pi}{2}\right) + I_2 \cos\left(\frac{2\pi}{2}\right)$

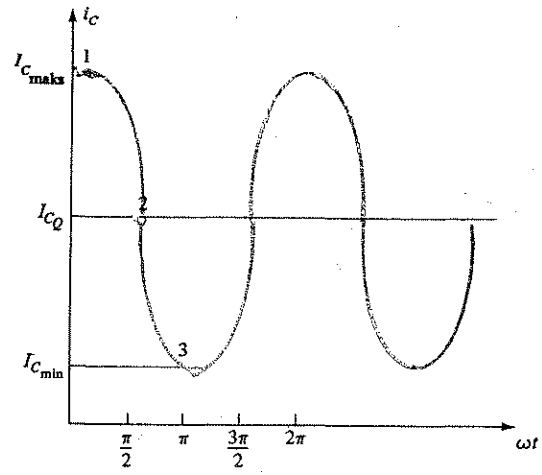
$$I_{CQ} = I_{CQ} + I_o - I_2 \qquad (12.36)$$

3. noktada ($\omega t = \pi$) $i_C = I_{C_{min}} = I_{CQ} + I_o + I_1 \cos(\pi) + I_2 \cos(\pi)$

$$I_{C_{min}} = I_{CQ} + I_o - I_1 + I_2 \qquad (12.37)$$

(12.35), (12.36) ve (12.37) denklemleri aynı anda çözersek aşağıdaki sonuçları elde ederiz.

$$I_o = I_2 = \frac{I_{C_{maks}} + I_{C_{min}} - 2I_{CQ}}{4}, \qquad I_1 = \frac{I_{C_{maks}} - I_{C_{min}}}{2} \qquad (12.38)$$




Şekil 12.17 İkinci harmonik bozulmasının elde edildiği dalga şekli.

Tanım gereği ikinci harmonik bozulma, yüzde olarak aşağıdaki eşitlikle verilir:

$$D_2 = \left|\frac{I_2}{I_1}\right| \times \%\ 100 \tag{12.39}$$

İkinci harmonik bozulması, çıkış akım dalga şeklinde mevcut bulunan ikinci harmonik bileşenin temel bileşenin miktarına oranının yüzdesi olarak verilir. Bozulma olmaması için % 0 bozulmanın ideal olduğu açıktır.

(12.39). denklemde tanımlanan ikinci harmonik bozulmasını ifade etmek için (12.38). denklemin sonuçlarını kullanırsak:

$$\boxed{D_2 = \left|\frac{\frac{1}{2}(I_{C_{maks}} + I_{C_{min}}) - I_{CQ}}{I_{C_{maks}} - I_{C_{min}}}\right| \times \%\ 100} \tag{12.40}$$

elde edilir. Benzer bir şekilde, ikinci hormonik bozulma miktarı ile bozulmalı çıkış gerilim dalga şekillerinin ölçülen değerleri arasında bir ilişki kurulabilir:

$$\boxed{D_2 = \left|\frac{\frac{1}{2}(I_{CE_{maks}} + I_{CE_{min}}) - I_{CQ}}{I_{CE_{maks}} - I_{CE_{min}}}\right| \times \%\ 100} \tag{12.41}$$

ÖRNEK 12.12

Osiloskop üzerinde gözlenen bir çıkış dalga şekli aşağıdaki ölçülen değerleri vermiştir:

(a) $V_{CE_{min}} = 1$ V, $V_{CE_{maks}} = 22$ V, $V_{CE_Q} = 12$ V.

(b) $V_{CE_{min}} = 4$ V, $V_{CE_{maks}} = 20$ V, $V_{CE_Q} = 12$ V.

Her bir değerler kümesi için ikinci harmonik bozulma miktarını hesaplayın.

Çözüm:

12.41 denklemini kullanarak ;

(a) $D_2 = \left|\frac{\frac{1}{2}(22 + 1) - 12}{22 - 1}\right| \times \%\ 100 = \%\ 2.38$

(b) $D_2 = \left|\frac{\frac{1}{2}(20 + 4) - 12}{20 - 4}\right| \times \%\ 100 = \%\ 0$ (bozulma yok)

İkinci harmonik bozulma miktarını elde etmek için kullanılan yönteme, üç nokta yöntemi denir, üç nokta yöntemi denmesinin nedeni, çıkış geriliminin varsayılan değeriyle sinyal saykılının üç noktasında ölçülen gerilim eşitlenmesi nedeniyledir. Daha fazla harmonik içeren bir çıkış sinyal denklemi kullanılarak ve dalga şeklinde



daha fazla nokta seçerek daha yüksek harmonik frekanslardaki harmonik bileşenlerin genlikleri için ilişkiler (bağıntılar) elde edilebilir. Beş noktalı bir yöntemin kullanılması, dc bileşeni ile, birinci harmonik (temel), ikinci harmonik, üçüncü harmonik ve dördüncü harmonik bileşenlerini verecektir. Böylece bunların her biri için harmonik bozulma şöyle tanımlanır:

$$D_2 = \left|\frac{I_2}{I_1}\right| \qquad D_3 = \left|\frac{I_3}{I_1}\right| \qquad D_4 = \left|\frac{I_4}{I_1}\right| \tag{12.42}$$

Toplam bozulma genel olarak ayrı ayrı bozulma bileşenlerini kullanmak suretiyle tanımlanabilir:

$$D = \sqrt{D_2^2 + D_3^2 + D_4^2 + \ldots} \tag{12.43}$$

Bozulma oluştuğu zaman bozulmasız durumda hesaplanan çıkış gücü artık doğru olmayacaktır. Örneğin (12.14) denklemi yalnızca bozulmasız durum için doğrudur. Bozulmalı durumda, bozulmuş sinyalin temel bileşeni nedeniyle oluşan çıkış gücü:

$$P_1 = \frac{I_1^2 R_C}{2} \tag{12.44}$$

olacaktır. Bozulmalı sinyalin bütün hormonik bileşenlerinin oluşturduğu toplam çıkış gücü ise:

$$P = (I_1^2 + I_2^2 + I_3^2 + \ldots)\frac{R_C}{2} \tag{12.45}$$

Toplam çıkış gücü, toplam bozulma cinsinden de ifade edilebilir:

$$\boxed{P = (1 + D_2^2 + D_3^2 + \ldots)\frac{I_1^2 R_C}{2} = (1 + D^2)P_1} \tag{12.46}$$

ÖRNEK 12.13

Harmonik bileşenleri hesaplamak için beş-noktalı bir yöntemin kullanımı aşağıdaki sonuçları vermiştir: $D_2 = 0.1$, $D_3 = 0.02$, $D_4 = 0.01$ ile $I_1 = 4$ A ve $R_C = 8$ Ω. Toplam bozulmayı, temel güç bileşenini ve toplam gücü hesaplayın.

Çözüm:

(12.43) denklemini kullanırsak toplam bozulma ;

$$D = \sqrt{D_2^2 + D_3^2 + D_4^2} = \sqrt{(0.1)^2 + (0.02)^2 + (0.01)^2} \cong 0.1$$

(12.44) denklemini kullanırsak temel güç

$$P_1 = \frac{I_1^2 R_C}{2} = \frac{(4)^2 8}{2} = 64 \text{ W}$$

olarak elde edilir.

Toplam güç ise (12.46) denklemi ile bulunacaktır:

$$P = (1 + D^2)P_1 = [1 + (0.1)^2]64 = (1.01)64 = \mathbf{64.64\ W}$$

(%10'luk bir ikinci harmonik bozulmasında bile toplam güç temelde bileşenden kaynaklanmaktadır.)

## BOZULMUŞ SİNYALİN HARMONİK BİLEŞENLERİNİN GRAFİK AÇIKLAMASI

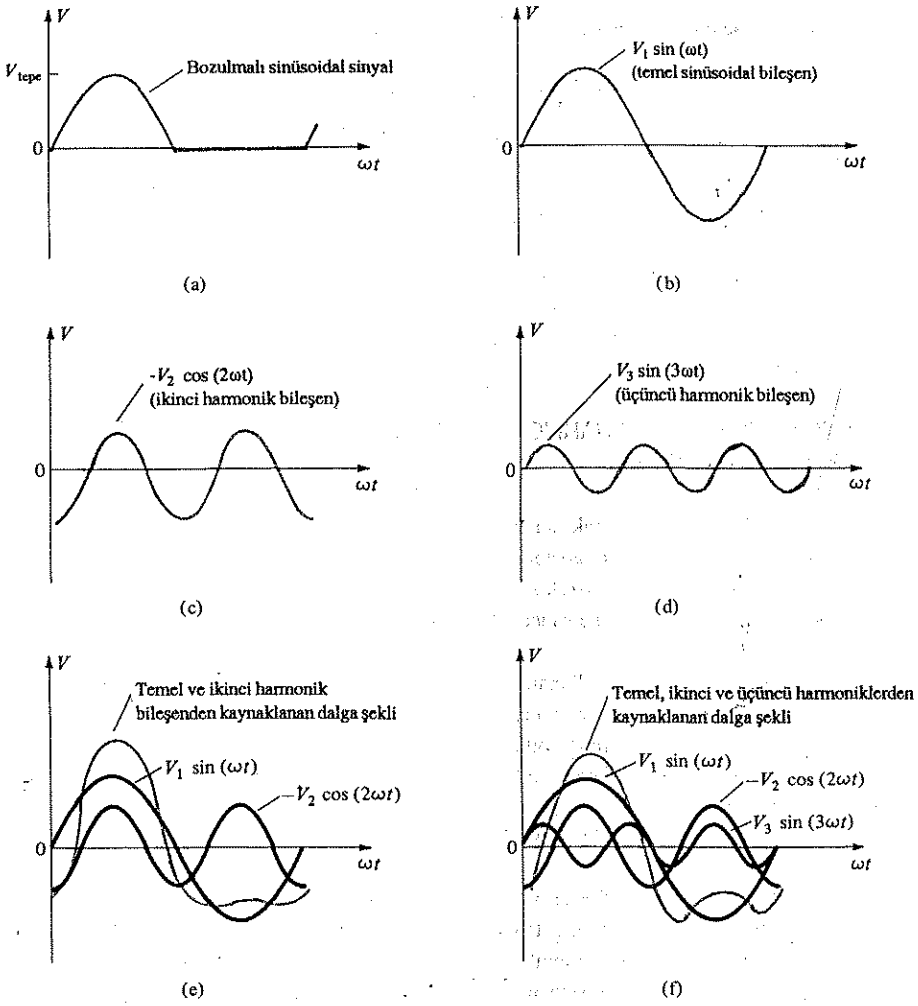
Kavrama açıklık kazandırmak açısından, bozulmuş bir sinyali temsil eden harmonik bileşenlerin kullanılışını göstereceğiz. Örnek olarak, Şekil 12.18a'da, B-sınıfı çalışmadan kaynaklanan bir bozulmuş dalga şekli verilmiştir. Sinyal negatif yarı saykıl sırasında kırpılır, böylece sadece pozitif sinüzoidal yarım saykıl çıkış sinyali verir.

Fourier analiz tekniklerini kullanarak, Şekil 12.8b'de gösterildiği gibi, bozulmalı sinyalin temel bileşenini hesaplayabiliriz. Şekil 12.18'b, bozulmalı sinyali göstermez, yalnızca temel bileşeni (ki bu tam bir sinüzoidal sinyaldir) gösterir. Benzer bir şekilde ikinci ve üçüncü harmonik bileşenler Şekil 12.18c ve 12.18d'de gösterildiği gibi elde edilebilir.

Şimdi, her biri tam, bozulmamış sinüzodial sinyal olan bu bileşenlerin toplanmasının, bozulmuş orijinal sinyali yaklaşık olarak verip vermediğini kontrol etmek istiyoruz. Şekil 12.18e, temel ve ikinci harmonik bileşenlerinin toplanmasıyla elde edilen dalga şeklini göstermektedir. İkinci yarı-saykıldaki düzleşmeye dikkat edin. Şekil 12.18f'de üçüncü harmonik bileşenin eklenmesiyle elde edilen dalga şeklinin bozulmuş orijinal sinyale benzemeye başladığını görürüz. Doğru genlik ve fazdaki daha yüksek harmonik bileşenlerin eklenmesi elde edilen dalga şeklini bozulmuş orijinal sinyale daha çok yaklaştıracaktır. Basit bir anlatımla, bir temel bileşen ve harmonik bileşenlerin eklenmesiyle bozulmuş orijinal dalga şeklinin elde edilebileceğini gözlemleyebiliriz. Genel olarak herhangi bir periyodik dalga şekli bir temel bileşen ve her biri değişik faz ve genliklerde harmonik bileşenlerin toplamıyla temsil edilebilir.

Harmonik kavramı, hem bozulmuş (sinüzoidal olmayan) dalga şekillerinin analizde hem de bu gibi sinyallerle çalışılan yerlerde yararlıdır. Bütün harmonik bileşenler






Şekil 12.18 Bozulmuş sinyalden harmonik bileşenlerin kullanımına kadar işlemlerin grafik gösterimi.

sinüzoidal sinyaller olduklarından, her birinin devre üzerindeki etkisini ayrı ayrı inceleyebilir ve süperpozisyon yöntemini kullanarak (yani, söz konusu gerilimleri ve akımları birbirine ekleyerek) toplam etkiyi elde edebiliriz.

## 12.7 GÜÇ TRANSİSTÖRÜNÜN SOĞUTULMASI

Küçük sinyalli ve düşük güçlü uygulamalar için entegre devreler kullanılırken, yüksek güçlü uygulamaların çoğunluğu halâ özel güç transistörlerinin kullanılmasını gerektirmektedir. Üretim tekniklerindeki ilerlemeler, daha küçük boyutlu paketlerde daha yüksek güç oranları elde edilmesini sağlamış, maksimum transistör kırılma gerilimini artırmış ve güç transistörlerinin daha hızlı anahtarlama yapmasını sağlamıştır.

Belirli bir cihaz tarafından kullanılan maksimum güç ile transistörün jonksiyonlarının sıcaklığı arasında bir ilişki vardır, çünkü cihazın tükettiği güç, jonksiyonların sıcaklığını artırmaktadır. 100 W'lık bir transistörün 10-W'lıktan daha yüksek bir güç kapasitesi sağlayacağı açıktır. Öte yandan, uygun soğutma teknikleri bir transistörün maksimum güç oranına yakın çalışabilmesini sağlayacaktır.

İki transistör tipinden (Germanyum ve silisyum) silisyumun, daha büyük maksimum sıcaklık oranları sağladığını belirtmekte yarar var. Tipik olarak bu tiplerdeki güç transistörlerinin maksimum fonksiyon sıcaklıkları şöyledir:

Germanyum : 100-110°C
Silisyum : 150-200°C

Pek çok uygulamada harcanan ortalama güç yaklaşık olarak şöyle bulunabilir:

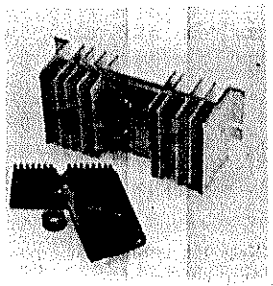
$$P_D = V_{CE}I_C$$

Ancak bu güç harcaması, maksimum sıcaklığa kadar mümkündür. Bu sıcaklığın üzerinde transistörün güç harcama kapasitesi düşürülmelidir, böylece daha yüksek muhafaza sıcaklıklarında güç kullanma kapasitesi azalır; bu, maksimum kılıf sıcaklığında 0 W'a iner.

Transistör tarafından kullanılan güç ne kadar büyük olursa (ki bu devre tarafından belirlenen güç seviyesine bağlıdır), transistörün kılıf sıcaklığı da o kadar yüksek olur. Aslında belirli bir transistörün kullanabileceği yükü sınırlayan faktör, elemanın kollektör jonksiyon sıcaklığıdır. Güç transistörleri, ürettikleri ısıyı geniş bir alana yayabilmeleri için büyük metal kılıflara monte edilir. Buna rağmen, transistörü doğrudan havada çalıştırmak (örneğin plastik bir yere monte etmek), transistörün nominal güç değerini oldukça sınırlayacaktır. Bunun yerine (pratikte olduğu gibi) eleman bir tür soğutucu üzerine monte edilecek olursa, güç kaldırma kapasitesi belirlenen maksimum oranına daha çok yaklaşacaktır. Şekil 12.19'da bir kaç soğutma plakası görülmektedir. Soğutma plakası kullanıldığında zaman, güç harcayan transistörün ürettiği ısı, havaya yayılmak için daha büyük bir alana sahip olacak böylece kılıf sıcaklığı, soğutma plakası bulunmayan duruma göre çok daha düşük bir



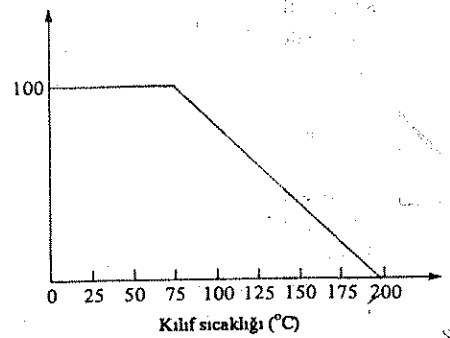
düzeyde kalacaktır. Sonsuz büyüklükteki bir soğutma plakası durumunda bile (ki elbette mümkün değildir), kılıf sıcaklığı oda sıcaklığında kalacak, ama jonksiyon sıcaklığı, muhafaza sıcaklığından fazla olacaktır; dolayısıyla maksimum güç nominal değerinin dikkate alınması gerekir.



Şekil 12.19 Tipik güç transistörleri soğutucuları.

İyi bir soğutma plakası bile transistör kılıfını ortam ısısında tutamayacağı için (ki transistörün önemli ölçüde ısı yayan diğer elemanlarla birlikte kapalı bir alanda kullanılması halinde ortam sıcaklığı 25 °C'nin oldukça üzerinde olabilir), belirli bir transistörün maksimum güç miktarının, artan sıcaklığın bir fonksiyonu olarak azaltılması gerekir.

Şekil 12.20, tipik bir silisyum transistör için güç düşürme (nominal değer düşürme) eğrisini göstermektedir. Eğri, imalatçının bir üst sıcaklık noktası tanımladığını (ki bunun 25°C olması gerekmez) ve bu noktanın üstünde doğrusal bir güç düşüşü olduğunu gösterir. Silisyum durumunda elemanın kaldırması gereken maksimum güç, 200°C'ye ulaşıncaya kadar 0 Watt'a düşmez.




Şekil 12.20 Silisyum transistör için tipik güç düşürme eğrisi.

Aynı bilgiler elemanın veri sayfalarında güç (nominal değer) azalma faktörünü gösteren bir liste olarak verilebildiğinden, ayrıca azalma eğrisinin verilmesi gerekmez. Matematiksel olarak ifade edilirse,

$$P_D\ (\text{sıcaklık}_1) = P_D\ \text{sSıcaklık}_0) - (\text{Sıcaklık}_1 - \text{Sıcaklık}_0)\ (\text{Azalma faktörü}) \quad (12.47)$$

Burada sıcaklık$_0$ değeri, güç azalmasının başlaması gereken sıcaklık; Sıcaklık$_1$ değeri, söz konusu sıcaklıktır (Sıcaklık$_1$'in üstünde), $P_D$ (Sıcaklık$_0$) ve $P_D$(Sıcaklık$_1$) ise belirtilen sıcaklıklardaki maksimum güç harcamasıdır; güç azalma faktörü ise her derece sıcaklık için imalatçı tarafından watt (veya miliwatt) cinsinden verilen değerdir.

ÖRNEK 12.14

25°C'nin üzerinde güç düşürme gerektiği taktirde 0.5 W/°C"lik bir güç azalma faktörüyle 125°C kılıf sıcaklığında 80 W'lık bir silisyum transistörde (nominal değeri 25°C'de) kabul edilebilir maksimum güç harcamasını bulun.

Çözüm:

$$P_D\ (125°C) = P_D\ (25°C) - (125°C - 25°C)\ (0.5\ W/°C)$$
$$= 80\ W - 100°C(0.5W/°C) = \mathbf{30\ W}$$

Burada soğutma plakası olmaksızın bir güç transistörü kullanılarak elde edilen güç oranına dikkat edin. Örneğin 100°C'de (veya altında) 100 W anma güçlü bir silisyum transistör, 25°C sıcaklığında serbest-havada sadece 4 W anma gücüne (nominal güce) sahiptir. Dolayısıyla soğutma plakası olmaksızın çalıştırılan eleman, 25°C oda sıcaklığında yalnızca maksimum 4 watt kullanabilir. 100 W'ta kılıf sıcaklığını 100°C'de tutmak için yeterince büyük bir soğutma plakası kullanılması, maksimum nominal güçte çalışılmasını mümkün kılar.

## Güç Transistörünün Isıl Benzerliği

Uygun bir soğutma plakasının seçimi, güç transistörüne ilişkin mevcut tartışmamızla ilgili olmayan önemli ölçüde ayrıntı gerektirmektedir. Bununla birlikte transistörün ısıl karakteristikleri ve güç harcamasıyla ilişkisi hakkında daha fazla ayrıntı, sıcaklık ile gücün sınırlanmasının daha iyi anlaşılmasında yardımcı olabilir. Aşağıdaki inceleme bazı temel bilgileri sağlayacaktır.

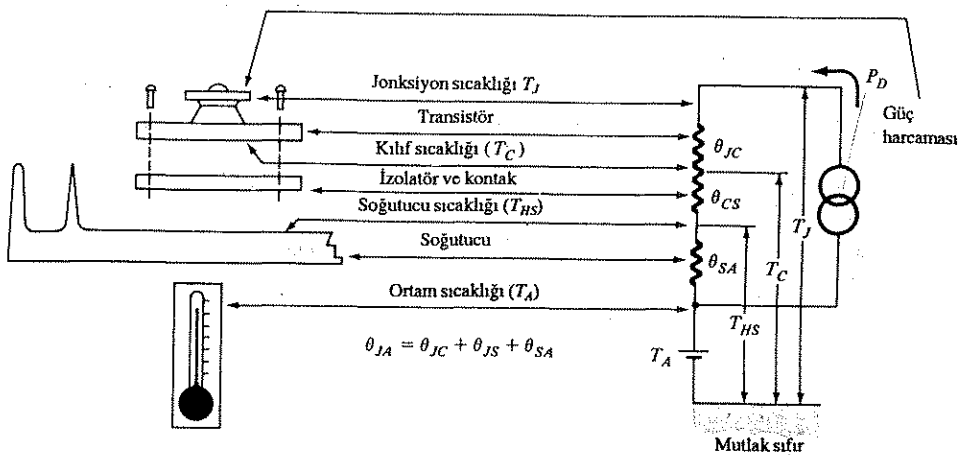
Şekil 12.21'deki ısıl - elektrik benzetmesinde, Jonksiyon sıcaklığı ($T_J$), kılıf sıcaklığı ($T_C$) ve ortam (hava) sıcaklığı ($T_A$) arasındaki ilişkiyi belirleyen elemanın ısı kaldırma kapasitesi (genellikle ısıl direnç denilen bir katsayı) kullanılmıştır.

Bir ısıl-elektrik benzetmesi verilirken, bir elektrik elemanının ısıl etkilerini açıklamak için ısıl direnç terimi kullanılmaktadır. Şekil 12.21'deki terimler aşağıdaki



gibi tanımlanmıştır:

$\theta_{JA}$ = Toplam ısıl direnç (jonksiyondan ortama)
$\theta_{JC}$ = Transistör ısıl direnci (jonksiyondan kılıfa)
$\theta_{CS}$ = İzolatör ısıl direnci (kılıftan soğutma plakasına)
$\theta_{SA}$ = Soğutucu ısıl direnci (soğutma plakasından ortama)




Şekil 12.21 Isıl - elektrik benzerliği.

Isıl dirençler için elektriksel benzerliğini kullanarak

$$\theta_{JA} = \theta_{JC} + \theta_{CS} + \theta_{SA} \quad (12.48)$$

Benzerlik, aşağıdaki denklemi elde etmek için Kirchoff yasası uygulamasında da kullanılabilir.

$$T_J = P_D\theta_{JA} + T_A \quad (12.49)$$

Son ilişki, jonksiyon sıcaklığının ortam sıcaklığında "yüzdüğünü" ve ortam ısısı ne kadar yüksekse, cihazda mümkün olan güç tüketiminin de o kadar düşük olduğunu gösterir.

Isıl faktör $\theta$, belli bir güç harcaması miktarında sıcaklık düşüşünün (veya artışının) ne kadar olacağı hakkında bilgi verir. Örneğin $\Theta_{JC}$ değeri genellikle 0.5°C/W civarındadır. Bu da 50 W'lık güç harcaması için kılıf sıcaklığı ile (termokupl ile ölçülür) iç jonksiyon sıcaklığı arasındaki sıcaklık farkının yalnızca aşağıdaki kadar olacağını gösterir:

$$T_J - T_C = \Theta_{JC} P_D = (0.5°C/W)\ (50\ W) = 25°C$$

Dolayısıyla soğutma plakası kılıfı örneğin 50°C'de tutabilirse, jonksiyon sıcaklığı sadece 75°C olur. Bu da özellikle düşük güç harcama seviyelerinde nispeten daha küçük bir sıcaklık farkıdır.

Jonksiyondan serbest havaya olan ısıl direncin değeri (soğutma plakası kullanılmaksızın) tipik olarak:

$$\theta_{JA} = 40°C/W \qquad \text{(serbest-hava içerisinde)}$$

Bu ısıl dirençte sadece 1 W'lık güç harcaması çevre sıcaklığından 40°C daha yüksek bir jonksiyon sıcaklığı yaratır.

Soğutma plakasının, kılıf ile hava arasında yalnızca transistör kılıfının kullanıldığı durumdaki 40°C/W değerinden daha düşük bir ısıl direnç sağlayacağı görülebilir.

$$\theta_{SA} = 2°C/W$$

değerine sahip bir soğutma plakası ve aşağıdaki değere sahip bir yalıtıcı ısıl direnç (kılıftan soğutma plakasına) kullanılırsa,

$$\theta_{CS} = 0.8°C/W \quad \text{olacaktır.}$$

ve son olarak transistör için

$$\theta_{CJ} = 0.5°C/W$$

ve

$$\theta_{JA} = \theta_{SA} + \theta_{CS} + \theta_{CJ}$$
$$= 2.0°C/W + 0.8°C/W + 0.5°C/W = 3.3°C/W$$

elde edebiliriz.

Dolayısıyla soğutma plakası kullanıldığında, transistörün doğrudan doğruya serbest



havada çalışmasıyla elde edilen 40°C/W'a göre jonksiyon ve hava arasında 3.3°C/W'lık bir ısıl direnç elde edilir. Örneğin 2 W'ta çalışan bir transistör için yukarıda $Q_{JA}$ değerini kullanarak

$$(T_J - T_A) = Q_{JA} P_D = (3.3°C/W + 0.5°C/W = 3.3°CW$$

buluruz.

Başka bir deyişle bu örnekte soğutma plakasının kullanılması, soğutucusuz durumdaki 80°C'lik yükselmeye kıyasla, jonksiyon sıcaklığında yalnızca 6.6°C'lik bir yükselme sağlayacaktır.

### ÖRNEK 12.15

Bir silisyum güç transistörü ($\theta_{SA}$ = 1.5°C/W) değerine sahip bir soğutma plakasıyla çalışmaktadır. Transistör 150 W'luk bir anma gücüne (25°C'de) ve $\theta_{JC}$ = 0.6°C/W'luk bir montaj yalıtımına sahiptir. $T_{J\text{maks}}$ = 200°C ve ortam sıcaklığı 40°C ise maksimum güç harcaması nedir?

Çözüm:

$$P_D = \frac{T_J - T_A}{\theta_{JC} + \theta_{CS} + \theta_{SA}} = \frac{200 - 40}{0.5 + 0.6 + 1.5} = \frac{160°C}{2.6°CW} \cong 61.5\ W$$

## PROBLEMLER

§ 12.2

1. $V_{CC}$ = 25 V'luk bir besleme kaynağı için Şekil 12.4'deki devrede giriş ve çıkış gücünü hesaplayın. Giriş sinyali 5 mA rms'lik bir baz akımı vermektedir.

2. Şekil 12.4'deki devrede $R_B$ direnci 2 kΩ yapılırsa harcanan giriş gücü ne olur?

3. Şekil 12.4'deki devrede $R_B$ 2 kΩ yapılırsa elde edilebilecek maksimum çıkış gücünü hesaplayın.

4. Şekil 12.1'deki devre orta gerilim ve orta kollektör akımı noktasında öngerilimlenirse, maksimum 1.5 W'luk çıkış için giriş gücü ne olur?

§ 12.3

5. A-sınıfı transformatör kaplajlı bir yükselteç, 4 Ω luk bir yükü sürmek için 25:1'lik bir transformatör kullanmaktadır. Etkin ac yükünü (transformatörün sarım sayısı fazla olan tarafına bağlı transistörden görülen yükü) hesaplayın.

6. 8 Ω'luk bir yükü, 10k Ω'luk bir etkin yük olarak bağlamak için gerekli transformatör sarım oranı nedir?

7. 16 Ω'luk 4 paralel hoparlörü, 8 Ω'luk etkin yük olarak görülecek şekilde bağlamak için gerekli transformatör sarım oranını hesaplayın.

8. Transformatör kuplajlı A-sınıfı bir yükselteç, $\sqrt{15}$:1 bir transformatör ile 16 Ω'luk bir yükü sürmektedir. Devre, 36 V'luk bir güç kaynağı ($V_{CC}$) kullanılarak yüke 2 W'lık bir güç aktarmaktadır.
   (a) Transformatörün primerindeki ac gücü
   (b) Yük geriliminin rms değerini
   (c) Primer geriliminin rms değerini
   (d) Yük ve primer akımının rms değerini hesaplayın.

9. Problem 8'deki devrede öngerilim akımı $I_{CQ}$ = 150 m A ise devrenin verimini hesaplayın.

10. *npn* tipi bir transistör kullanarak A-sınıfı transformatör kuplajlı bir devrenin şemesını çizin.

§ 12.4

11. Transformatör kuplajlı giriş kullanarak B-sınıfı *npn* push-pull güç yükseltecinin devre şemasını çizin.

12. Problem 11'deki devre için giriş dalga şekillerini hem kollektör gerilim dalga şekilleriyle, hem de kollektör akım dalga şekilleriyle birlikte çizin.

13. AB-sınıfı çalışan *npn* push-pull güç yükseltecinin devre diyagramı çizin. Push-pull kattan önce bir faz-bölücü devre katı koyun.

§ 12.5

14. Yarı-tümler bir yükseltecin devre şemasını çizin ve devredeki gerilim dalga şekillerini gösterin.



15. Transformatörsüz devrenin transformatörlü devreye göre avantajlarınını belirtin.

16. $R_L$ = 8Ω ve 30 V besleme kaynağı kullanan Şekil 12.14'deki B- sınıfı güç yükselteci için aşağıdakileri hesaplayın. (a) maksimum $P_o$(ac), (b) maksimum $P_i$ (dc), (c) maksimum %$\eta$, (d) Her iki çıkış güç transistörü tarafından harcanan güç. $R_L$ yükünü = 8 Ω alın.

17. $R_C$ = 8 Ω ve 30 V'luk bir güç kaynağı kullanan şekil 12.14'deki güç yükseltecinde 8 V rms'lik bir giriş gerilimi uygulanırsa aşağıdakileri hesaplayın. (a) Po(ac), (b) $P_i$(dc), (c) % $\eta$, (d) Her iki çıkış güç transistöründe harcanan toplam güç.

18. 40 V'luk besleme kaynağı ve 18 V rms'lik bir sinyal girişi kullanan şekil 12.15 teki güç yükselteçi için (a) $P_o$(oc), (b) $P_i$(ac), (c) %$\eta$, (d) $R_L$ = 8 Ω olduğu zaman çıkış güç transistörlerindeki toplam güç harcamasını hesaplayın.

§ 12.6

19. Aşağıdaki yükselteç sınıfları ve gerilimleri için verimi hesaplayın.
   (a) A-sınıfı çalışma, $V_{CE_{maks}}$ = 24 V ve $V_{CEmin}$ = 2 V.
   (b) B-sınıfı transformatörlü çalışma, $V_{CE_{maks}}$ = 4 V ve VCC = 22 V.

20. Osiloskop üzerinde ölçülen aşağıdaki gerilim değerleri için ikinci harmonik bozulmasını hesaplayın: $V_{CE_{maks}}$ = 27 V, $V_{CE_{min}}$ = 14 V, $V_{CE_Q}$ = 20 V.

§ 12.7

21. 150°C kılıf sıcaklığında 0.6 W/°C azalma faktörlü 100 W (25°C'de) anma güçlü silisyum bir transistör için müsade edilen maksimum güç harcamasını belirleyin.

22. ($\theta_{SA}$ = 1.5°C/W) değerine sahip bir soğutma plakasıyla çalıştırılan 160 W'lık bir silisyum transistör, $\theta_{JC}$ = 0.5°C/W ve $\theta_{JS}$ = 0.8°C/W montaj izolasyonu değerlerine sahiptir. 80°C ortam sıcaklığı için transistörün kaldırabileceği maksimum güç ne olur (jonksiyon sıcaklığı 200°C yi aşamayacaktır)?

23. 80°C ortam sıcaklığında bir silisyum transistörün ($T_{J_{maks}}$ = 200°C) harcayabileceği maksimum güç nedir?

## BİLGİSAYAR PROBLEMLERİ

Aşağıdaki işlemleri yapabilecek için BASIC programları yazın.

1. Şekil 12.1'deki A-sınıfı seri-beslemeli devrenin $I_{dc}$ ve $P_i$' değerlerini hesaplayın.

2. Şekil 12.1 deki A-sınıfı seri-beslemeli devrenin $P_o$ değerini hesaplayın.

3. Şekil 12.1 deki A-sınıfı seri beslemeli devrenin çıkış tepe gerlimlerini 0.1 $V_{CC}$' den $V_{CC}$ ye değiştirerek verim değerlerinin tablosunu hazırlayın.

4. Şekil 12.1 deki A-sınıfı beslemeli devrede, $R_C$ 'nin değerleri için verimi hesaplayın.

5. Şekil 12.5 teki transformatör kuplajlı A-sınıfı yükselteç için $P_i$ hesaplayın.

6. Şekil 12.5 teki transformetör-kuplajlı A-sınıfı yükselteçte verilen bir $R_L$ yüküne en uygun bağlantıyı sağlayacak transformatör sarım oranını hesaplayın.

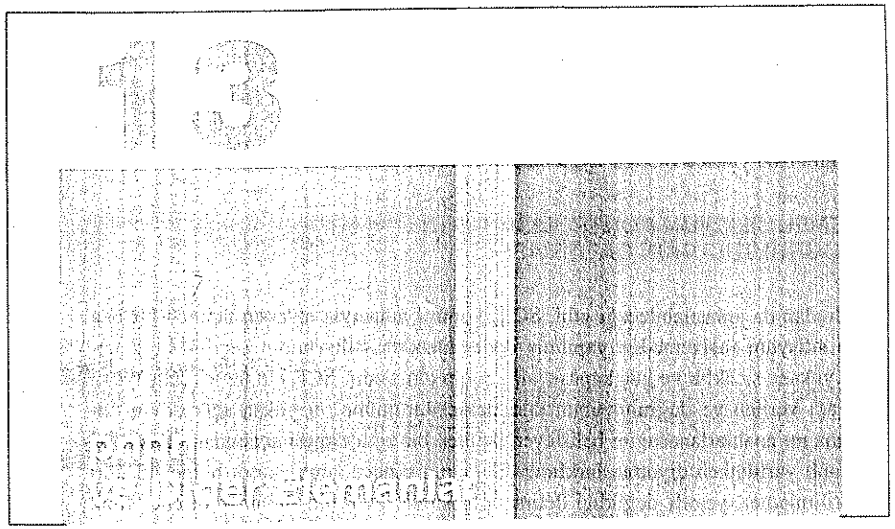
7. Şekil 12.5 teki A-sınıfı transformatör-kuplajlı devrenin, 0.1 $V_{CC}$ ile $V_{CC}$ arasında değişen kaynak gerilimlerindeki verim değerlerini bulun.

8. Şekil 12.15 te görülen B-sınıfı yükselteç için 0.1 $V_{CC}$ ile $V_{CC}$ arasında değişen kaynak gerilim değerleri için $P_i$ değerlerini bulun.

9. Şekil 12.15 teki B sınıfı yükselteç için 0.1 $V_{CC}$ ile $V_{CC}$ arasında değişen kaynak gerilim değerleri için $P_o$ değerlerini bulun.

10. Şekil 12.15 teki devrede 0.1 $V_{CC}$ ile $V_{CC}$ aralığındaki kaynak gerilimleri için her iki çıkış transistöründeki güç kaybını bulun.





# 13

## 13.1 GİRİŞ

Bu bölümde, önceki bölümlerde ele alınmayan bir dizi önemli elemanı inceleyeceğiz. İki katmanlı yarı iletken diyot, üç, dört hatta beş katmanlı elemanların üretilmesine yol açmıştır. İlk önce dört-katmanlı pnpn elemanları ailesi ele alınacaktır: SCR (silisyum kontrollü doğrultucu), SSC (silisyum kontrollü anahtar), GTO (kapıdan kapamalı anahtar), LASCR (ışıkla çalışan SCR); bunu, giderek artan bir önem kazanan UJT (tek-jonksiyonlu transistör) elemanı izleyecek. Kontrol mekanizmalı dört katmanlı bu elemanlara genel olarak tristör denmektedir; ancak bu terim daha çok SCR (silisyum kontrollü doğrultucu) için kullanılmaktadır. Bölümün sonunda fotoelektrik transistör, optik yalıtıcılar ve PUT (programlanabilir tek-jonksiyonlu transistör) tanıtılacaktır.

## *pnpn* ELEMANLARI

## 13.2 SİLİSYUM KONTROLLÜ DOĞRULTUCU

*pnpn* elemanlar ailesinde günümüzde tartışmasız en büyük ilgiyi silisyum kontrollü doğrultucu (SCR) toplamaktadır. İlk defa 1956'da Bell Telephone Laboratories tarafından geliştirilmiştir. SCR'lerin daha yaygın uygulama alanları arasında röle kontrolleri, zaman geciktirme devreleri, düzenlenmiş güç kaynaklarını, statik anahtarlar, motor kontrolleri, kıyıcılar, tersleyiciler, saykıl-dönüştürücüler, akü doldurucuları,

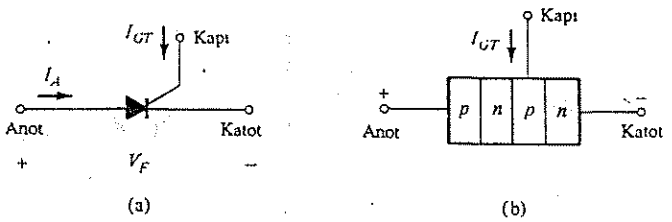
koruma devreleri, ısıtıcı kontrolleri ve faz kontrolleri sayılabilir.

Son yıllarda, anma değeri 1800 V'ta 2000 A'e ulaşan ve 10 MW'a kadar büyük güçleri kontrol eden SCR'ler tasarlanmıştır. SCR'lerin uygulama frekans aralığı da 50 kHz civarına genişletilmiştir, bu da ultrasonik temizleme ve endüksiyonla ısıtması gibi bazı yüksek frekans uygulamalarını mümkün kılmaktadır.

## 13.3 TEMEL SİLİSYUM KONTROLLÜ DOĞRULTUCUNUN ÇALIŞMASI

Adından da anlaşılabileceği gibi, SCR, kontrol amacıyla eklenen üçüncü bir uca sahip silisyum malzemeden yapılmış doğrultucudur. Silisyumun seçilmesinin nedeni, yüksek sıcaklık ve güç kapasitesine sahip olmasıdır. SCR'nin temel çalışması, kapı adı verilen ve doğrultucunun kısa devre durumuna mı yoksa açık devre durumuna mı anahtarlanacağını belirleyen üçüncü bir uç içermesi açısından, klasik iki katmanlı yarıiletken diyottan farklıdır. Elemanın sadece anot - katot bölgesini ileri öngerilimlemek yeterli değildir. İletim bölgesinde, SCR'nin dinamik direnci tipik olarak 0.01 ile 0.1 Ω arasındadır. Ters direnç tipik olarak 100 kΩ veya daha fazladır.

SCR'nin grafik sembolü dört katmanlı yarıiletken yapıya uygun bağlantılar ile birlikte Şekil 13.1'de gösterilmiştir. Şekil 13.1a'da gösterildiği gibi, ileri yönde iletim için anot katoda göre daha pozitif olmalıdır. Yine de elemanı iletime geçirmek (açmak) için bu yeterli değildir. $I_{GT}$ ile sembolik olarak gösterilen kapı açma akımını oluşturmak için kapıya ayrıca yeterli büyüklükte bir darbe uygulanması gerekmektedir.




Şekil 13.1 (a) SCR sembolü; (b) temel yapısı.

SCR'nin temel çalışmasını ayrıntılarıyla incelemenin en iyi yolu, Şekil 13.1b'deki dört katmanlı pnpn yapıyı, Şekil 13.2a'da gösterildiği gibi iki adet üç katmanlı transistör yapısına ayırmak ve sonra Şekil 13.2b'de elde edilen devre gibi düşünmektir.

Şekil 13.2'deki bir transistörün npn ve diğerinin de pnp transistör olduğuna dikkat edin. İnceleme amacıyla Şekil 13.3a'da gösterilen sinyal Şekil 13.2b'deki devrenin kapısına uygulanacaktır. 0→ $t_1$ aralığında $V_{kapı} = 0$ V ve Şekil 13.2b'deki devre



Şekil 13.3b'deki gibi görülecektir. ($V_{kapı} = 0$ V, şekilde görüldüğü gibi kapı ucunun topraklanmasına eşdeğerdir.) $VI_{BE_2} = V_{kapı} = 0$ V için, baz akımı $I_{B_2} = 0$ ve $I_{C_2}$ yaklaşık olarak $I_{CO}$ olacaktır. $Q_1$'in bazı akımı $I_{B_1} = I_{C_2} = I_{CO}$, $Q_1$'i iletime geçirmek için çok küçüktür. Bu nedenle her iki transistör de "kapalı" (kesim) durumundadır; ki bu da Şekil 13.3c'de gösterildiği gibi, her bir transistörün emetörü ile kollektörü arasında yüksek bir empedansla ve kontrollü doğrultucuyu temsil eden bir açık devreyle sonuçlanır.

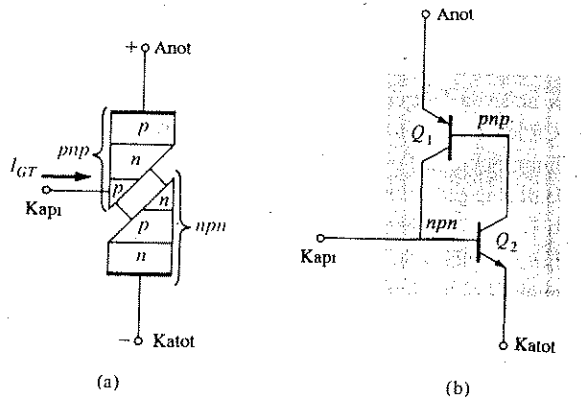
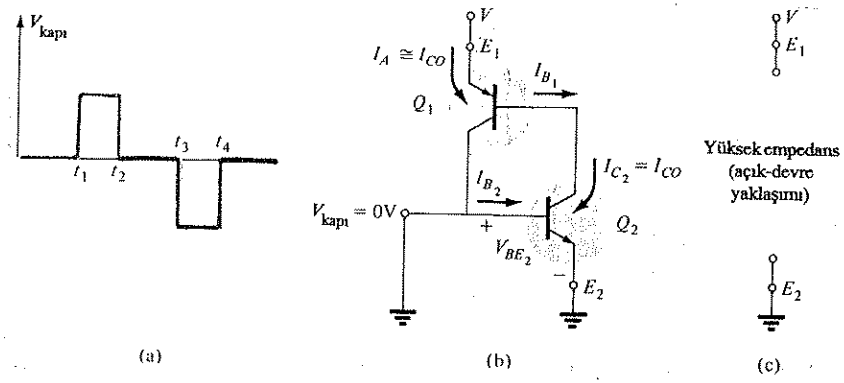



**Figure 13.2** SCR two-transistor equivalent circuit.

Şekil 13.2 SCR'nin iki-transistörle gösterilen eşdeğer devresi.

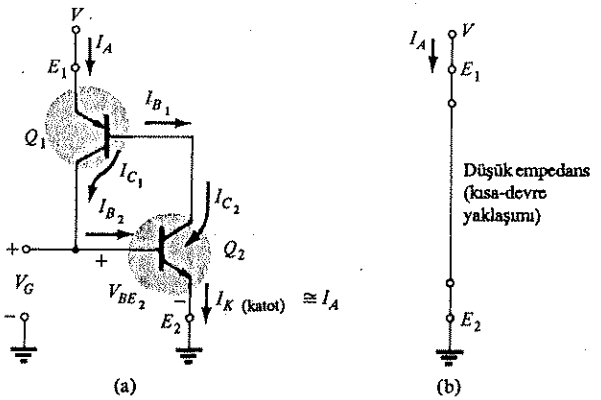



Şekil 13.3 SCR'nin "kesim (kapalı)" durumu.

$t = t_1$'de $V_G$ gerilimlerinin bir darbesi SCR'nin kapısında görülecektir. Bu giriş ile gerçekleştirilen devre koşulları Şekil 13.4a'da gösterilmiştir. $V_G$ potansiyeli $Q_2$'yi iletime geçirmek için yeterli büyüklükte seçilmiştir ($V_{BE_2} = V_G$). Daha sonra $Q_2$'nin kol-

lektör akımı, $Q_1$'i iletime geçirmeye yetecek değere yükselecektir ($I_{B1} = I_{C2}$). $Q_1$ iletime geçince $I_{C1}$ artacak ve buna karşılık gelen $I_{B2}$ de artacaktır. $Q_2$'nin baz akımındaki artış $I_{C2}$'nin daha çok artmasına neden olacaktır. Net sonuç, her bir transistörün kollektör akımındaki tekrar üretilen artıştır. Sonuçtaki anot-katot arası direnç [$R_{SCR} = V/$ ($I_A$- büyük)], çok küçüktür ve bunun sonucu Şekil 13.4b'deki gibi SCR için kısa devre gösterimi elde edilir. Yukarıda belirtilen tekrar üretilme işlemi, tipik olarak 0.1 ile 1 $\mu$s arasında iletime geçme sürelerine sahip SCR'ler oluşturur. Bununla beraber, 100 ile 400 A aralığındaki yüksek güçlü elemanlarda iletime geçme (açılma) süreleri 10 ile 25 $\mu$s arasında değişebilir.

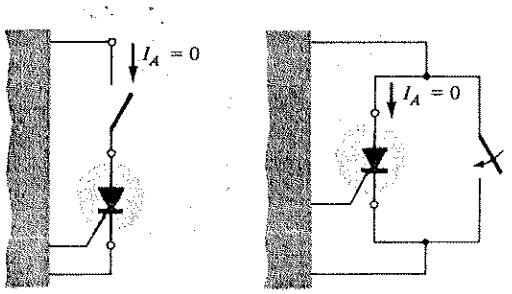
Kapı tetiklemesine ek olarak, SCR'ler, elemanın sıcaklığının önemli olarak yükselmesi veya anot katot arası gerilimin Şekil 13.7'deki karakteristiklerde gösterilen kırılma gerilimine yükselmesiyle de iletime geçebilir.




Şekil 13.4 SCR'nin "iletim (açık)" durumu.

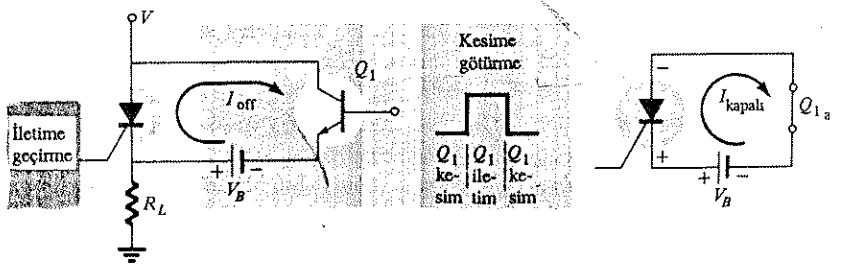
Bizi ilgilendiren bir sonraki soru şudur: kesime ne kadar sürede gidecektir ve kesim işlemi nasıl gerçekleşecektir? SCR, sadece kapı sinyalini keserek kapatılamaz ve sadece bazı özel SCR'ler, Şekil 13.3a'daki $t = t_3$ anındaki gösterilen negatif darbenin kapı uçlarına uygulanmasıyla kesime gidebilir. SCR'nin kesime gitmesi için kullanılan iki genel yöntem, *anot akımının kesilmesi* ve *zorlanmış komütasyon teknikleri* olarak sınıflandırılır. Akım kesmenin iki olası yolu Şekil 13.5'de gösterilmiştir.






Şekil 13.5 Anot akımının kesilmesi.

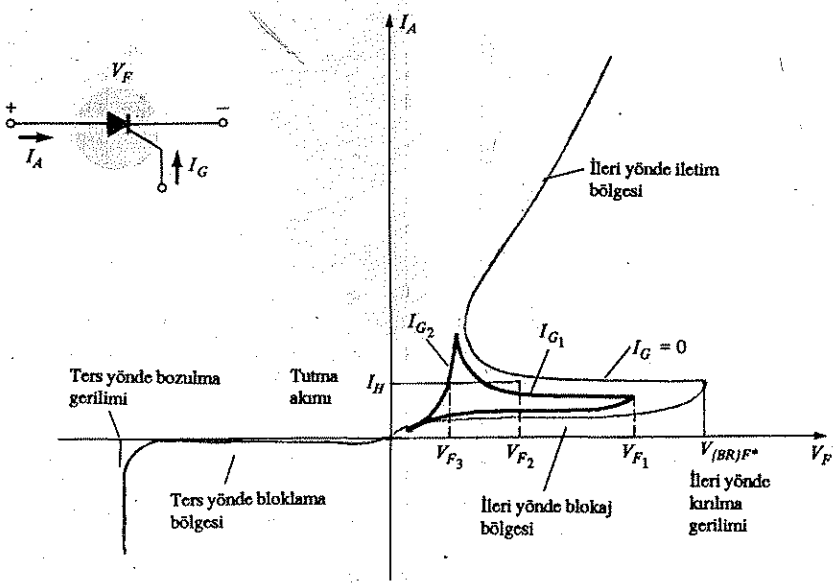
Şekil 13.5a'da anahtar açıkken $I_A$ sıfırdır (seri kesme), Şekil 13.5b'de ise aynı durum anahtar kapalıyken gerçekleştirilmiştir (paralel kesme). Zorlanmış komütasyon, SCR üzerindeki akımın, ileri iletim yönünün tersi yönüne "zorlanmasıdır." Bu işlevi yerine getirmek için çok çeşitli devreler mevcuttur; ve bunların bazıları bu alandaki büyük üreticilerin el kitaplarında bulunabilir. En temel tiplerden biri Şekil 13.6'da gösterilmiştir. Şekilde belirtildiği gibi kesim (kapatma) devresi, bir npn transistörden, bir dc pilinden ($V_B$) ve bir darbe üretecinden oluşur. SCR iletimi sırasında transistör "kapalı" durumundadır; yani $I_B = 0$'dır ve kollektör-emetör empedansı çok yüksektir (pratik açıdan bir açık devredir). Bu yüksek empedans, kesme (kapatma) devrelerinin, SCR'nin çalışmasını etkilemesine engel olacaktır. Kesim koşulları için, transistörün bazına pozitif bir darbe uygulanır; bu da transistörü yavaşça açar (iletime sokar) ve çok düşük bir kollektör-emetör empedansı yaratır (kısa devre eşdeğeri). Daha sonra pil potansiyeli Şekil 13.6b'de gösterildiği gibi, SCR'yi kesime götürmek içinden ters yönde zorla akım akıtılacak şekilde doğrudan SCR'nin karşısında görünecektir. SCR'lerin tipik kesime gitme süreleri 5 ile 30 $\mu$s arasındadır.




Şekil 13.6 Zorlanmış komütasyon tekniği.

## 3.4 SCR KARAKTERİSTİKLERİ VE ANMA DEĞERLERİ

Çeşitli kapı akım değerleri için bir SCR'nin karakteristikleri Şekil 13.7'de verilmiştir. Genel akım ve gerilimler karakteristik üzerinde gösterilmiştir. Aşağıda her biri için özet bir açıklama verilmiştir.




Şekil 13.7 SCR karakteristikleri.

1. *İleri kırılma gerilimi* $V_{(BR)F^*}$, üstünde SCR'nin iletim bölgesine girdiği gerilim değeridir. Kapı ucunun durumuna bağlı olarak konan (*) işareti, sonuna geldiği harfe aşağıdaki anlamları verir:

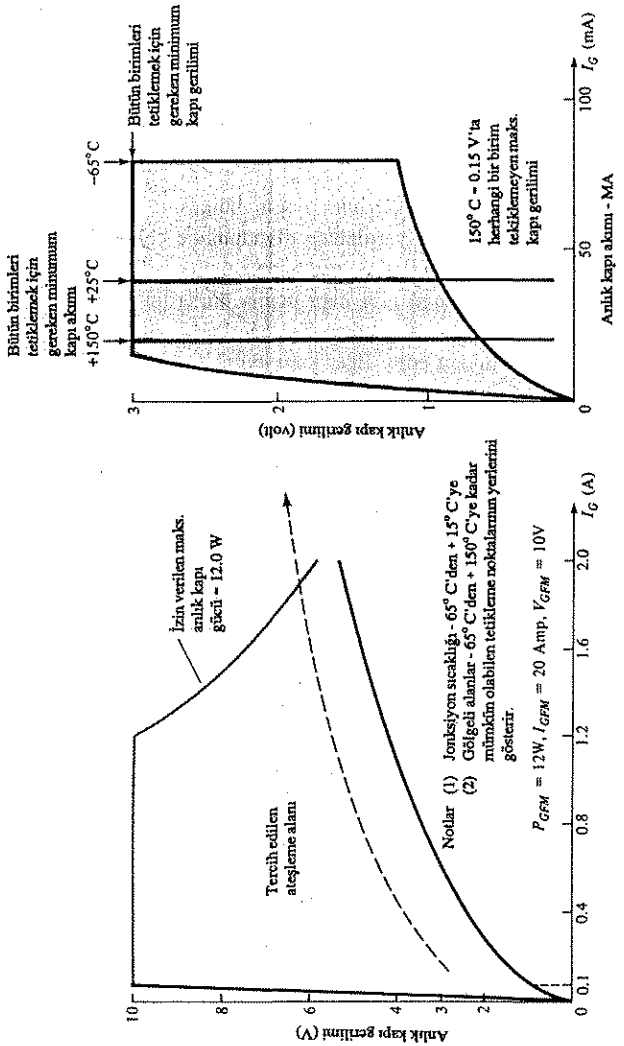
   $O$ = Kapıdan katoda açık devre
   $S$ = Kapıdan katoda kısa devre
   $R$ = Kapıdan katoda direnç
   $V$ = Kapıdan katoda sabit öngerilim

2. *Tutma akımı* ($I_H$); altında SCR'nin iletim konumundan belirtilen koşullarda ileri bloklama bölgesine anahtarlandığı akım değeridir.
3. *İleri ve ters bloklama bölgeleri;* anottan katoda akımın boşalma akışını bloklayan kontrollü doğrultucular için açık devre koşuluna karşılık genel bölgelerdir.
4. *Ters kırılma gerilimi;* temel iki katmanlı yarı iletken diyodun zener ya da çığ bölgelerine eşdeğerdir.

Şekil 13.7'deki SCR karakteristiklerinin, iletim bölgesine girilmeden önceki yatay dal hariç temel iki katmanlı yarıiletken diyodunkine çok benzediği hemen görülebilir. Bu yatay dal, SCR'nin iletim durumuna karşılık gelen iletim bölgesine girecektir. Aynı şekilde görüldüğü gibi kapı ucuna öngerilim uygulanarak kapı akımı $I_{G_1}$'e kadar artarsa, iletim için gereken $V_F$ değeri ($V_{F_1}$) oldukça azalır. $I_G$'nin artışıyla $I_H$'nin düştüğüne dikkat edin. Eğer kapı akımı $I_{G_2}$'ye kadar artarsa SCR, gerilimin çok düşük değerlerinde ($V_{F_3}$) ateşlenecek ve karakteristikler temel $p$-$n$ jonksiyonlu diyodunkine yaklaşmaya başlayacaktır. Karakteristiklere tamamen farklı anlamda bakılırsa, belirli $V_F$ gerilimi için, örneğin $V_{F_2}$ için (Şekil 13.7) eğer kapı akımı $I_G = 0$'dan $I_{G_1}$'e veya daha fazlasına artarsa SCR ateşlenecektir.

Şekil 13.8'de kapı karakteristikleri verilmiştir. Şekil 13.8b'deki karakteristikler, Şekil 13.8a'daki gölgeli bölgenin büyütülmüş türüdür. Şekil 13.78a'da bizi en fazla ilgilenilen kapı anma değerleri $P_{GFM}$, $I_{GFM}$ ve $V_{GFM}$ gösterilmiştir. Her birisi, transistördekiyle aynı yöntemle dahil edilmiştir. Taralı bölgenin bazı kısımları dışında bu bölgenin içine düşen kapı akım ve geriliminin herhangi bir bileşimi, karakteristikleri verilen elemanlarla aynı serideki herhangi bir SCR'yi ateşleyecektir. Taralı bölgenin hangi kısımlarında çalışmaktan kaçınılması gerektiğini sıcaklık belirleyecektir. -65 °C'de SCR serilerini tetikleyecek minimum akım 80 mA iken +150° C'de sadece 20 mA gerekecektir. 3 V veya daha yukarı kapı gerilimleri genellikle kolayca bulunduğundan sıcaklığın minimum kapı gerilimi üzerindeki etkisi bu tip eğrilerde genellikle gösterilmez. Şekil 13.8b'de işaret edildiği gibi, bütün birimlerin söz konusu sıcaklık aralığı için minumum 3 V'luk gerilim gösterilmiştir.

SCR veri sayfalarında genellikle bulunan diğer parametreler arasında iletime geçme süresi ($t_{açık}$), kesime gitme (kapanma) süresi ($t_{kapalı}$), jonksiyon sıcaklığı ($T_J$) ve kılıf sıcaklığı ($T_C$) sayılabilir; ki bunların tamamının bu noktaya kadar yeterince açık olması gerekir.

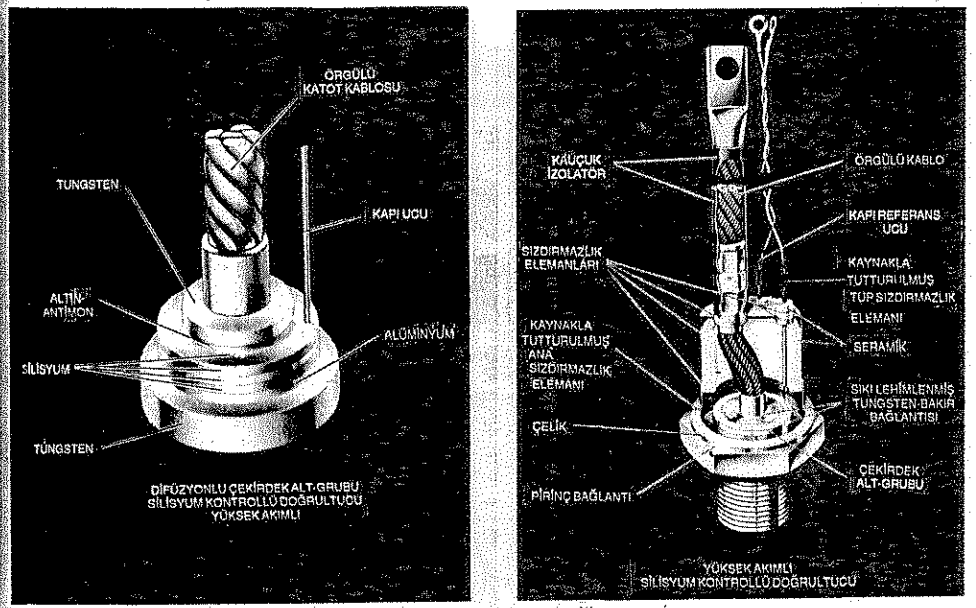



Şekil 13.8 SCR kapı karakteristikleri (GE Serisi C38).



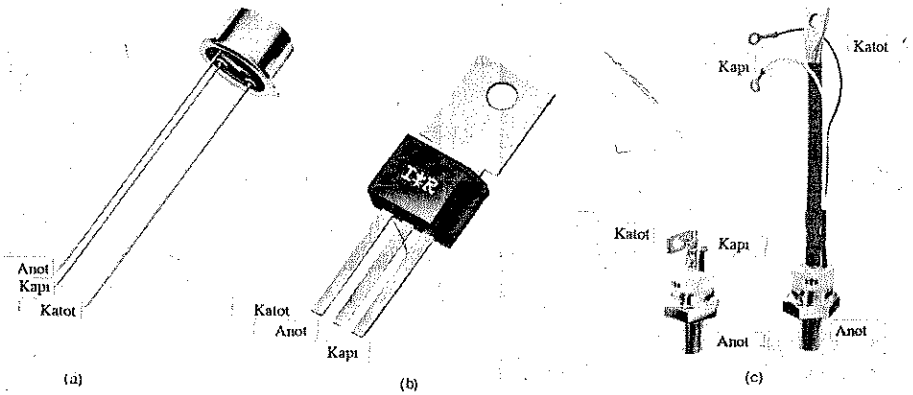
## 13.5 SCR'NİN YAPISI VE UÇ TANIMI

SCR'nin dört katmanlı çekirdeğinin temel yapısı Şekil 13.9a'da gösterilmiştir. Yüksek akımlı ve ısı yoğunluğu olmayan SCR yapısının tamamı Şekil 13.9b'de gösterilmiştir.




(a) (b)

Şekil 13.9 (a) Alaşım - difüzyonlu SCR çekirdek, (b) ısı yorgunluğu olmayan SCR yapısı. (General Electric Company izniyle).



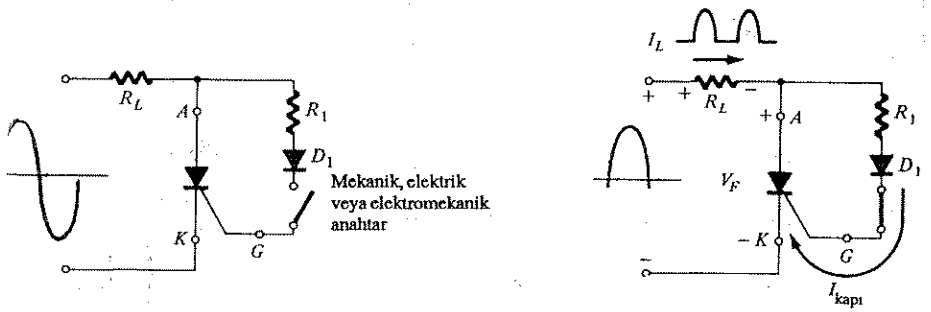

Şekil 13.10 SCR kılıf yapısı ve uç tanımları. [(a) General Electric Company'nin; (b) ve (c) International Rectifier Corporation'un izniyle.]

Kapı, anot ve katot uçlarının konumlarına dikkat edin. Taban kısmı, ısıyı SCR'nin monte edildiği şaseye aktararak soğutma plakası gibi işlev görür. SCR'lerin kılıf yapısı ve uç tanımlaması, uygulamaya bağlı olarak değişecektir. Diğer kılıf yapısı teknikleri ve uç tanımlamaları Şekil 13.10'da gösterilmiştir.

## 13.6 SCR UYGULAMALARI

SCR için mümkün olan uygulamalardan birkaçı SCR'ye giriş bölümünde (Bölüm 13.2) verilmiştir. Bu bölümde bunlardan beşini ele alacağız: statik anahtar, faz kontrol sistemi, pil doldurucuları, ısı kontrol devreleri ve tek kaynaklı acil aydınlatma sistemi.

Yarım dalga seri statik anahtar Şekil 13.11a'da gösterilmiştir. Şekil 13.11b'de görüldüğü gibi anahtar kapalıysa, giriş sinyalinin pozitif parçası boyunca kapıdan akım akacak ve SCR iletime geçecektir. Kapı akımının genliğini $R_1$ direnci sınırlar. SCR iletimdeyken, anot-katot arası gerilim ($V_F$), iletim değerine düşecek ve bunun sonucunda çok küçük bir kapı akımı ve kapı devresinde çok az kayıp oluşacaktır. Giriş sinyalinin negatif bölgesi için, anot katoda göre daha negatif olacağından SCR kesime gidecektir. Kapı akımlarının tersine dönmesini önlemek için devreye $D_1$ diyodu eklenmiştir.

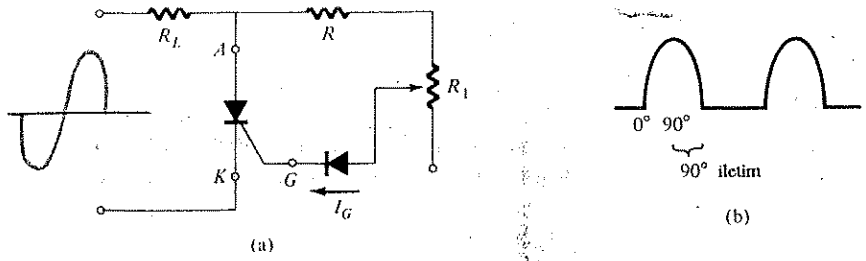



Şekil 13.11 Yarım-dalga seri statik anahtar.

Sonuçta oluşan yük akımı ve gerilimi dalga şekilleri Şekil 13.11b'de gösterilmiştir. Sonuç, yükten geçen yarım dalga doğrultulmuş sinyaldir. 180°'den daha az iletim istendiği taktirde anahtar, giriş sinyalinin poztif kısmı sırasında herhangi bir faz yer değiştirmesinde kapatılabilir. Uygulamaya bağlı olarak anahtar, elektronik, elektromanyetik veya mekanik olabilir.

İletim açısının 90° ile 180° arasında kurma kapasitesine sahip bir devre, Şekil

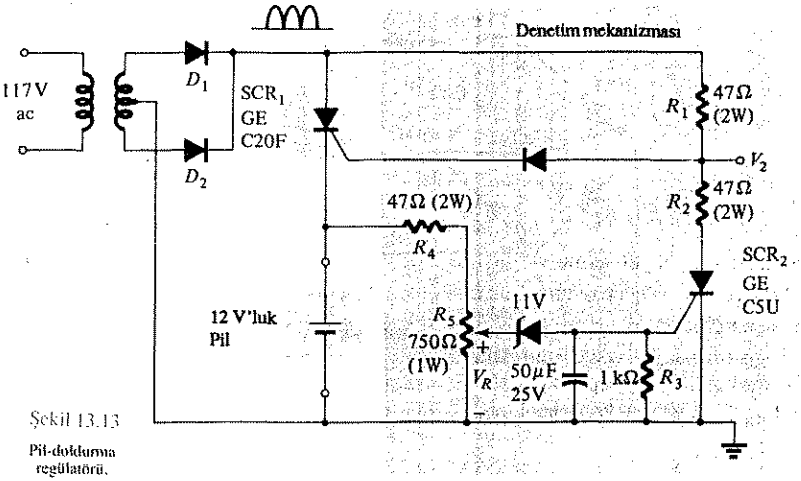





Şekil 13.12 Yarım-dalga değişken dirençli faz kontrol devresi.

13.12a'da gösterilmiştir. Devre, anahtarın kaldırılması ve değişken direncin eklenmesi dışında, Şekil 13.11a'dakine benzemektedir. $R$ ve $R_1$ dirençlerinin birleşimi, giriş sinyalinin pozitif parçası boyunca kapı akımını sınırlayacaktır. Eğer $R_1$ maksimum değerine ayarlanırsa, kapı akımı iletime geçme genliğine hiç ulaşamayabilir. $R_1$, maksimum değerinden azaldıkça, kapı akımı aynı giriş geriliminden dolayı artacaktır. Bu yolla, gereken iletime geçme kapı akımı, Şekil 13.12b'de görüldüğü gibi, 0 ile 90° arasındaki herhangi bir noktada kurulabilir. Eğer $R_1$ düşükse SCR hemen hemen anında ateşlenecektir; ve bu da Şekil 13.11a'daki devreyle aynı sonucu verebilir (180° iletim). Bununla beraber yukarıda değinildiği gibi $R_1$ artarsa, SCR'yi ateşlemek için daha büyük bir giriş gerilimine (pozitif) ihtiyaç duyulacaktır. Şekil 13.12b'de gösterildiği gibi, giriş 90°'lik faz kayması noktasında maksimum değerine ulaşacağından kontrol bu noktadan ileriye çekilemez. Eğer SCR'yi ateşlemek için kapı gerilimi düşerse ve girişin pozitif eğimindeki giriş gerilimi değerlerinden daha az ise, aynı tepki sinyal dalga şeklinin negatif eğimli parçasından da beklenmelidir. Buradaki çalışma, teknik olarak *yarım dalga, değişken dirençli faz kontrolü* olarak anılır. Bu, akımın ortalama değerini (rms) kontrol etmenin ve böylece yüke güç aktarmanın etkili bir yöntemdir.

SCR'nin üçüncü popüler uygulaması pil doldurma (akü şarj) regülatörüdür. Devrenin temel elemanları Şekil 13.13'de gösterilmiştir. Buradaki amacımız açısından, kontrol devresinin blok halinde gösterildiğine dikkat edin.

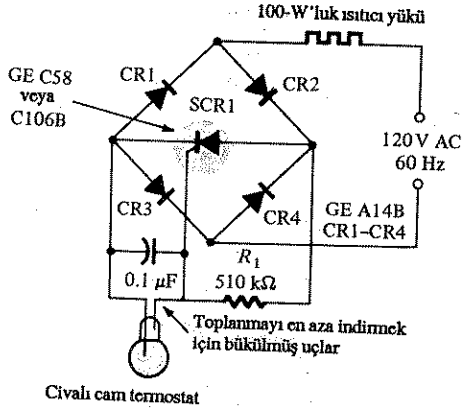



Şekil 13.13 Pil-doldurma regülatörü.

Şekilde de gösterildiği gibi, $D_1$ ve $D_2$ diyotları, $SCR_1$ ve doldurulacak 12V'luk pil üzerinde tam dalga doğrultulmuş bir sinyal oluşturur. Düşük pil gerilimlerinde, kısaca açıklanacak nedenlerden dolayı $SCR_2$ kesim durumundadır. $SCR_2$ açıkken, $SCR_1$ kontrol devresi, bu bölümde daha önce tartışılan seri statik anahtarlı kontrol devresiyle tamamen aynıdır. Tam dalga doğrultulmuş giriş, iletime geçirme için gerekli kapı akımını üretmek için yeteri kadar büyük olduğunda ($R_1$ ile kontrol edilir), $SCR_1$ iletime geçecek ve pil dolmaya başlayacaktır. Doldurma işleminin başlangıcında, düşük pil gerilimi, basit gerilim sürme devresi tarafından belirlenen düşük bir $V_R$ gerilimiyle sonuçlanacaktır. Buna karşılık $V_R$ gerilimi, 11 V'luk zeneri iletime geçirmeye (açmaya) yetmeyecek kadar küçüktür. Kesim durumunda, $SCR_2$'yi besleyen zener açık devre gibi davranır ve kapı akımı sıfır olduğundan $SCR_2$ de kesim durumundadır. $C_1$ kondansatörü, devre içindeki $SCR_2$'yi kazayla iletime geçirecek gerilim geçişlerini önlemek için konulmuştur. Devre analizindeki temel çalışmalarınızdan kapasitörün üzerinde ani gerilim değişmelerinin olmayacağını hatırlayın. $C_1$, bu yolla geçici etkenlerin SCR'yi etkilemesini önler.

Doldurma işlemi sürdükçe pil gerilimi, $V_R$ değeri, 11.0 V'luk zeneri ve $SCR_2$'yi ateşlemeye yetecek yüksek bir noktaya ulaşır. $SCR_2$ ateşlendikten sonra, $SCR_2$'nin kısa devre eşdeğeri, $R_1$ ve $R_2$ tarafından belirlenen ve $V_2$'yi, SCR'yi açamayacak (iletime sokamayacak) kadar küçük bir düzeyde tutan bir gerilim bölücü devreyle sonuçlanır. Bu gerçekleştiğinde, pil tamamen dolmuştur ve SCR'in açık devre durumu doldurma akımını kesecektir. Böylece düzenleyici, pil gerilimi düştüğünde onu tekrar doldurur ve tam doldurma oluştuğunda aşırı dolumu önler.

SCR kullanılan 100 W'lık bir ısıtıcı kontrol devresinin şeması Şekil 13.14'te verilmiştir. Devre, termostatlarla belirlendiği şekilde 100 W'lık ısıtıcıyı açıp kapayacak şekilde tasarlanmıştır. Cıvalı cam termostat sıcaklık değişimlerine karşı



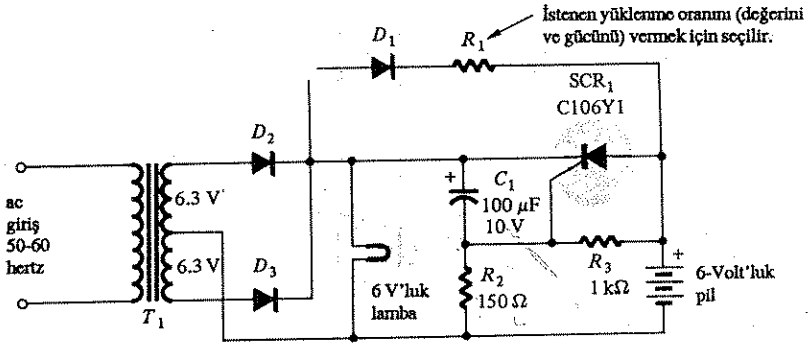

Şekil 13.14 Sıcaklık denetleyicisi. (General Electric Semiconductor Products Division'un izniyle.)



çok duyarlıdır. Gerçekten de 0.1 °C'ye kadar küçük değişimleri hissedebilir. Uygulamada sınırlanmış olmasına rağmen, termostatta yalnızca çok küçük akım düzeyleri kullanılır (1 mA'in altında). Bu uygulamada SCR, yük anahtarlama elemanındaki akım yükselteci olarak işlev görür. Bu, termostatın akım düzeyini yükseltmesi anlamında bir yükselteç değildir. Bu daha ziyade, yüksek akım düzeyi termostatın davranışlarıyla kontrol edilen bir elemandır.

Köprü devresinin, 100 W'lık ısıtıcı yardımıyla alternatif akım (ac) kaynağına bağlandığı açıktır. Bu, SCR üzerinde tam dalga doğrultulmuş bir gerilimle sonuçlanacaktır. Termostat açık olduğu zaman kondansatörün üzerindeki gerilim, doğrultulmuş sinyalin her darbesinin yardımıyla kapı ateşleme potansiyeline kadar dolacaktır. Dolma süresi sabiti RC çarpımıyla belirlenir. Bu, giriş sinyalinin her yarım saykılı boyunca SCR'yi tetikleyerek, yükün (akımın) ısıtıcıya doğru akım akmasını mümkün kılacaktır. Sıcaklık yükseldikçe iletken termostat, kondansatörü kısa devre yaparak, kondansatörün ateşleme potansiyeline kadar dolarak SCR'nin tetiklenme ihtimalini ortadan kaldıracaktır. Daha sonra 510 kΩ'luk direnç, termostat üzerinde çok küçük bir akımın (250 μA'den az) korunmasına katkıda bulunacaktır.

SCR'nin ele alınacak son uygulaması Şekil 13.15'te gösterilmiştir. Bu, 6V'luk pili kullanıma hazır tutacak şekilde dolduran ve aynı zamanda güç eksikliği oluştuğunda ampule dc enerji sağlayan tek kaynaklı bir acil durum aydınlatma sistemidir.



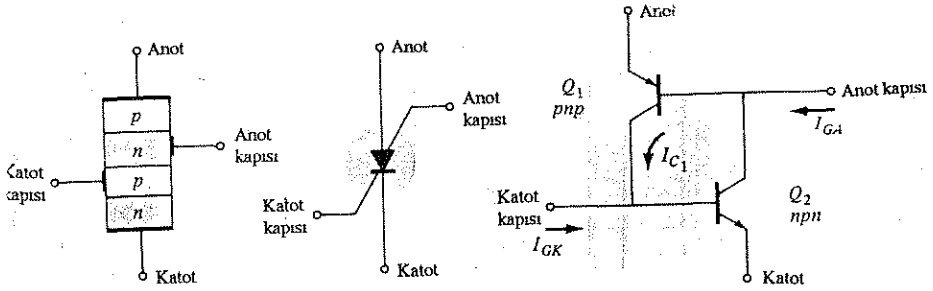

Şekil 13.15 Tek kaynaklı acil-aydınlatma sistemi (General Electric Comp. Semiconductor Product Division'un izniyle)

$D_1$ ve $D_2$ diyotlarından dolayı 6 V'luk lambanın üzerinde tam dalga doğrultulmu bir sinyal görünecektir. $C_1$ kondansatörü, tam dalga doğrultulmuş sinyalin tepe de ğeri ile 6 V pil tarafından $R_2$ üzerinde oluşturulan dc gerilimi arasındaki farkta biraz küçük bir gerilimle yüklenecektir. Şöyle veya böyle, $SCR_1$'in katodu anc tundan daha yüksektir ve kapı-katot gerilimi negatiftir; bu da SCR'nin iletmemesir

sağlar. Pil, $R_1$ ile belirlenen bir hızda $R_1$ ve $D_1$ üzerinden şarj olmaktadır. Dolma işlemi yalnızca $D_1$'in anodu katodundan daha pozitif olduğu zaman gerçekleşir. Tam dalga doğrultulmuş sinyalin dc seviyesi, güç açıkken lambanın yanmasını sağlayacaktır. Elektriğin kesilmesi durumunda $C_1$, $SCR_1$'in katotu anodundan daha az pozitif oluncaya kadar $D_1$, $R_1$ ve $R_3$ üzerinden deşarj olacaktır. Aynı zamanda $R_2$ ve $R_3$ jonksiyonu pozitif olacak ve SCR'yi tetiklemek için yeterli kapı-katot gerilimini oluşturacaktır. Ateşlendikten sonra 6 V'luk pil $SCR_1$ üzerinden boşalacak ve lambaya enerji vererek yanık kalmasını sağlayacaktır. Elektrik kesintisi ortadan kalktıktan sonra yukarıda açıklandığı gibi kondansatör tekrar dolacak ve SCR'in tekrar kesim (kapalı) durumuna gelmesini sağlayacaktır.

## 13.7 SİLİSYUM KONTROLLÜ ANAHTAR

Silisyum kontrollü anahtar (SCS), silisyum kontrollü doğrultucu gibi dört katmanlı bir pnpn elemanıdır. Şekil 13.16a'da gösterildiği gibi anot kapısının eklenmesinden dolayı SCS'nin dört katmanın tamamı kullanılabilir. Grafik sembolü ve tansistör eşdeğer devresi de aynı şekilde gösterilmiştir. Elemanın karakteristikleri temel olarak SCR'ninkiyle aynıdır. Anot kapı akımının etkisi, Şekil 13.7'de gösterilen kapı akımınınkine çok benzer. Anot kapısı akımı ne kadar yüksekse, elemanı açmak (iletime sokmak) için gerekli anot-katot gerilimi de o kadar düşük olur.



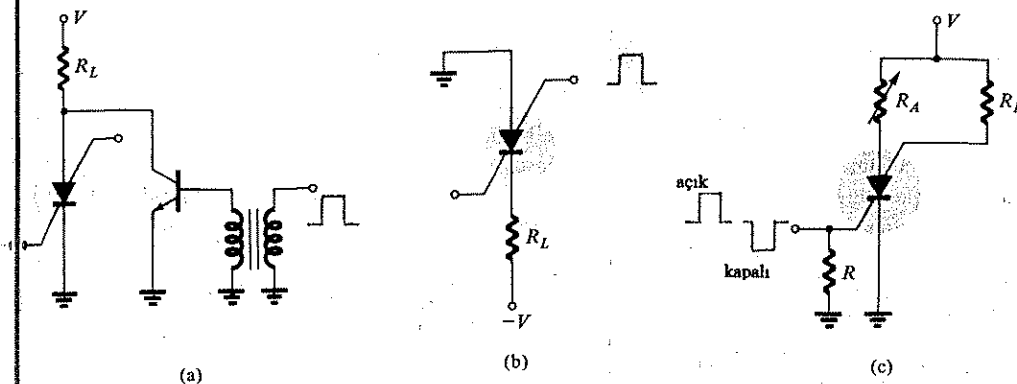

Şekil 13.16 Silisyum kontrollü anahtar (SCS): (a) temel yapı; (b) grafik sembolü; (c) eşdeğer transistör devresi.

Anot kapı bağlantısı elemanı iletime ve kesime sokmak (açıp kapamak) için kullanılabilir. Elemanı iletime geçirmek için, anot kapısı ucuna negatif darbe uygulanması gerekirken, kesime götürmek için pozitif darbe gereklidir. Yukarıda belirtilen darbe tipi ihtiyacı, Şekil 13.16c'deki devre kullanılarak açıklanabilir. Anot kapısındaki negatif bir darbe, $Q_1$'in baz-emetör jonksiyonunu ileri öngerilimleyerek



açacaktır (iletime sokacaktır). Sonuçtaki kuvvetli kollektör akımı $I_{C_1}$, $Q_2$'yi iletime sokacak ve sonuçta bu işlem tekrar üretilerek SCS elemanının iletimde kalması sağlanacaktır. Anot kapısındaki pozitif bir darbe, $Q_1$'in baz-emetör jonksiyonu ters öngerilimleyerek kesime götürür, bunu sonucunda da elemanın açık devre kesim (kapalı) durumu oluşur. Genelde tetikleyen (iletime sokma) anot kapı akımı, gerekli katot kapı akımından daha büyüktür. Örnek bir SCS elemanı için, tetikleyen anot kapı akımı 1.5 mA iken, gerekli katot kapı akımı 1 $\mu$A'dir. Her iki uçtaki gerekli iletime sokma kapı akımı birçok faktörden etkilenir. Bunların bazıları, çalışma sıcaklığı, anot katot arası gerilim, yükün yeri ve katot ile kapı katot veya anot kapısı ile anot bağlantılarıdır (kısa devre, açık devre, öngerilim, yük, v.s.). Her bir eleman için, yukarıda verilen türden bilgiler sağlayan tablolar, grafikler ve eğriler mevcuttur.

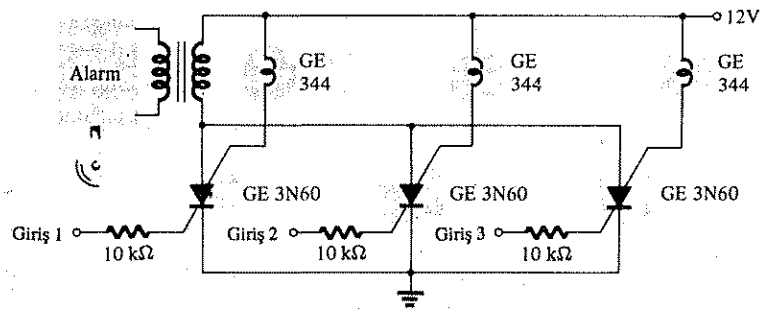
SCS'yi kesime götüren en temel üç devre tipi Şekil 13.17'de verilmiştir. Şekil 13.17a'daki devreye darbe uygulandığı zaman, transistör çabucak iletime geçer ve bunun sonucunda kollektörü ile emetörü arasında düşük empedans (yaklaşık kısa devre) karakteristiği oluşur. Bu düşük empedans kolu, anot akımını SCS'den başka yöne çevirerek onu tutma değerinin altına düşürür ve bunun sonucunda SCS kesime gider. Benzer şekilde, Şekil 13.17b'deki anot kapısındaki pozitif darbe, bu bölümde daha önce belirtilen mekanizmayla SCS'yi kesime götürecektir. Şekil 13.17c'deki devre, katot kapısına uygun genlikte darbe uygulanarak iletime veya kesime götürelebilir. Kesime götürme karakteristiği sadece doğru $R_A$ değerleriyle mümkün olacaktır. Bu, bu tür bir çalışmada kritik olan pozitif geribeslemenin genlik miktarını kontrol edecektir. $R_L$ yük direncinin çeşitli noktalara konabileceğine dikkat edin. Kapsamlı herhangi bir yarıiletken el kitabında bulunabilen daha başka olasılıklar da söz konusudur.




Şekil 13.17 SCS'yi kesime götürme teknikleri.

SCS'nin buna karşılık gelen SCR karşısındaki bir avantajı, azalan kesime gitme süresidir; SCS için bu süre tipik olarak 1 ile 10 $\mu$s aralığındayken, SCR için 5 ile 30 µs arasında değişir. SCS'nin SCR karşısındaki diğer bazı avantajları arasında artan kontrol ve tetikleme hassasiyeti ve daha kesin olarak tahmin edilebilen ateşleme durumu sayılabilir. Ancak bugün için SCS, düşük güç, akım ve gerilim anma değeriyle sınırlıdır. Tipik maksimum anot akımı aralığı 100 mA'dan 300mA'e kadar iken güç kaybı 100 mW ila 500 mW arasında değişmektedir.

Daha yaygın uygulama alanları arasında çok çeşitli bilgisayar devreleri (sayıcılar, kaydediciler ve zamanlama devreleri), darbe üreteçleri, gerilim algılayıcıları ve osilatörler sayılabilir. SCS'nin gerilim algılama elemanı olarak basit bir uygulaması Şekil 13.18'de gösterilmiştir. Bu, çeşitli durumlardan gelen $n$ girişli bir alarm sistemidir. Herhangi bir giriş SCS'yi iletime geçirerek, alarm rölesini ve giriş bölgesini gösteren anot kapısı devresindeki lambayı enerjilendirir.



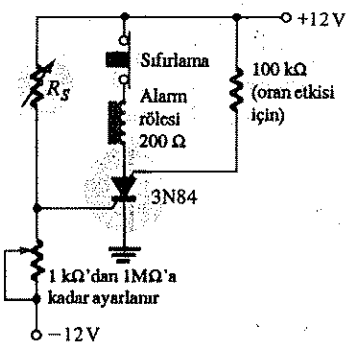

Şekil 13.18 SCR alarm devresi.

Diğer bir SCS uygulaması da Şekil 13.19'daki alarm devresidir. $R_S$, sıcaklık, ışığa veya yayılıma duyarlı direnci; yani, bu üç enerji kaynağının herhangi birinin uygulamasıyla değeri azalan bir direnci gösterir. Katot kapısı potansiyeli, $R_S$ ve değişken direnç ile oluşturulan bölücü ilişkisiyle belirlenir. Eğer $R_S$ değişken direncin değerine eşit kurulmuşsa, her iki direncin üzerinde de 12 V oluşacağından kapı potansiyeli yaklaşık olarak 0 Volt olacaktır. Bununla beraber $R_S$ azaldığı taktirde SCS ileri öngerilimlenene kadar jonksiyon potansiyeli artacak ve bu da SCS'yi iletime geçirerek alarm rölesinin enerjilenmesine neden olacaktır.

100 kΩ'luk direnç, hız etkisi diye bilinen bir olgunun elemanı kazayla tetiklemesi riskini azaltmak için eklenmiştir. Buna, kapılar arasındaki kaçak kapasite düzeyleri neden olur. Bir yüksek frekans geçici durumu, SCS'yi kazayla iletime sokacak

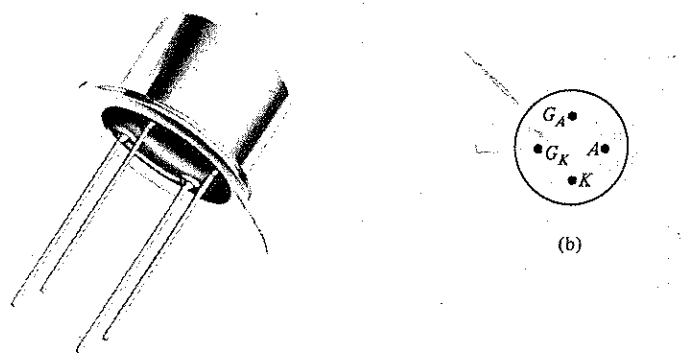


yeterli baz akımına neden olabilir. Eleman, SCS'nin iletim yollarını açan ve anot akımını sıfıra götüren sıfırlama düğmesine basılarak sıfırlanır.




Şekil 13.19 Alarm devresi (General Electric Semiconductor Product Division'un izniyle.

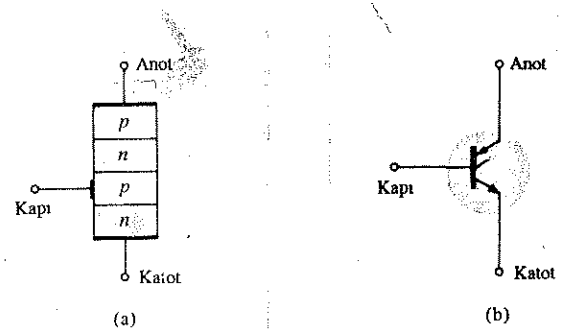
Yukarıda verilen üç enerji kaynağının herhangi birinin uygulamasından dolayı Rs direncinin artışına karşılık gelen duyarlılık basitçe $R_S$ ile değişken (ayarlı) direncin yerlerinin değiştirilmesiyle uyarlanabilir. SCS'nin uç tanımlamaları, paketli SCS ile birlikte Şekil 13.20'de gösterilmiştir.




Şekil 13.20 Silisyum-kontrollü anahtar (SCS) : (a) eleman; (b) uç tanımları. (General Electric Company'nin izniyle)

## 3.8 KAPIDAN KAPANABİLİR ANAHTAR

Bu bölümde anlatılacak üçüncü pnpn elemanı, kapıdan kapanabilir anahtardır (GTO). Ancak Şekil 13.21a'da da gösterildiği gibi, SCR gibi üç dış uca sahiptir. Şekil 13.21b'de grafik sembolü de verilmiştir. Grafik sembolünün SCR'den yada SCS'den farklı olmasına rağmen, transistör eşdeğeri kesinlikle aynıdır ve karakteristikleri benzerdir.




Şekil 13.21 Kapıdan kapanabilir anahtar (GTO): (a) temel yapı; (b) sembolü.

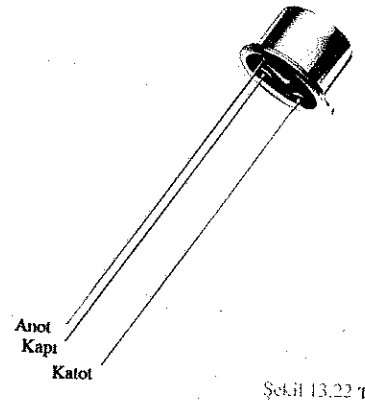
Aslında GTO'nun SCR veya SCS karşısındaki en önemli avantajı, katot kapısına uygun darbe uygulayarak elemanın iletime veya kesime çekilebilmesidir (SCS için gerekli anot kapısı ve ilgili devre olmaksızın). Bu kesime götürme yeteneğinin bir sonucu olarak tetikleme için gereken kapı akımının genliği artmıştır. Benzer maksimum rms akım anma değerlerine sahip bir SCR ve GTO durumunda SCR'nin kapı tetikleme akımı 30 $\mu$A iken, GTO'nun tetikleme akımı 20 mA'dır. GTO'nun kesime gitme (kapanma) akımı, gerekli tetikleme akımından biraz daha büyüktür. Günümüzde üretilen GTO'ların maksimum ortalama akımı ve güç harcama değerleri sırasıyla 3 A ve 20 W'tır.

GTO'nun ikinci önemli bir özelliği de düzeltilmiş anahtarlama karakteristiğidir. İletime geçme süresi SCR'ye benzer (tipik olarak 1 $\mu$s), fakat kesime gitme süresi de aşağı yukarı aynı sürede (1 $\mu$s) SCR'nin tipik kesime gitme süresinden (5 - 30 µs) çok küçüktür. Kesime gitme süresinin, iletime geçme süresinin benzeri olması, bu elemanın yüksek hızlı uygulamalarda kullanımını mümkün kılar.

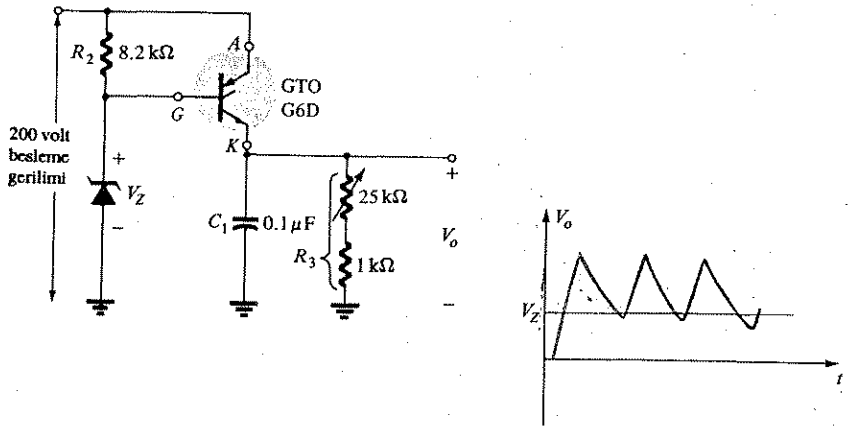
Tipik bir GTO ve uç tanımları Şekil 13.22'de gösterilmiştir. GTO kapı girişi karakteristikleri ve kesime götürme devreleri kapsamlı bir el kitabında veya veri sayfasında bulunabilir. SCR'yi kesime götürme devrelerinin çoğunluğu GTO'lar için de kullanılabilir.



GTO'nun bazı uygulama alanları arasında sayıcılar, darbe üreteçleri, multivibratörler ve gerilim düzenleyicileri sayılabilir. Şekil 13.23, GTO ve zener diyot kullanılarak gerçekleştirilen basit bir testere dişi üreticini göstermektedir.




Şekil 13.22 Tipik bir GTO ve uç tanımları. (General Electric Company'nin izniyle.)



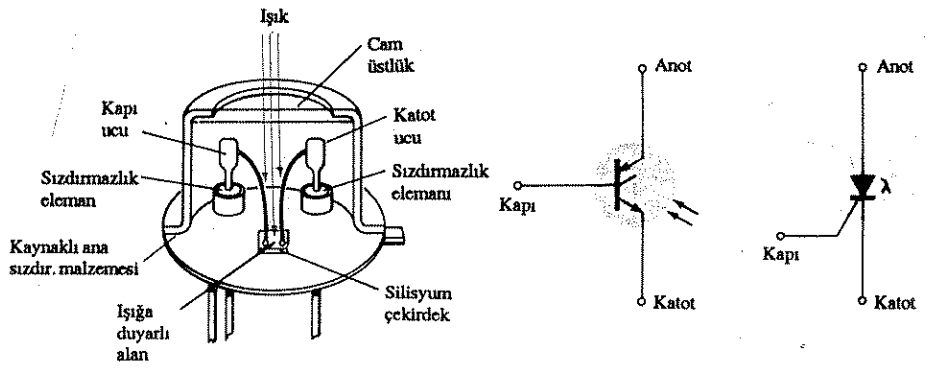

Şekil 13.23 GTO içeren bir testere dişi üreteci.

Besleme açıldığında, GTO iletime geçecek ve bunun sonucu anodu ile katodu arasında kısa devre eşdeğeri olarak görülecektir. $C_1$ kondansatörü, Şekil 13.23'te görüldüğü gibi besleme gerilimine doğru dolmaya başlayacaktır. $C_1$ kondansatörü üzerindeki gerilim, zener potansiyelinin üzerinde olduğu zaman, kapı-katod gerilimi ters yöne dönecek, bu da kapı akımının ters yöne dönmesine neden olacaktır. Sonunda negatif kapı akımı, GTO'yu kesime götürmeye yetecek kadar büyük olacaktır. GTO kesime giderek (kapanarak) açık-devre gösterimiyle sonuçlandıktan sonra $C_1$ kondansatörü $R_3$ direnci üzerinden boşalacaktır. Başlama süresi devre zaman sabiti $\tau = R_3C_1$ tarafından belirlenecektir. Uygun $R_3$ ve $C_1$ seçimi sonucunda Şekil 13.23'teki testeredişi dalgaşekli elde edilecektir. $V_a$ çıkış potansiyeli $V_Z$'nin altına düştükten sonra GTO tekrar iletime geçecek ve işlem tekrarlanacaktır.

## 13.9 IŞIKLA ÇALIŞAN SCR

*pnpn* eleman serisindeki bir sonraki eleman ışıkla çalışan olan SCR'dir (LASCR). Terimden de anlaşılacağı üzere SCR'nin durumu, elemanın silisyum yarı iletkenin üzerine ışık uygulanmasıyla kontrol edilir. LASCR'nin temel yapısı şekil 13.24a'da gösterilmiştir. Şekil 13.24a'da gösterildiği gibi, elemanın tipik SCR yöntemleriyle tetiklenmesini mümkün kılmak amacıyla bir kapı ucu eklenmiştir. Şekilde silisyum çekirdeğin montaj yüzeyinin, elemanın anot bağlantısı olduğuna dikkat edin.

LASCR için en çok kullanılan grafik sembolleri Şekil 13.24b'de verilmiştir. Uç tanımlamaları ve tipik LASCR'ler ise Şekil 13.25a'da gösterilmiştir.




(a) (b)

Şekil 13.24 Işıkla çalışan SCR (LASCR) : (a) temel yapısı; (b) sembolleri.

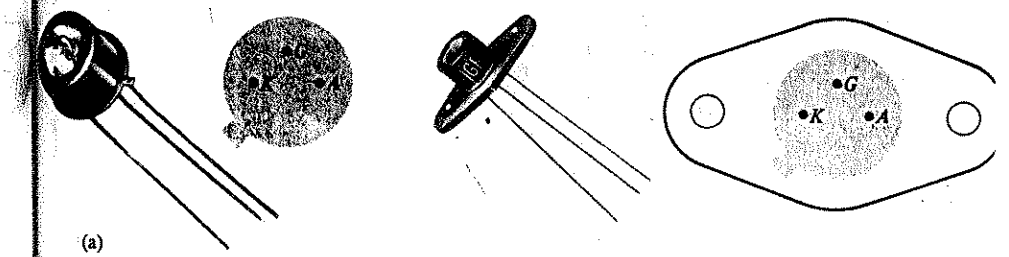


LASCR uygulama alanları arasında optik ışık kontrolleri, röller, faz kontrolü, motor kontrolü ve çeşitli bilgisayar uygulamaları sayılabilir. Günümüzde ticari olarak kullanılan LASCR'lerin maksimum akımı (rms) ve kapı gücü değerleri 3 A ve 0.1 W civarındadır. Tipik bir LASCR'nin karakteristikleri (ışıkla tetikleme), Şekil 13.25b'de gösterilmiştir. Şekilde, jonksiyon sıcaklığındaki bir artışın, elemanı çalıştırmak için gerekli ışık enerjisindeki bir düşmeyle sonuçlandığına dikkat edin.

LASCR'nin ilginç bir uygulaması, Şekil 13.26'daki VE ve VEYA devreleridir. Yalnızca $LASCR_1$ ve $LASCR_2$ üzerine ışık düştüğü zaman herbiri için uygulanabilir kısa devre eşdeğeri oluşacak ve yük üzerinde besleme gerilimi görünecektir. VEYA devresinde ise $LASCR_1$ ve $LASCR_2$'ye uygulanan ışık enerjisinin sonucunda yük üzerinde kaynak gerilimi görünecektir.

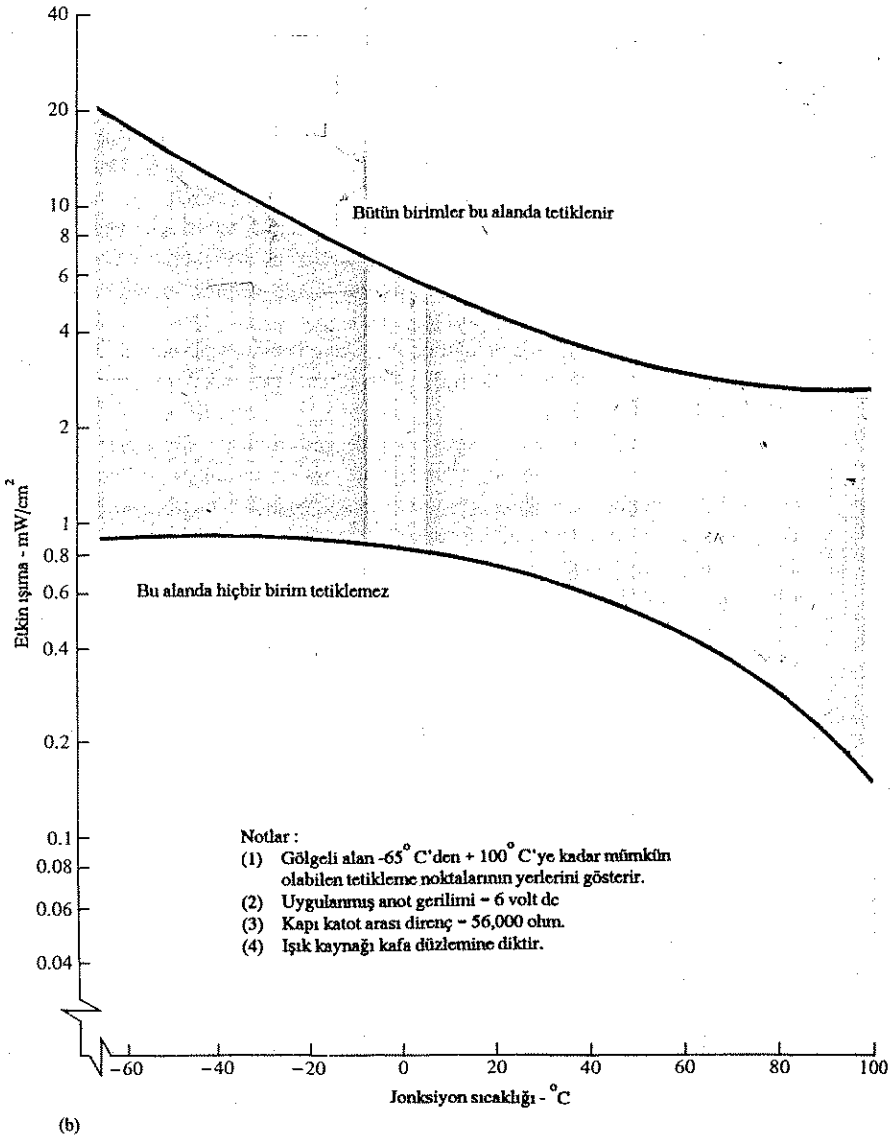
LASCR'nin ışığa en duyarlı olduğu durum, kapı ucunun açık olduğu durumdur. Şekil 13.2b'da gösterildiği gibi duyarlılık, kapı direnci eklemek suretiyle biraz azaltılabilir ve kontrol edilebilir.

İkinci bir LASCR uygulaması Şekil 13.27'de gösterilmiştir. Bu, elektromekanik rölenin analog yarıiletken versiyonudur. Bunun, giriş ile anahtarlama elemanı arasında tam bir yalıtım sağladığına dikkat edin. Şekilde görüldüğü gibi, enerjilendirme akımı ışık yayan diyot veya lamba üzerinden geçebilir. Gelen ışık LASCR'nin iletime geçerek kaynak tarafından oluşturulan akımın yük üzerinden akmasını mümkün kılacaktır. LASCR, $S_1$ sıfırlama anahtarıyla kapatılabilir. Bu sistemin, elektromekanik anahtar karşısında, uzun ömürlü olması, mikrosaniye düzeyinde tepkiye sahip bulunması, küçük boyutlu olması ve temas titreşimini gidermesi gibi ek avantajları da vardır.




(a)

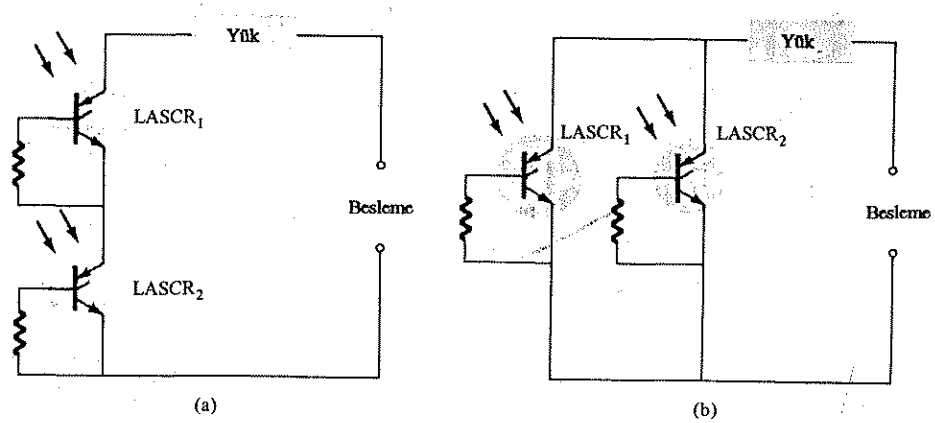
Şekil 13.25 LASCR : (a) görünüşü ve uç tanımları; (b) ışık-tetikleme karakteristikleri. (General Electric Company'nin izniyle)



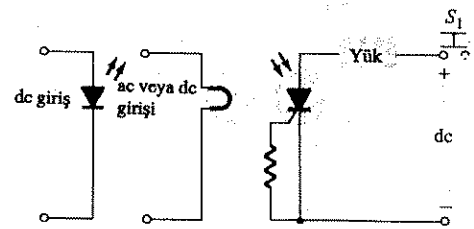

(b)

Şekil 13.25 *(devamı)*






Şekil 13.26 LASCR optoelektronik mantık devreleri : (a) VE kapısı-yüke enerji vermek için gereken LACSR1 ve LASCR2 girişleri; (b) VEYA kapısı-LASCR1 veya LASCR2'ye giriş, yüke enerji aktaracaktır.

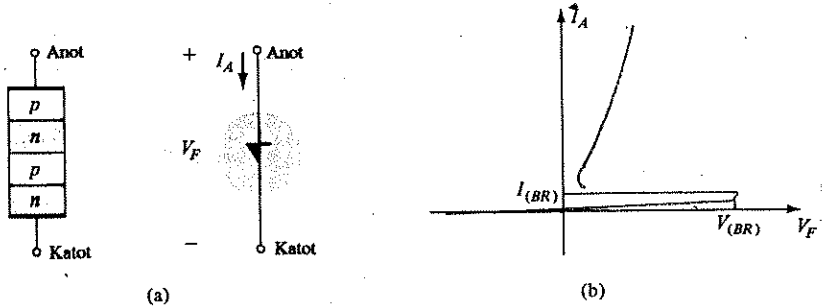



Şekil 13.27 Mandallama rölesi (General Electric Semiconductor Division'un izniyle.

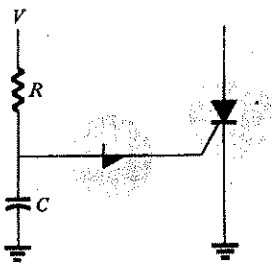
## 13.10 SHOCKLEY DİYODU

Shockley diyodu, grafik sembolüyle birlikte Şekil 13.28a'da gösterildiği gibi, yalnızca iki dış ucu bulunan dört katmanlı bir pnpn diyotudur. Elemanın karakteristikleri (Şekil 13.28b) $I_G = 0$ değerine sahip SCR'ninkilerle tamamen aynıdır. Karakteristiklerin de gösterdiği gibi eleman, kırılma gerilimine ulaşana kadar kesim (kapalı) durumundadır (açık devre eşdeğeri); tam bu gerilime ulaşıldığında çığ koşulları gelişir ve eleman iletime geçer (kısa devre eşdeğeri).

Shockley diyodunu SCR için tetikleme anahtarı olarak kullanıldığı yaygın bir uygulama, Şekil 13.29'da gösterilmiştir. Devre enerjilendiğinde, kondansatör üzerindeki gerilim, kaynak gerilimine doğru dolmaya başlayacaktır. Kondansatör üzerindeki gerilim önce Shockley diyodunu sonra SCR'yi iletime geçirmeye yetecek yüksekliğe ulaşır.




Şekil 13.28 Shockley diyodu: (a) temel yapısı ve sembolü ; (b) karakteristiği.




Şekil 13.29 Shockley diyodunun bir uygulaması - SCR'nin tetiklenmesi.

## 13.11 DİYAK

Diyak temel olarak, iki yönde de tetiklemeyi mümkün kılan iki adet paralel yarıiletken katmanının ters birleşimidir. Şekil 13.30a'da verilen eleman karakteristikleri, her iki yönde de kırılma gerilimi olduğunu açıkça gösterir. Bu iki yönlü tetikleme özelliğinden, ac uygulamalarında tam olarak yararlanılmasını mümkün kılar.



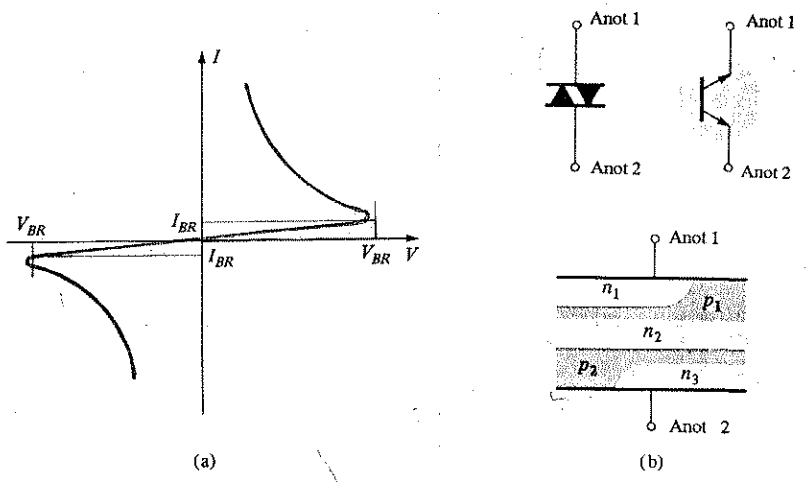
Diyakın yarı iletken katmanlarının temel düzenlemesi ve grafik sembolü Şekil 13.30b'de gösterilmiştir. Uçlardan hiç birinin katot olarak gösterilmediğine dikkat edin. Bunun yerine anot 1 (veya elektrot 1) ve anot 2 (veya elektrot 2) vardır. Anot 1, anot 2'ye göre pozitif olduğunda, kullanılan yarı iletken katmanlar $p_1n_2p_2$ ve $n_3$'tür. Anot 2'nin anot 1'e göre pozitif olması durumunda ise, $p_2n_2p_1$ ve $n_1$'dir.

Şekil 13.30'da görünen birimde kırılma gerilimlerinin genlikleri birbirine çok yakındır fakat minumum 28 V'tan maksimum 42 V'a kadar değişebilir. Bunlar arasında, veri sayfasında verilen aşağıdaki denklemle belirlenen bir ilişki vardır:

$$V_{BR_1} = V_{BR_2} \pm \%\ 10\ V_{BR_2} \tag{13.1}$$

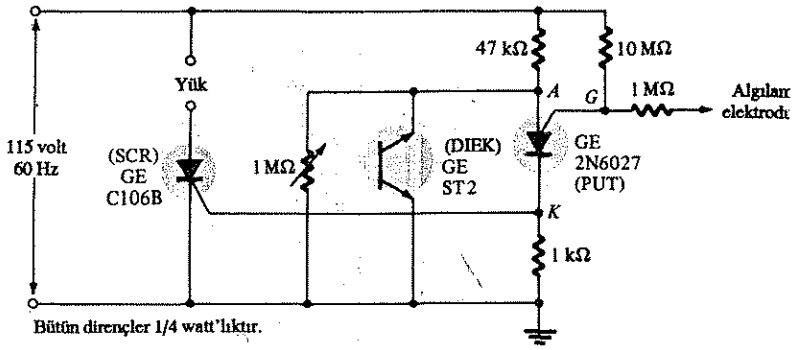
Her bir eleman için akım düzeylerinin ($I_{B_1}$ ve $I_{B_2}$) genlikleri de birbirlerine çok yakındır. Şekil 13.30'daki birim için her iki akım düzeyi de 200 $\mu$A = 0.2 mA civarındadır.

Diyakın yaklaşma dedektöründe kullanımı Şekil 13.31'de gösterilmiştir. Yüke seri bir SCR'nin kullanıldığına ve algılama elektroduna doğrudan bağlanmış programlanabilir tek-jonksiyonlu transistöre (Bölüm 13.13'de açıklanacaktır) dikkat edin.



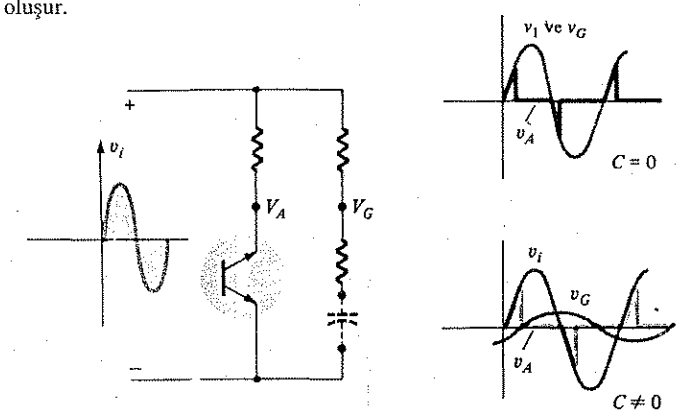

Şekil 13.30 Diyak: (a) karakteristiği; (b) sembolleri ve temel yapısı. (General Electric Company'nin izniyle.)

İnsanın vücudu algılama elektroduna yaklaştıkça elektrot ile toprak arasındaki kapasitans artacaktır. Programlanabilir UJT (PUT), anot gerilimi ($V_A$), kapı gerilimi ($V_G$)'den en azından 0.7 V büyük olduğu zaman (silisyum için) ateşlenen (kısa devre




Şekil 13.31 Yaklaşma dedektörü veya temas anahtarı. (General Electric Semiconductor Products Division'un izniyle.)

durumuna geçen) bir elemandır. Programlanabilen eleman iletime geçmeden (açılmadan) önce sistem esas itibariyle Şekil 13.32'deki gibidir. Giriş gerilimi yükseldikçe, şekilde görüldüğü gibi diyak gerilimi $V_G$, ateşleme potansiyeline ulaşılıncaya kadar girişi izleyecektir. Daha sonra diyak iletime geçecek ve uçlardaki gerilim, önemli ölçüde düşecektir. Diyakın, ateşlenene kadar esas itibariyle açık devre olduğuna dikkat edin. Kapasitif eleman konulmadan önce $V_G$ gerilimi girişle aynı olacaktır. Şekilde gösterildiği gibi $V_A$ ve $V_G$ girişi izleyeceği için, $V_A$, $V_G$'den hiç bir zaman 0.7 V'tan daha büyük olamaz ve elemanı iletime geçiremez. Bununla beraber kapasitif eleman konulduğu zaman $V_G$ gerilimi şekilde görüldüğü gibi, giriş geriliminden artan bir açıyla geride kalacaktır. Bu nedenle $V_A$'nın $V_G$'yi .7 V aştığı bir nokta gelişir ve bu noktada programlanabilir eleman ateşlenir. Bu noktada PUT üzerinde yoğun bir akım oluşarak $V_K$ gerilimini yükseltir ve SCR'yi iletime sokar. Daha sonra, yaklaşan kişinin varlığına tepki olarak yük üzerinde kuvvetli bir SCR akımı oluşur.




Şekil 13.32 Kapasitif elemanın, Şekil 13.31'deki devrenin davranışı üzerine etkisi.



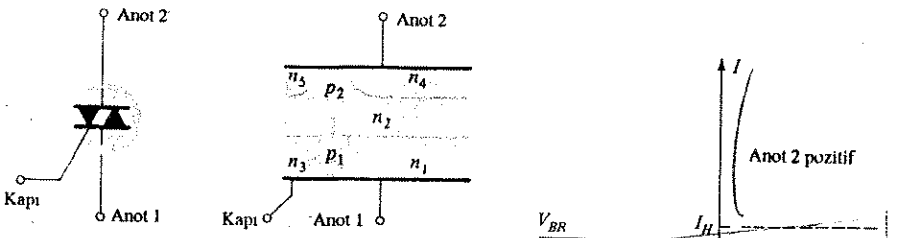
Aşağıda, bir diğer önemli güç kontrol elemanını (triyak) ele alırken diyakın ikinci bir uygulamasını göreceğiz (Şekil 13.34).

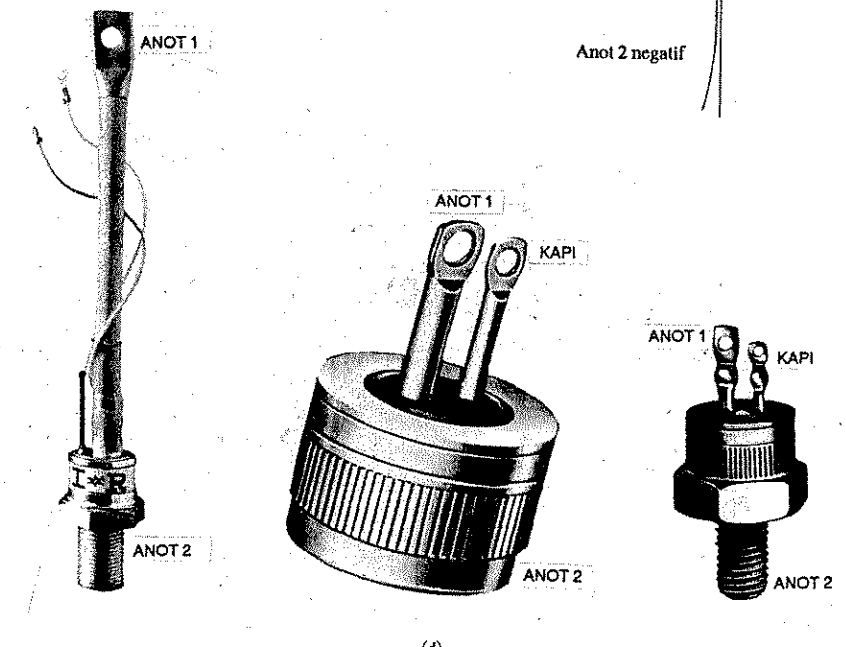
## 13.12 TRİYAK

Triyak temel olarak iki yöndeki iki yanal elemanın iletime geçme koşullarını kontrol etmek için kapı ucu eklenmiş bir diyaktır. Başka bir deyişle, SCR için gösterilene çok benzer bir yoldan, kapı akımı elemanın davranışını her iki yönde de kontrol edebilir. Bununla beraber triyakın birinci ve üçüncü eksenindeki karakteristikler, Şekil 13.33c'de görüldüğü gibi diyakınkilerden biraz farklıdır. Her iki yöndeki tutma akımının diyak karakteristiklerinde bulunmadığına dikkat edin.

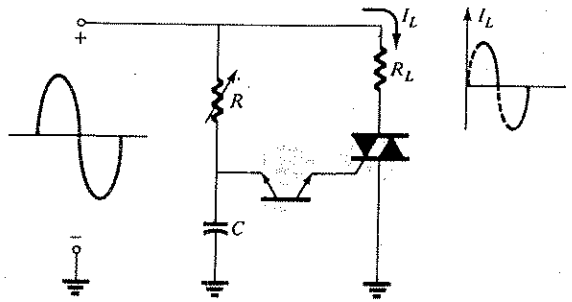
Elemanın grafik sembolü ve yarı iletken katmanlarının dağılımı, fotoğraflarıyla birlikte Şekil 13.33'te gösterilmiştir. Mümkün olan her iletim yönü için, kapı ucuna uygulanan sinyalle kontrol edilebilen duruma sahip bir yarıiletken katmanları birleşimi vardır.

Triyakın temel bir uygulaması Şekil 13.32'te verilmiştir. Bu düzenlemede triyak, giriş sinüzoidal sinyalin pozitif ve negatif kısımları sırasında açıp kapanarak yüke uygulanan gücü kontrol eder. Devrenin giriş sinyalinin pozitif kısmı sırasındaki davranışı, Şekil 13.29'daki Shockley diyotununkine oldukça benzer. Bu düzenlemenin avantajı, giriş sinyalinin negatif kısmında da aynı tepkinin elde edilmesidir, çünkü hem diyak hem de triyak ters yönde ateşlenecebilmektedir. Yük üzerindeki akımın sonuçtaki dalga şekli Şekil 13.34'te verilmiştir. $R$ direnci değiştirilerek iletim açısı kontrol edilebilir. Günümüzde 10 kW'tan fazla yüklerle kullanılabilen elemanlar mevcuttur.




Şekil 13.33 Triyak : (a) sembolü; (b) tabaka yapısı; (c) tipik karakteristikleri; (d) fotoğrafları.




Şekil 13.34 Triyak uygulaması Faz (güç) kontrolü.

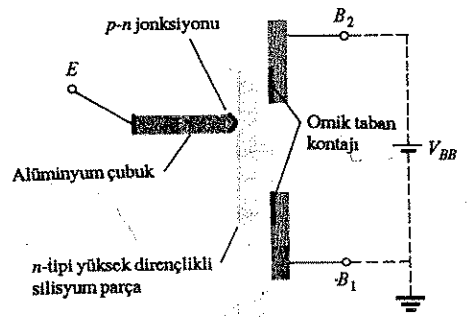




## 13.13 TEK JONKSİYONLU TRANSİSTÖR

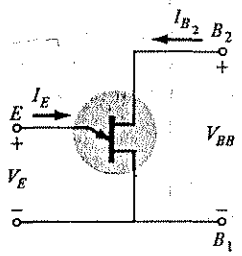
Son zamanlarda tek jonksiyonlu transistöre (UJT) yönelik ilgi, SCR'de olduğu gibi büyük bir hızla artmaktadır. İlk kez 1948 yılında geliştirilmiş olmasına rağmen 1952 yılına kadar piyasaya sürülmemiştir. Düşük birim maliyetiyle birlikte elemanın mükemmel karakteristikleri, çeşitli uygulamalardaki kullanımını aranır hale getirmiştir. Uygulama alanları arasında osilatörler, tetikleme devreleri, testere dişi üreteçleri, faz kontrol devreleri, zamanlama devreleri, iki kararlı devreler ve gerilim veya akım düzenlemeli kaynaklar sayılabilir. Elemanın normal çalışma koşulları altında genelde düşük güç çekmesi gerçeği, nispeten daha etkili sistemler tasarlama çabalarında büyük kolaylık sağlamaktadır.

UJT, Şekil 13.35'teki temel yapıya sahip üç uçlu bir elemandır. Az katkılı $n$ tipi (yüksek direnç karakteristiğine sahip) silisyum malzeme tabakası, bir yüzün her iki ucuna bağlanan iki baz kontağına ve öteki yüzüne alaşımlanan bir aluminyum çubuğa sahiptir. Elemanın $p$-$n$ joksiyonu, alüminyum çubuk ile $n$-tipi silisyum tabaka arasındaki sınıra yerleştirilmiştir. Tek jonksiyonlu denmesinin nedeni, tek bir $p$-$n$ joksiyonu bulunmasıdır. Başlangıçta iki baz kontağına sahip olması nedeniyle çift bazlı diyot olarak anılıyordu. Şekil 13.35'teki alüminyum çubuğun silisyum tabakaya karıştırıldığı noktada baz 2 kontağının baz 1 kontağına bitişik olduğuna ve $V_{BB}$'den dolayı baz 2 ucunun baz1 ucuna göre daha pozitif olduğuna dikkat edin. Her birinin etkisi aşağıdaki paragraflarda açıklanacaktır.




Şekil 13.35 Tek jonksiyonlu transistör (UJT) : Temel yapısı.

Tek jonksiyonlu transistörün sembolü Şekil 13.36'da verilmiştir. Emetör bacağının, *n* tip malzemenin tabakası olarak gösterilen dikey çizgiye belli bir açıyla çizildiğine dikkat edin. Ok, eleman ileri öngerilimliyken, aktifken veya iletim durumundayken klasik akım (delik) akışının yönünü gösterir.




Şekil 13.36 Tek jonksiyonlu transistörün sembolü ve temel öngerilimleme devresi.

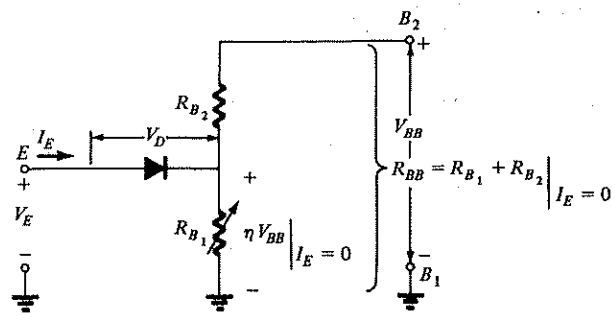
UJT'nin devre eşdeği Şekil 13.37'de gösterilmiştir. Bu eşdeğer devrenin basitliğine dikkat edin: iki direnç (biri basit, diğeri değişken) ve tek bir diyottan oluşur. $R_{B_1}$ direnci, değişken (ayarlanabilir direnç) olarak gösterilmiştir, çünkü büyüklüğü $I_E$ akımına bağlı olarak değişir. Aslında örnek bir tek jonksiyonlu transistör için $R_{B_1}$ direnci, $I_E$'nin 0'dan 50 $\mu$A'e kadar değişimine karşılık olarak, 5 k$\Omega$'dan 50 $\Omega$'a kadar değişebilir. Bazlar arası direnci $R_{BB}$, $I_E = 0$ iken elemanın $B_1$ ile $B_2$ uçları arasındaki dirençtir ve aşağıdaki denklemle ifade edilir:

$$R_{BB} = (R_{B_1} + R_{B_2})\big|_{I_E = 0} \tag{13.2}$$

($R_{BB}$ tipik olarak 4 ile 10 k$\Omega$ aralığındadır.) Şekil 13.35'teki aluminyum çubuğun konumu, $I_E = 0$ iken $R_{B_1}$ ve $R_{B_1}$ direncinin nisbi değerlerini belirleyecektir. $V_{R_{B_1}}$'in büyüklüğü ($I_E = 0$ iken) gerilim bölücü kuralıyla aşağıdaki gibi bulunur:

$$V_{R_{B_1}} = \frac{R_{B_1} V_{BB}}{R_{B_1} + R_{B_2}} = \eta V_{BB}\bigg|_{I_E = 0} \tag{13.3}$$






Şekil 13.37 UJT'nin eşdeğer devresi.

Yunan $\eta$ harfi (eta), elemanın öz uzaklaştırma (intrinsic stand-off) oranı olarak adlandırılır ve aşağıdaki eşitlikle tanımlanır:

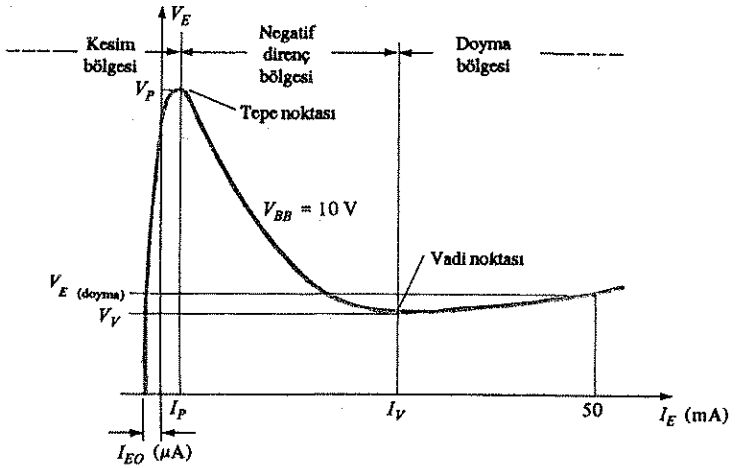
$$\eta = \frac{R_{B_1}}{R_{B_1} + R_{B_2}}\bigg|_{I_E = 0} = \frac{R_{B_1}}{R_{BB}} \tag{13.4}$$

$V_{RB} = \eta V_{BB}$'den diyotun ileri gerilim düşmesi $V_D$'den (0.35 → 0.7 V) daha büyük emetör potansiyellerinde ($V_E$) diyot ateşlenecek, kısa devre durumuna geçecek (ideal olarak) ve $R_{B_1}$ üzerinden $I_E$ akımı akmaya başlayacaktır. Emetör ateşleme potansiyeli aşağıdaki denklemle verilir:

$$V_p \; \eta V_{BB} + V_D \tag{13.5}$$

$V_{BB} = 10$ V için örnek tek jonksiyonlu transistörün karakteristikleri Şekil 13.38'de gösterilmiştir. Tepe noktasının solundaki emetör potansiyelleri için, $I_E$ genliğinin, $I_{EO}$'dan (mikroamperler mertebesinde ölçülür) hiç bir zaman büyük olmayacağına dikkat edin. $I_{EO}$ akımı, klasik iki kutuplu transistörün $I_{CO}$ ters yöndeki kaçak akımına oldukça benzer. Şekilde görüldüğü gibi bu bölge kesim bölgesi diye adlandırılır. $V_E = V_p$ noktasında iletim başladıktan sonra $V_E$ emetör potansiyeli, $I_E$'deki artışla birlikte düşecektir. Bu da daha önce tartışıldığı gibi, $I_E$ akımının artması için $R_{B_1}$ direncinin azalmasının tam karşılığıdır. Dolayısıyla bu elemanın, yukarıda anılan uygulama alanlarında büyük bir güvenlikle kullanılabilmesini sağlayacak kadar kararlı olan bir negatif direnç bölgesi vardır. En sonunda vadi noktasına erişilecek

ve $I_E$'deki herhangi bir artış, elemanı doyma bölgesine sokacaktır. Bu bölgede karakteristikler, Şekil 13.37'deki eşdeğer devrede bulunan yarıiletken diyodunkilere yaklaşır.




Şekil 13.38 UJT statik emetör karakteristik eğrisi.

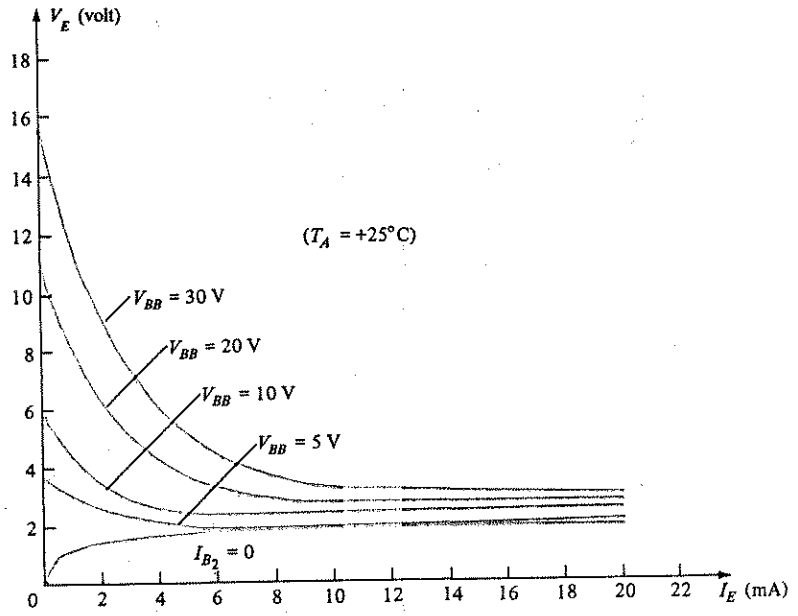
Dirençteki azalma, iletim kurulduğu zaman *p*-tipi alüminyum çubuktan, *n* tipi tabakaya enjekte edilen deliklerden kaynaklanmaktadır. n-tipi malzemedeki deliklerin artışı, tabaka içindeki serbest elektronların sayısının artmasına neden olacak; bu da iletkenliği ($G$) artırırken direnci azaltacaktır ($R\downarrow = 1/G\uparrow$). Tek jonksiyonlu transistörün önemli diğer üç parametresi $I_p$, $V_V$ ve $I_V$'dir. Bunlar Şekil 13.38'te gösterilmiştir. Anlamları ise açıklama gerektirmeyecek kadar açıktır.

Emetör karakteristikleri, normalde gözüktükleri haliyle Şekil 13.39'da verilmiştir. Yatay ölçek miliamper düzeyinde olduğu için $I_{EO}$'nun ($\mu$A) açıkça görülmediğine dikkat edin. Her bir eğrinin düşey eksenle kesişimi, ilgili $V_p$ değerine karşılık gelir. Sabit $\eta$ ve $V_D$ değerleri için $V_p$ değeri, $V_{BB}$'ye bağlı olarak değişecektir, yani,

$$V_p\uparrow = \eta V_{BB}\uparrow + V_D$$

($\eta V_{BB}\uparrow$: sabit)






Şekil 13.39 UJT'ye ilişkin tipik statik emetör-karakteristik eğrileri.

Tipik UJT özellikleri Şekil 13.40b'de verilmiştir. Son birkaç paragrafta verilen bilgiler temelinde, niceliklerden her birinin kolayca anlaşılması gerekir. UJT uç tanımlamaları ve fotoğrafı aynı şekilde gösterilmiştir. Baz uçlarının karşı karşıya olmasına karşılık emetör ucunun bu ikisinin arasında olduğuna dikkat edin. Buna ek olarak, yüksek potansiyele bağlanan baz ucu, kılıfın kenarındaki uzantıya daha yakındır.

UJT'nin oldukça yaygın bir uygulaması SCR gibi diğer elemanları tetiklemesidir. Böyle bir tetikleme devresinin temel elemanları Şekil 13.41'de gösterilmiştir. R1 direncinin, $R_1$ ile belirlenen yük çizgisinin, negatif direnç bölgesinde eleman karakteristiklerinden, yani tepe noktasının sağından, ancak Şekil 13.42'de gösterildiği gibi vadi noktasının solundan geçmesini sağlayacak büyüklükte seçilmesi gerekir.

**Mutlak maksimum anma değerleri : (25° C)**

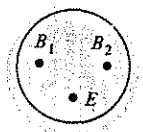
| | |
|---|---|
| Güç Harcanımı | 300 mw |
| Emetör akımının ortalama değeri | 50 ma |
| Emetör akımının tepe değeri | 2 amper |
| Ters yönde uygulanabilen emetör gerilimi | 30 volt |
| Bazlararası gerilim | 35 volt |
| Çalışma Sıcaklık Aralığı | -65°C - +125°C |
| Saklama Sıcaklık Aralığı | -65°C - +150°C |

**Elektriksel Karakteristikler : (25°C)**

| | | Min. | Tipik | Maks. |
|---|---|---|---|---|
| ÖZ uzak tutma oranı | | 0.56 | 0.65 | |
| ($V_{BB}$ = 10 V) | $\eta$ | 0.56 | 0.65 | 0.75 |
| Bazlararası direnç (kΩ) | | | | |
| ($V_{BB}$ = 3 V, $I_E$ = 0) | $R_{BB}$ | 4.7 | 7 | 9.1 |
| Emetör doyma gerilimi | | | | |
| ($V_{BB}$ = 10 V, $I_E$ = 50 ma) | $V_{E\ (SAT)}$ | | 2 | |
| Ters yönde akabilen emetör akımı | | | | |
| ($V_{BB}$ = 30 V, $I_{B1}$ = 0) | $I_{EO}$ | | 0.05 | 12 |
| Tepe noktası emetör akımı | $I_{P\ (\mu A)}$ | | 0.04 | 5 |
| ($V_{BB}$ = 25 V) | | | | |
| Vadi noktası akımı | | | | |
| ($V_{BB}$ = 20 V) | $I_V$ (mA) | 4 | 6 | |

(b)

(a)




(c)

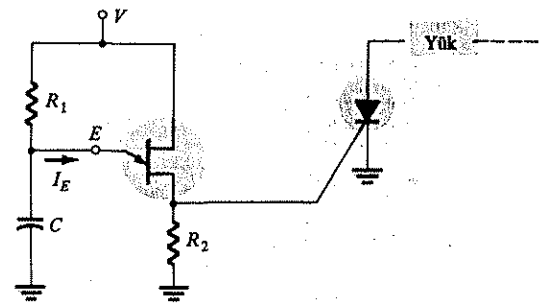
Şekil 13.40 UJT : (a) görüntüşü; (b) özellik sayfası; (c) uç tanımlaması.

Eğer yük çizgisi tepe noktasının sağından geçemezse, eleman iletime girmez (açılamaz). $I_{R_1} = I_P$ ve $V_E = V_P$ koşulunu sağlayan tepe noktasını ele alırsak, açılma (iletme) koşulunu sağlayan bir R1 denklemi kurabiliriz. ($I_{R_1} = I_P$ denklemi geçerlidir, çünkü tam o anda kondansatörün dolma akımı sıfırdır; yani, kondansatör söz konusu anda dolma durumundan boşalma durumuna geçmektedir.) Daha sonra tepe noktasında $V$-$I_1$ . $I_{R_1} = V_E$ ve $R_1 = (V\text{-}V_E)/I_{R_1} = (V\text{-}V_P)/I_P$ olur. Ateşlemeyi sağlamak için:

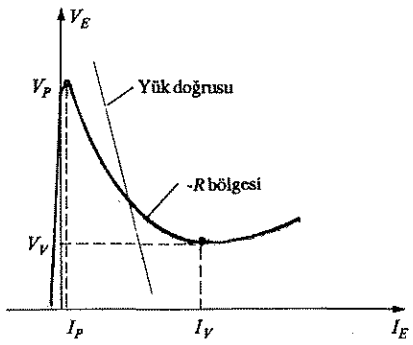
$$R_1 < \frac{V - V_P}{I_P} \qquad (13.6)$$

olmalıdır.






Şekil 13.41 SCR'nin UJT ile tetiklenmesi.




Şekil 13.42

Vadi noktasında $I_E = I_V$ ve $V_E = V_V$ olduğu için

$$V - I_{R_1} R_1 = V_E$$
$$V - I_V R_1 = V_V$$

olur

ve

$$R_1 = \frac{V - V_V}{I_V}$$

veya kesime gitmeyi (kapanmayı) sağlamak için

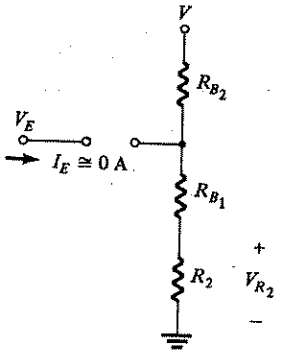
$$R_1 > \frac{V - V_V}{I_V} \tag{13.7}$$

olmalıdır.

Dolayısıyla $R_1$ aralığı

$$\frac{V - V_V}{I_V} < R_1 < \frac{V - V_P}{I_P} \tag{13.8}$$

ile sınırlıdır. $R_2$ direnci, $I_E \cong 0$ A iken SCR'nin Şekil 13.43'teki $V_{R2}$ gerilimi tarafından iletime geçirilmesini engellemek için yeterli kadar küçük seçilmelidir. $V_{R2}$ gerilimi:




Şekil 13.43 $I_E \cong 0$ A olması halinde tetiklenme devresi.

$$V_{R_2} \cong \frac{R_2 V}{R_2 + R_{BB}} \quad \Big|_{I_E \cong 0\,A} \tag{13.9}$$

C kondansatörü ilerde göreceğimiz gibi tetikleme darbeleri arasındaki zaman aralığını ve her bir darbenin süresini belirler.

Sabit dc besleme gerilimi V uygulandığı anda $v_E = v_C$ gerilimi Şekil 13.44'te görüldüğü gibi $\tau = R_1C$ zaman sabitiyle $V_V$'den V volta doğru dolmaya başlayacaktır.



Dolma süresine ilişkin genel denklem şöyledir:

$$v_C = V_V + (V - V_V)(1 - e^{-t/R_1C}) \tag{13.10}$$

Şekil 13.44'e dikkat edilirse $R_2$'nin üzerindeki gerilim, bu dolma periyodu süresince (13.9). denklem yardımıyla bulunur. $v_C = v_E = V_p$ olduğu zaman, UJT iletim durumuna girecek ve kondansatör, $\tau = (R_{B1} + R_2)\,C$ zaman sabitiyle belirlenen bir oranda $R_{B1}$ ve $R_2$ üzerinden boşalacaktır.

$v_C = v_E$ gerilimi için boşalma denklemi şöyledir:

$$v_C \cong V_p e^{-t/(R_{B1} + R_{B2})C} \tag{13.11}$$

Emetör akımının artmasına bağlı olarak $R_{B_1}$'in artması ve $R_1$ ve $V$ gibi diğer devre elemanlarının boşalma oranını ve nihai seviyeyi etkilemesi nedeniyle (13.11). denklem biraz karmaşıktır. Bununla beraber eşdeğer devre Şekil 13.45'teki gibidir ve $R_1$ ve $R_{B_2}$ değerleri tipik olarak, $C$ kondansatörünü çevreleyen Thevenin devresini çok az etkiler. $V$ gerilimi önemli ölçüde yüksek bile olsa, yaklaşık değer temelinde gerilim bölücünün Thevenin gerilimine katkısı ihmal edilebilir.

Boşalma süresinde Şekil 13.46'daki küçültülmüş eşdeğerin kullanılması, $V_{R_2}$'nin tepe değeri için aşağıdaki yaklaşık değeri verir:

$$V_{R_2} \cong \frac{R_2(V_P - 0.7)}{R_2 + R_{B_1}} \tag{13.12}$$

Şekil 13.44'teki $t_1$ süresi aşağıdaki gibi belirlenebilir:

$$v_C \text{ (dolma)} = V_V + (V - V_V)(1 - e^{-t/R_1C})$$

$$= V_V + V - V_V - (V - V_V) - e^{-t/R_1C}$$

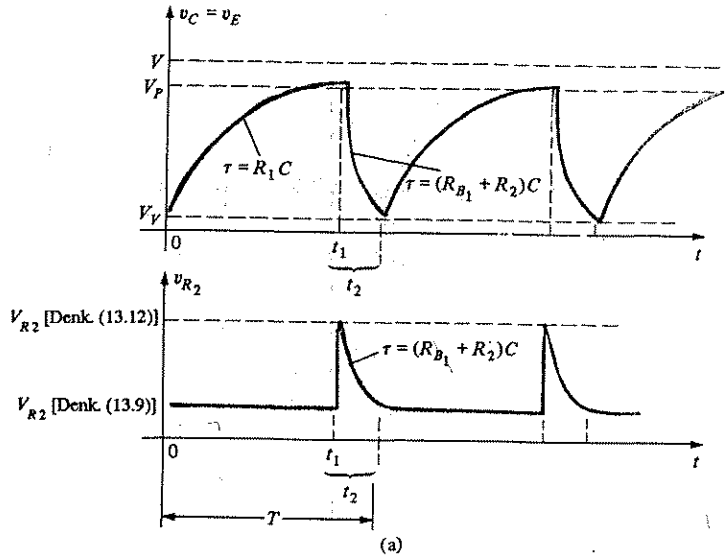
$$= V - (V - V_V) - e^{-t/R_1C}$$

$v_C = V_p$, $t = t_1$ olduğu zaman $V_P = V - (V - V_V) - e^{-t/R_1C}$, veya

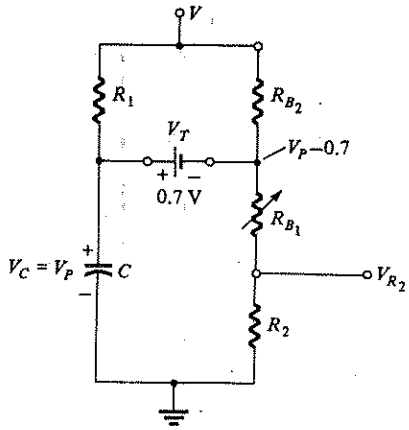
$$\frac{V_P - V}{V - V_V} = -e^{-t_1/R_1C}$$

ve

$$-e^{-t_1/R_1C} = \frac{V - V_P}{V - V_V}$$




(a)




(b)

Şekil 13.44 (a) Şekil 13.41'deki devrenin tetikleme devresinin dolma ve boşalma fazları; (b) UJT'nin açık olma durumuna karşılık gelen eşdeğer devre.

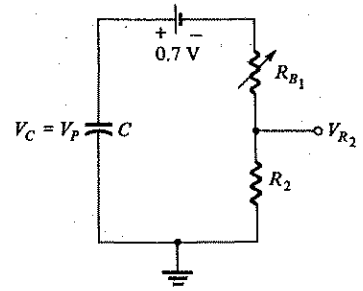
logaritma kullanarak ;

$$\log_e -e^{-t_1/R_1C} = \log_e \frac{V - V_P}{V - V_V}$$

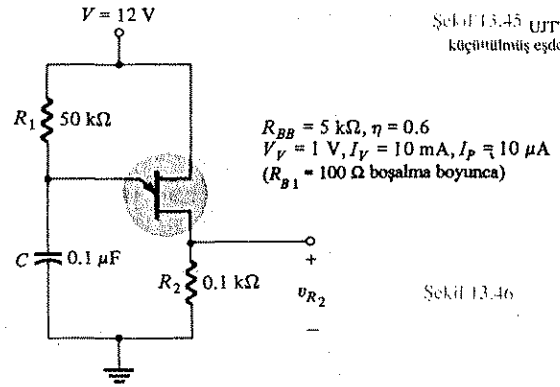
ve

$$\frac{-t}{R_1C} = \log_e \frac{V - V_P}{V - V_V}$$






Şekil 13.45 UJT'nin iletim durumundaki küçültülmüş eşdeğer devre.




Şekil 13.46

buradan

$$t_1 = R_1 C \log_e \frac{V - V_V}{V - V_P} \tag{13.13}$$

Boşalma periyodu için $t_1$ ile $t_2$ arasındaki süre, (13.11) denklemiyle aşağıdaki gibi bulunur:

$$v_C \text{ (boşalma)} = V_p e^{-t/(R_{B1} + R_2)C}$$

$t_1$, $t = 0$ olacak şekilde alınırsa

$$t = t_2 \text{ iken } \quad v_C = V_V$$

ve $$V_V = V_p e^{-t_2/(R_{B_1} + R_2)C}$$

veya $$e^{-t_2/(R_{B_1} + R_2)C} = \frac{V_V}{V_P}$$

logaritma özelliklerini kullanarak

$$\frac{-t_2}{(R_{B_1} + R_2)C} = \log_e \frac{V_V}{V_P}$$

ve
$$\boxed{t_2 = (R_{B_1} + R_2)C \log_e \frac{V_V}{V_P}} \qquad (13.14)$$

Bir saykılı tamamlamak için geçen süre Şekil 13.44'te $T$ ile tanımlanmıştır. Yani,

$$\boxed{T = t_1 + t_2} \qquad (13.15)$$

SCR'nin düzenlemeden çıkarılması (iptal edilmesi) halinde devre, Şekil 13.44'teki dalga şeklini üreten bir gevşeme osilatörü gibi davranacaktır. Osilasyon frekansı aşağıdaki gibi belirlenir:

$$\boxed{f_{osc} = \frac{1}{T}} \qquad (13.16)$$

Birçok sistemde $t_1 >> t_2$ ve

$$T \cong t_1 = R_1 C \log_e \frac{V - V_V}{V - V_P}$$

Birçok durumda $V >>> V_V$ olduğu için

$$T \cong t_1 = R_1 C \log_e \frac{V}{V - V_P}$$
$$= R_1 C \log_e \frac{1}{1 - V_P/V}$$

Ama (13.5) denklemindeki $V_o$'nın etkisini ihmal edersek $\eta = V_p/V$ ve

$$T \cong R_1 C \log_e \frac{1}{1 - \eta}$$

veya
$$\boxed{f \cong \frac{1}{R_1 C \log_e [1/(1 - \eta)]}} \qquad (13.17)$$



ÖRNEK 13.1

Şekil 13.46'da verilen gevşeme osilatörü için
(a) $I_E = 0$ A için $R_{B1}$ ve $R_{B2}$'yi bulun.
(b) UJT'yi iletime geçirmek için gereken $V_p$ gerilimi hesaplayın.
(c) UJT'nin ateşlenmesini sağlamak için (13.8) denklemle bulunan izin verilen değer aralığında $R_1$ direncinin hesaplayın.
(d) Boşalma fazı esnasında $R_{B1} = 100\ \Omega$ ise osilasyon frekansını bulun.
(e) Tam bir saykıl boyunca $v_C$'nin dalgaşeklini kabataslak çizin.
(f) Tam bir saykıl boyunca $V_{R_2}$'nin dalga şeklini kabataslak çizin.

Çözüm:

(a) $$\eta = \frac{R_{B_1}}{R_{B_1} + R_{B_2}}$$

$$0.6 = \frac{R_{B_1}}{R_{BB}}$$

$$R_{B_1} = 0.6R_{BB} = 0.6(5\ \text{k}\Omega) = 3\ \text{k}\Omega$$

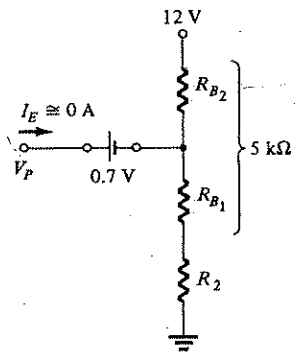
$$R_{B_2} = R_{BB} - R_{B_1} = 5\ \text{k}\Omega - 3\ \text{k}\Omega = 2\ \text{k}\Omega$$

(b) $v_C = V_p$ noktasında, $I_E = 0$ A ile devam edersek, aşağıdaki değerlere sahip olan Şekil 13.47'deki devre elde edilecektir:

$$V_P = 0.7 + \frac{(R_{B_1} + R)\ 12}{R_{B_1} + R_{B_2} + R_2}$$

$$= 0.7 + \frac{R_{BB}\ (3\ \text{k}\Omega + 0.1\ \text{k}\Omega)\ 12}{5\ \text{k}\Omega + 0.1\ \text{k}\Omega} = 0.7 + 7.294$$

$$\cong 8\ \text{V}$$




Şekil 13.47

(c) $$\frac{V - V_V}{I_V} < R_1 < \frac{V - V_P}{I_P}$$

$$\frac{12 - 1}{10\ \text{mA}} < R_1 < \frac{12 - 8}{10\ \mu\text{A}}$$

$$1.1\ \text{k}\Omega < R_1 < 400\ \text{k}\Omega$$

$R_1 = 50\ \text{k}\Omega$ direnci bu aralığın içinde kalır.

(d) $$t_1 = R_1 C \log_e \frac{V - V_V}{V - V_P}$$

$$= (50 \times 10^3)(0.1 \times 10^{-6}) \log_e \frac{12 - 1}{12 - 8}$$

$$= 5 \times 10^{-3} \log_e \frac{11}{4} = 5 \times 10^{-3}(1.01)$$

$$= 5.05\ \text{ms}$$

$$t_2 = (R_{B_1} + R_2) C \log_e \frac{V_P}{V_V}$$

$$= (0.1\ \text{k}\Omega + 0.1\ \text{k}\Omega)(0.1 \times 10^{-6}) \log_e \frac{8}{1}$$

$$= (0.02 \times 10^{-6})(2.08)$$

$$= 41.6\ \mu\text{s}$$

ve $$T = t_1 + t_2 = 5.05\ \text{ms} + 0.0416\ \text{ms}$$
$$= 5.092\ \text{ms}$$

buradan $$f_{\text{osilasyon}} = \frac{1}{T} = \frac{1}{5.092 \times 10^{-3}} \cong 196\ \textbf{Hz}$$

(13.17) denkleminden

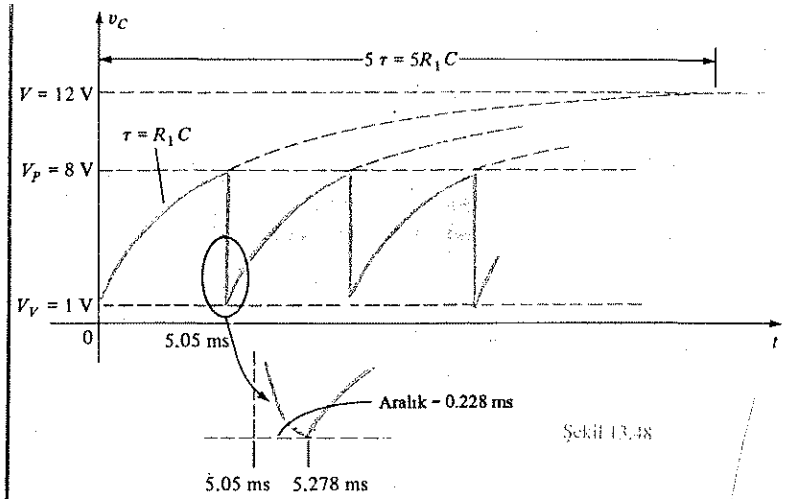
$$f \cong \frac{1}{R_1 C \log_e [1/(1 - \eta)]}$$

$$= \frac{1}{5 \times 10^{-3} \log_e 2.5}$$

$$= 218\ \textbf{Hz}$$

(e) Şekil 13.48'e bakınız.






Şekil 13.48

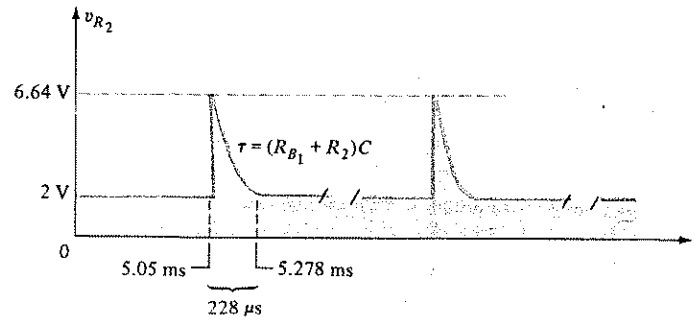
(f) Dolma fazı boyunca, (Denklem 13.9)

$$V_{R_2} = \frac{R_2 V}{R_2 + R_{BB}} = \frac{0.1\ \text{k}\Omega(12)}{0.1\ \text{k}\Omega + 5\ \text{k}\Omega} = 0.235\ \textbf{V}$$

$v_C = V_P$ (13.12 denklemi) olduğunda,

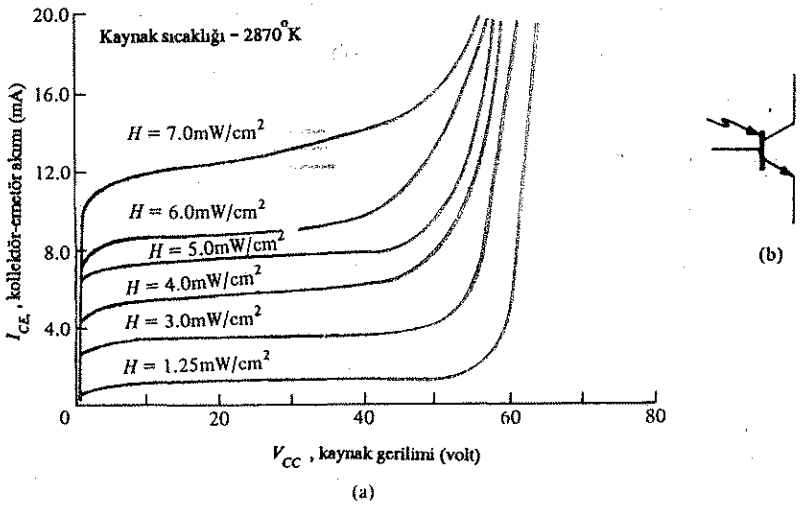
$$V_{R_2} \cong \frac{R_2(V - 0.7)}{R_2 + R_{B_1}} = \frac{0.1\ \text{k}\Omega(8 - 0.7)}{0.1\ \text{k}\Omega + 0.1\ \text{k}\Omega}$$

$$= 3.65\ \textbf{V}$$



## 13.14 FOTOTRANSİSTÖRLER

Fotoelektrik elemanların temel davranışları, fotodiyot açıklamaları altında daha önce sunulmuştu. Burada ise foto algılama özelliği bulunan kollektör-baz $p$-$n$ jonksiyonuna sahip bir fototransistörü ele alarak bu tartışmayı genişleteceğiz. Fotoelektrik etkilerin sebep olduğu akım, transistörün baz akımıdır. Işıkla oluşan baz akımını $I_A$ ile gösterirsek sonuçta akacak kollektör akımı, yaklaşık olarak aşağıdaki gibidir:

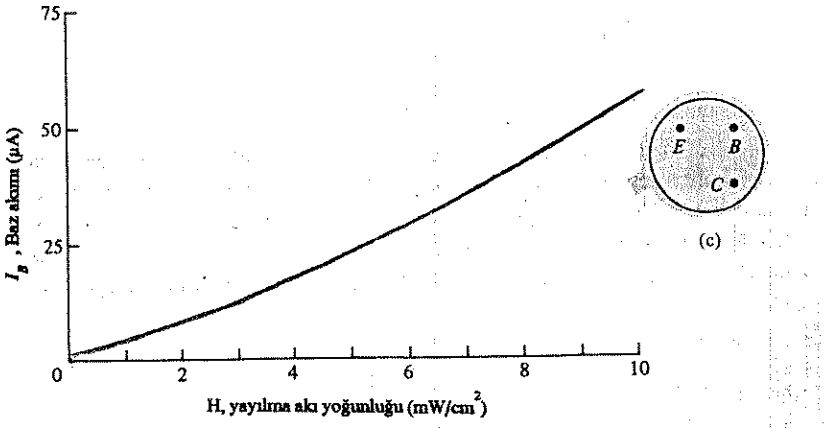


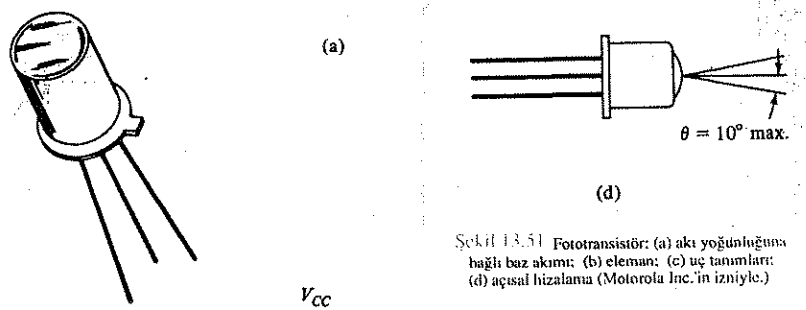

Şekil 13.50 Fototransistör : (a) Kollektör karakteristikleri (MRD 300) ; (b) sembolü. (Motorola Inc.'in izniyle)

$$I_c \cong h_{fe} I_\lambda \tag{13.18}$$

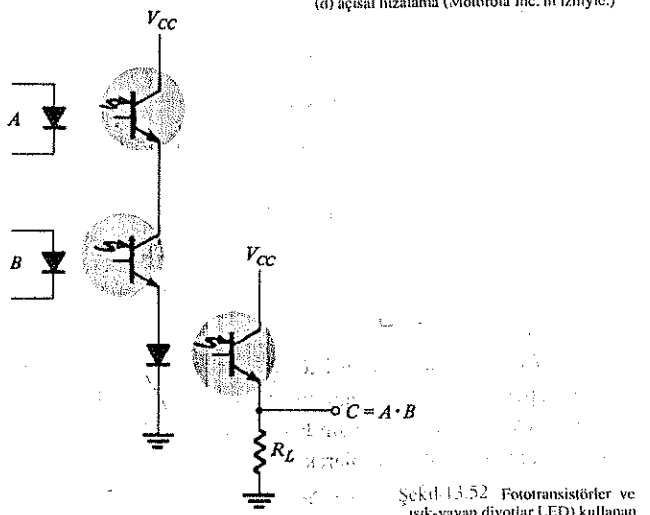
Şekil 13.50'de, tipik bir fototransistörün karakteristikleri verilmiştir. Bu eğriler ile tipik iki kutupulu transistörün eğrileri arasındaki benzerliklere dikkat edin. Beklendiği gibi, ışık şiddetindeki artışın karşılığı kollektör akımını artıracaktır. artıştır. Santimetre kare başına miliwatt olarak ifade edilen ışık şiddeti biriminin daha iyi hatırlanması için, Şekil 13.51a'da akı şiddetinin fonksiyonu olarak baz akımının bir grafiği verilmiştir. Artan akı yoğunluğuna bağlı olarak baz akımındaki üstel artışa dikkat edin. Aynı şekilde fototransistörün uç tanımlamaları ve açısal ayarlamayla birlikte kaba bir çizimi de verilmiştir.






Şekil 13.51 Fototransistör: (a) akı yoğunluğuna bağlı baz akımı; (b) eleman; (c) uç tanımları; (d) açısal hizalama (Motorola Inc.'in izniyle.)




Şekil 13.52 Fototransistörler ve ışık-yayan diyotlar LED) kullanan yüksek yaltımlı bir VE kapısı.

Fototransistörün uygulama alanları arasında delikli kart okuyucuları, bilgisayar

mantık devreleri, aydınlatma kontrol devreleri (otoban, vs), seviye göstergeleri, röleler ve sayma sistemleri sayılabilir.

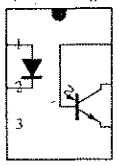
Üç fotoransistör ve üç LED kullanılan yüksek yalıtımlı bir VE kapısı Şekil 13.52'de gösterilmiştir. LED'ler, eleman üzerindeki ileri akımla belirlenen şiddette bir ışık yayan yarı iletken elemanlardır. 3. Bölümde verilen bilgilerin yardımıyla, devre davranışını anlamak nispeten kolaydır. "Yüksek yalıtım" terimi, giriş ve çıkış devreleri arasında elektriksel bağlantı olmadığı anlamına gelir.

## 13.15 OPTİK YALITICILAR

Optik yalıtıcı, yukarıda anlatılan karakteristiklerin birçoğunu kendinde toplayan bir elemandır. Bu, hem silisyum diyot, Darlington transistör çifti veya SCR gibi bir fotodetektör, hem de bir kızılötesi LED içeren bir pakettir. Her bir elemanın dalgaboyu tepkisi, olabildiğince büyük bir bağlaşım (kuplaj) ölçüsü sağlamayı mümkün kılacak kadar birbirine yakın (aynı) olacak şekilde tasarlanır. Şekil 13.53'te fotograflarıyla birlikte, iki olası yonga düzenlemesi verilmiştir. Işığın geçmesini sağlamak için, yapıdaki her bir eleman kümesi arasına saydam bir yalıtma malzemesi (görülmez) konulmuştur. Bunların tepki süresi o kadar küçüktür ki, Megahertz düzeylerinde veri iletmek için kullanılabilirler.

ISO-LIT 1

(Üst Görünüş)

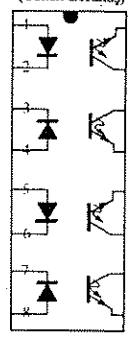



| Bacak No. | İşlev |
|---|---|
| 1 | anot |
| 2 | katot |
| 3 | bağlı değil |
| 4 | emetör |
| 5 | kollektör |
| 6 | baz |

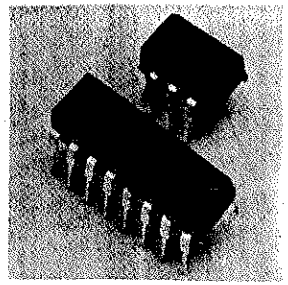
LED yongası 2.nolu bacaktadır
Fototranzistör yongası
5 no.lu bacaktadır

ISO-LIT Q1

(Üstten Görünüş)




| Bacak No. | İşlev |
|---|---|
| 1 | anot |
| 2 | katot |
| 3 | katot |
| 4 | anot |
| 5 | anot |
| 6 | katot |
| 7 | katot |
| 8 | anot |
| 9 | emetör |
| 10 | kollektör |
| 11 | kollektör |
| 12 | emetör |
| 13 | emetör |
| 14 | kollektör |
| 15 | kollektör |
| 16 | emetör |



Şekil 13.53 İki litroniks optik yalıtıcı. (Litronix Inc.'in izniyle.)



IL-1 modelinin maksimum anma değerleri ve elektriksel karakteristikleri Şekil 13.45'te verilmiştir. $I_{CEO}$'nun nanoamper düzeyinde ölçüldüğüne ve LED ile transistörün güç kaybının hemen hemen aynı olduğuna dikkat edin.

Herbir kanal için tipik opto-elektronik karakteristik eğrileri Şekil 13.55'ten Şekil 13.59'a kadar olan eğrilerde gösterilmiştir. Düşük sıcaklıklarda sıcaklığın çıkış akımı üzerindeki etkisinin belirgin olmasına karşılık, oda sıcaklığında (25°C) ve üstünde tepki düzeyinin daha düşük olduğuna dikkat edin. Daha önce de belirtildiği gibi $I_{CEO}$ düzeyi, gelişen tasarım ve yapım teknikleriyle daha da iyileşmektedir (ne kadar düşükse o kadar iyidir). Şekil 13.55'te sıcaklık 75°C'nin üstüne çıkana kadar 1 $\mu$A'e erişmeyiz. Şekil 13.56'daki transfer karakteristikleri, giriş LED akımı (ışık akısını belirler) ile çakış taransistörünün (baz akımı gelen akım tarafından belirlenir) kollektör akımının sonuçlarını karşılaştırır. Aslında Şekil 13.57, $V_{CE}$ geriliminin sonuçtaki kollektör akımını çok az etkilediğini gösterir. Şekil 13.58'de, optik yalıtıcının anahtarlama süresinin, akımın artmasına bağlı olarak azaldığını görmek ilginçtir; çünkü birçok elemanda bunun tersi söz konusudur. 6 mA'lik kollektör akımı ve 100 Ω'luk $R_L$ yükü için anahtarlama süresi yalnızca 2 $\mu$s'dir. Sıcaklığın fonksiyonu olarak bağıntılı çıkışın grafiği Şekil 13.59'da verilmiştir.

Transistör kuplajının şematik gösterimi Şekil 13.53'te yer almaktadır. Fotodiyot, foto-Darlington ve foto-SCR optik yalıtıcılarının şematik gösterimleri ise Şekil 13.60'da verilmiştir.

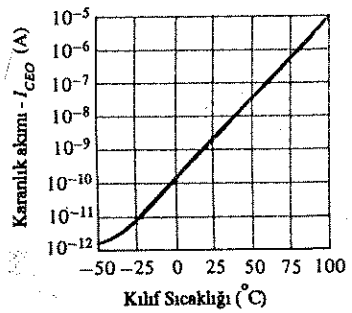
(a) Maksimum anma değerleri

| | |
|---|---|
| Galyum arsenit LED (her bir kanal) IL-1 | |
| Güç harcanımı 25°C'de | 200 mW |
| 25°C'den doğrusal düşme | 2.6 mW/°C |
| Sürekli ileri yönde akım | 150 mA |
| Algılayıcı silisyum fototaransistör (her kanal) IL-1 | |
| Kollektör-emetör arası kırılma gerilimi | 200 mW |
| Emetör-kollektör arası kırılma gerilimi | 2.6 mW/°C |
| Kollektör-baz arası kırılma gerilimi | 30 V |
| Paket IL-1 | 7 V |
| 25°C'lik ortam sıcaklığında paketin toplam güç harcaması (LED artı algılayıcı) | 70 V |
| 25°C'den doğrusal düşme | 250 mW |
| Saklama sıcaklığı | 3.3 mW/°C |
| Çalışma sıcaklığı | -55°C den + 150°C'ye |
| | -55°C'den + 100°C'ye |

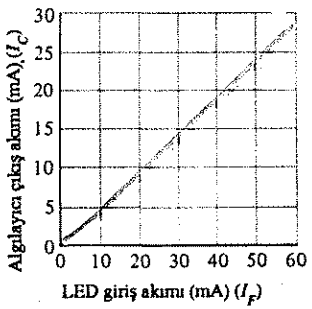
(b) Her bir kanal için elektiriksel karakteristikler (25°C'lik ortam Sıcaklığında)

| Parametre | Min. | Tip | Maks | Birim | Test Koşulları |
|---|---|---|---|---|---|
| Galyum arsenit LED | | | | | |
| İleri yön gerilimi | | 1.3 | 1.5 | V | $I_F = 60$ mA |
| Ters yön gerilimi | | 0.1 | 10 | μA | $V_R = 3.0$ V |
| Kapasitans | | 100 | | pF | $V_R = 0$ |
| Fototransistörlü algılayıcı | | | | | |
| $BV_{CEO}$ | 30 | | | V | $I_C = 1$mA |
| $I_{CEO}$ | | 5.0 | 50 | nA | $V_{CE} = 10$ V, IF = 0 |
| Kollektör-emetör kapasitansı | | 2.0 | | pf | $V_{CE} = 0$ |
| $BV_{CEO}$ | 7 | | | V | $I_E = 100$ μA |
| Diğer elemanlarla birlikte olduğunda karakteristikler | | | | | |
| dc akım transfer oranı | 0.2 | 0.35 | | | $I_F = 10$ mA, $V_{CE} = 10$ V |
| Kapasitans, girişten çıkışa | | 0.5 | | pF | |
| Kırılma gerilimi | 2500 | | | V | DC |
| direnç, girişten çıkışa | | 100 | | GΩ | |
| $V_{DOY}$ | | | 0.5 | V | $I_C = 1.6$ mA, $I_F = 16$ mA |
| Yayılma gecikmesi | | | | | |
| $t_D$ *ÇALIŞMA (ON)* | | 6.0 | | μs | $R_L = 2.4$ kΩ, $V_{CE} = 5$ V |
| $t_D$ *DURMA (OFF)* | | 25 | | μs | $I_F = 16$ mA |

Şekil 13.54 Litroniks IL-1 optik-yalıtıcı.

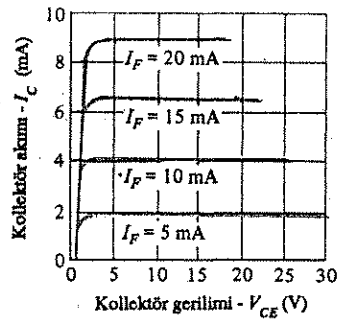



Şekil 13.55 Sıcaklığa bağlı karanlık akımı ($I_{CEO}$).

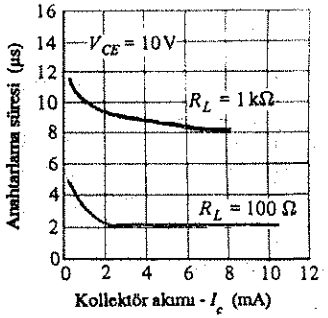



Şekil 13.56 Transfer karakteristiği.

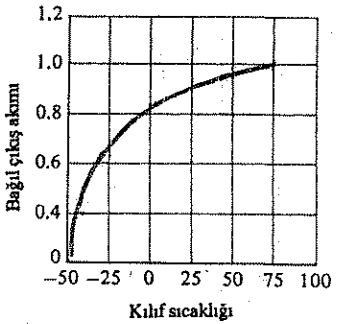




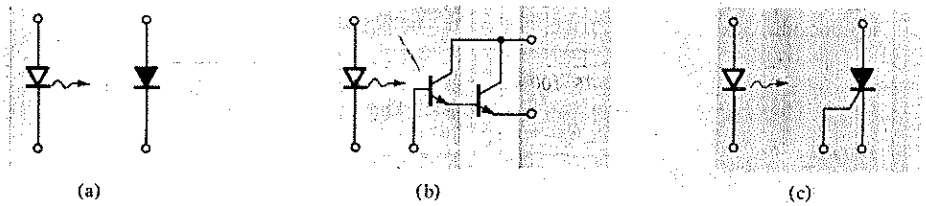

Şekil 13.57 Dedektörün çıkış karakteristikleri.




Şekil 13.58 Kollektör akımına bağlı anahtarlama süresi



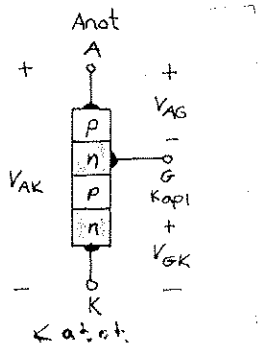

Şekil 13.59 Sıcaklığa bağlı bağıl çıkış.



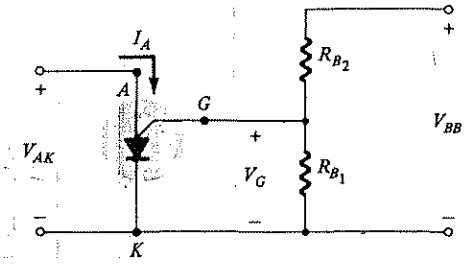

Şekil 13.60 Optik-yalıtıcılar: (a) fotodiyot; (b) foto-Darlington; (c) foto-SCR.

## 13.16 PROGRAMLANABİLİR TEK JONKSİYONLU TRANSİSTÖR

Adındaki benzerliğe rağmen programlanabilir tek jonksiyonlu transistörün (PUT) gerçek yapısı ve çalışma modu tek jonksiyonlu transistörden tamamen farklıdır. Bu adın verilmesinin nedeni bu iki elemanın I-V karakteristiklerinin ve uygulamalarının benzer olmasıdır.




Şekil 13.61 Programlanabilir UJT (PUT).




**Şekil 13.62** PUT'un temel öngerilimleme devresi.

Şekil 13.61'de gösterildiği gibi PUT, kapı ucu doğrudan iki p-tipi tabaka arasındaki *n*-tipi tabakaya bağlanmış dört katmanlı bir pnpn elemanıdır. Elemanın sembolü ve temel öngerilimleme düzenlemesi Şekil 13.62'te verilmiştir. Sembolün de düşündürdüğü gibi, esas itibarıyla PUT, tipik SCR karakteristiklerinin aynısının oluşturulmasını sağlayan bir kontrol mekanizması bulunan bir SCR'dir. "Programlanabilir" teriminin kullanılmasının nedeni, UJT için tanımlanan $R_{BB}$, $\eta$ ve $V_p$ değerlerinin, $R_{B_1}$, $R_{B_2}$ dirençleriyle ve $V_{BB}$ kaynak gerilimiyle kontrol edilebilmesidir. Şekil 13.62'de, $I_G = 0$ iken gerilim bölücü kuralı uygulanarak

$$V_G = \frac{R_{B_1}}{R_{B_1} + R_{B_2}} V_{BB} = \eta V_{BB} \tag{13.19}$$

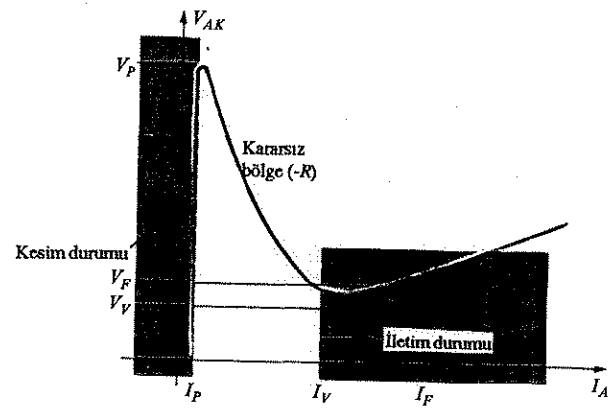
Burada

$$\eta = \frac{R_{B_1}}{R_{B_1} + R_{B_2}}$$

UJT için tanımlandığı gibidir.



Eleman karakteristikleri Şekil 13.63'te verilmiştir. Şekilde görüldüğü üzere, kesim durumu ($I$ alçak, $V$; 0 ile $V_p$ arasında) ve iletim durumu ($I \geq I_V$, $V \geq = V_V$), UJT'de oluşan karasız bölgeyle ayrılmıştır. Yani, eleman kararsız durumda kalmaz (sadece kesim yada iletim durumlarına kayacaktır).




Şekil 13.63 PUT Karakteristikleri.

Ateşleme potansiyeli ($V_p$) veya elemanı ateşlemek için gereken gerilim aşağıdaki denklemle verilmiştir:

$$V_p = \eta V_{BB} + V_D \tag{13.20}$$

Bu da UJT için tanımlanan gerilimdir. Ancak $V_p$, Şekil 13.61'deki $V_{AK}$ gerilim düşmesini gösterir (ileten diyot üzerindeki ileri gerilim düşümü). Silisyumda $V_D$ değeri tipik olarak 0.7 V'tur. Dolayısıyla,

$$V_{AK} = V_{AG} + V_{GK}$$

$$V_p = V_D + V_G$$

ve

$$V_p = \eta V_{BB} + 0.7 \quad \text{Silisyum} \tag{13.21}$$

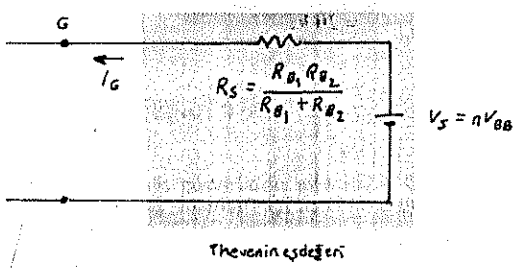
Ancak yukarıda belirttiğimiz gibi $V_G = \eta V_{BB}$ olduğundan

$$V_p = V_G + 0.7 \quad \text{Silisyum} \tag{13.22}$$

UJT durumunda hem $R_{B1}$ hem de $R_{B2}$'nin, elemanın en büyük direncini ve omik baz kontaklarını gösterdiğini hatırlayın (her ikisine de ulaşılamaz). Yukarıda verilen bilgilerden, $R_{B1}$ ve $R_{B2}$'nin,$\eta$ ve dolayısıyla $V_G$'nin ayarlanmasını sağlayan dış elemanlar olduğunu görürüz. Başka bir deyişle, elemanı iletime geçirmek için $V_p$ düzeyinin belli ölçülerde kontrol edilmesi gerekmektedir.

PUT'un ve UJT karakteristiklerinin benzer olmasına rağmen PUT'un tepe ve vadi akımları, benzer anma değerlere sahip UJT'ninkinden daha düşüktür. Buna ek olarak, PUT'un minumum çalışma gerilimi de düşüktür.

Şekil 13.62'deki kapı ucunun sağındaki devrenin Thevenin eşdeğirini alırsak, 13.64'teki devre elde edilir. Sonuçtaki $R_1$ direnci önemlidir, çünkü Iv akımının düzeyini etkilemesi nedeniyle bilgi (spesifikasyon) sayfalarında sık sık yer almaktadır.




Şekil 13.64 Şekil 13.54'de kapı ucunun sağında kalan devreye ilişkin Thevenin eşdeğeri.

Elemanın temel çalışması, Şekil 13.63 referans alınarak incelenebilir. Kesim durumundaki bir eleman, $V_G$ ve $V_D$ ile tanımlanan $V_p$ gerilimine ulaşılıncaya kadar durum değiştirimeyecektir. $I_P$'ye ulaşılıncaya kadar akım düzeyi çok düşük olacaktır; bu da bir açık devre eşdeğeri verecektir, çünkü $R = V$ (yüksek)/$I$(alçak), yüksek bir direnç seviyesiyle sonuçlanacaktır. $V_p$'ye ulaşıldığı zaman eleman, kararsız bölge vasıtasıyla iletime geçecektir; bu noktada gerilim düşük, ancak akım yüksektir; bu da $R = V$(alçak)/I(yüksek) gibi oldukça küçük bir uç direnciyle sonuçlanacaktır. Bu ise yaklaşık değer temelinde bir kısa devre eşdeğerini gösterir. Dolayısıyla eleman, esasında $R_{B1}$, $R_{B2}$ ve $V_{BB}$ ile belirlenen bir noktada tamamen açık devre durumundan kısa devre durumuna çevrilmiştir. Eleman, iletim (açık)



durumuna geçtikten sonra $V_G$'nin kesilmesi (iptal edilmesi) elemanı kesime (kapanmaya) götürmeyecektir. Akımın, tutma düzeyinin altına indirilmesi için $V_{AK}$ gerilim düzeyinin yeterince düşürülmesi gerekir.

ÖRNEK 13.2

Eğer $\eta = 0.8$, $V_p = 10.3$ ve $R_{B2} = 5\text{k}\Omega$ olarak verilmişse bir silisyum PUT'a ilişkin $R_{B1}$ ve $V_{BB}$ değerlerini bulun.

Çözüm:

(13.19) Denkleminden,

$$\eta = \frac{R_{B_1}}{R_{B_1} + R_{B_2}} = 0.8$$

$$R_{B_1} = 0.8(R_{B_1} + R_{B_2})$$
$$0.2\, R_{B_1} = 0.8\, R_{B_2}$$
$$R_{B_1} = 4\, R_{B_2}$$
$$R_{B_1} = 4(5\ \text{k}\Omega) = \mathbf{20\ k\Omega}$$

(13.20) Denkleminden,

$$V_p = \eta V_{BB} + V_D$$
$$10.3 = (0.8)(V_{BB}) + 0.7$$
$$9.6 = 0.8 V_{BB}$$
$$V_{BB} = \mathbf{12\ V}$$

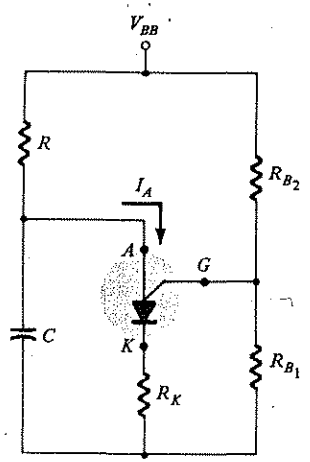
PUT'un popüler uygulamalarından biri Şekil 13.65'teki gevşeme osilatörüdür. Kaynağın bağlandığı anda kondansatör $V_{BB}$ volta doğru yüklenmeye başlayacaktır, çünkü bu noktada hiç bir anot akımı yoktur. Dolma eğrisi Şekil 13.66'da verilmiştir.

$V_p$ ateşleme potansiyeline ulaşmak için gerekli $T$ peryodu yaklaşık olarak:

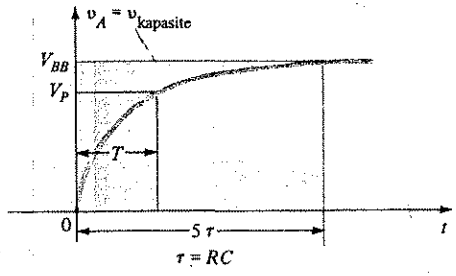
$$T \cong RC \log_e \frac{V_{BB}}{V_{BB} - V_P} \tag{13.23}$$

veya $V_p \cong \eta V_{BB}$ olduğu zaman

$$T \cong RC \log_e \left(1 + \frac{R_{B_1}}{R_{B_2}}\right) \tag{13.24}$$




Şekil 13.65 PUT'la oluşturulmuş bir gevşeme osilatörü devresi.




Şekil 13.66 Şekil 13.65'teki C kondansatörüne ait değişim dalgası.

Kondansatör üzerindeki gerilim $V_p$'ye eşit olduğu anda eleman ateşlenecek ve PUT üzerinde $I_A = I_p$'lik bir akım oluşacaktır. Eğer $R$ çok büyükse, $I_p$ akımı oluşamaz ve eleman ateşlenemez. Bu geçiş noktasında:

$$I_p R = V_{BB} - V_P$$

ve

$$R_{\text{maks}} = \frac{V_{BB} - V_P}{I_P} \tag{13.25}$$

$R_{\text{maks}}$'tan daha büyük herhangi bir $R$ değerinin, $I_p$'den daha küçük bir akıma yol açacağını göstermek için alt indis eklenmiştir. Osilasyon üretmek için, $R$ düzeyinin de $I_V$'den az olması gerekir. Başka bir deyişle elemanın kararsız bölgeye girmesini ve daha sonra kesim (kapalı) durumuna geri dönmesini istiyoruz. Yukarıdakine benzer bir akıl yürütmeyle :

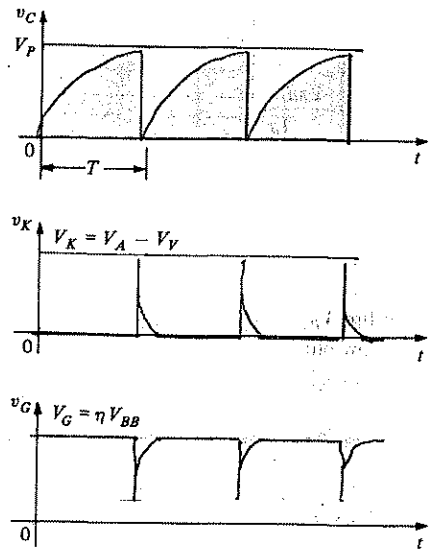
$$R_{\text{min}} = \frac{V_{BB} - V_V}{I_V} \tag{13.26}$$

Yukarıdaki tartışma, bir osilasyon sisteminde $R$ değerinin aşağıdaki gibi sınırlanmasını gerektirir:

$$R_{\text{min}} < R < R_{\text{maks}}$$



$V_A$, $V_G$ ve $V_K$ dalga şekilleri Şekil 13.67'de verilmiştir. $T$'nin, $V_A$'nın yüklenebileceği (dolabileceği) maksimum gerilimi belirlediğine dikkat edin. Eleman ateşlendikten sonra kapasitör, PUT ve $R_K$ üzerinden hızla boşalacak ve şekilde gösterilen düşmeye neden olacaktır. Kuşkusuz, kısa, ancak yoğun akım nedeniyle $V_K$'nın da aynı zamanda tepeye ulaşacağı açıktır. $V_G$ gerilimi $V_G$ düzeyinden, 0 voltun biraz üstünde bir düzeye hızlı bir şekilde düşecektir. Kondansatör gerilimi düşük bir düzeye indiği zaman PUT tekrar kesime gidecek ve dolum saykılı tekrarlanacaktır. $V_G$ ve $V_K$ üzerindeki etkileri Şekil 13.67'de gösterilmiştir.




Şekil 13.67 Şekil 13.65'deki PUT osilatörünün dalga şekilleri.

## ÖRNEK 13.3

Eğer $V_{BB} = 12$ V, $R = 20$ kΩ, $C = 1$ μF, $R_K = 100$ Ω, $R_{B1} = 10$kΩ, $R_{B2} = 5$ kΩ, $I_P = 100$ μA, $V_V = 1$ V, ve $I_V = 5.5$ mA ise şu değerleri bulun:

(a) $V_P$.

(b) $R_{\text{maks}}$ ve $R_{\text{min}}$

(c) $T$ ve osilasyon frekansı

(d) $v_A$, $v_G$ ve $v_K$'nın dalga şekilleri.

Çözüm:

(a) (13.20) Denkleminden: $V_p = \eta V_{BB} + V_D$

$$= \frac{R_{B_1}}{R_{B_1} + R_{B_2}} = V_{BB} + 0.7$$

$$= \frac{10\ \text{k}\Omega}{10\ \text{k}\Omega + 5\ \text{k}\Omega}(12) + 0.7$$

$$= (0.67)(12) + 0.7 = \mathbf{8.7\ V}$$

(b) (13.25) Denkleminden :

$$R_{maks} = \frac{V_{BB} - V_P}{I_P}$$

$$= \frac{12 - 8.7}{100 \times 10^{-6}} = 33\ \text{k}\Omega$$

(13.26) Denkleminden :

$$R_{min} = \frac{V_{BB} - V_V}{I_V}$$

$$= \frac{12 - 1}{5.5 \times 10^{-3}} = 2\ \text{k}\Omega$$

$$R:\ 2\ \text{k}\Omega < 20\ \text{k}\Omega < 33\ \text{k}\Omega$$

(c) (13.23) Denklemi :

$$T = RC \log_e = \frac{V_{BB}}{V_{BB} + V_P}$$

$$= (20 \times 10^3)(1 \times 10^{-6}) \log_e \frac{12}{12 - 8.7}$$

$$= 20 \times 10^{-3} \log_e \quad (3.64)$$

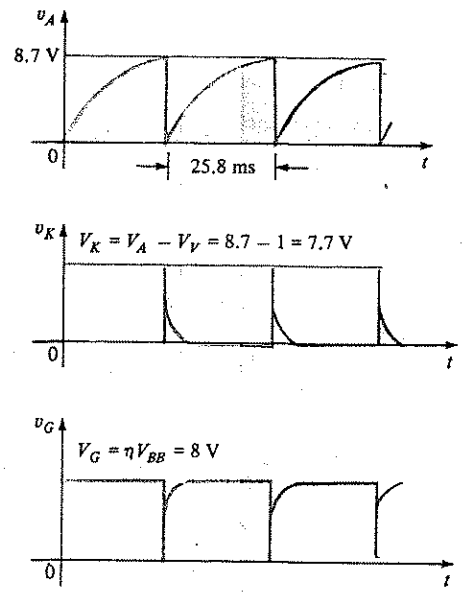
$$= 20 \times 10^{-3}\ (1.29)$$

$$= \mathbf{25.8\ ms}$$

$$f = \frac{1}{T} = \frac{1}{25.8 \times 10^{-3}} = \mathbf{38.8\ Hz}$$

(d) Şekil 13.68'de gösterildiği gibi,






Şekil 13.68 Şekil 13.3'deki osilatörün dalga şekilleri.

## PROBLEMLER

### § 13.3

1. SCR'nin temel davranışını, iki-transistörlü eşdeğer devreyi kullanarak kendi sözcüklerinizle ifade edin.

2. Bir SCR'nin kapatılmasına ilişkin iki tekniği açıklayın.

3. Üreticinin elkitabına veya veri sayfalarına başvurarak kapama devresinin şemasını çıkarın. Eğer yapabiliyorsanız, devrenin kapama etkisini açıklayın.

4. (a) SCR karakteristikleri, yüksek geçit akımı düzeylerine çıkıldığında, hangi iki uçlu eleman karakteristiklerine yaklaşmaktadır.
   (b) $V_{(BR)F^+}$'den daha düşük bir sabit anot-katot geriliminde; geçit akımının, mak-

simum değerinden sıfıra düşürülmesinin, SCR'nin ateşlenmesi üzerinde ne gibi bir etkisi olacaktır?

(c) $I_G$ = 0'dan daha düşük bir sabit geçit akımında, geçit geriliminin $V_{(BR)F}$'nin altına düşürülmesinin SCR'nin ateşlenmesi üzerinde ne gibi bir etkisi olacaktır?

(d) $I_G$'nin artırılmasının tutma akımı üzerindeki etkisi ne olacaktır?

**5.** (a)

(b) (a) şıkkını 10 mA'lık kapı akımıyla tekrarlayın.

(c) 2.6 V'luk kapı gerilimi, elemanı oda sıcaklığında tetikler mi?

(d) $V_G$ = 6 V, $I_G$ = 800 mA ateşleme koşulları için iyi bir seçim midir? Yoksa $V_G$ = 4 V, $I_G$ = 1.6 A'mı tercih edilmelidir? Nedenini açıklayın.

§ 13.5

**6.** Şekil 13.11b'de, iletim sırasında SCR üzerindeki potansiyeldeki kayıp neden çok küçüktür?

**7.** Şekil 13.12'de, azalan $R_1$ değerlerinin, neden artan bir iletim açısıyla sonuçlandığını açıklayın.

**8.** Şekil 13.13'deki doldurma devresine bakın.

(a) 1:1 oranlı transformatör kullanılması halinde tam dalga doğrultulmuş sinyalin dc düzeyini bulun.

(b) Pil doldurulmadığı zaman 11 V düzeyinde kalıyor ise, $SCR_1$ üzerindeki anot-katot arası gerilim düşümü ne kadardır?

(c) $V_R$'nin olabilecek en büyük değeri nedir? ($V_{GK} \cong 0.7$ V)

(d) (c) şıkkının maksimum değerinde, $SCR_2$'nin kapı potansiyeli nedir?

(e) $SCR_2$ kısa devre durumuna girdikten sonra $V_2$'nin düzeyi ne olur?

§ 13.7

**9.** Şekil 13.17'deki devrelerin davranışlarını kendi sözcüklerinizle tam olarak açıklayın.

§ 13.8

**10.** (a) Şekil 13.23'te, $V_Z$ = 50 V ise $C_1$ kondansatörünün dolabileceği maksimum değeri hesaplayın. ($V_{GK} \cong 0.7$ V)

(b) $R_3$ = 20 kΩ için yaklaşık boşalma süresini ($5\tau$) hesaplayın.



(c) Yükselme süresinin, (b) şıkkında hesaplanan bozulma (düşme) süresinin yarısı kadar olması halinde *GTO*'nun iç direncini hesaplayın.

§ 13.9

**11.** (a) Şekil 13.25b'yi kullanarak, elemanı ateşlemek için oda sıcaklığındaki minumum ışımayı belirleyin.

(b) Jonksiyon sıcaklığı 0 °C'den (32°F) 100 °C'ye (212°F) yükselirse ışımadaki izin verilebilir azalma yüzdesi ne olur?

§ 13.10

**12.** Şekil 13.29'daki devre için, $V_{(BR)}$ = 6 V, $V$ = 40 V, $R$ = 10 kΩ $C$ = 0.2 μF ve $V_{GK}$ (ateşleme potansiyeli) = 3 V ise devreyi enerjileme ile SCR'nin iletime geçmesi arasındaki süreyi belirleyin.

§ 13.11

**13.** İstediğiniz herhangi bir referans devre kullanarak, bir diyak uygulaması bulun ve devrenin davranışını anlatın.

**14.** $V_{BR_2}$ = 6.4 V ise (13.1) denklemini kullanarak $V_{BR_1}$ aralığını hesaplayın.

§ 13.12

**15.** 13. problemi triyak için tekrarlayın.

§ 13.13

**16.** Şekil 13.41'deki devrede $V$ = 40 V, $\eta$ = 0.6, $V_V$ = 1 V, $I_V$ = 8 mA ve $I_p$ = 10 μA ise tetikleme devresi için $R_1$ aralığını hesaplayın.

**17.** $V_{BB}$ = 20V, $\eta$ = 0.65. $R_{B_1}$ = 2 kΩ ($I_E$ = 0) ve $V_D$ = 0.7 V olan tek jonksiyonlu transistör için aşağıdaki değerleri hesaplayın.

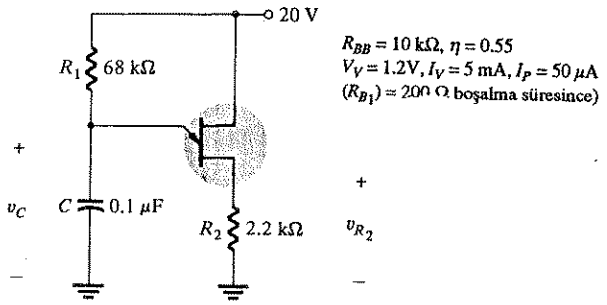
(a) $R_{B_2}$

(b) $R_{BB}$

(c) $V_{RB_1}$

(d) $V_p$

**18.** Şekil 13.69'da verilen gevşeme osilatörü için,




Şekil 13.69

(a) $I_E = 0$ A'de $R_{B_1}$ ve $R_{B_2}$ değerlerini bulun.
(b) UJT'yi iletime geçirmek için gerekli $V_P$ gerilimini hesaplayın.
(c) $R_1$'in, (13.8). denklemle tanımlanan maksimum değerler aralığı içinde olup olmadığını belirleyin.
(d) Boşalma fazı esnasında $R_{B_1} = 200\ \Omega$ ise osilasyon frekansını bulun.
(e) İki tam saykıl için $V_C$'nin dalga şeklini kabataslak çizin.
(f) İki tam saykıl için $V_{R_2}$'nin dalga şeklini kabataslak çizin.
(g) (13.17) eşitliliğini kullanarak frekansı hesaplayın ve (d) şıkkında bulduğunuz değerlerle karşılaştırın. Başlıca farklılıkların nedenini açıklayın.

§ 13.14

**19.** Şekil 13.51'deki karakteristiklere sahip bir fototransistör için, 5 mW/cm2'lik bir akı yayılma yoğunluğu için baz akımını hesaplayın. $h_{fe} = 40$ ise $I_C$'yi bulun.

**20.** Fototaransistörler ve LED'ler kullanarak yüksek yalıtımlı bir VEYA kapısı tasarlayın.

§ 13.15

**21.** (a) Şekil 13.59'daki eğride, 25 °C'nin altındaki sıcaklıklarla tanımlanan bölge için ortalama bir güç düşürme faktörü belirleyin.



(b) Oda sıcaklığının üstündeki sıcaklık değeri için (100°C'ye kadar) çıkış akımının sıcaklıktan etkilenmediği söylenebilir mi?

**22.**(a) Şekil 13.55'ten, 25–50°C aralığında sıcaklıktaki her derece değişimi için $I_{CEO}$'daki ortalama değişimini hesaplayın.
(b) (a) şıkkında elde edilen sonuçlar, 35 °C'deki $I_{CEO}$ değerini bulmak için kullanılabilir mi? Teorinizi test edin.

**23.** Şekil 13.56'dan, 20 mA'lık çıkış akımı için LED giriş akımının algılayıcı çıkış akımına oranını bulun. Elemanın, kullanım amaçları açısından nispeten verimli olduğunu söyleyebilir misiniz?

**24.** (a) Şekil 13.57'deki grafik üzerinde $P_D = 200$ mW için maksimum güç eğrisini kabataslak çizin. Önemli sonuçları belirtin.
(b) $V_{CE} = 15$V, $I_F = 10$ mA'lik bir sistem için Bdc değerini belirleyin ($I_C/I_F$ ile tanımlanır).
(c) (b) şıkkında elde edilen sonuçları, $I_F = 10$ mA'de Şekil 11.48'den elde edilen sonuçlarla karşılaştırın. Aralarında bir ilişki var mı? Olmalı mı? Neden?

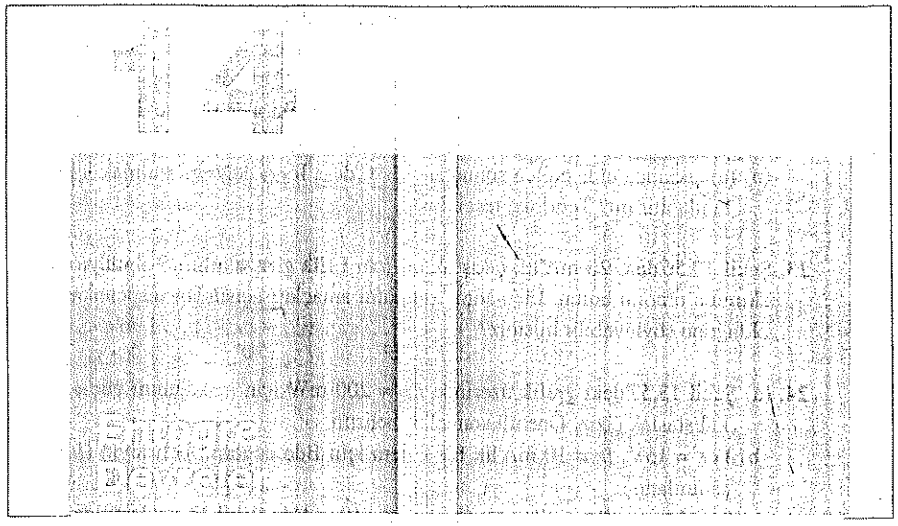
**25.** (a) Şekil 13.58'e bakarak, $R_L = 1$ kΩ ve $R_L = 100\ \Omega$ için üstüne çıkıldığında anahtarlama süresinin belirgin ölçüde değişmediği kollektör akım düzeyini belirleyin.
(b) $I_C = 6$ mA'de $R_L = 1$ kΩ ve $R_L = 100\ \Omega$ için anahtarlama süreleri oranı ile direnç düzeyleri oranı arasında nasıl bir ilişki vardır?

**26.** $V_{BB} = 20$ V ve $R_{B_1} = 3\,R_{B_2}$ değerlerine sahip bir PUT için $\eta$ ve $V_G$'yi hesaplayın.

**27.** 13.3 örnekte verilen bilgileri kullanarak, ateşleme ve vadi noktalarındaki PUT empedansını hesaplayın. Yaklaşık açık ve kısa devre durumları doğrulanıyor mu?

**28.** (13.24) denklemi tam olarak (13.24) denklemindeki gibi türetilebilir mi? Türetilemiyorsa (13.24) denkleminde hangi eleman eksiktir?

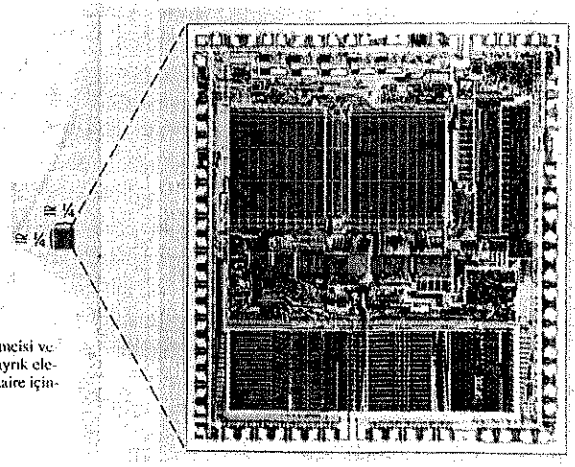
**29.** (a) $V_{BB}$ 10 V yapılırsa 13.3 örneğindeki devre osilasyon yapar mı? Gereken en düşük $V_{BB}$ değeri nedir? ($V_V$ sabit)
(b) Aynı örneğe bakın. Sistemin osilasyon tepkisini ortadan kaldırmak ve kararlı iletim durumunda kalmak için devredeki $R$ değeri ne olmalıdır?
(c) Hangi $R$ değeri, devreyi 2 ms'lik bir geciktirme devresi yapar? Yani, kaynak açıldıktan sonra ve açık durumda kaldıktan 2 ms sonra $v_k$ darbesi sağlansın.



# 14

## 14.1 GİRİŞ

Geçen on yıl içinde entegre devrelerin (IC) kullanım alanı genişlemiş ve çeşitli reklam araçları vasıtasıyla temel işlevi ve amacı amatörler tarafından da anlaşılmıştır. Bir IC'nin en belirgin özelliği boyutlarıdır. Tipik olarak ayrık elamanlarla alışılmış yöntemlerle üretilen bir yarı iletken yapıdan binlerce kat küçüktür. Örneğin Şekil 14.1'deki entegre devrenin boyutlarının sadece yaklaşık 1.3 × 1.3 mm olmasına rağmen üzerinde 68.000 transistöre ilaveten daha başka birçok eleman vardır. MC68000, Motorola tarafından üretilen mikrobilgisayarın kalbi olan bir mikroişlemcidir.



Şekil 14.1 MC6800 mikroişlemcisi ve ayrık bir transistör paketi. Bu ayrık eleman içinde kullanılan yonga, daire içinde görünmektedir.



Entegre devreler nadiren onarılır; yani, IC içindeki tek bir elemanın bozulması halinde, yapının (devrenin) tamamı değiştirilir (bu da daha ekonomik bir yaklaşımdır). Günümüzde piyasada büyük çapta kullanılan üç tip IC vardır: Tek parça (monolitik), ince (veya kalın) film ve karma entegre devreleridir. Bu bölümde her birini sırasıyla ele alacağız.

## 14.2 SON GELİŞMELER

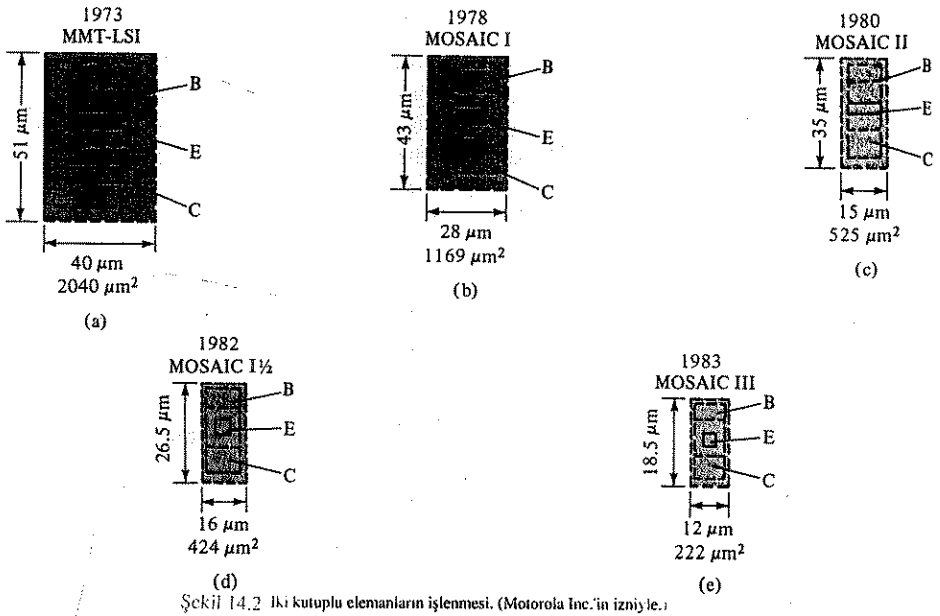
Geçen on yıl içinde entegre devre üretimine giden işlemler sırasının önemli ölçüde değişmemiş olmasına rağmen, her bir işlemin yapılış şekli köklü olarak değişmiştir. İlk günlerde IC üreticileri üretim çevriminde kullanılan donanımı tasarlamakta, kurmakta ve bakımını yürütmekteydi. Ama bugün üretim donanımında sağlanan en son teknolojik gelişmeleri pratiğe aktarma sorumluluğunu üstlenen yeni yeni sanayi kolları ortaya çıkmıştır. Bunun sonucunda üreticiler, dikkatlerini tasarım, kalite kontrol, iyileştirilmiş verim, güvenilirlik ve minyatürizasyon üzerinde toplayabilmektedir. Ne var ki yan şirketlerden temin edilen teçhizatın maliyeti çok yüksektir (yarım milyon doların üzerindeki birim maliyetleri alışılmış bir olgudur) ve sağlam bir ekonomi politikası için 24 saat çalışma neredeyse bir zorunluluktur. Kesintisiz çalışma (işletme) çabası içindeki büyük IC imalatçıları, teçhizat imalatçısının yardımına güvenmek yerine, kendi servis kadrolarını kurmaktadır.

Otomasyon, üretim saykılında önemli bir faktör olmaya devam ediyor. "Kaset adresleme" (casette addressment) biçiminde sunulan birçok mikroişlemci kontrolü, mikroişlemci birimine hatalı bilgi aktarma nedeniyle ortaya çıkan hata olasılığını önemli ölçüde azaltmıştır. Bu ayrıca yapılan işmeme karşı, insanın tepki hızıyla mümkün olmayan bir hassaslık derecesine sahiptir. Komple bir komutlar kümesi manyetik bir bant kasedine kaydedilir ve belli bir IC pulunun hazırlanmasında kullanılacak şekilde tanımlanır. Otomasyonun artması ayrıca pulu "ele alma" ve pula temas etme oranını da azaltarak, kirlilik kaynaklarının sayısını azaltırken verim faktörünü artırır.

Kesintisiz ilgi alanlarından birisi de verimliliktir. Bir puldaki ortalama "iyi" parça sayısının artmasına rağmen bu oran % 30-40 civarında kalmaktadır. Ancak, devrenin boyutları küçüldükçe ve yoğunluğu arttıkça, verim düzeyinin çok fazla artmayabileceğini, ancak aynı pul alanı üzerine yerleştirilen eleman sayısının büyük ölçüde arttığını kavramak gerek. Başka bir deyişle bugünün gelişmiş üretim tekniklerini 5 yıl önce üretilen IC'lerde uygulamış olsaydık, verim muhtemelen %90'ı aşardı.

Son on yıldaki gelişmeler, genel olarak endüstrinin, IC *yoğunluğunun her iki yılda iki katına çıktığını* kabul etmesini sağlamıştır. Şekil 14.2, on yıllık bir süre içinde BJT'lerin boyutlarındaki küçülmeyi gösterir. Bir zamanlar ölçüler milimetre ve milimetrekare olarak veriliyordu. Şimdi ise mikron veya mikrometre (metrenin

milyonda biri; $\mu$m) standart ölçüdür. Şekil 14.2'de 1983 alanının, 1973 alanın yaklaşık %10'u olduğuna ve ölçüdeki esas azalmanın 1980 ile 1983 arasında gerçekleştiğine dikkat edin. 1982 ve 1983 modelleri üretimde halen kullanılmakta olan modellerdir. Artan yoğunluğa ilişkin söylenenlere bakılırsa, üretimin 100-$\mu m^2$'lik BJT'lere yaklaştığını ve önümüzdeki birkaç yıl içindeki üretim çevriminde kullanılabileceğini düşündürmektedir.




Şekil 14.2 İki kutuplu elemanların işlenmesi. (Motorola Inc.'in izniyle.)

Artan yoğunluk ve verim temel olarak, üretim cevriminde kullanılan gelişmiş teçhizat, kusurların tespitine ve giderilmesine yönelik yöntemlerin gelişmesi, daha yüksek temizlik düzeyleri, üretim malzemesindeki artan saflık düzeyleri, daha iyi üretim malzemeleri ve işlem basamaklarının sayısının azaltılması gibi etkenlerden kaynaklanmaktadır.

5 yıl önce sınıf-100 ortamları yaygınken, bugünün sanayi standardı sınıf-10 ortamlardır. Sınıf-10'la tanımlanan bir ortam, tipik hastane ortamından on kat daha temizdir. Sınıf numarası, (yaklaşık her 0.3 $m^3$'teki) 1 $\mu$m veya daha büyük parçacık sayısını gösterir. Böyle bir ortam yaratmanın maliyeti olağanüstü ölçüde yüksektir. Yüksek bir temizlik seviyesi sağlamak için, ortamın tabanı ile tavanı arasında filtrelenmiş kesintisiz bir doğrusal (laminar) hava akışı yaratılır. Bu bölümdeki bazı



fotoğraflarda görülen beyaz önlükler, botlar ve şapkalar, bazı üretim alanlarında zorunludur. Kontrol öylesine sıkıdır ki, ortama yabancı parçacıkların girme olasılığını ortadan kaldırmak için, bu alanların birçoğunda çalışan kadınların makyaj yapması yasaktır.

Temizleme amacıyla kullanılan su, 0,2 $\mu$m filtrelerle süzülmektedir ve 18 MΩ'luk bir özdirence (resistivity) sahiptir. (Bölüm 1.2'deki özdirenç konusunu hatırlayın). Organik maddelerden öylesine arındırılmıştır ki kültür gelişmesi söz konusu olamaz. Buna ek olarak, pula "temas eden" kimyasal maddeler, boyalar ve diğer elemanlar gibi işlenen malzemelerin saflık derecesi de artan yoğunluk düzeylerine uygun olarak geliştirilmiştir.

Mevcut üretim tekniklerinin hat genişliği RF (radyo frekansı) düşük güçlü elemanlar için 1-2 $\mu$m arasında, daha yüksek güçlü elemanlar için ise 10-15 $\mu$m arasında değişmektedir. Mevcut işleme genişliği 0.5 $\mu$m kadardır, ancak tipik olarak 1.5 $\mu$m düzeyindedir. Üretim işleminin önümüzdeki bir iki yıl içinde 1 $\mu$m'ye düşürülmesi beklenmektedir.

Silisyum pul, bu endüstrinin doğuşundan günümüzdeki üretim saykılına kadar endüstri için temel yapı taşı olmuştur. Yoğunluk düzeyleri arttıkça ve çizgi genişliği azaldıkça, daha iyi randıman karakteristiklerine sahip GaAs (Galyum Arsenid) gibi malzemeler ihtiyaç duyulabilir.

Yatırımların çok büyük olması nedeniyle, ürün işlemenin, sağlam bir işletme sistemi yoluyla sıkı bir kontrol altında tutulması mutlak bir zorunluluktur. Bugün bilgisayar, üretim saykılının kesintisiz denetimi için gerekli verilerin sağlanmasında çok önemli bir rol oynamaktadır.

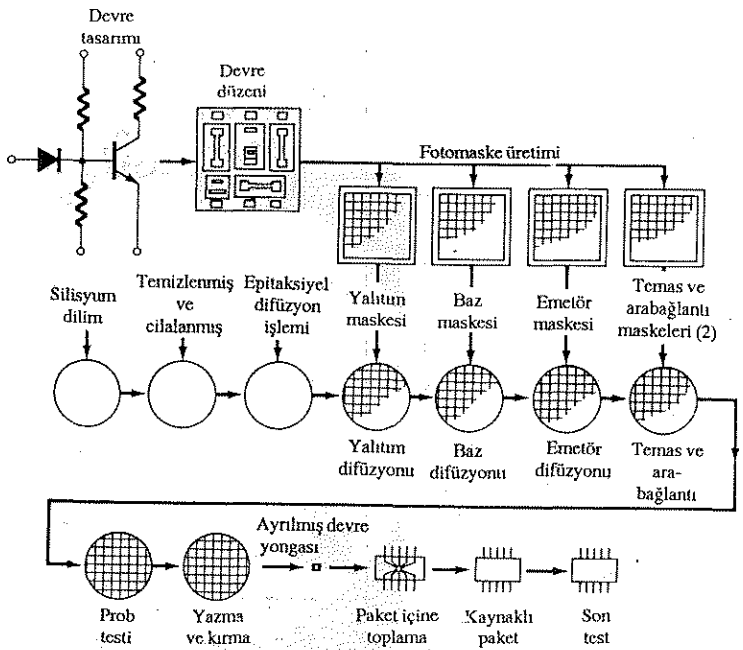
Üretim işlemindeki çeşitli gelişmeler, bu bölümde üretim süreçleri anlatılırken ele alınacaktır.

## 14.3 TEK PARÇA (MONOLİTİK) ENTEGRE DEVRE

Tek parça (yekpare-monolitik) terimi, Yunanca tek anlamına gelen monas kelimesi ile, taş anlamına gelen lithos kelimelerinin birleşmesinden türemiştir. Bu tanımlayıcı terimden de anlaşılacağı üzere, tek entegre, tek bir yarıiletken pul üzerine yerleştirilmiştir. Pulun büyük bir kısmı sadece, çok ince olan entegre devreyi koruyan bir yapı olarak işlev görmektedir. Tek parça IC'lerin üretiminin içerdiği aşamaların genel bir görünüşü Şekil 14.3'te verilmiştir. Son ürünü elde etmek için gerekli işlem basamaklarının sayısı, Şekil 14.3'te görülenden kat kat fazladır. Ancak şekil, tek parça IC'lerin başlıca üretim evrelerini göstermektedir.

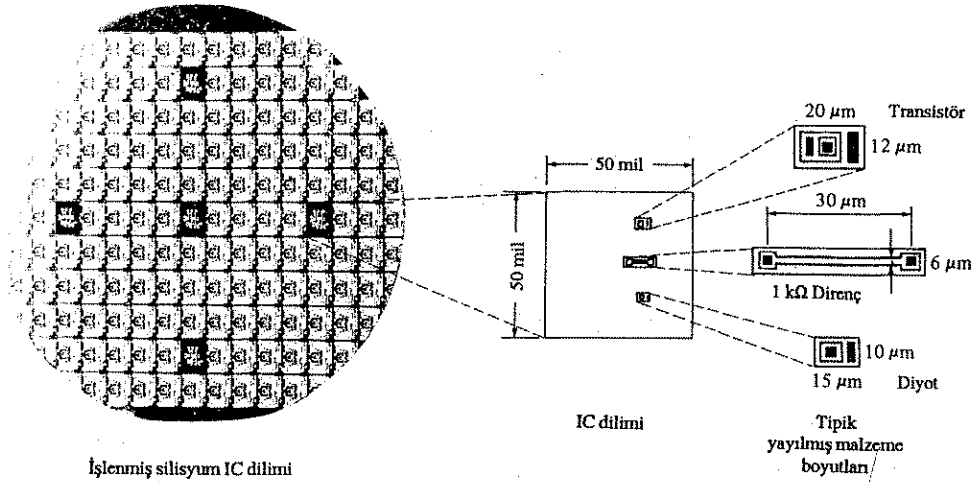
Yukarıda da belirtildiği gibi, son yıllarda işlem adımları değil, işlem donanımı önemli ölçüde değişmiştir. Şekil 14.3'teki yarı iletken pulun ilk hazırlığı, diyotun üretimiyle ilgili olarak 1. Bölümde tartışılmıştı. Şekilde de gösterildiği gibi, ilk önce özellikleri karşılayacak bir devre tasarlamak gereklidir. Daha sonra mevcut alanın

en iyi şekilde kullanılması ve difüzyon işlemindeki zorlukların en aza indirilmesi için devre yerleşim planının yapılması gerekir. Maskenin görünüşü ve verilen işlem basamakları sırasındaki işlevi, 14.5. Bölümde anlatılacaktır. Şu an için, maskenin negatif bir görünüme sahip olduğunu ve katkı maddelerinin silisyum pulun içine bu yolla (açık alanlanların yardımıyla) nüfuz ettiğini söylemekle yetinelim. Her bir evredeki gerçek difüzyon işlemi 4. bölümde incelenen difüzyonlu transistörlerin üretiminde uygulanan işleme benzer. İşlemlerin son maskesi, çeşitli elemanlar arasındaki iletim desenlerinin bağlantılarının yerleştirilmesini kontrol edecektir. Daha sonra çeşitli test işlemlerinden geçen pul, tek tek yongalar halinde kesilerek paketlenecek ve monte edilecektir. İşlenmiş bir silisyum pulu Şekil 14.4'te görünmektedir. Orijinal pulun çapı 1.2 ila 13 cm arasında değişebilir. Kuşkusuz, her bir yonganın boyutu, tek pul üzerine yerleştirecek devre sayısın belirleyecektir. Şekil 14.4'teki pulun her yongasının boyutları 50 × 50 mil'dir (1 mil = 2.54 mikrometre). Bu yongaların boyutlarının ne kadar küçük olduğunu belirtmek için, 2.5 cm boyundaki bir pul üzerine 20 adet yonga dizilebileceğini söyleyelim. Tek parça IC elemanlarının ortalama nisbi boyutları Şekil 14.4'te görünmektedir. 1 kΩ'luk direnç için gerekli alanın, diğer elemanlara kıyasla daha büyük olduğuna dikkat edin. Aşağıda, bu elemanlardan her birinin temel yapısı ele alınacaktır.



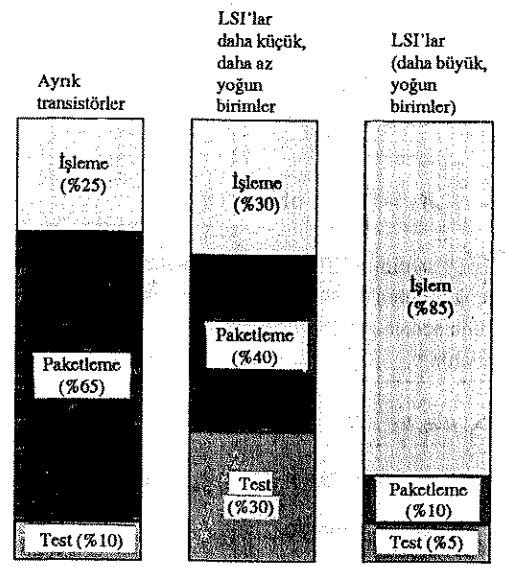

Şekil 14.3 Tek parça entegre-devrelerin üretilmesi. (Robbert Hibberd'in izniyle.)






Şekil 14.4 İşlenmiş bir tek parça IC pulunun diğer elemanların boyutlarıyla karşılaştırılması.

Son dönemde yayınlanan bir makalede, ayrık transistörlere kıyasla tek parça IC'lerin üretimindeki çeşitli aşamaların nisbi maliyetleri yüzde olarak verilmiştir. Bu makaledeki sonuçlar Şekil Şekil 14.5'te grafiksel olarak verilmiştir. İşlem evreleri, Şekil 14.4'teki yongaların üretimindeki bütün aşamaları içerir. Üretimin çeşitli evrelerinde, yonganın boyutları ve yoğunluğu ile belirlenen maliyetleri arasındaki farklara dikkat edin.



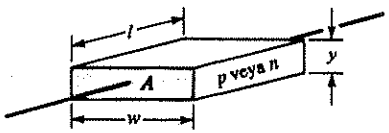

Şekil 14.5 Ayrık transistörlerin ve büyük-ölçekli entegre devrelerin (LSI) üretilmesiyle ilgili maliyet dağılımları.

## 14.4 TEK PARÇA DEVRE ELEMANLARI

Transistörün, diyotun ve direncin yüzey görünüşleri Şekil 14.4'de görülmektedir. Şimdi her birinin temel yapısını ayrıntılarıyla inceleyeceğiz.

### Direnç

Bir maddenin direncinin öz direnç, uzunluk, alan ve malzemenin sıcaklığı ile tanımlandığını hatırlayın. Entegre devrede gerekli her eleman, Şekil 14.6'daki yarı iletken malzeme tabakasında verilmiştir.




Şekil 14.6 Bir yarı iletken malzeme parçasının direncini tanımlayan parametreler.

Şekilde görüldüğü gibi, *p*-tipinin daha sık kullanılmasına rağmen, yarı iletken malzeme *p*- veya *n*-tipi olabilir.

Her hangi bir malzemenin direnci şu formülle belirlenir:

$$R = \rho \frac{l}{A}$$

$l = w$ için sonuçtaki kare tabakada,

$$R = \frac{\rho l}{yw} = \frac{\rho l}{yl}$$

ve

$$\boxed{R_S = \frac{\rho}{y}} \text{ ohm} \qquad (14.1)$$

Burada $\rho$, santimetre-ohm ve $y$ santimetre olarak verilmiştir. $R_s$, tabaka direnci diye anılır ve birimi santimetre kare/ohm'dur. Denklem, tabaka direncinin, kare boyutlarından bağımsız olduğunu açıkça göstermektedir.

Genel olarak $w \neq l$ durumlarda,

$$\boxed{R = R_S \frac{l}{w}} \text{ ohm} \qquad (14.2)$$

Şekil 14.4'teki direnç için $w = 6\ \mu m$, $l = 30\ \mu m$ $R_s = 200\ \Omega$/kare ise:

$$R = R_S \frac{l}{w} = 200 \times \frac{30}{6} = 1\ \Omega$$

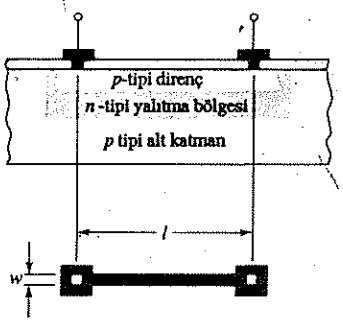


Tek parça direncinin boyuna kesiti, iki tek parça direncin yüzey gürünümüyle birlikte Şekil 14.7'de verilmiştir. Şekil 14.7a'da tabaka direnç malzemesi (*p*), alüminyum uç bağlantıları ile birlikte gösterilmiştir. n-yalıtım bölgesi adının belirttiği işlevi yerine getirir, yani tek parça direnç elemanlarını yonganın diğer elemanlarından yalıtılır. Şekil 14.7b'de, sınrlı bir alanda maksimum $l$ elde etmek için kullanılan yönteme dikkat edin. *p*-tip malzeme Şekil 14.3'de gösterilen baz yayılıma (difüzyon) işlemi sırasında *p*-tipi gövde içine yayılacağından Şekil 14.7'deki dirençler baz-yayılımalı (baz-difüzyonlu) dirençler olarak adlandırılır.

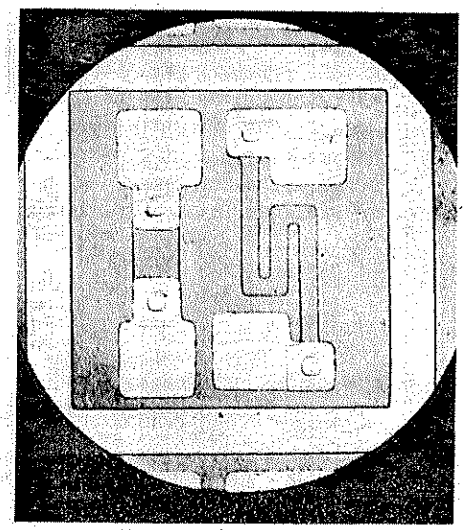
### Kondansatör

Tek parça kapasitif elemanlar, ters öngerilimli p-n jonksiyonun kapasitans geçişlerinin kullanılmasıyla oluşturulur. Artan ters öngerilim potansiyellerinde *p* ve *n* tipi katkılar arasındaki jonksiyon mesafesi de artar. Bu zıt katkılı tabakalar arasındaki bölgeye, "serbest" taşıyıcıların bulunmamasından dolayı boşaltılmış bölge olarak adlandırılır. Bu nedenle kapasitif eleman için gerekli elemanlar mevcuttur (boşaltılmış bölge, ters dolumlu (yüklemeli) iki tabakayı ayıran yalıtma özelliklerine sahiptir). Geçiş kapasitansı, boşaltılmış bölgenin genişliğine ($w$), jonksiyon alanına ($A$) ve boşaltılmış bölge içindeki malzemenin dielektrik ($\epsilon$) sabitine bağlıdır ve aşağıdaki şekilde ifade edilir:

$$\boxed{C_T = \frac{\epsilon A}{W}} \qquad (14.3)$$




(a)

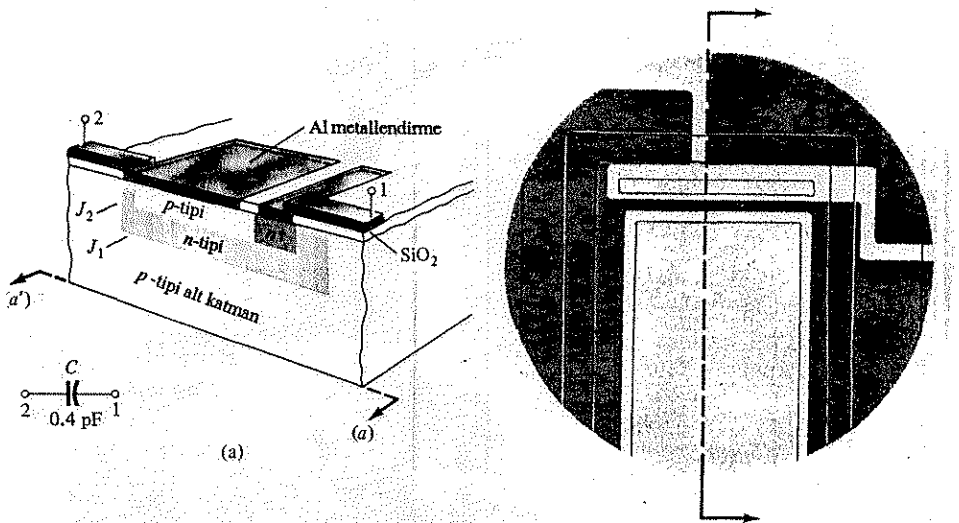


Şekil 14.7 Tek parça dirençler: (a) kesiti ve boyutları; (b) tek bir parça içindeki iki parça direncin yüzey görünümü (Motorola Inc.'in izniyle).

Tek parça kapasitif bir elemanın boyuna kesiti ve yüzey görünüşü Şekil 14.8'de verilmiştir. Söz konusu ters öngerilimli jonksiyon, $J_2$'dir. $J_1$ jonksiyonu üzerindeki istenmeyen parazitik kapasitans dikkatli bir tasarım yoluyla azaltılır. Alüminyumun silisyumdaki $p$-tip katkı olması nedeniyle, alüminyum kontak ile $n$-tipi katkılı bölge arasındaki sınırda istenmeyen $p$-$n$ jonksiyonun oluşmasından kaçınmak için, çok fazla katkılı bir n+ bölgesi, $n$-tipi bölgenin içine yayılmıştır.

### Endüktör (Bobin)

Entegre devre tasarımında endüktör (bobin) kullanmaktan olabildiğince kaçınılır. Şu ana kadar, entegre devreler için nominal endüktans değerleri elde etmek için etkili bir teknik geliştirilmiş değildir. Birçok durumda, *RC* sentezi olarak bilinen bir teknikle indüktif eleman ihtiyacı ortadan kaldırılabilir. İnce (veya kalın) film veya karma entegre devrelerde, tek parça entegre devrelerde kullanılamayan bir seçenek vardır: yapının yüzeyine ayrık endüktif elemanlar eklemek. Ancak bu seçenekle bile nispeten kütlesel olan yapıları nedeniyle bunlar, nadiren kullanılmaktadır.




Şekil 14.8 Tek kondansatör: (a) kesiti; (b) fotoğrafı.(Motorola Inc.'in izniyle)

### Transistörler

Tek bir transistörün boyuna kesiti Şekil 1.9a'da verilmiştir. Burada da $n$-tipi epitaksiyel kollektör bölgesinin içinde $n^+$ bölgesinin bulunduğuna dikkat edin. Tek

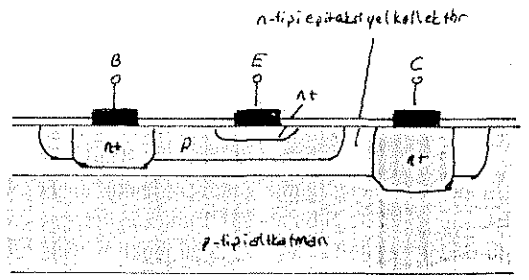


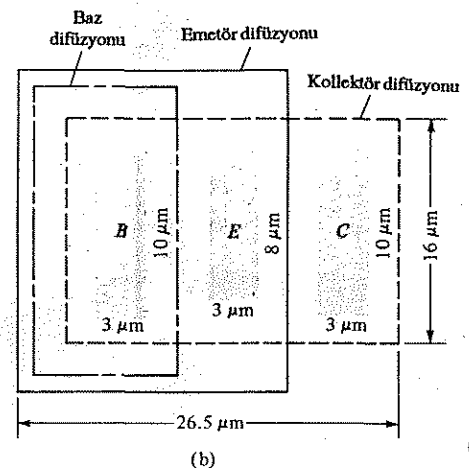
parça IC transistörlerin büyük çoğunluğu, konuya ilişkin daha ileri düzeyli kitaplarda bulunabilecek nedenlerden ötürü, pnp'den çok *npn* tiptir. Şekil 14.9'u incelerken, $p$ alt katmanının, aktif elemanda hiç bir rolü olmadyan ve sadece bir destek ve yalıtma yapısı olarak iş gördüğünü unutmayın. Baz, emetör ve kollektör bölgeleri, şekil 14.3'teki ilgili yayılma (difüzyon) işlemleri sırasında meydana gelirler.

Tipik tek transistörün üstten görünüşü, uç yayılma alanlarıyla birlikte Şekil 14.9b'de gösterilmiştir. Yayılma (difüzyon) sırası, difüzyon alanı ve derinlikle belirlendiği şekliyle $C$,$E$ ve $B$'dir.

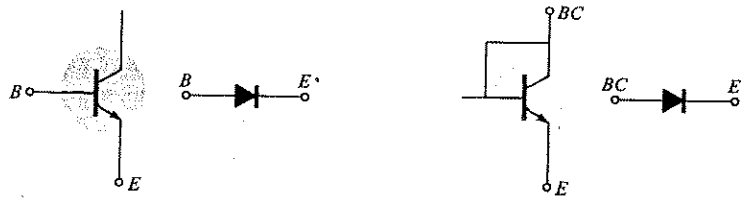
### Diyotlar

Tek parça entegre devre diyotlar, ilk önce transistörün gerekil bölgelerinin yayılması ve sonra transistör uç bağlantılarından yerine diyotun maskelenmesiyle oluşur. Ne var ki bir transistörün temel diyot işlevini yerine getirmesini sağlamanın birden çok yolu vardır. Tek parça entegre devrelerde en çok uygulanan yöntemlerden ikisi Şekil 14.10'da gösterilmiştir. *BC-E* diyotunun yapısı Şekil 14.11'de gösterilmiştir.

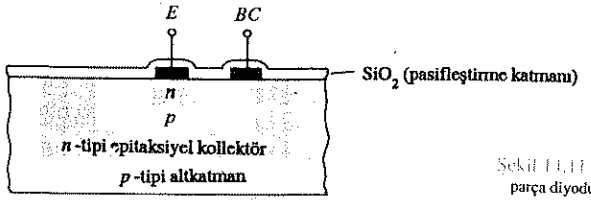



Şekil 14.9 Tek parça transistör: (a) kesiti; (b) tipik bir tek transistörün yüzeyi- nin görünüşü ve boyutları (Motorola Monitor'un izniyle)



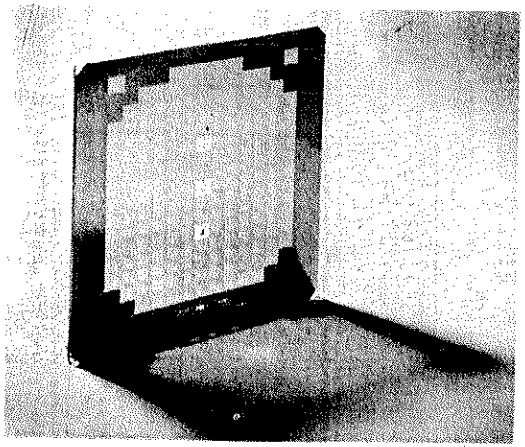

Transistörün yapısı ve tek parça diyotlar oluşturulmasında kullanılan iki olası bağlantı tipi.




Şekil 14.11 Bir BC-E tipi tek parça diyodun kesit görünüşü.

## 14.5 MASKELER

Entegre devrenin çeşitli aktif ve pasif elemanlarının oluşturulması için gerekli seçmeli difüzyon, Şekil 14.12'deki türden maskelerin kullanılmasıyla gerçekleştirilir.Bölüm 14.6. Bölümde de göreceğimiz gibi, açık renkli alanlar, içinden verici ve alıcı katkı maddelerinin geçebildiği bir alandır. Buna karşılık, gölgenin gün ışığının cilt rengini değiştirmesine engel olması gibi, koyu renkli bölgeler de katkı maddelerin difüzyonuna engel olacaktır. Bir sonraki kısımda, bir bilgisayar mantık devresinin oluşturulmasında bu maskelerin nasıl kullanıldığını anlatacağız.



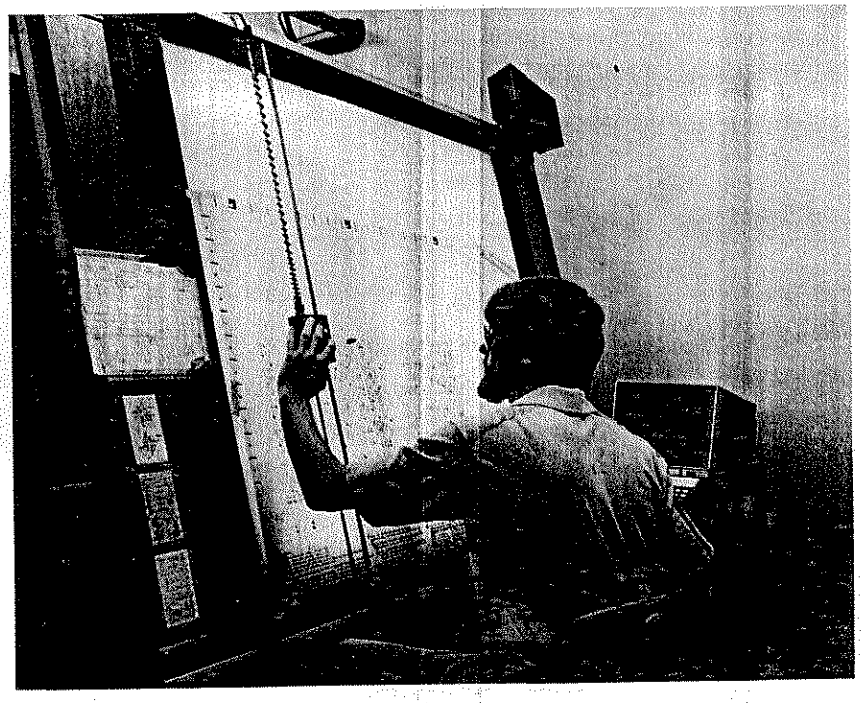
Şekil 14.12 Maske



Nihai maskenin ortaya çıkmasına kadar izlenen işlemler sırasını, pul üzerindeki en küçük elemanların mikron düzeyindeki genişliği belirler. 0.5 ila 2 $\mu$m aralığı için elektron hüzmeli litografi kullanmak gerekir; buna karşılık 3 ila 5 $\mu$m aralığında daha az karmaşık (ve daha ucuz) yöntemler kullanılabilir.

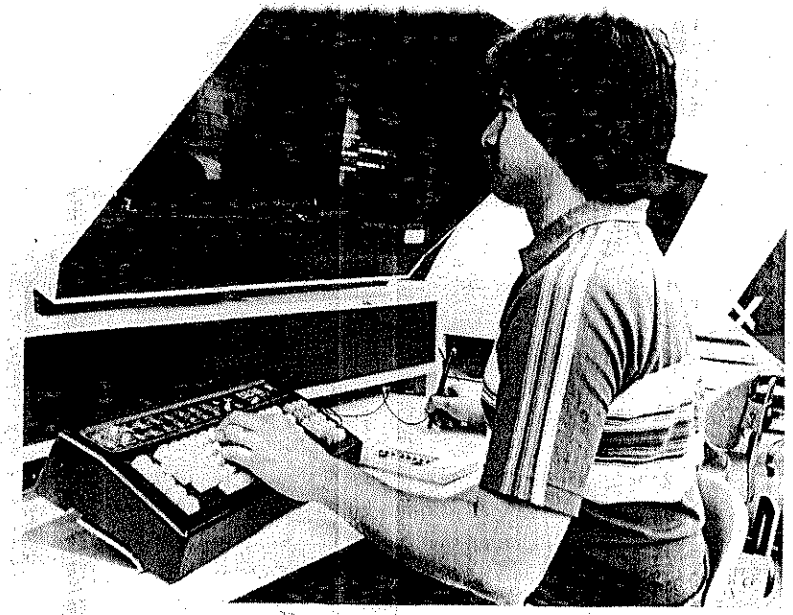
Eskiden maske yapımı, bütün katmanların büyük ölçekli düzgün bir çizimini gerektiriyordu. Çizim daha sonra *Rubylith* denen kırmızı plastik kaplı temiz bir Mylar üzerine aktarılır. Kırmızı malzeme çok hassas bir şekilde kesilir katkı maddelerinin yayılabileceği bölgeleri ortaya çıkmak için ilgili bölümler soyulur. Sonuçta oluşan desenin fotoğrafı çekilir ve istenen master elde edilene kadar bir dizi işlemden geçirilerek 500 defa küçültülür (üretimde gerekli boyutların 500 katı).

Günümüzde aynı düzgün çizimler Calma (kullanılan teçhizatın imalatçı firmasının adı) şeklinde adlandırılan CAD (bilgisayar destekli tasarım) vasıtasıyla yapılır ve Şekil 14.13'teki gibi sayısallaştırılmış bir tabloya (karta) monte edilir. Operatör, çizimin geometrik özelliklerinin Calma sisteminin bilgisayar belleğine aktarılmasını sağlayan ve sayısallaştırma adı verilen bir işlem yapar. Aynı işlem entegre devrenin

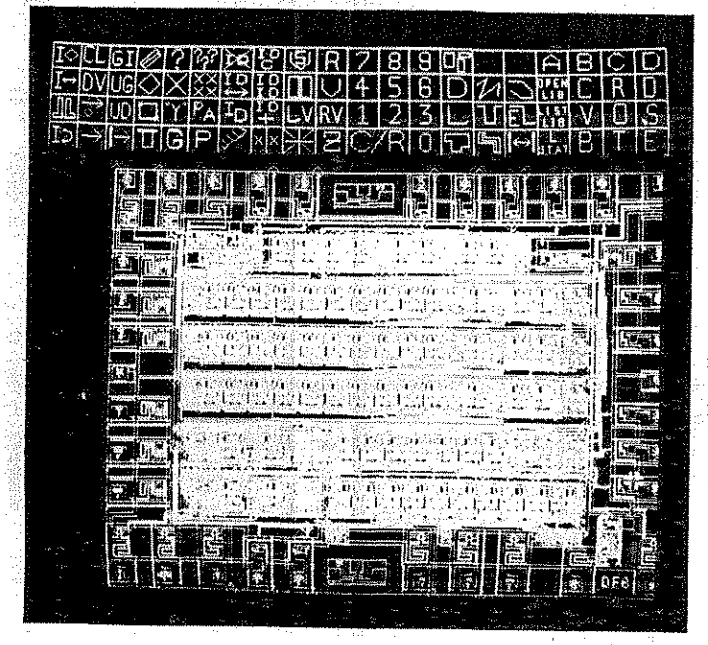


Şekil 14.13 Calma sayısallaştırma istasyonu (Motorola Inc. ve Calma Inc.'in izniyle).

(a)



(b)

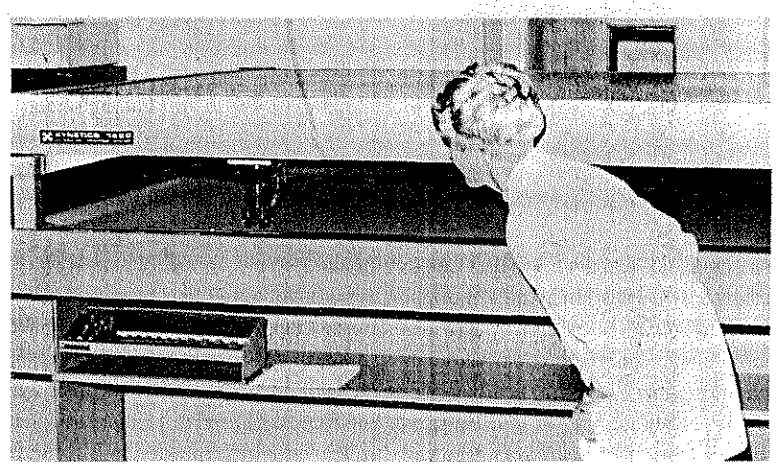


Şekil 14.14 Bir Calma (etkileşimli bilgisayarlı grafik sistem) düzenleme/tablet istasyonunda devre tasarımı/değişiklik çalışması (Motorola Inc.ve Calma Inc.'in izniyle).



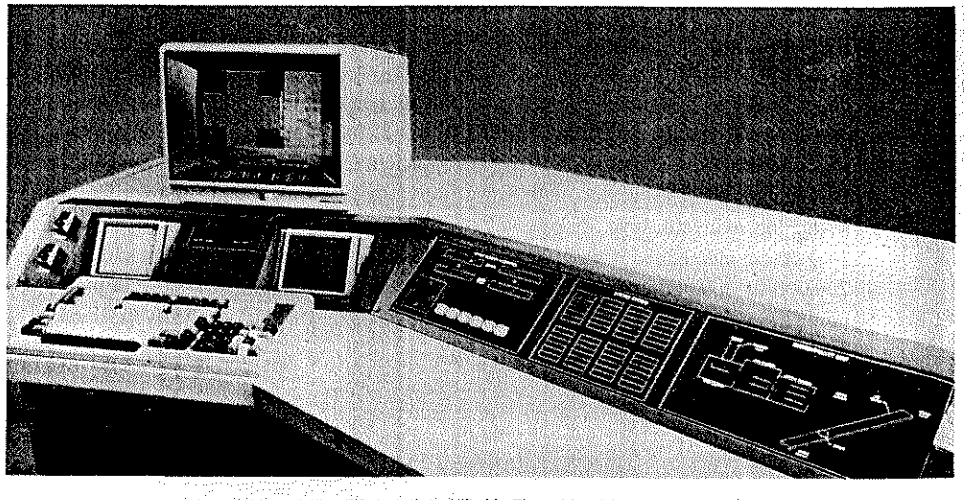
her katmanı için tekrarlanır. Tasarımın herhangi bir bölümü, Şekil 14.14'te gösterildiği gibi, deseni değiştirmek, sürekliliğini kontrol etmek vb. amaçlarla düzenleme istasyonunun ekranına çağrılabilir. Calma sisteminin başlıca avantajı, tekrarlanan hücrelerin düzenleme aşamasında bellekten eklenebilmesi ve düzgün çizimin bir parçası gibi görünmemesidir. Buna ek olarak, gerektiği zaman eklenebilecek şekilde bir hücreler kütüphanesi oluşturulabilir. Bunun sonucunda yetenekli bir operatör, çizme aşamasında minimum bir çabayla komple master çizimin büyük bir bölümünü tasarlayıp geliştirebilir.

Bu noktada nihai maskenin elde edilmesi için kullanılabilecek iki yöntem vardır. Yöntemlerden birisi Calma sisteminden elde edilen tanımlayıcı verilere dayanarak, hassas bir çizim üreten ve Şekil 14.15'te gösterilen Xynetics çizicisi kullanılır. Bu çizici, çok renkli seçeneği ve çok hızlı, hassas hareketleriyle, çalışırken şaşkınlık uyandıran bir araçtır. İstendiği taktirde belli bir alanı 10000 kat büyütülebilir. Daha sonra deseni 100X ve ardından 10X küçültmek için foto-küçültme işlemi yapılabilir. 10X deseni, bir *desen üreteci* kullanarak bir defada elde edilebilir. Desen verilerinin saklandığı manyetik teyp, diskete veya hafızaya yüklenir ve bilgisayar yardımıyla 10X deseni elde edilir. Karmaşık LSI'lerde 20 ila 36 saat arasında değişen sürelerle 200.000 ila 300.000 arasında değişen bir flaş (çekim) gerekebilir. Daha sonra programlı bir adımla-ve-tekrarla makinesi, ürün grubu için 10X desenine dayalı olarak gerekli formatı üretecektir.



Şekil 14.15 Xynetics 1200 Çizici (Motorola Inc. ve Xynetics Inc.'in izniyle)

Yukarıda anlatılan yöntemin günümüzde hala kullanılmasına rağmen, bazı üretim çevrimlerinde, şekil 14.16'da görülen elektron hüzmesi (E-hüzmesi) sistemiyle "doğrudan yazma" yöntemi kullanılmaktadır. Kesici olarak elektron hüzmesi kullanarak maske deseninin doğrudan doğruya Calma verilerine dayalı olarak "kesilmesi", ara işlem sayısını önemli ölçüde azaltır. İşlem sayısının azaltılması ve maskenin doğrudan kesilmesi, son üründeki kusur ve eksiklik sayısını azaltır. LSI'lerde ilk tasarımdan maskenin üretilmesine kadar geçen süre birkaç ay ile 1-2 yıl arasında değişebilir.

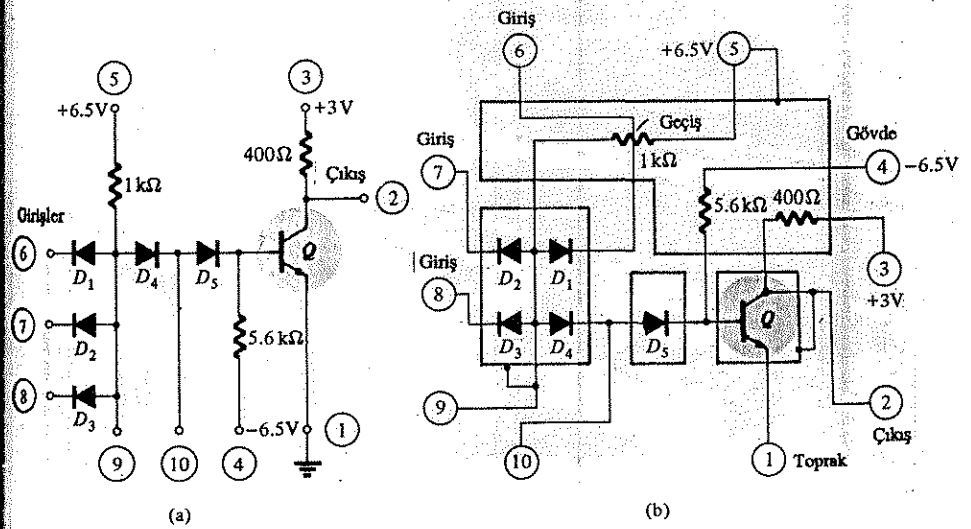


Şekil 14.16 Doğrudan-Yazma(Direct-Write) E-hüzme sistemi (Perkin-Elmer, Material Research Corporation'un izniyle).

## 14.6 TEK PARÇA ENTEGRE DEVRE-VEDEĞİL KAPISI

Bu kısımda, tek parça VEDEĞİL kapı devresinin üretim aşamalarının sırası ele alınacaktır. Her bir işlemin ayrıntılı incelenmesi, sayfalar dolusu malzeme gerektirir; ki bu da kitabın kapsamını aşar. Ancak kısa tutulacak tanımın da, son derece değişken olan bu alanda gelecekte okura yardımcı olabilmesi açısından yeterince tam ve bilgilendirici olması gerekir. Hazırlanacak devre şekil 14.17a'da verilmiştir. Yer ayırma, pin bağlantılarının yerleştirilmesi, vb. konusundaki kriterler, elemanların Şekil 14.17b'de gösterilen nisbi noktalara yerleştirilmesini gerektirmektedir. Birbirinden ayrılan bölgeler, koyu çizgilerle gösterilir. Daha sonra çeşitli difüzyon işlemleri için gerekli bir dizi maskenin, Şekil 14.17b'de gösterildiği gibi devreye eklenmesi gerekir.



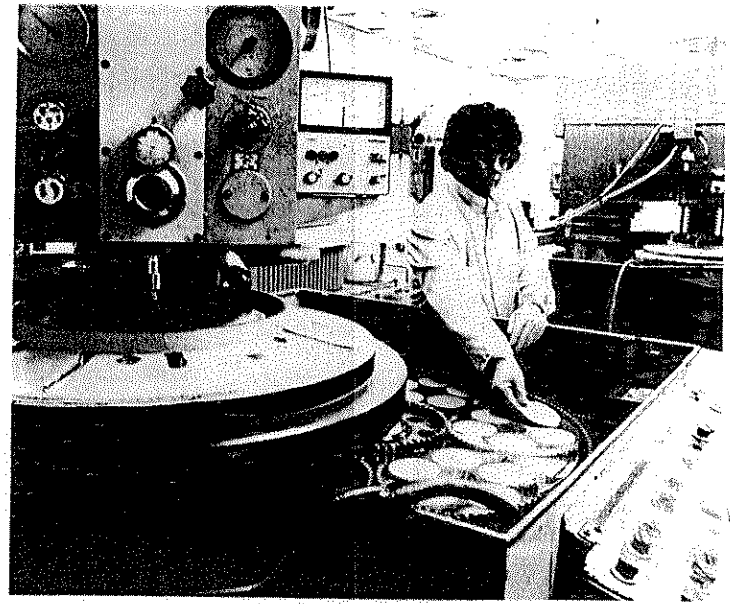


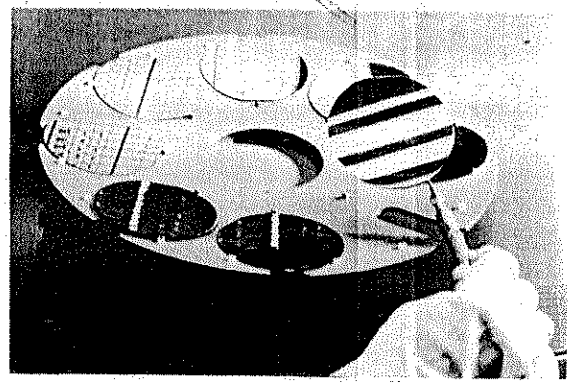

Şekil 14.17 Xynetics 1200 Çizici (Motorola Inc. ve Xynetics Inc.'in izniyle)

Şimdi Şekil 14.9'da gösterilen her bir difüzyon (yayılma) işlemini izlemek için gerekli adımların doğal sırasını göstermek için ilk difüzyon işlemine geçebiliriz.

### *p*-Tipi Silisyum Pul Hazırlama

Büyük külçeden dilimlenmesinden sonra, *p*-tipi silisyum pul, Şekil 14.17b'deki yapıyı elde edecek şekilde üst üste bindirilir, cilalanır ve temizlenir (Şekil 14.8a). Ayrıca yüzeyi daha da düzgünleştirmek ve cilalama ve temizleme sırasında zarar görmüş olabilecek ilk pul katmanını çıkarmak için kimyasal bir işlem uygulanır.





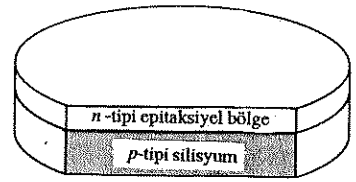
(b)

Şekil 14.18 (a) Pul hazırlamada üst üste bindirme ve cilalama aşaması ; (b) p-tipi silisyum pul. [(a) Motorola Inc.'in izniyle; (b) Texas Instruments Inc.'in izniyle.

### *n*-tipi Epitaksiyel (Yüzey temaslı) Bölge

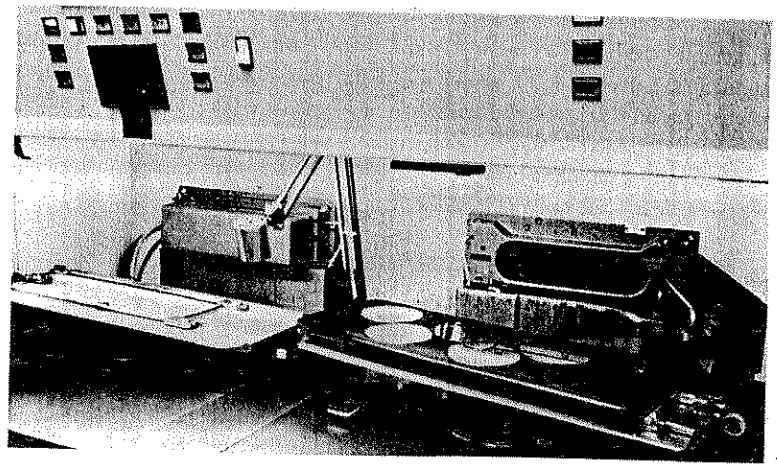
Daha sonra Şekil 14.19'da gösterildiği gibi, *p*-tipi alt katmanın içine n-tipi bir epitaksiyel (yüzey temaslı) bölge nüfuz ettirilir (difüzyon). Bu bölge, alt katmanla farklı iletkenlik düzeyine, ancak aynı kristal yapıya ve yöne sahip tek kristalli bir yapı oluşturacak şekilde çökeltilir. Aktif ve pasif elemanlar işte bu ince yüzey temaslı tabaka içine nüfuz ettirilecektir. p-tip alan esas itibariyle dayanıklılığı artırmak ve kullanımı kolaylaştırmak için yapıyı kalınlaştıran bir destek yapısıdır.






Şekil 14.19 n-tipi epitaksiyal difüzyon işlemi sonrasında p-tipi silisyum pulunun durumu.

Çökeltme işleminde kullanılan cihaz, bir radyo frekans (RF) endüksiyon bobini ile çevrili uzun bir quartz tüp içerir. Pullar, tekne adı verilen dikdörtgen bir grafit yapının üstüne yerleştirilir ve Şekil 14.20'de gösterildiği gibi bölmenin içine yerleştirilir. Gaz halindeki katkı maddeleri ortama verilirken, RF bobinleri de ortamı 1100°C'nin üstünde bir sıcaklığa kadar ısıtır. İşlemin tamamı, uygun yüzey teması gelişmeyi sağlamak için dikkatli bir şekilde gözlenir ve kontrol edilir.



Şekil 14.20 Epitaksiyel tabakanın çökeltilmesi.

## Silisyum Oksidasyonu ($SiO_2$)

Sonuçta oluşan pul, Şekil 14.21'de görüldüğü gibi $SiO_2$ (silisyum dioksit) yüzey katmanı oluşacak şekilde oksidasyon işlemine tabi tutulur. Bu yüzey katmanı, *n*-tipi yüzey temaslı katmanın içine yabancı maddelerin girmesini önleyecektir. Bununla beraber bu katmanın seçici bir şekilde kazınması, silisyum dilimin tasarlanan *n*-tipi yüzey temaslı bölgelerine uygun katkı maddelerinin nüfuz etmesine izin verecektir.

Şekil 14.21 Şekil 14.18'deki pulun $SiO_2$ tabakasının çökeltilmesinden sonraki durum.

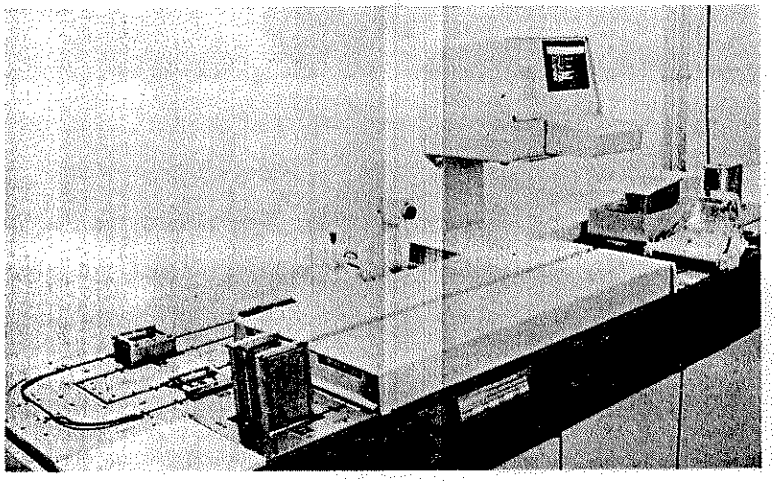
Oksidasyon işleminde kullanılan cihaz, pulların bir tekneye (quartz) yerleştirilmesi ve quartz bir tüpe konulması açısından, yüzey teması katmanın oluşturulmasında kullanılan cihaza benzer. Tipik olarak, aynı anda 20 civarında pul alınır. Ancak bu durumda tüpün etrafına, sıcaklığı 1100 °C'ye yükselten bir dirençli ısıtıcı sarılır. İstenilen $SiO_2$ katmanı oluşana kadar oksijen ıslak veya kuru bir biçimde verilir. Son gelişmelerden birisi, işlem sıcaklığını azaltmak amacıyla kap içindeki atmosferlik basıncı yükseltmektir. Basınçtaki her 1 atm (atmosferlik) artış için, gerekli sıcaklıkta 30°C'azalma olur. 10 atm basınçta sıcaklık 300°C'ye kadar düşürülebilir. Silisyum, 800°C'de çok uygun davranır, fakat 1100°C'de davranışı tamamen değişebilir. Düşük işlem sıcaklıklarında ayrıca oksit kalitesi artar, baskı azalır ve eleman tasarım kısıtlamalarından bazıları azalır veya tamamen ortadan kalkar.

Oksidasyon süresi, oksit tabakasının kalınlığına ve istenen kaliteye bağlı olarak birkaç saatten 24 saate kadar değişebilir.

## Fotolitografik (Işıkla taş baskı) İşlem

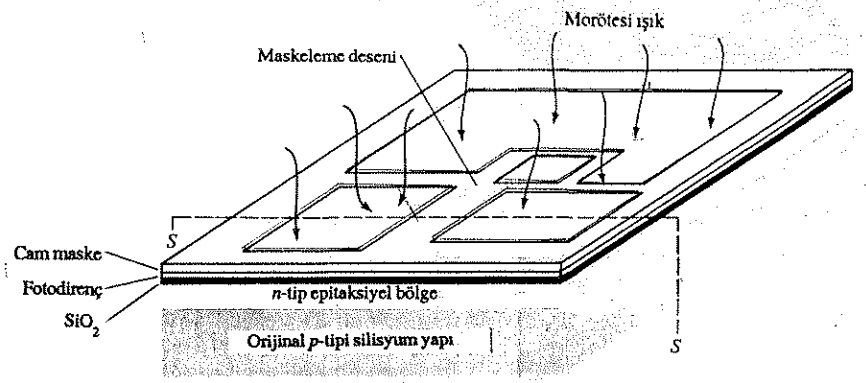
$SiO_2$'in seçici bir şekilde kazınması, ışıkla baskı işlemiyle gerçekleştirilir. Pul ilk önce, Şekil 14.22'de görünen sistem vasıtasıyla, çoğunlukla fotodirenç olark adlandırılan ince bir ışığa duyarlı tabakayla kaplanır. Fotodirenç uygulaması tamamen mikroişlemci denetimlidir. Şekil 14.22'nin sol tarafındaki bölgede görülen alış tepsilerinin üzerinde bir pullar yığını oluşur. Donanım, yüksek basınçlı zımparalama, sudan arındırma (dehidrasyon), direnç kaplama ve hafif pişirme işlemlerini otomatik olarak yapar; daha sonra da sert pişirme uygular ve pullar oluşur.





Şekil 14.22 Mikroişlemci-kontrolü fotodirenç modülü (Motorola Inc.'in izniyle)

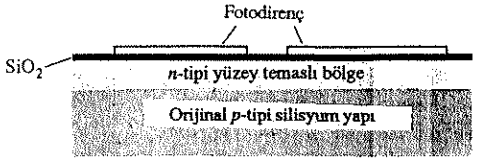
Bir sonraki adımda yalıtım difüzyon işlemine hazırlık amacıyla $SiO_2$ tabakasının atılacak bölümlerini belirlemek üzere daha önce anlatılan maskelerden biri kullanılır. Maske, Şekil 14.23'te görüldüğü gibi, fotodirencin üzerine doğrudan konabileceği gibi, Şekil 14.24'te gösterildiği gibi maskeden de ayrılabilir. Pulun, dilimin üzerine doğrudan konulduğu taktirde, ışığa duyarlı malzemenin, maske deseniyle kapatılmayan bölgelerine poz vermek için morötesi bir ışık uygulanır (Şekil 14.23).



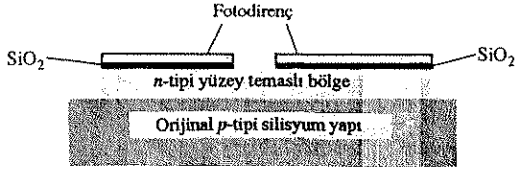

Şekil 14.23 Fotolitografik (ışıkla taş baskı) işlemi: Maskenin ardından morötesi ışığın uygulanması uygun biçimde kurutur; yapı. Şekil 14.18-21 şekillerindeki pulun üzerinde birleştirilen ve hatta 500 VEDEĞİL kapı devresinden birdir.

Şekil 14.24 600 HT Micralign Projeksiyonlu Baskı Sistemi. (Perkin-Elmer Inc.'in izniyle.)

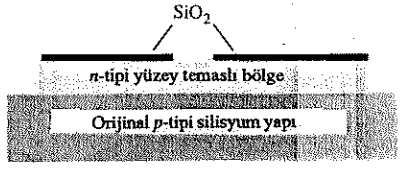
Şekil 14.24'te kullanılan yöntem, projeksiyon (izdüşüm) basımı olarak adlandırılır. Çeşitli bölgeleri ortaya çıkarmak (pozlamak) için optik cihazlar kullanır. Bu yaklaşımın en önemli avantajı, maskenin pul yüzeyine yabancı madde sokmamasıdır. Bu yaklaşım son senelerde giderek daha çok kullanılmaktadır.




Şekil 14.25 Şekil 14.23'deki yonganın, ortaya çıkarılmamış fotodirenç bölgelerinin çıkarılmasından sonraki kesiti.




Şekil 14.26 Şekil 14.25'in kapatılmamış $SiO_2$ bölgelerinin çıkarılmasından sonraki kesiti.



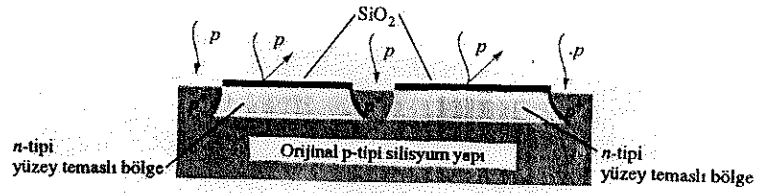

Şekil 14.27 Şekil 14.26'ın kalan fotodirenç malzemesinin çıkarılmasından sonraki kesiti.



Elde edilen pul daha sonra pozlanmayan ışığa duyarlı maddeleri temizleyen kimyasal bir çözeltiye sokulur. Bu noktada yonganın boyuna kesiti (Şekil 14.23'te S-S), Şekil 14.25'teki gibi gözükür. Daha sonra ikinci bir çözelti, fotodirenç malzemesiyle kaplanmayan bölgelerdeki Si02 tabakasını temizleyecektir. Difüzyon işlemi tamamlanmadan önceki son adımda, ışığa duyarlı maddeler çözeltiyle temizlenir. Bu noktada yapı Şekil 14.27'deki gibi gözükecektir.

## Yalıtım Difüzyonu

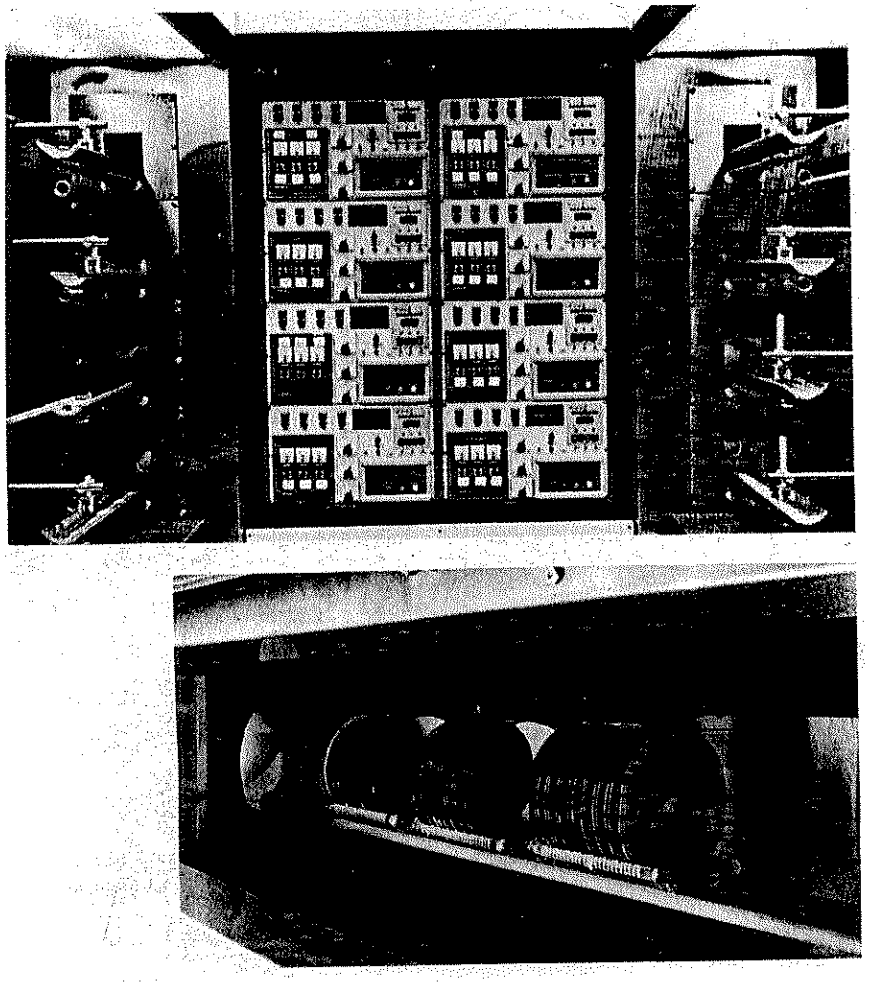
Şekil 14.27'deki yapı daha sonra, *p*-tipi difüzyon işlemine tabi tutulur; bunun sonucunda da Şekil 14.28'de görülen *n*-tipi adacıklar oluşur. Difüzyon işlemi, *n*-tipi adacıklar arasında yoğun katkılı p-tipi bir bölge ($p^+$ ile gösterilir) oluşturur. $p^+$ bölgeleri, *n*-tipi adacıklarda oluşturulacak aktif ve pasif elemanlar arasında daha iyi yalıtım özellikleri sağlar.




Şekil 14.28 Yalıtım yayılması işlemini takiben Şekil 14.27'in çapraz kesiti.

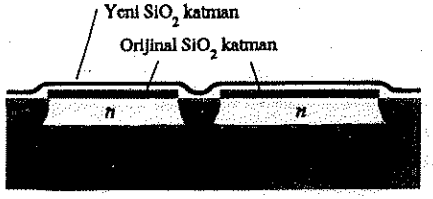
Bu amaçla kullanılan donanım, bir quartz tekneden ve çevresine sarılan dirençli ısıtıcıyla ısıtılan bir tüpden (çalışma ortamının kirlenmesini en aza indirmek için) oluşur. Difüzyon işlemi normalde 1200°C civarında oluşur. Şekil 14.29'daki sistem tamamen mikroişlemci kontrollüdür (kaset adresleme vasıtasıyla). Üç-dört kişi 16 fırını çalıştırabilir; teknelerin fırınlara verilip geri alınmasından, sıcaklığın ve katkı seviyesinin izlenmesine kadar geri kalan bütün işler bilgisayar tarafından kontrol edilir.

Yüksek sıcaklıkta difüzyon işlemine alternatif olarak iyon ekimi (iyon implantasyonu) kullanılabilir. Katkı iyonları hüzmesi İyon hızlandırıcı tabanca, kalem boyutlarında olan bir katkı iyonları hüzmesini çok yüksek bir hızla pulun üzerine gönderir. Bu iyonlar, diğer yöntemlerdeki 2.5 $\mu$m.ye kıyasla, 0.5 mikron düzeyinde kontrol edilebilen bir düzede ortama işleyecektir. Bu teknikte kontrolün daha da artmasına ek olarak, işleme sıcaklığı daha düşüktür ve daha çok elektriksel parametre kullanılabilir. Günümüzde bu yöntemin temel kullanım alanı baz bölgesi difüzyonudur. Zamanla ve gerekli değişikliklerle emetör difüzyonları da mümkün olacaktır.



Şekil 14.29 Mikroişlemci kontrolü difüzyon işlemi (5-inçlik pullarla çalışma). (Motorola Inc.'in izniyle.)

Bir sonraki maskeleme ve difüzyon işlemine hazırlık olarak, pulun yüzeyinin tamamı Şekil 14.30'da görüldüğü gibi $SiO_2$ ile kaplanır.




Şekil 14.30 Bir sonraki difüzyon işlemine hazırlık için, tüm pul yüzeyi $SiO_2$ tabakasıyla kaplanır.



### Baz ve Emetör Difüzyon İşlemi

Yalıtım difüzyonundan sonra baz ve emetör difüzyonu gerçekleştirilir. Bunların her birisindeki işlem adımlarının sırası, yalıtım (izolasyon) difüzyonunun tanımında anılanlarla aynıdır. "Baz" ve "emetör" terimleri özellikle transistör yapısıyla ilgi olmasına rağmen, her bir elemanın (direnç, kondansatör ve diyot) gerekli kısımları (katmanları) her bir difüzyon işlemi sırasında oluşturulacaktır. Yalıtıma, baz ve emetör difüzyon işlemlerinden sonra VEDEĞİL kapısının yüzey görünüşü Şekil 14.31'deki gibi olacaktır. Her bir işlemde kullanılan maske de her bir fotoğrafın üstünde verilmiştir.

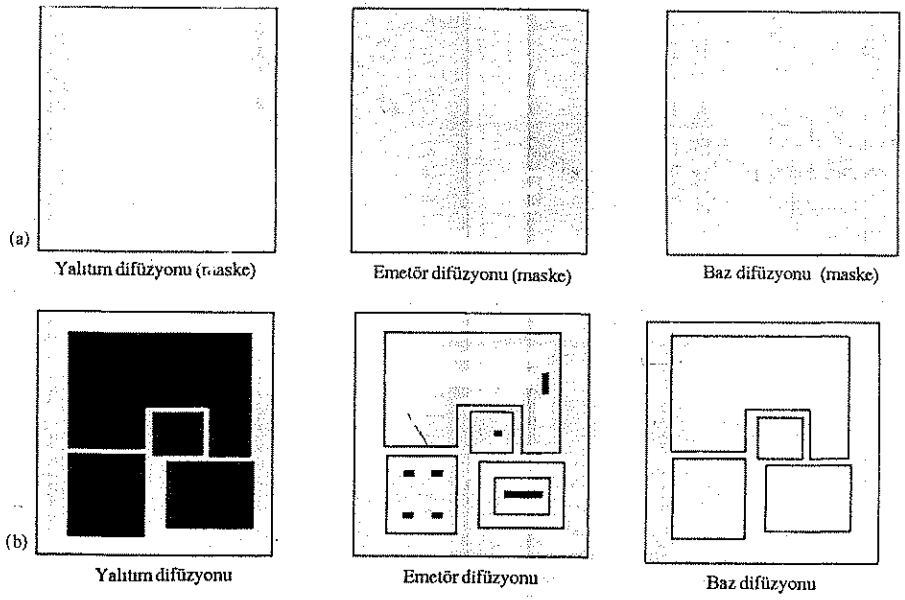
Baz ve emetör yayılma saykıllarından sonra transistörün kesiti Şekil 14.32'deki gibi olacaktır.

### Ön omik Oyma

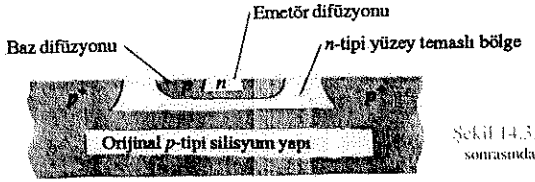
İyi bir omik kontağın hazırlanmasında, $n^+$ bölgeleri (Bölüm 14.4'e bakın) Şekil 14.33'teki açık renkli yapı içine nüfuz ettirilir. Açık renkli alanlarla maske deseni arasındaki uygunluğa dikkat edin.

### Metalleştirme

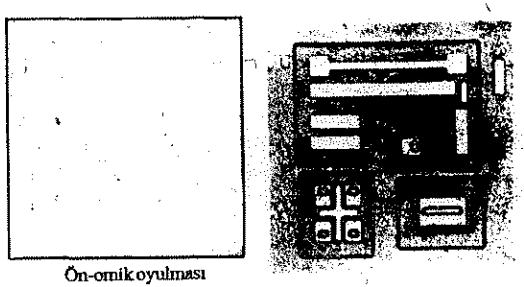
Son maskeleme deseninde her bir elemanın, metalik kontak yapılması gereken



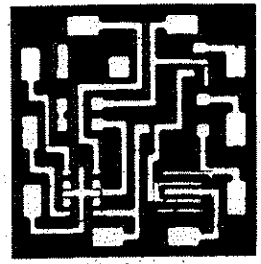

Şekil 14.31 Maskeler: (a) tüm difüzyon işleminde kullanılan; (b) yalıtım, baz ve emetör difüzyonu işleminin ardından tek parça VEDEĞİL kapısının yüzeyinin görünüşü.




Şekil 14.32 Baz ve emetör difüzyonu sonrasında transistörün kesiti.




Şekil 14.33 Şekil 14.31'deki yonganın, ön-omik oyma işleminin ardından yüzey görünüşü. Yanda ise kullanılan maske görülmektedir. (Motorola Monitor'un izniyle.)




Şekil 14.34 Metalizasyon işleminin tamamlanmış biçimi.(Motorola Monitor'ün izniyle.

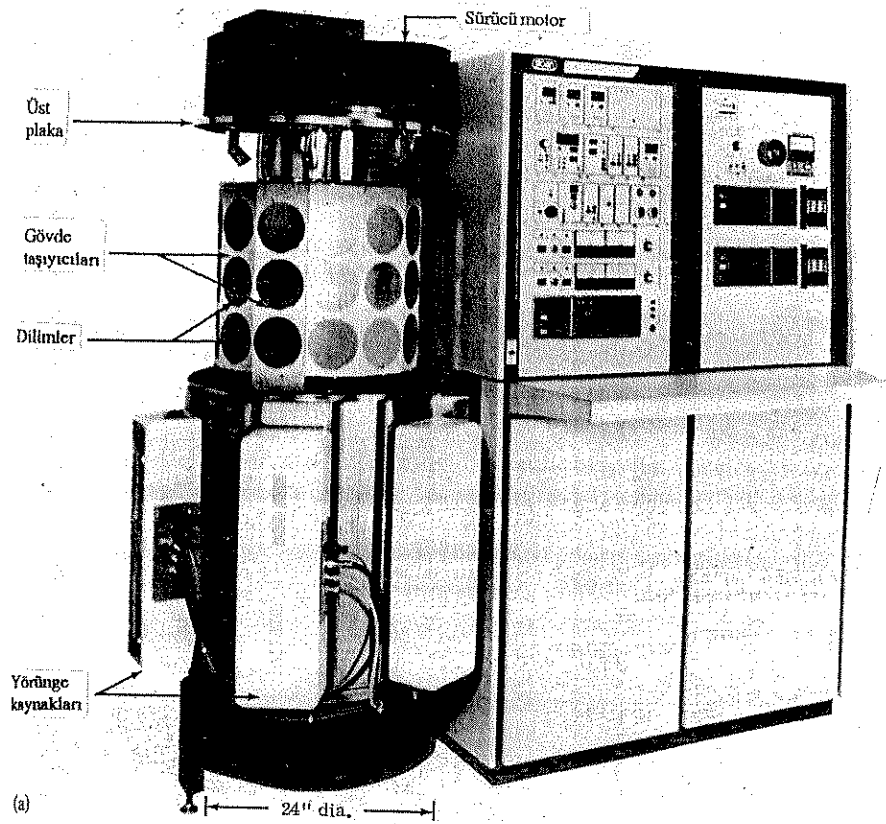
bölgeleri işlenir. Daha sonra pulun tamamı ince bir alüminyum, altın, molibden veya tantal (hepsi de yüksek iletkenlik, düşük kaynama noktasına sahip birer metaldir) tabakasıyla kaplanır ve bundan sonra gerektiği gibi dağlanarak (aşındırılarak) istenen iletim bağlantıları elde edilir. Tamamlanan metalizasyon işleminin bir fotoğrafı Şekil 14.34'te görünmektedir.

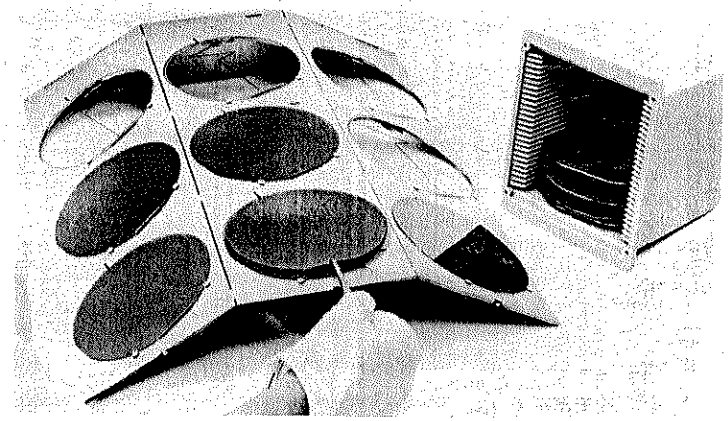
Tekbiçimli (düzgün) bir iletken malzeme tabakası oluşturmak için en sık kullanılan iki yöntem, buharlaştırma ve püskürtmedir. İlkinde kaynak, metali buharlaştırmak için metal ısıtma bobinleriyle eritilir veya elektron tabancasıyla bombardıman edilir. Daha sonra metalizasyon maddesi, Şekil 14.35'te gösterildiği gibi, maşalarla bir kasnak veya yarım küre içinde tutulan pulların üzerine püskürtülür.

Şekil 14.36'daki gibi robot birimlerinin kullanıldığı otomatik püskürtme sistemi, oldukça negatif bir potansiyelde olan kaplama metalini, pozitif bir potansiyele sahip bir anotun karşısına yerleştirir, ancak metal, anota değmez. Plakalar arasına verilen, örneğin argon gibi asal bir gaz, negatif plakayı bombardıman ederek metalin yüzeyinden pozitif iyonlar koparır. Daha sonra "serbest" metal iyonları anot yüzeyindeki pulların üzerine düşer.

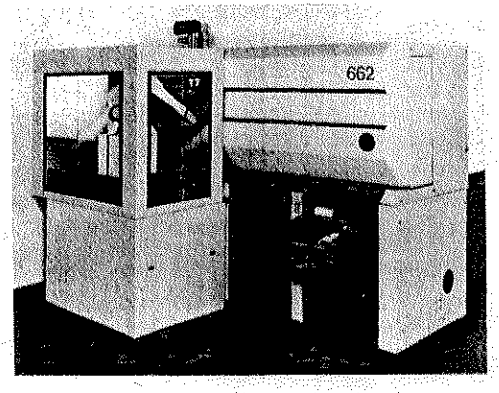
Görüş açısının daha düşük olması nedeniyle sık sık püskürtme tekniği tercih edilir. Bu yöntemde keskin jonksiyonlar (birleşme noktaları) üzerinde daha düzgün bir depozit tabakası elde edilir. Önümüzdeki yıllarda, püskürtme ve buharlaştırma yöntemlerinin, üretim saykılında metalizasyon rolünü paylaşacağı açıktır.





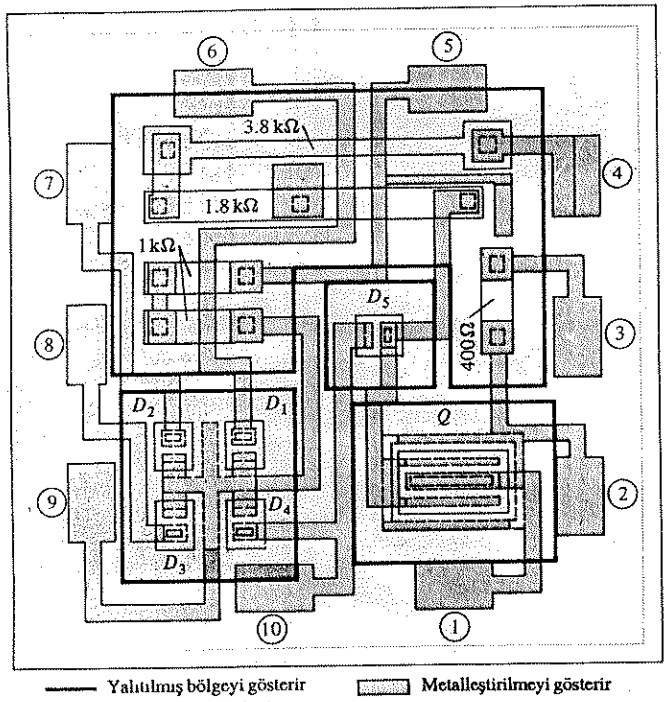

Şekil 14.35 Metal buharlaştırma işleminde bağlantı metallerinin yeniden konumlandırılması. (Motorola Inc.'in izniyle)




Şekil 14.36 Otomatik Püskürtme Sistemi. (Materials Research Corporation'in izniyle.)

### Pasifleştirme

Yapının tamamının yüzeyine kaplanan $SiO_2$ tabakası, su buharına ve bazı kirliliklere karşı etkili bir koruma tabakası oluşturacaktır. Ancak bazı metal iyonları $SiO_2$ tabakasını geçerek eleman karakteristiklerini bozabilir. Kalite bozulmasını en aza indirmek için, pasifleştirme işlemini iyileştirmek amacıyla yüzeye bir cam (plazma silisyum nitrat) tabakası (2000-5000 Å kalınlığında) uygulanır.




Şekil 14.37 Şekil 14.17'deki VEDEĞİL kapısının tek parça yapısı.

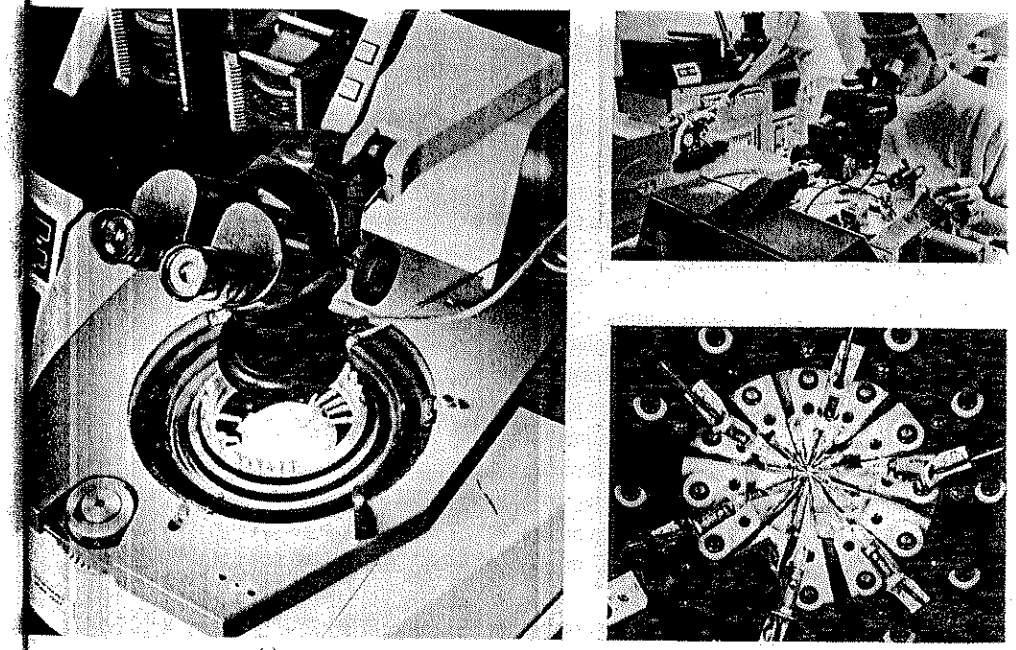


### Test

Pul kalıplar halinde kırılmadan önce Şekil 14.38'deki test sistemiyle her kalıp (die) üzerinde elektriksel bir test uygulanır. Sistem, pulun "ellenmesini" daha da azaltmak için, karosel (carrousel) kullanmak suretiyle pulu otomatik olarak yükler/boşaltır. Üretim saykılının büyük çoğunluğunda olduğu gibi bu işlem de mikroişlemci kontrollüdür. Her bir IC için bir prob kartı vardır; bu kart, hem hatalı parçaların reddedilmesini, hem de hata türünün (açık, kısa, kazanç, vb.) belirlenmesini mümkün kılar. Hatalı kalıplar (parçalar), sistem tarafından otomatik olarak kırmızıyla işaretlenerek tanımlanır.

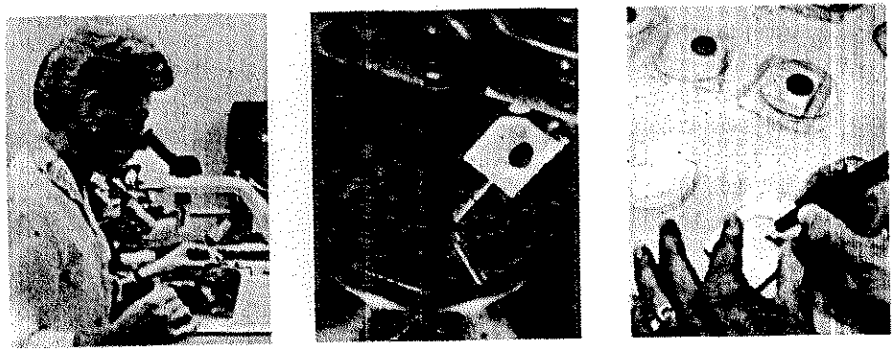
### Paketleme

Metalizasyon ve test işlemleri tamamlandıktan sonra, pulun tek tek yongalar halinde kırılması gerekir. Bu, şekil 14.39'da gösterilen çizme ve kırma işlemleriyle gerçekleştirilir. Daha sonra her yonga Şekil 14.40'taki formlardan birisine paketlenir. Her birinin adı şekilde gösterilmiştir.

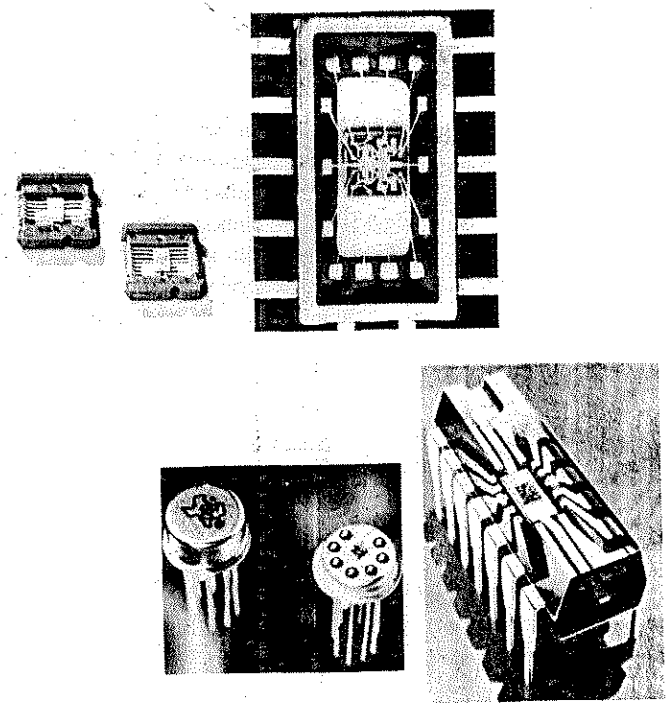


(a) (b)

Şekil 14.38 Tek tek kalıpların elektrik testlerinin yapılması. [(a) Electroglas Inc.'in izniyle; (b) Texas Instruments'in izniyle; (c) Autonetics, North American Rockwell Corporation'un izniyle.]



Şekil 14.40 Tek pulun tek bir yongaya (a) çizilmesi ve (b) karılması. (Soldaki: Autonetics, North American Rockwell Corporation'un, ortadaki: Texas Instruments ve sağdaki: Motorola Inc. şirketlerinin izinleriyle.)



Şekil 14.41 Tek parça paketleme teknikleri: (a) düz paketleme; (b) TO (top-hat-şapka) tipi paketleme; (c) çift-sıralı plastik paketleme. (Texas Instrument'in izniyle.)



## 14.7 İNCE VE KALIN FİLMLİ ENTEGRE DEVRELER

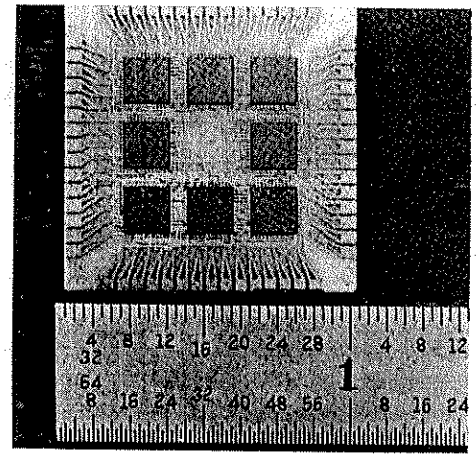
İnce ve kalın filmli entegre devrelerin genel karaktekistikleri, özellikleri ve görünüşleri benzer olsa da, birçok açıdan tek entegre devrelerden faklıdır. Bunlar, yarıiletken bir pul üzerinde değil, cam veya uygun seramik malzeme gibi bir yalıtım alt katmanının yüzeyi üzerinde oluşturulur. Buna ek olarak, yalıtkan yüzey üzerindeki ince veya kalın film teknikleriyle sadece pasif elemanlar (direnç, kondansatör) üretilir. Aktif elemanlar (transistörler, diyotlar) ise pasif elemanlar oluşturulduktan sonra yapının yüzeyine ayrık elemanlar olarak eklenir. Ayrık aktif elemanlar çoğunlukla tekparça tekniğiyle üretilir.

İnce ve kalın film teknikleri arasındaki temel fark, pasif elemanları ve metalik iletim desenini oluşturmak için kullanılan işlemdir. İnce filmli devrede buharlaşma veya katot-püskürtme tekniği, kalın filmde ise ipek-örgü teknikleri kullanır. Önceliklerimiz, burada bu işlemlerin ayrıntılarına girmemize elvermiyor.

Genel olarak, filmli devrelerin pasif elemanları, tek IC'lere kıyasla daha geniş bir değer aralığına ve daha az toleransa sahiptir. Ayrık elemanların kullanımı ayrıca filmli devrelerin tasarım esnekliğini de artırır; ancak sonuçtaki devrenin daha büyük olacağı da açıktır. Ayrıca, çok sayıda eleman içeren filmli devrelerin maliyeti, genel olarak tek parça entegre devrelerinkinden önemli ölçüde yüksektir.

## 14.8 KARMA (HİBRİD) ENTEGRE DEVRELER

*Karma entegre devre* terimi, çok-yongalı çeşitli entegre devreler için kullanılır ve film ve tek parça tekniklerinin birlikte kullanılmasıyla oluşturulabilir. Çok yongalı entegre devrelerde, çeşitli elemanların veya ayrı devre kümelerinin oluşturulması için film veya tekparça tekniği kullanılır; bunlar daha sonra yalıtkan bir altkatman üzerinde birbirine bağlanır ve aynı ambalaj içine paketlenir. Bu tip entegre devreler Şekil 14.41'de görünmektedir. Daha karmaşık bir karma entegre devrede aktif elemanlar yarıiletken bir pul üzerinde oluşturulduktan sonra $Si0_2$ gibi yalıtkan bir tabakayla kaplanır. Daha sonra $SiO_2$ üzerinde pasif elemanları oluşturmak için film teknikleri kullanılır. $SiO_2$ tabakası üzerinde kesilen "pencereler" vasıtasıyla filmle tek yapı arasındaki bağlantılar kurulur.

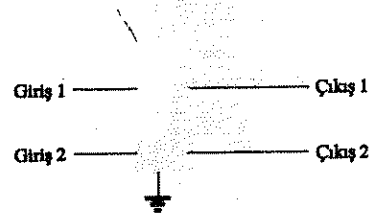


Karma (Hibrid) Entegre Devreler. (Texas Instruments'in izniyle.)



Yükselteçler, BJT ve FET devreleri içeren, genellikle IC devreler içine paketlenen ve gerilim veya akım kazancı sağlayan elektronik devrelerdir. Ayrıca güç kazancı ya da empedans dönüştürme de yapabilir. Pratikte her elektronik uygulamanın ana kısmını oluşturduğu için, temel bir devre olma özelliğine sahiptir. Yükselteçler daha önce de gördüğümüz üzere çeşitli yollardan sınıflandırılabilir. Her birisi öngörülen frekans aralığında çalışan düşük frekans yükselteçleri, ses yükselteçleri, ultrasonik yükselteçler, radyo frekans (RF) yükseltçeleri, geniş band yükselteçleri ve görüntü (video) yükselteçleri vardır. Daha önce, küçük sinyal ve büyük sinyal yükselteçleri ile *RC* veya transformatör bağlı yükselteçleri incelemiştik.

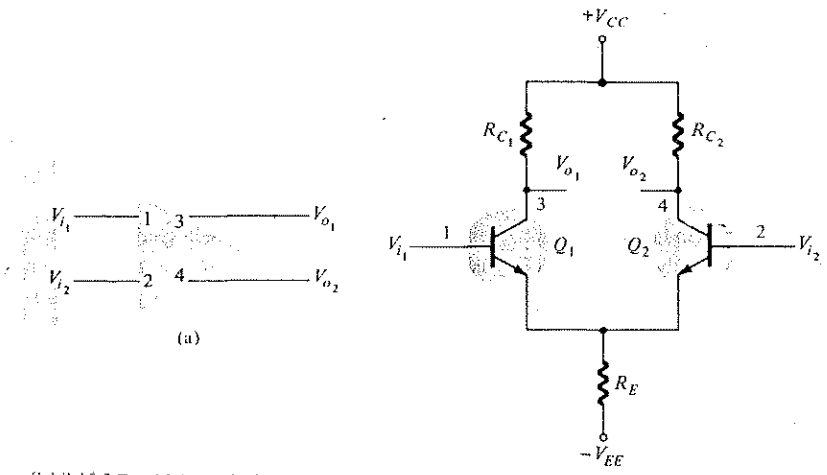
Fark yükselteci, çok çeşitli uygulamalarda kulanılan özel bir devre türüdür. Gelin, fark yükselteçlerinin temel özelliklerini ele alarak başlayalım. Fark yükselteç biriminin blok sembolü Şekil 15.1'de gösterilmiştir. Görüleceği üzere iki ayrı giriş




Fark yükseltecinin blok şeması.

(1 ve 2) ve iki ayrı çıkış (3 ve 4) ucu vardır. Fark yükseltecinin nasıl uygulanabileceğini anlamak için, ilk önce bu uçlar arasındaki ilişkiyi incelememiz gerekir. Giriş veya çıkış uçları toprağa göre farklı potansiyelde olabildiği için, Şekil 15.1'deki toprak bağlantısının farklı gösterildiğine dikkat edin. Gerilimler, giriş uçlarından birine veya her ikisine birden uygulanabilir ve çıkış gerilimleri, her iki çıkış ucunda da görülecektir. Bununla beraber, her iki giriş ve çıkış ucu arasında çok özel bazı kutup (polarite) ilişkileri vardır.

Şekil 15.2'de, aşağıdaki incelemede kullanılacak olan temel fark yükseltecinin blok ve devre şeması verilmiştir. Blok şemada iki giriş ve iki çıkış gösterilmiştir. Girişler iki ayrı transistörün bazına uygulanır. Ancak görüleceği üzere, $V_{o1}$ ve $V_{o2}$ çıkış uçlarının tek ya da iki giriş sinyalinden etkilenmesini sağlamak için transistörlerin emetörleri, ortak emetör direncine bağlanmıştır. Çıkışlar, transistörlerin kollektör uçlarından alınmaktadır. İncelemeyi kolaylaştırmak açısından giriş ve çıkış uçları da numaralandırılmıştır. Devre şemasında iki kaynak gerilimi vardır; ve pozitif ve negatif gerilim kaynaklarının karşıt uçlarının toprağa bağlı gibi anlaşılmasına rağmen devre içinde hiç bir toprak ucu gösterilmediğine dikkat edin. Yükselteç, tek bir gerilim kaynağıyla da çalışabilir.



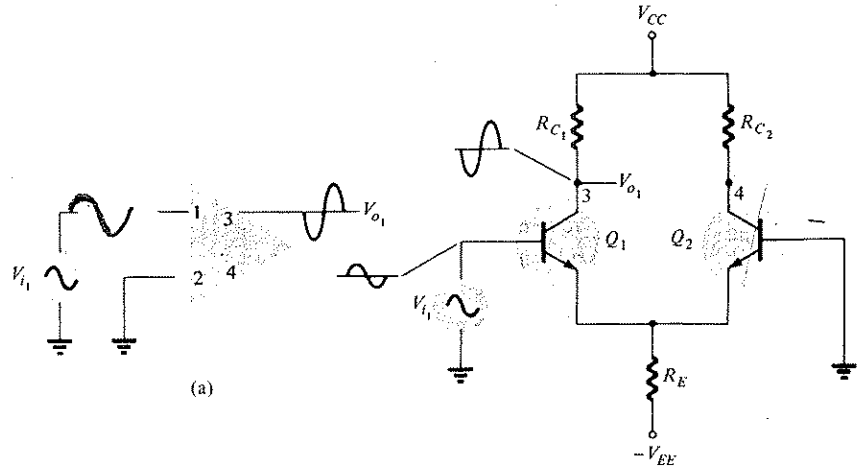

Şekil 15.2 Temel fark yükselteci: (a) blok şema; (b) devre şeması.

## Tek Girişli Fark Yükselteci

İlk önce, 1. uca tek bir sinyalin uygulandığı, 2. ucun ise (0 V'a) toprağa bağlı olduğu bir fark yükseltecinin çalışmasını ele alalım. Şekil 15.3'de 1. uçtaki $V_{i1}$ giriş



sinyalinin ve 3. uçtaki $V_{o1}$ çıkışının blok ve devre şemaları gösterilmektedir. Blok şemada, sinüsoidal bir giriş ve yükseltilmiş, terslenmiş bir çıkış olduğu görülmektedir. Devre şemasında ise, sinüsoidal girişin ve çıkışın da kollektöründen, 180° terslenmiş olarak alındığı görülmektedir ki, tek katlı transistörlü yükseltece ilişkin eski bilgilerimize dayanarak beklediğimiz de budur.

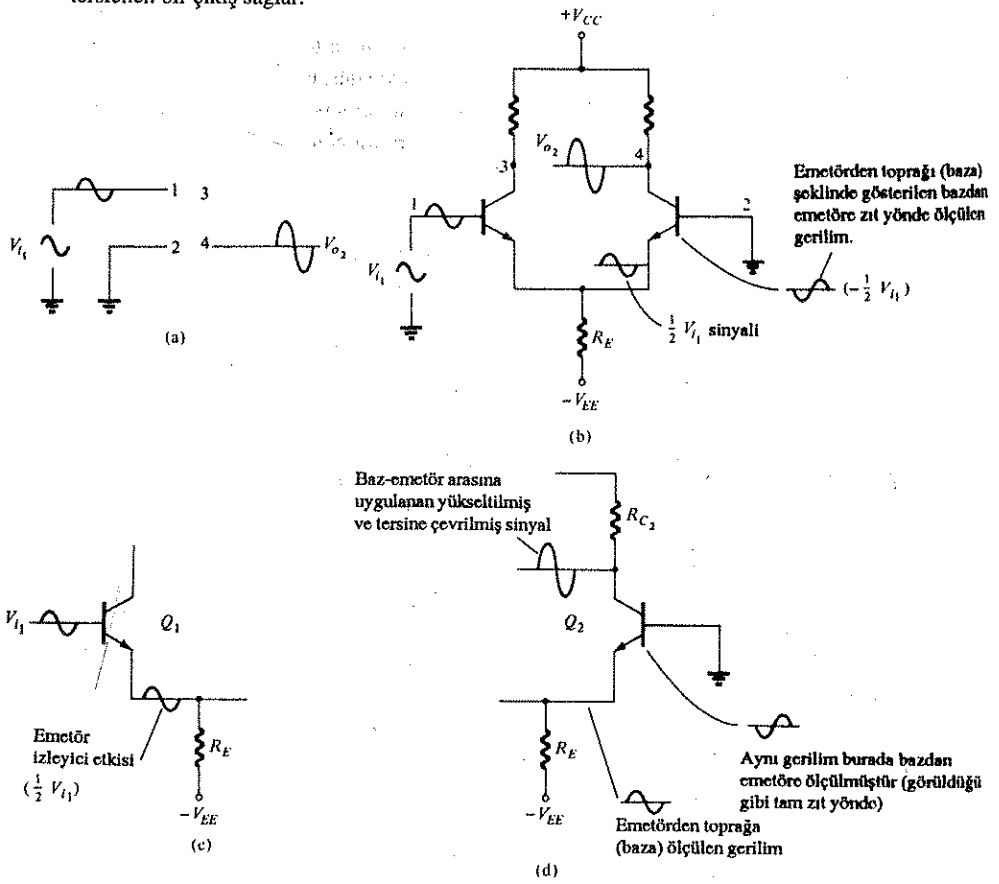



Şekil 15.3 Fark yükseltecinin tek girişli olarak çalışması: (a) blok şema; (b) devre şeması.

Giriş 2 topraklanmış olduğundan, 4. uçta çıkış yokmuş gibi görülebilir, ancak bu doğru değildir. Şekil 15.4'teki blok şemada, 1. uçtaki $V_{i1}$ girişinden kaynaklanan 4. uçtaki $V_{o2}$ çıkışına sahip fark yükseltecin çalışması gösterilmiştir. 1. uçtaki $V_{i1}$ girişi, toprağa göre küçük sinüsoidal bir gerilimdir. Emetör direnci, her iki emetöre de bağlı olduğundan, $V_{i1}$'den dolayı oluşan gerilim, ortak emetör ucunda görünür. Toprağa göre ölçülen sinüsoidal gerilim, devrenin, emetör izleyici işlevinin sonucu olarak $V_{i1}$ ile aynı fazda ve onun yarısı kadar olacaktır.

Devrenin, emetör izleyici gibi davranan kısmı Şekil 15.4c'de gösterilmiştir. Devrenin gösterilen emetör izleyici kısmı için $Q_1$'in bazına uygulanan giriş, $Q_1$'in emetöründe aynı polaritede ve onun yarısı kadar görünür. Emetör izleyici devresinin kazancın birden daha az olduğunu (polarite terslenmesi olmaksızın) hatırlayın. Bu emetör sinyali toprağa göre ölçülmüştür. Şekil 15.4d, devrenin, çalışması emetör geriliminden etkilenen $Q_2$ transistör kısmını göstermektedir. $Q_2$'nin emetöründeki gerilim, $Q_1$ transistörününkiyle aynıdır(emetörler birbirine bağlandığından) ve bu gerilim $Q_2$'nin emetörüyle toprak arasında veya $Q_2$'nin bazı arasında görünür (toprağa bağlı olduğu için). Eğer $Q_2$'nin emetöründen bazına ölçülen gerilim, gösterildiği

gibi, $V_{i1}$ girişiyle aynı fazda olduğu taktirde, $Q_2$'nin bazından emetörüne ölçülen gerilim, ters polaritede aynı sinyal olur. Böylece $Q_2$'nin bazından emetörüne ölçüldüğü zaman $V_{i1}$'in genliğinin yarısı civarında bir gerilim elde edilir, ancak bu sinyal $V_{i1}$'e göre ters polaritededir. $Q_2$ transistörünün yükseltme etkisi ve $R_{C2}$ yük direnci, $Q_2$'nin kollektörü üzerinde, $Q_2$'nin baz-emetörü üzerinde büyüyen sinyalden yükseltilen ve terslenen bir çıkış sağlar.




Şekil 15.4 Fark yükseltecinin tek uçlu çalışması.

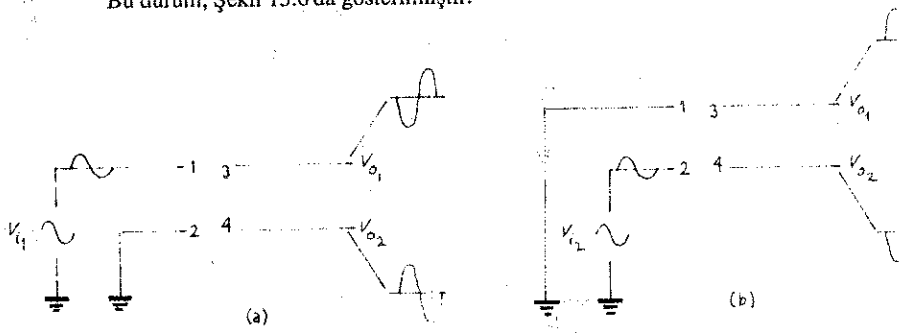
Özet olarak, $V_{i1}$ girişi, giriş 1'e uygulanır ve çıkış ucu 4 üzerinde büyüyen $V_{o2}$ ile aynı fazda yükseltilir. 2. uçtaki giriş topraklanmış olmasına rağmen, 4. uçta çıkış oluşur. Aslında, 1. uçtaki girişin, hem 3., hem de 4. uçta çıkış sinyaline neden



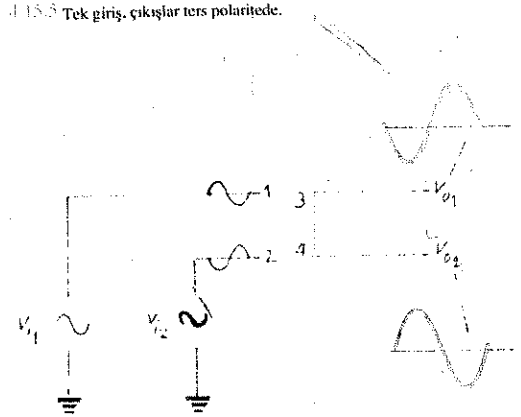
olduğunu görebiliriz. Buna ek olarak, bu çıkışlar ters kutuplu fakat aynı genliktedir. Sonuçta, (Şekil 15.5a'daki gibi) 3. uçtaki çıkış, 1. uçtaki girişe göre ters kutuplu iken, 4. uçtaki çıkışın 1. uçtaki girişle aynı kutuplu olduğunu görebiliriz. Önceki bilgilerimize dayanarak, burdan, 2. uca uygulanan bir girişin (1. uç topraklanmış) Şekil 15.5b'de gösterilen çıkış gerilimleri üreteceği sonucu çıkar.

## Fark (İki-Uçlu) Girişin Çalışması

Fark yükselteci devrelerinin çalışması için yalnızca tek girişin kullanılmasına el olarak, her iki girişe de sinyal uygulamak mümkündür; bu durumda iki çıkış ucund ters polaritede çıkışlar görünür. İki giriş sinyalinin ters polaritede ve aynı genlikt olduğu durumlarda genellikle çift uçlu veya fark (diferansiyel) giriş modu kullanılı Bu durum, Şekil 15.6'da gösterilmiştir.




Şekil 15.5 Tek giriş, çıkışlar ters polaritede.

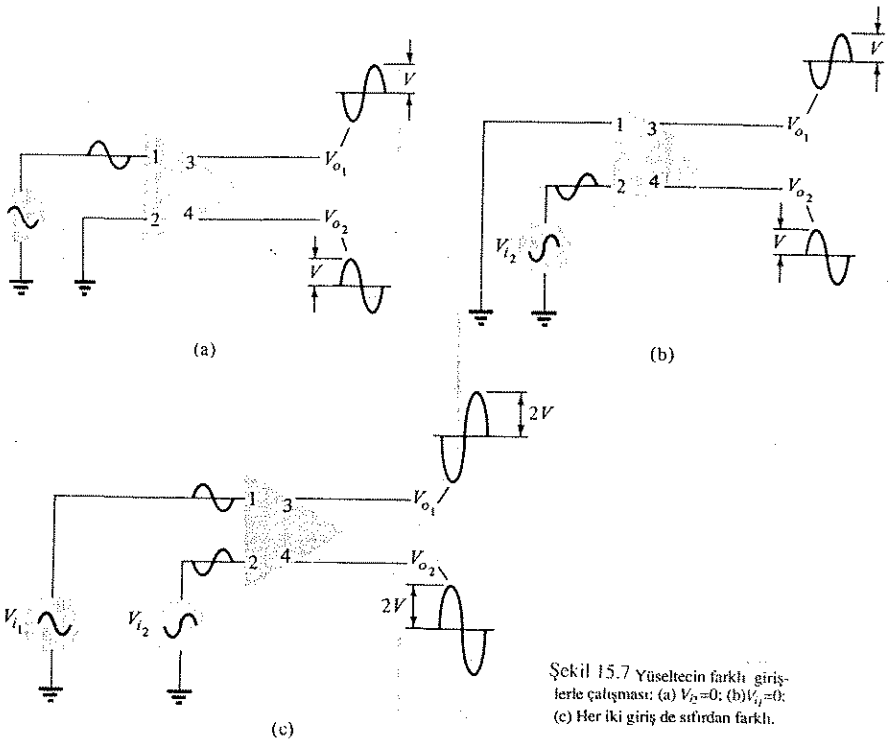


Şekil 15.6 Farklı gi sinyalleriyle çalışma

Şimdi her bir girişin çıkışları nasıl etkilediğini ve oluşacak çıkış sinyalinin ne benzeyeceğini ele almamız gerekir. Bunu, her bir girişi, diğer giriş 0 V'tayken a olarak uygulanıyor gibi düşünüp sonuçta her bir uçta oluşan gerilimi toplam

suretiyle, *süperpozisyon* (üst üste ekleme) ilkesini uygulayarak yapabiliriz. Şekil 15.7a ve 15.7b her bir giriş tek başına var olduğu zamanki sonucu ve Şekil 15.7c genel (toplam) çalışmayı gösterir. 1. uca uygulanan giriş, 3. uçta ters polaritede yükseltilmiş bir çıkış, 4. uçta ise aynı polaritede yükseltilmiş bir çıkış oluşturur. Buradaki amacımız açısından, girişlerin eşit genlikte ve oluşacak çıkışların V değerine göre eşit genlikte olduğunu varsayın.

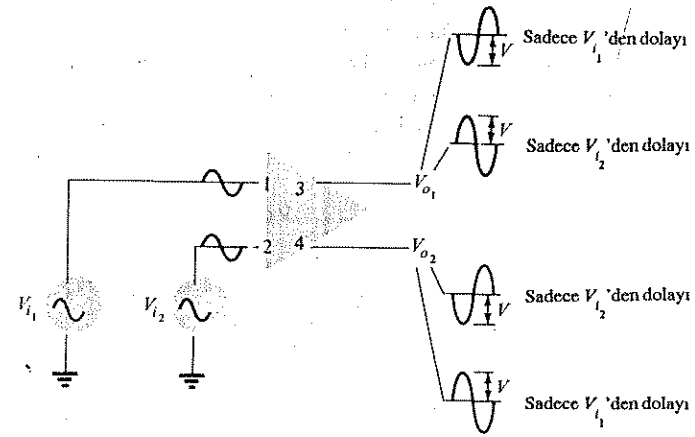
2. uca uygulanan girişin, 4. uçta ters polaritede yükseltilmiş bir çıkış ve 3. uçta aynı kutuplu yükseltilmiş bir çıkış oluşur. Giriş genliklerinin aynı olduğu varsayıldığından çıkışların genlikleri V olacaktır. Her iki durumda da çıkışların her iki çıkış ucunda aynı polaritede olması önemli bir noktadır. Süperpozisyon yönteminde, her bir çıkış ucunda oluşan sinyaller toplanır ve Şekil 15.7c'de görülen devrenin genel çalışması elde edilmiş olur. Herbir giriş için çıkışlar aynı polariteye sahip olduğundan her bir uçtaki çıkış, tek uçlu çalışmada üretilen çıkışların iki katıdır. Uygulanan girişlerin aynı polaritede olması (veya her iki giriş ucuna da aynı girişin uygulanması) halinde, her bir giriş tek başına etkin olduğundan, tek başına çalışan her bir girişten kaynaklanan sinyaller, her bir çıkışla ters polaritede; ve sonuçtaki çıkış Şekil 15.8'de gösterildiği gibi *ideal* olarak 0 V kadar olacaktır.



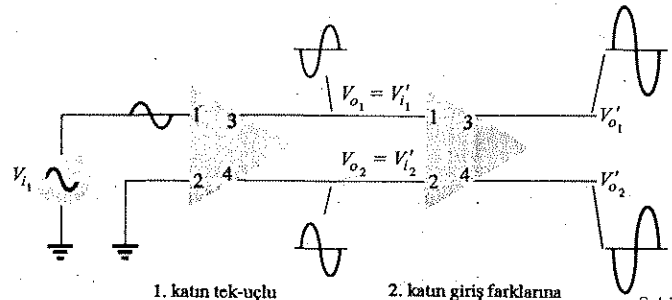

Şekil 15.7 Yüseltecin farklı girişlerle çalışması: (a) $V_{i_2}=0$; (b) $V_{i_1}=0$; (c) Her iki giriş de sıfırdan farklı.



Tek ve çift uçlu çalışma durumlarında, çalışmayı tam bir perspektif içinde görmek için, Şekil 15.9'daki iki fark yükseltecinin bağlantısını ele alalım. Yukarıda anlatılanlardan, yükselteçlerin aynı (özdeş) tek uçlu kazanca sahip olması halinde 1. katın çıkışlarının, girişlerden yükseltecin kazancı oranında, buna karşılık 2. kat çıkışının ise, 2. kata uygulanan girişlerden yükselteç kazancının iki katı oranında büyük olacağını biliyoruz. Örneğin radyo anteninden, fonograf toplama kartuşundan, vb. gelen başlangıç sinyali tek uçludur ve bu şekilde kullanılır. Bununla beraber, ikinci fark yükselteç katı, kat kazancını ikiye çıkarmak için iki-uçlu olarak çalıştırılabilir. 2. katın çıkışlarından birisi (veya her ikisi de), sistemin bir sonraki bölümü için yükseltilmiş sinyaller üretir. Farklı girişlerle çalışmada eşit ve ters polaritede sinyaller gerekmesine rağmen bu, özellikle tek uç girişli katın kazancından sonra elde edilebilmektedir.

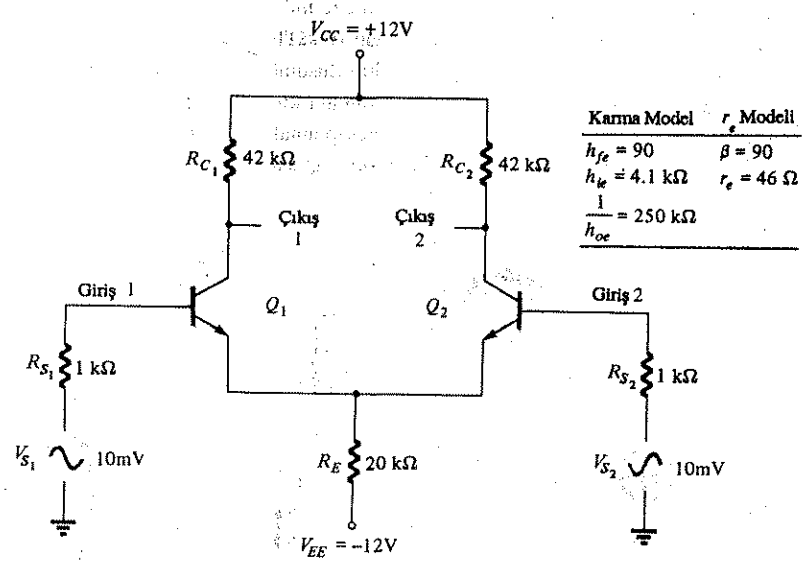



Şekil 15.8 Aynı fazda sinyallerle çalışılması.




Şekil 15.9 Fark yükselteci katının tek ve çift uç girişli çalışması.

Fark yükselteçlerinin temel özelliklerini inceledik; şimdi de bazı devre ayrıntılarını ele alacağız. Özellikle, bir katın gerilim kazancını ve giriş ile çıkış empedanslarını inceleyeceğiz. İlk önce, devre kavramlarının tanıtılması amacıyla ayrık devre türlerini inceleyeceğiz. Daha sonra fark yükselteçlerinin çeşitli kısımlarının IC tiplerini ele alacağız; ki bunlar, entegre devre şeklindeki işlem yükselteçlerinde kullanılan tipik devrelerdir. Ayrık fark yükseltecinin temel devresi Şekil 15.10'da gösterilmiştir. Giriş sinyalleri, genel durumda kaynak dirençli gerilim kaynağı gibi gösterilmiştir.




Şekil 15.10 Temel fark yükselteci devresi.

## FARK YÜKSELTECİ DEVRELERİ

Devrenin gerilim yükselteci gibi çalışmasını ele almadan önce, devrenin nasıl öngerilimlendiğine bakalım. Şekil 15.11'de, devrenin ana dc gerilim ve akım değerlerini gösterir. Sadece kaynak dirençleri içeren ac sinyal kaynakları 0 V'a ayarlanmıştır. $Q_1$'in baz-emetör arası, topraktan başlayıp, $R_{S_1}$ direncinden, baz-emetör jonksiyonundan ve $-V_{EE}$'ye bağlı $R_E$ direncinden geçen akımın yardımıyla $V_{EE}$

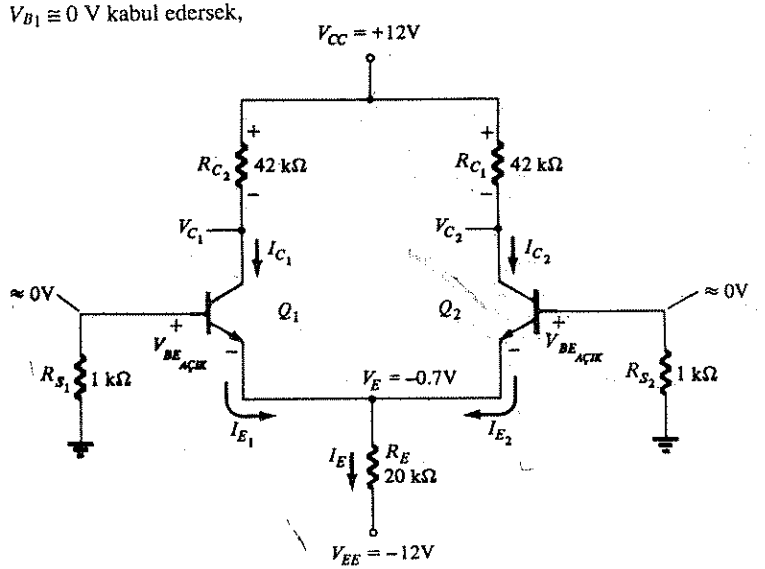


doğru gerilim kaynağı ile ileri yönde öngerilimlenmiştir (bakınız Şekil 15.12a). Dc gerilim ve akımlarını çözmek için bir dizi denklem yazmamız gerekecektir. Bununla beraber hesaplamaları daha dolaysız kılmak için yaklaşık değerler kullanmak da mümkündür. Örneğin, $R_{S_1}$ kaynak direncinin üzerindeki dc gerilim düşümü, aşağıdaki hesaplamada da görüldüğü gibi, çok küçüktür (mikroamper düzeyinde tipik bir baz akımı olduğunu varsayarsak):

$$I_{B_1}R_{S_1} = (100\ \mu\text{A})\ (1\ \text{k}\Omega) = 100\ \text{mV} = 0.1\ \text{V}$$

Baz akımının sadece 10 $\mu$A olması durumunda $R_{S_1}$ üzerindeki dc gerilim düşümü, 10 mV olacaktır, ki bu da ihmal edilebilir. Öte yandan 10 kΩ'luk kaynak direnci ile 100 $\mu$A'lik baz akımı nedeniyle oluşan 1 V'luk gerilim düşümü ihmal edilebilir bir büyüklük değildir. Amaçlarımız için, gerilim düşümünün küçük olduğunu kabul edeceğiz (genellikle doğrudur) ve daha sonraki hesaplamalarımızda böyle bir varsayımda bulunup bulunamayacağımızın sağlamasını yapacağız.

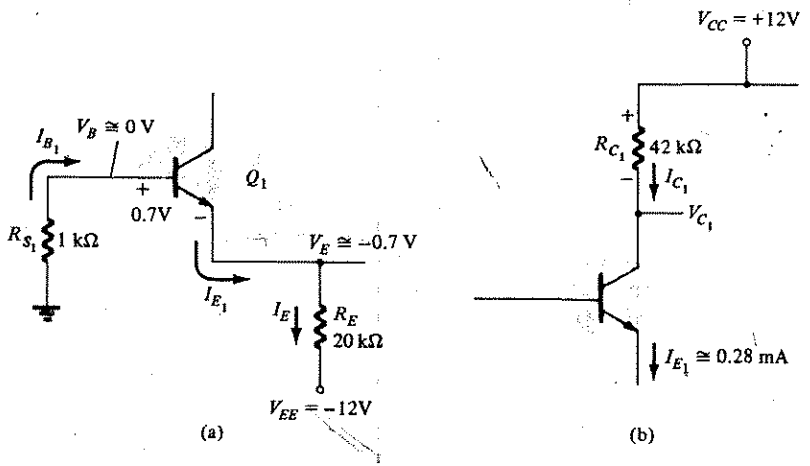
$V_{B_1} \cong 0$ V kabul edersek,




Şekil 15.11 Devrenin dc öngerilim altında davranışı.

Emetör gerilimi,

$$V_E = V_{E_1} = V_{B_1} - V_{BE1} \qquad (15.1)$$
$$= 0 - 0.7\ \text{V} = -0.7\ \text{V}$$




Şekil 15.12 Fark yükselteci devresinden bölümler: (a) giriş bölümü; (b) çıkış bölümü.

Bu durumda $R_E$ direncinden geçen akım:

$$I_E = \frac{V_E - V_{EE}}{R_E} \tag{15.2}$$

$$= \frac{-0.7 - (-12\ \text{V})}{20\ \text{k}\Omega} = \frac{11.3\ \text{V}}{20\ \text{k}\Omega} = 0.565\ \text{mA}$$

$R_E$ üzerinden akan akım, her bir transistörden gelen emetör akımlarının toplamından oluşur. Transistörler birbirine eş seçildiği taktirde her bir transistörün emetör akımı $R_E$'den üzerindeki toplam akımın yarısı olur.

$$I_{E_1} = I_{E_2} = \frac{I_E}{2} \tag{15.3}$$

$$= \frac{0.565\ \text{mA}}{2} = 0.2825\ \text{mA} \cong 0.28\ \text{mA}$$



Şimdi $I_{B_1}$'i aşağıdaki gibi hesaplayarak $V_{B_1}$ için yaptığımız varsayımın ne denli doğru olduğunu kontrol edebiliriz:

$$I_{B_1} = \frac{I_{E_1}}{h_{fe} + 1} \tag{15.4}$$

$$= \frac{0.28\ \text{mA}}{90 + 1} = 3.08\ \mu\text{A}$$

$$V_{B_1} = I_{B_1} R_{S_1} = 3.08\ \mu\text{A} \times 1\ \text{k}\Omega = 3.08\ \text{mV}$$

Bu da devrenin diğer gerilim düşümlerine kıyasla ihmal edilebilir. Şekil 15.12b'de, devrenin çıkış bölümünün devre şeması gösterilmiştir. Kollektör akımı, emetör akımının bulunmasıyla elde edilebilir.

$$I_{C_1} \cong I_{E_1} \tag{15.5}$$

$$= 0.28\ \text{mA}$$

ve kollektör gerilimi

$$V_{C_1} = V_{CC} - I_{C_1} R_{C_1} \tag{15.6}$$

$$= 12\ \text{V} - (0.28\ \text{mA})\ (42\ \text{k}\Omega) = 0.24\ \text{V} \cong 0\text{V}$$

## Fark Yükselteci Devresinin AC Çalışması

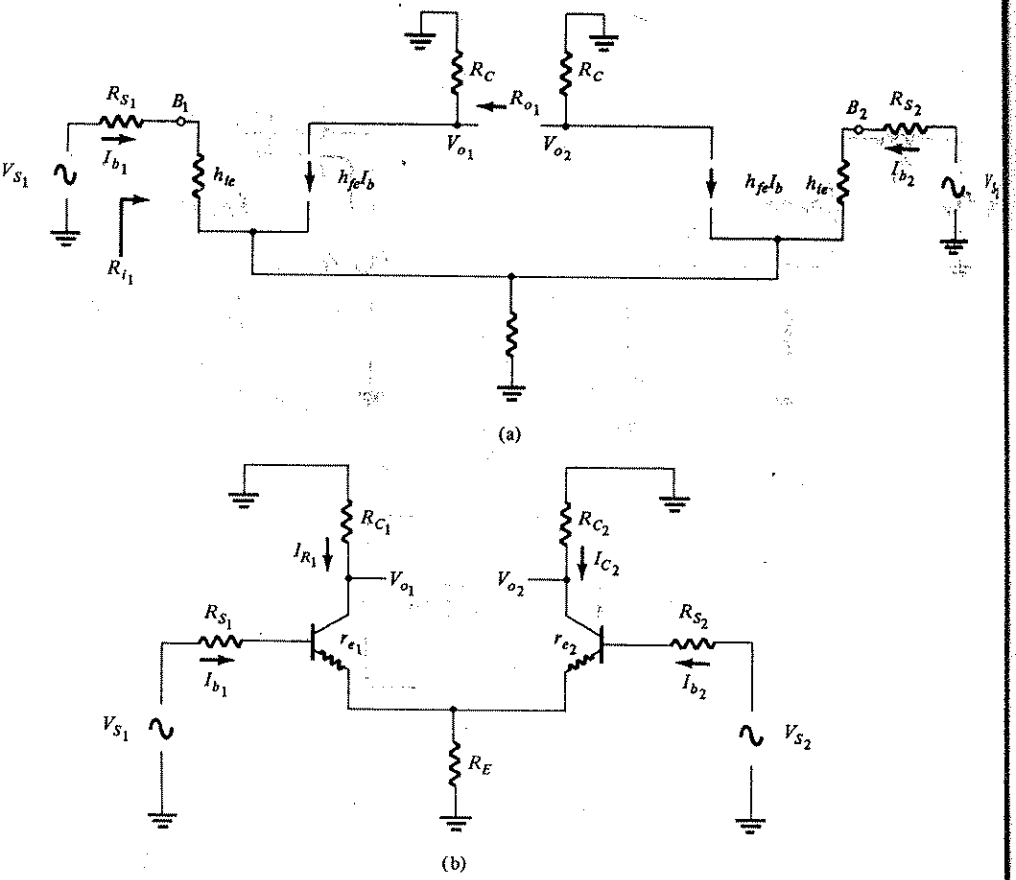
Devrenin ac çalışmasını incelemek için bütün dc gerilim kaynaklarını sıfır olarak alıp transistörlerin yerine küçük-sinyal ac eşdeğer devreleri koyacağız. Şekil 15.13a, transistörlerin yerine karma eşdeğer devreleri konularak elde edilen ac eşdeğer devre yer almaktadır. Devrenin karmaşık göründüğü açıktır; dolayısıyla tüm devrenin analizi de karışık olacaktır. Burada da sadeleştirmeye yardımcı olacak bazı yaklaşık değerler kullanarak hesapları ayırmak mümkündür; böylece devrenin küçük parçaları ayrı ayrı analiz edilebilir.

$$h_{ie1} = h_{ie2} = h_{ie}, \qquad h_{fe1} = h_{fe2} = h_{fe}, \qquad h_{oe1} = h_{oe2} \cong 0$$

ve

$$R_{C_1} = R_{C_2} = R_C, \qquad R_{S_1} = R_{S_2} = R_S$$

olduğunu varsayabiliriz.




Şekil 15.13 Fark yükseltecinin ac eşdeğer devresi: (a) karma model; (b) $r_e$ modeli.

## GİRİŞ BÖLÜMÜ

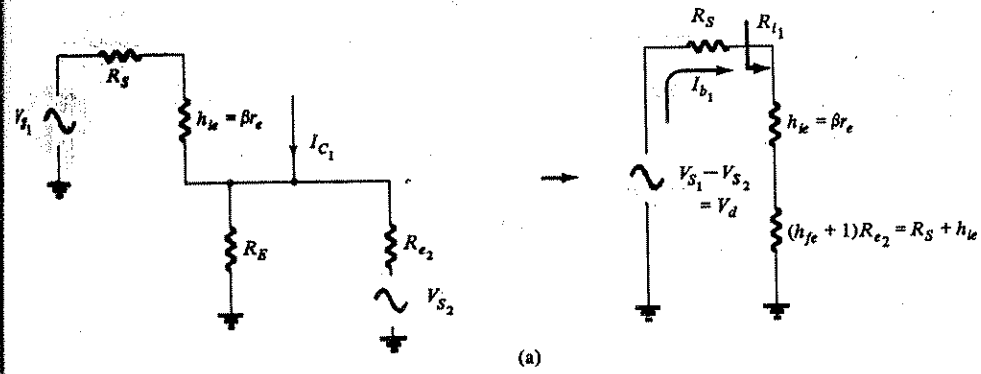
$Q_1$ transistörünün kısmi ac giriş eşdeğer devresi Şekil 15.14'de gösterilmiştir. $Q_2$ transistörünün emetöründen bakıldığında, küçük bir ac eşdeğer direnci vardır ve değeri,

$$R_{e_2} = \frac{R_S + h_{ie}}{h_{fe} + 1} \tag{15.7}$$

Şekil 15.10'daki değerler için

$$R_{e_2} = \frac{1\ \text{k}\Omega + 4.1\ \text{k}\Omega}{90 + 1} = 56\ \Omega$$






Şekil 15.14 Fark yükseltecinin kısmi ac eşdeğer devresi.

$R_E$ ve $R_{E2}$ dirençlerinin paralel eşdeğeri, aşağıdaki değere sahip eşdeğer ac direncini verir:

$$R_E \,||R_{e_2} = \frac{R_{e_2} R_E}{R_{e_2} + R_E} = \frac{56 \times 20.000}{56 + 20.000} \cong 55.8\ \Omega$$

Fark yükselteci devrelerinde genellikle $R_E$ büyük değerlere sahip olduğundan,

$$R_{E2} >> R_{e2}$$

olması halinde paralel eşdeğerin, Şekil 15.14a'da gösterildiği gibi yaklaşık $R_{E2}$ değerine sahip olduğunu varsayabiliriz. Sonuçta elde edilen ac eşdeğer devreyi kullanarak ac baz akımının değeri aşağıdaki gibi hesaplanır:

$$I_{b_1} = \frac{V_{S_1} - V_{S_2}}{R_S + h_{ie} + (h_{fe} + 1)R} = \frac{V_{S_1} - V_{S_2}}{2(R_S + h_{ie})} \tag{15.8a}$$

$V_d = V_{S1} - V_{S2}$'yi fark giriş gerilimi olarak tanımlarsak:

$$I_{b_1} = \frac{V_d}{2(R_S + h_{ie})} \qquad (15.8b)$$

## AC ÇIKIŞ BÖLÜMÜ

Çıkış gerilimi,

$$V_{o1} = -I_{c1}R_{C1}$$

şeklinde yazılabilir.

(15.8b) denkleminde ifade edildiği gibi $I_{c1} = h_{fe}I_{b1}$ alınırsa

$$V_{o1} = \frac{-h_{fe}R_{C_1}}{2(R_S + h_{ie})} V_d$$

Devrenin ac fark kazancı

$$\boxed{A_d = \left|\frac{V_o}{V_d}\right| = \left|-\frac{h_{fe}R_C}{2(R_S + h_{ie})}\right| = \left|-\frac{\beta R_C}{2(R_S + \beta r_e)}\right|} \qquad (15.9)$$

$\beta r_e >> R_S$ olduğu taktirde

$$A_d = \left|\frac{-\beta R_c}{2(\beta r_e)}\right| = \left|\frac{-R_c}{2r_e}\right|$$

Şekil 15.10'daki devre değerlerini kullanırsak

$$A_d \cong \left|-\frac{90 \times 42\ \text{k}\Omega}{2(1\ \text{k}\Omega + 4.1\ \text{k}\Omega}\right| = 370.6$$

sonucunu buluruz.

## GİRİŞ DİRENCİ

Şekil 15.14a'daki ac eşdeğer devreden, kaynaktan bakıldığında görülen devrenin giriş direnci:

$$R_{i1} = h_{ie} + (h_{fe} + 1)R_{e2}$$

(15.7) denklemindeki $R_{e_2}$ değeri yerine konulduktan sonra

$$\boxed{R_i = R_{i_1} = R_{i2} = 2h_{ie} + R_S = 2(\beta r_e + R_S)} \qquad (15.10)$$

Şekil 15.10'daki devre için

$$R_i = 2(4.1\ \text{k}\Omega) + 1\ \text{k}\Omega = 9.2\ \text{k}\Omega$$



## ÇIKIŞ DİRENCİ

Şekil 15.14a'daki ac eşdeğer devreden hesaplanan yaklaşık çıkış direnci ($h_{oe} \cong 0$ kabul edilmiştir)

$$\boxed{R_o = R_{o1} = R_{o2} = R_C} \qquad (15.11)$$

Şekil 15.10'deki devre için $R_o = 42\ \text{k}\Omega$'dur.

### ÖRNEK 15.1

$R_{C_1} = R_{C_2} = 36\text{k}\Omega$, $R_E = 18\text{k}\Omega$, $h_{fe} = \beta = 120$, $h_{ie} = 10\text{k}\Omega$ ve $R_{S_1} = 1.2\ \text{k}\Omega$ değerleri için Şekil 15.10'daki fark yükseltecinin fark kazancını ($A_d$), giriş direncini ($R_i$) ve çıkış direncini ($R_o$) hesaplayın.

Çözüm:

$$A_d = \left|\frac{-h_{fe}R_C}{2(R_S + h_{ie})}\right| = \left|\frac{-120(36 \times 10^3)}{2(1.2 \times 10^3 + 10 \times 10^3)}\right| \cong 193$$

$$R_i = 2h_{ie} + R_S = 2(10 \times 10^3) + 1.2 \times 10^3 = 21.2\ \text{k}\Omega$$

$$R_o = R_C = 36\ \text{k}\Omega$$

### ÖRNEK 15.2

$R_S = 0\ \Omega$, $R_E = 10\ \text{k}\Omega$, $h_{fe} = 80$ ve $V_{CC} = 20\ \text{V}$, $V_{EE} = -20\ \text{V}$ değerleri için Şekil 15.10'daki fark yükseltecinin fark kazancının 250 olması için gereken kollektör direncinin ($R_C$) değerini bulun.

Çözüm:

$$I_E = \frac{V_E - V_{EE}}{R_E} = \frac{19.3\ \text{V}}{10\ \text{k}\Omega} = 1.93\ \text{mA}$$

$$I_{E_1} = I_{E_2} = \frac{I_E}{2} = \frac{1.93\ \text{mA}}{2} = 0.965\ \text{mA}$$

$$r_e = \frac{26}{I_E} = \frac{26}{0.965} \cong 27\ \Omega$$

$A_d = \left|\frac{-R_C}{2r_e}\right|$ ifadesinden,

$$R_C = 2r_eA_d = 2(27)(250) = 13.5\ \text{k}\Omega$$

ÖRNEK 15.3

$V_{i1} = 0$ V, $V_{i2} = 5$ mV rms, $R_{S1} = R_{S2} = 0\ \Omega$, $R_C = 24$ kΩ ve $r_{e1} = r_{e2} = 90\ \Omega$ değerleri için Şekil 15.10'daki devrenin $V_{o2}$ çıkış gerilimi ne olur?

Çözüm:

$$A_d = \left|\frac{-R_C}{2r_e}\right| = \left|\frac{-24 \times 10^3}{2(90)}\right| = 133.3$$

$$V_o = A_d V_d = A_d(V_{i1} - V_{i2}) = 133.3(0 - 5\text{ mV}) = -0.67\text{ rms}$$

## 15.3 SABİT AKIM KAYNAĞI

### Sabit Akım Kaynaklı Fark Yükselteci Devresi

Bir önceki devre incelemesinde dikkat edilmesi gereken önemli bir nokta, $R_{e2} \ll R_E$ olması halinde $R_E$ değerinin çok büyük ve ihmal edilebilir olmasıdır. Aslında, $R_E$ değeri ne kadar büyükse, bir fark yükselteci devresinin bazı özellikleri de o kadar iyi olur. $R_E$'nin çok büyük olmasının temel nedeni, 15.3. Bölümde ayrıntılarıyla incelenecek olan ve ortak işareti bastırma adı verilen bir devre faktörüdür.

Dc öngerilim hesapları, emetör (ve dolayısıyla kollektör) akımının kısmen, $R_E$ değeriyle belirlendiği göstermektedir. Örneğin $V_{EE} = -20$ V gibi sabit bir negatif gerilim kaynağı olması durumunda 10 kΩ'luk bir $R_E$ değeri, emetör direnç akımını aşağıdaki oranda sınırlayacaktır:

$$I_E \cong \frac{V_{EE}}{R_E} = \frac{20\text{ V}}{10\text{ k}\Omega} = 2\text{ mA}$$

Tercihen $R_E = 100$ kΩ gibi daha büyük bir değer kullanılması halinde emetör direncinden geçen dc akımının değeri şöyle olacaktır:

$$I_E \cong \frac{V_{EE}}{R_E} = \frac{20\text{ V}}{100\text{ k}\Omega} = 0.2\text{ mA} = 200\ \mu\text{A}$$

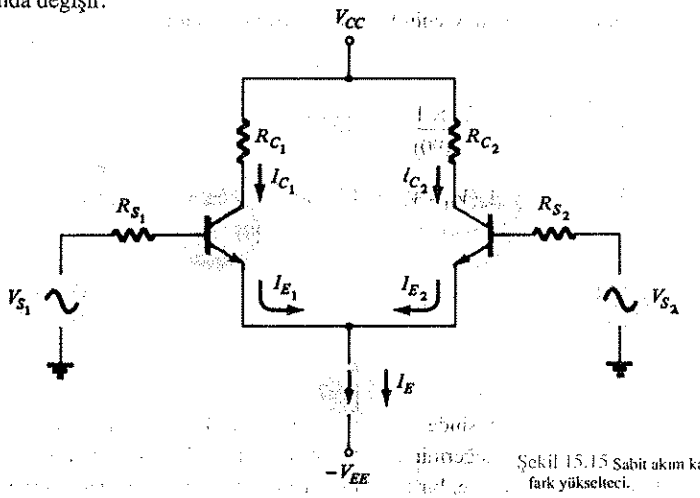
ve $R_E = 1$ MΩ gibi çok daha büyük bir değer kullanılırsa:

$$I_E = \frac{20\text{ V}}{1\text{ M}\Omega} = 20\ \mu\text{A}$$

Görüleceği üzere, kullanılan $R_E$ değeri büyüdükçe, transistörün uygun çalışması için dc emetör akımı çok düşmektedir, çünkü her iki transistörün emetör ve kollektör akımı, zaten çok küçük olan emetör akımının yarısı kadardır.



Makul bir dc emetör akımından taviz vermeksizin yüksek bir ac direnci elde etmenin bir yolu, Şekil 15.15'teki gibi bir sabit-akım kaynağı kullanmaktır. $I_E$ değeri sabit akım kaynağı devresiyle istenilen değere (-1, 10, 20 mA vb.) ayarlanabilir. Sabit akım kaynağının ac direnci ideal olarak sonsuzdur ve pratikte 100 kΩ' – 1 MΩ arasında değişir.

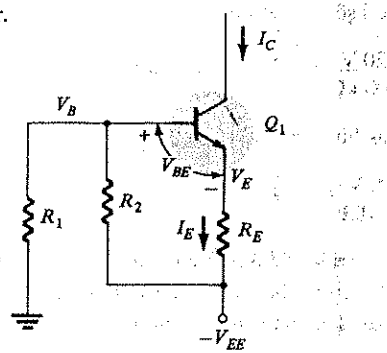



Şekil 15.15 Sabit akım kaynaklı fark yükselteci.

İyi tasarlanmış fark yükselteçlerin yapısı için sabit akım kaynağının kullanımı kritik bir önem taşır. Devrenin ayrık elemanlardan oluşmuş tiplerinde ve hatta entegre devrelerde durum budur. Aşağıda, her iki tip sabit akım kaynağı için bazı örnekler vereceğiz.

### Ayrık Sabit Akım Kaynağı

Direnç kullanılan bir sabit akım kaynağı Şekil 15.16'da gösterilmiştir. İstenen sabit akım, $I_C$ kollektör akımıdır ve $R_1$, $R_2$, $R_E$ dirençleri ve $V_{EE}$ kaynağıyla ayarlanır. Sabit akım kaynağı ne kadar iyi çalışırsa, $I_C$ de bağlı bulunduğu devreden o kadar az etkilenecektir.




Şekil 15.16 Ayrık sabit akım kaynağı

Dc öngerilim akımı $I_E$ aşağıdaki gibi hesaplanır ($h_{fe} R_E >> R_2$ varsayılmıştır):

$$V_B = \frac{R_1}{R_1 + R_2} V_{EE} \tag{15.12}$$

$$V_E = V_B - 0.7\ \text{V} \tag{15.13}$$

ve

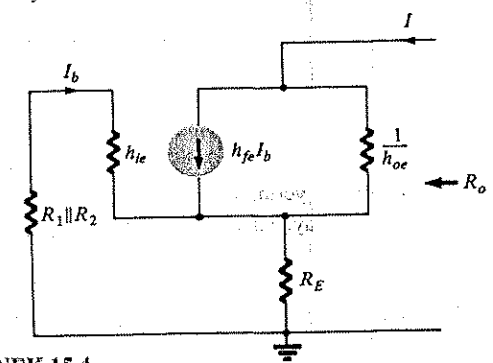
$$I_E = \frac{V_E - V_{EE}}{R_E} \cong I_C \tag{15.14}$$

Böylece, daha önce düşünüldüğü gibi, bir fark yükselteci devresinin diğer kısımlarında kullanılmak üzere, bir kollektör veya sabit akım üretilmiş olur.

Sabit akım kaynağının ac sinyalleriyle çalışmasının ne oranda iyi olduğunu belirleme konusunda önemli bir özellik, ac çıkış empedansıdır. İdeal olarak, ac çıkış empedansı sonsuzdur. Şekil 15.16'daki devre için, gerçek çıkış empedansı, Şekil 15.17'deki ac eşdeğer devre kullanılarak bulunabilir. Bu ac eşdeğer devrede çıkış empedansı şu denklem yardımıyla hesaplanabilir:

$$R_o \cong \frac{1}{h_{oe}}\left(1 + \frac{h_{fe} R_E}{R_E + h_{ie} + R_1 \| R_2}\right) \tag{15.15}$$

Bu değer ne kadar büyük olursa, sabit akım kaynağı olarak devrenin çalışması da o kadar iyi olur.




Şekil 15.17 Sabit akımlı bir devrenin ac eşdeğeri

## ÖRNEK 15.4

Şekil 15.18'deki devrede sabit akım ve çıkış direnci değerlerini bulun.

**Çözüm:**

$$V_B = \frac{R_1}{R_1 + R_2} V_{EE} = \frac{5.1\ \text{k}\Omega}{5.1\ \text{k}\Omega + 5.1\ \text{k}\Omega}(-20) = -10\ \text{V}$$

$$V_E = V_B - 0.7\ \text{V} = -10\ \text{V} - 0.7\ \text{V} = -10.7\ \text{V}$$

$$I_E = \frac{V_E - V_{EE}}{R_E} = \frac{-10.7\ \text{V} - (-20\ \text{V})}{2\ \text{k}\Omega} = \frac{9.3\ \text{V}}{2\ \text{k}\Omega}$$

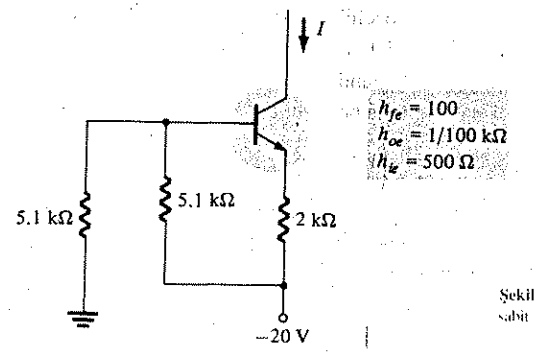
$$= 4.65\ \text{mA} = I$$



ve çıkış empedansı,

$$R_o = \frac{1}{h_{oe}}\left(1 + \frac{h_{fe} R_E}{R_E + h_{ie} + R_1 \| R_2}\right)$$

$$= 100\ \text{k}\Omega\left(1 + \frac{100(2\ \text{k}\Omega)}{2\ \text{k}\Omega + 0.5\ \text{k}\Omega + \frac{5.1\ \text{k}\Omega}{2}}\right) = 4.06\ \text{M}\Omega$$




Şekil 15.18 Örnek 15.4'e ait sabit akım kaynağı.

## Zenerli Sabit Akım Kaynağı

Şekil 15.19'da görüldüğü gibi $R_2$ direncinin yerine Zener diyot konulacak olursa Şekil 15.16'dakinden daha iyi bir sabit akım kaynağı elde edilir. Zener diyot, akımı sabit tutar ve akımın değeri;

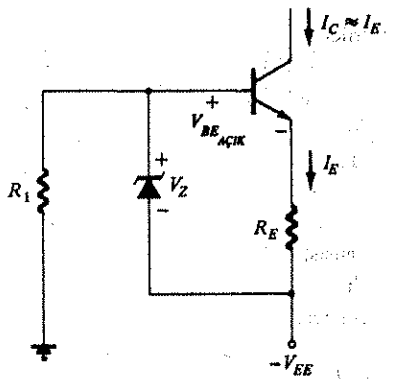
$$V_B = -V_{EE} + V_Z \tag{15.16}$$

$$V_E = V_B - 0.7\ \text{V} \tag{15.17}$$

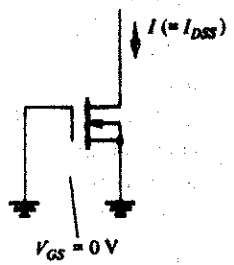
$$I_C \cong I_E = \frac{V_E - V_{EE}}{R_E} = \frac{V_B - 0.7\ \text{V} - V_{EE}}{R_E}$$

$$= \frac{V_Z + 0.7\ \text{V}}{R_E} \tag{15.18}$$

(15.18) denklemi, Zener diyot kullanmanın sonucunda, değeri sadece Zener diyot gerilimi $V_Z$ ve emetör direnci $R_E$'ye bağlı sabit bir akım elde edilir.




Şekil 15.19 Zener diyot kullanılan sabit akım devresi.



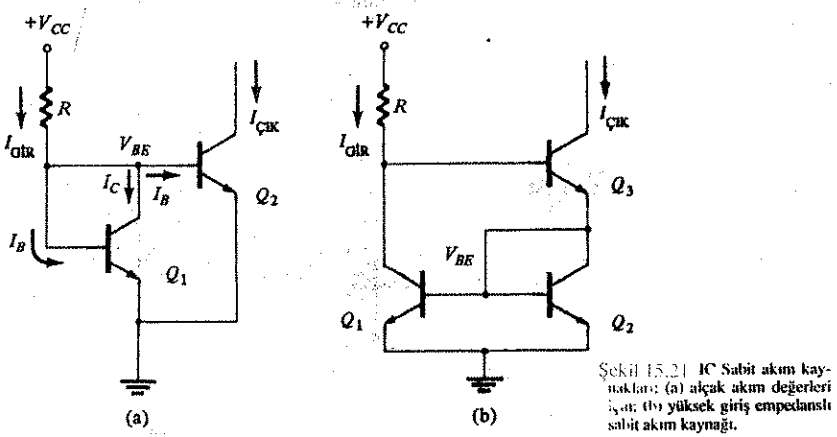

Şekil 15.20 Kanal ayarlamalı JFET'li sabit akım kaynağı.

## JFET'li Sabit Akım Kaynağı

JFET veya kanal ayarlamalı MOSFET mükemmel bir sabit akım kaynağı sağlar. FET elemanının $V_{GS} = 0$ V olacak şekilde öngerilimlenmesi halinde sabit akım, FET'in $I_{DSS}$ akımına ayarlanır. Şekil 15.20, sabit akım kaynağı devresinin ne kadar basit olabileceğini gösterir.

## ENTEGRE DEVRELİ (IC) AKIM KAYNAKLARI :

Örneğimizdeki akım kaynağı, en popüler IC'li devre düzenlemesidir. Şekil 15.21, IC'li akım kaynaklarının oluşturulması için kullanılan bazı temel formları göstermektedir.




Şekil 15.21 IC Sabit akım kaynakları: (a) alçak akım değerleri için; (b) yüksek giriş empedanslı sabit akım kaynağı.



Düşük akım değerleri için Şekil 15.21a'da gösterilen *akım aynası* devresi, oldukça tanınmış bir devredir. $Q_1$ transistörü, $Q_2$ transistörünün sabit çıkış akımında çalıştırılması için sıcaklık dengelemesi sağlayan diyot bağlı bir transistördür. İki transistör birbiriyle eş seçilirse (ki elemanlar aynı yonga üzerinde birbirine çok yakın yerleştirildiği zaman tipik durum budur) çıkış akımı, $I_{çık}$ akım kaynağına bağlanan devreden bağımsız olarak, $V_{CC}$ kaynağı ve $R$ direnci tarafından belirlenen sabit değerde kalacaktır. Şekil 15.21b'deki devrede, akım kaynağından daha yüksek çıkış empedansları elde etmek için çıkışa seri bir $Q_3$ transistörü konulmuştur. Akım kaynağının empedansı ne kadar büyükse, devrenin çalışması da o kadar ideal olacaktır.

Şekil 15.21a'daki devre için giriş akımı şu değere ayarlanır:

$$I_{gir} = \frac{V_{CC} - V_{BE}}{R} = I_C + 2I_B \tag{15.19}$$

$Q_1$ ve $Q_2$ transistörlerinin birbirine eş seçildiği varsayılırsa, büyük $\beta$ değerleri durumunda çıkış, aşağıdaki değerde sabit tutulur:

$$I_C = \beta I_B = I_{gir} - 2I_B \cong I_{gir} \tag{15.20}$$

Şekil 15.21b'deki devre için giriş akımı,

$$I_{gir} = \frac{V_{CC} - 2V_{BE}}{R} = I_C + I_B \tag{15.21}$$

ve $Q_1$, $Q_2$, $Q_3$ eş transistörler için çıkış akımı

$$I_{çık} = I_C + I_B = I_{gir} \tag{15.22}$$

Böylece çıkış akımı, $V_{CC}$ gerilimi, $R$ direnci ve transistörlerin baz emetör arası gerilim düşümüyle belirlenir.

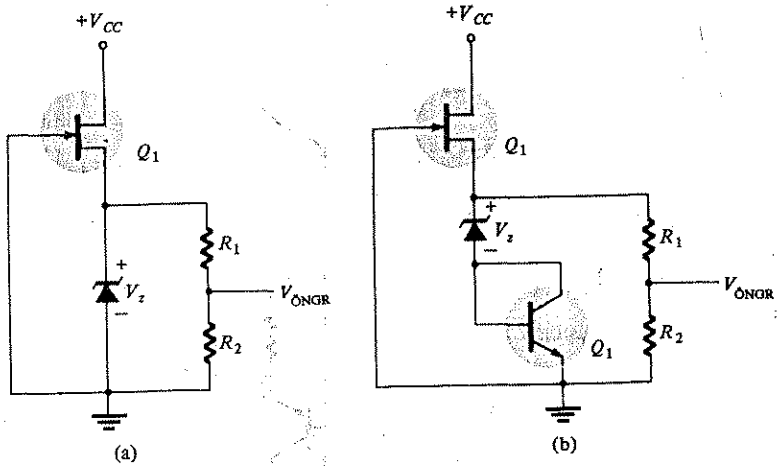
### IC Devre Teknikleri

Tek bir IC yongası üzerine bir işlemsel yükseltecin çeşitli kısımlarını yerleştirilmesi, bir dizi devre tekniğinin kullanılmasını gerektirir; bu tekniklerde istenen işlevi sağlamak için çoğunlukla transistör elemanları kullanılır ve direnç sayısı ve değerleri düşük tutulur. Kondansatörlerin sayısı kadar değerleri de düşük tutulur. Genel IC devresinin daha iyi anlaşılması açısından aşağıda temel devre parçaları anlatılmıştır.

## IC GERİLİM KAYNAKLARI (ÖNGERİLİM DEVRELERİ)

Bir entegre devrede öngerilim ya da referans gerilimi gerektiği zaman, Şekil

15.22'deki gibi bağlantılar kullanılabilir. Şekil 15.22a'da, sabit gerilim sağlayan Zener diyodu üzerinden sabit bir öngerilim akımı sağlamak amacıyla kullanılan bir JFET verilmiştir. Daha sonra direnç gerilim bölücü, Zener diyodunun gerilimini istenen öngerilim değerine ($V_{ÖNGERİLİM}$) düşürür; bu öngerilim, işlemsel yükselteç devresinin diğer kısımlarında kullanılır. Şekil 15.22b'de, öngerilimi belli bir sıcaklık aralığında sabit tutmak amacıyla sıcaklık dengelemesi (kompanzasyonu) sağlamak için Zener diyoduna seri bir iki-kutuplu transistör eklenmiştir. İki-kutuplu transistörün baz-emetör arası gerilim düşümü, Zener diyodunkiyle ters orantılı olarak değişir; böylece öngerilimin değeri, sıcaklık değiştiği zaman bile korunmuş olur. Aynı IC yongası üzerinde birbirine yakın konumda yerleştirildiği için, hem Zener diyodun hem de iki kutuplu transistörün birbirini izlemesi iyi bir düzeydedir.

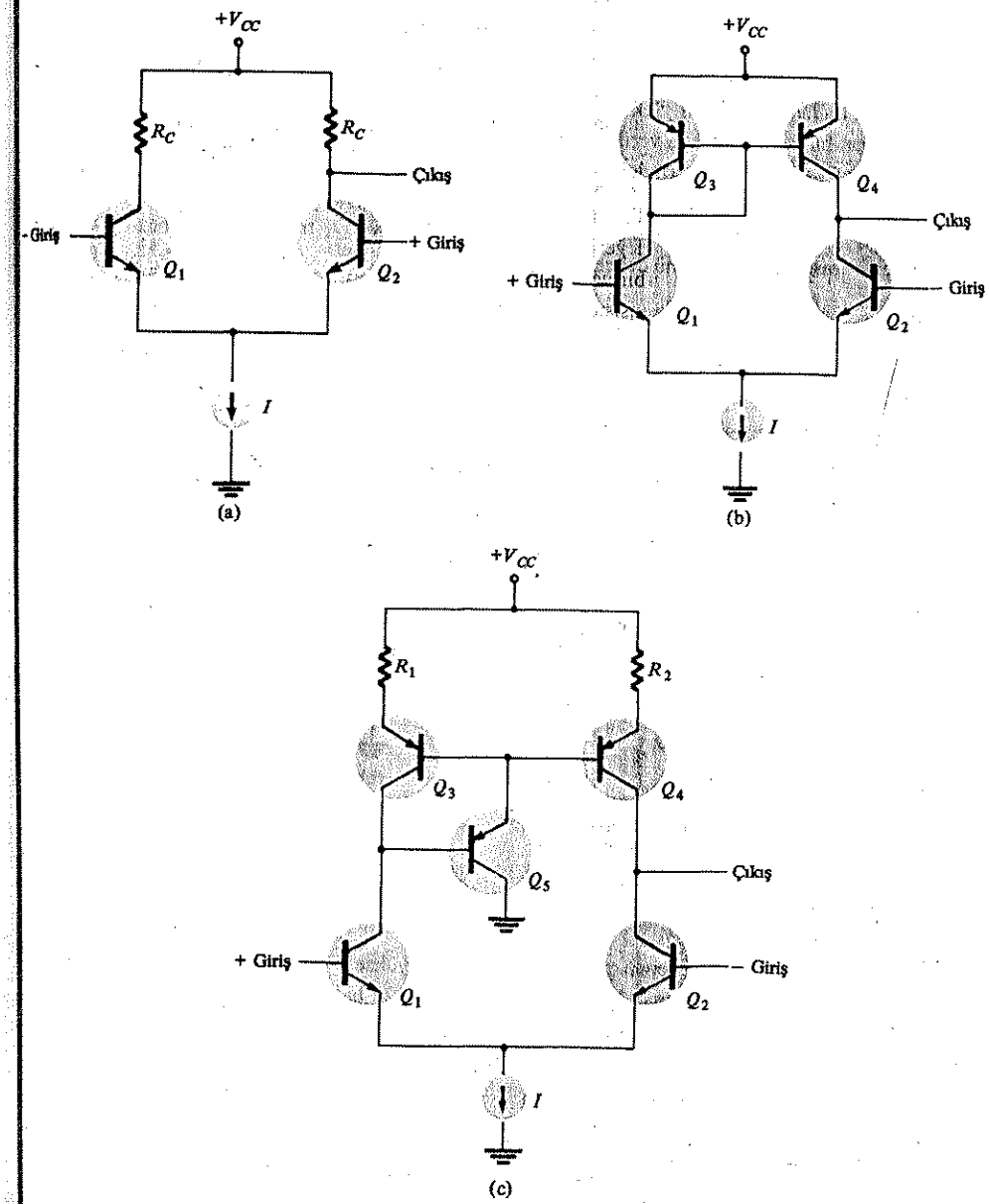



Şekil 15.22 Dc öngerilim veya referans geriliminin geliştirilmesi: (a) temel öngerilim devresi; (b) sıcaklık dengelemeli öngerilim devresi.

## SABİT AKIM YÜKLÜ FARK YÜKSELTECİ KATI

Fark yükselteç katlarının IC'ler üzerinde nasıl kurulduğunun anlaşılmasına yardımcı olmak açısından Şekil 15.23a'da sabit akım kaynaklı bir temel kat, Şekil 15.23b'de ise daha büyük etkili $R_C$ değerleri ve dolayısıyla daha büyük kat gerilim kazancı sağlamak için yük direncinin yerine konan *pnp* akım kaynağı yükleri gösterilmiştir. Daha büyük kazanç istenirse, Şekil 15.23c'deki geliştirilmiş devre kullanılabilir. İlave direnç ve transistörler, tek kat için daha büyük etkili yük empedansı ve daha büyük bir gerilim kazancı sağlar.

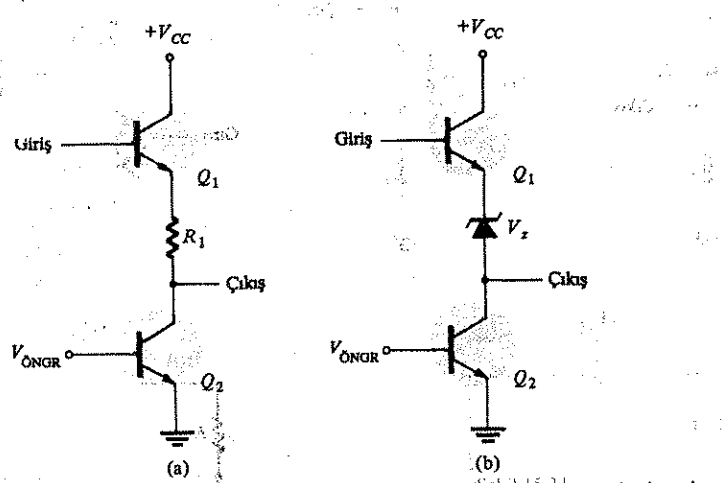





Şekil 15.23 Simetrik Sabit-akım kaynaklarının kullanıldığı fark yükseltecinin IC biçimi.

## DÜZEY KAYDIRMA

Giriş ve çıkış katı arasında arabağlantı veya kondansatör bağlamanın getirdiği kısıtlamalar olmaksızın katları birbirine bağlamak için, bir gerilim düzeyi kaydırma devresi kullanmak gerekir. Şekil 15.24'te, giriş ve çıkış arasında dc düzey kaydırma sağlayan birkaç tipik devre verilmiştir. Şekil 15.24a'da, $R_1$ direncinin belirlediği çıkışın ve $Q_2$ transistörü üzerinde belirlenen akımın düşük dc düzeyi dışında, çıkış gerilimi giriş gerilimini izleyecektir. Şekil 15.24b'deki devrede giriş ve çıkış arasındaki gerilim düşümü, temelde Zener diyot gerilimi (ve $Q_1$ transistörünün baz-emetör arası gerilim düşümü değeri) ile belirlenir.




Şekil 15.24 Düzey kaydırma devreleri: (a) dirençlerle düzey kaydırma; (b) Zener diyotla düzey kaydırma.

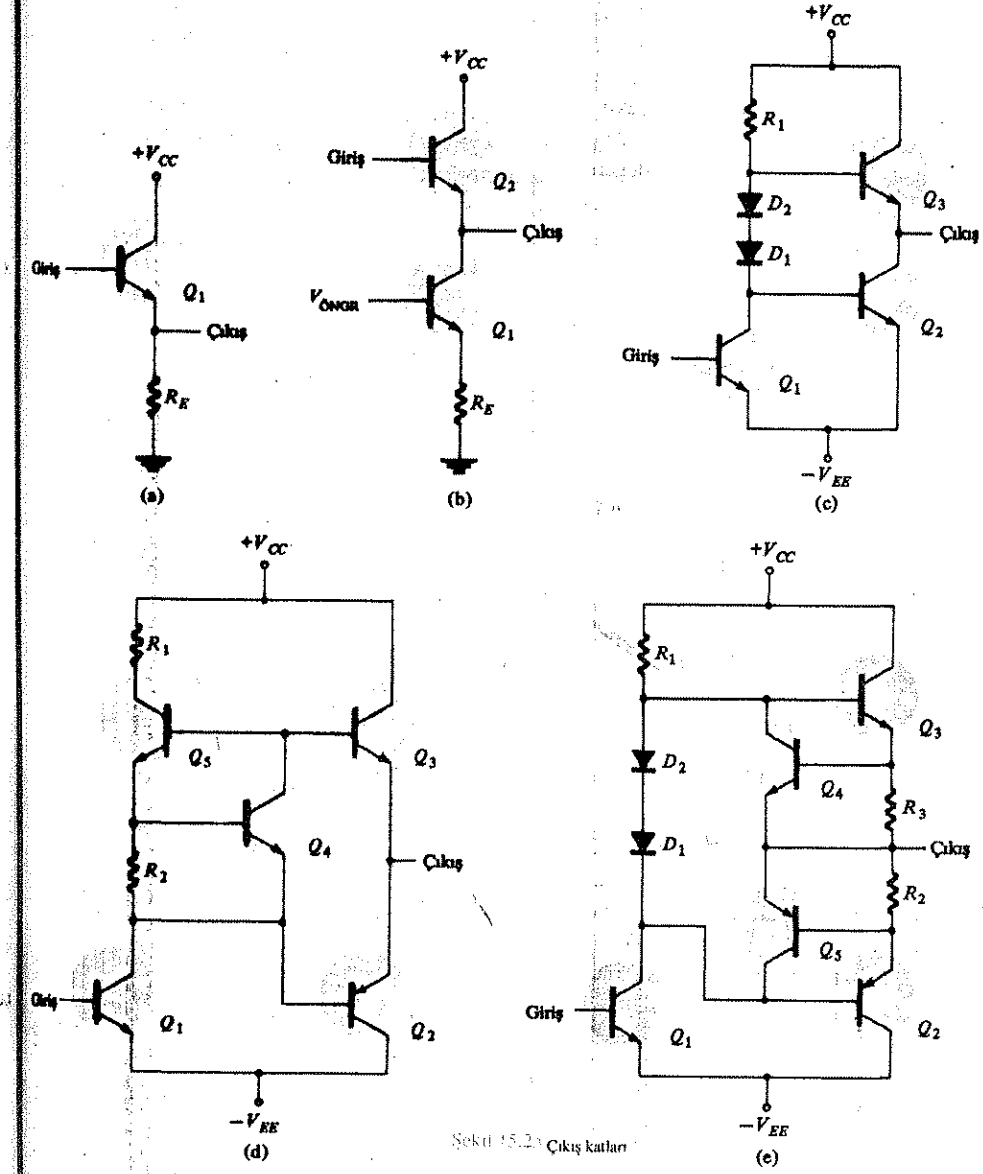
## ÇIKIŞ KATI

Çıkış katları; girişler istenen çıkış gerilim değerine yükseltildikten sonra, yükü sürebilecek bir sinyal sağlamak için kullanılır. Şekil 15.25 bazı çıkış katı devrelerini gösterir. Şekil 15.25a'da verilen devre, sadece klasik bir emetör izleyicidir; Şekil 15.25b'de ise, IC yongasının küçük bir parçasını kullanarak büyük $R_E$ değeri sağlamak için, $R_E$ yerine akım kaynağının konulduğunu gösterir. Şekil 15.25c'deki çıkış devresi, çıkışın akım akıtması ve çekmesini sağlayan, diyot üzerinden öngerilimlenmiş sürücüyü içerir. Şekil 15.25d'de transistör öngerilimi kullanan tam bir çıkış sürücüsü verilmiştir. Son olarak Şekil 15.25e'de verilen devre, Şekil 15.25c'deki devrenin, çıkışa kısa devre koruması eklenen değişik bir düzenlemesidir.



## 15.4 ORTAK İŞARETİN BASTIRILMASI

**Fark yükseltecinin en önemli özelliklerinden biri, bazı istenmeyen gerilim sinyal türlerinin tiplerini bastırma veya giderme yeteneğidir. Bu istenmeyen sinyallere "gürültü"**

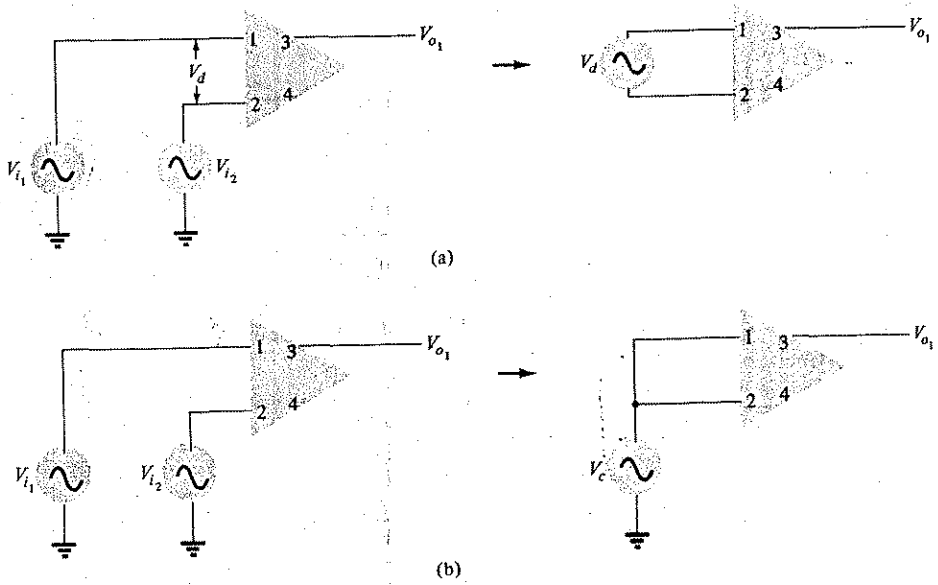



Şekil 15.25 Çıkış katları

adı verilir ve toprak veya sinyal hatlarındaki kaçak manyetik alanların yarattıkları gerilimler veya gerilim kaynağındaki gerilim dalgalanmaları olarak ortaya çıkabilir. Burada önemli olan, gürültü sinyallerinin, fark yükseltecinde yükseltilmesi istenen sinyaller olmamasıdır. Bu yükselteçlerin ayırt edici bir özelliği, gürültü sinyalinin devrenin her iki girişinde de eşit olarak görünmesidir.

Aynı polaritede veya her iki giriş ucunda da ortak olarak ortaya çıkan her istenmeyen sinyalin (gürültünün), fark yükselteclinin çıkışında büyük ölçüde bastırılacağını söyleyebiliriz. Yükseltilecek olan sinyal, ya sadece bir girişte ya da girişlerin her ikisinde birden ters polaritede görünecektir. Burada cevap arayacağımız soru şudur: istenmeyen gürültü ortaya çıktığı taktirde yükselteç bu gürültüyü ne ölçüde bastıracaktır? Her iki girişteki ortak sinyalin bastırılmasına yükseltecin ortak işaret bastırması denilir ve ortak işareti bastırma oranı (CMRR) olarak anılan sayısal bir değerle ifade edilir.

Şekil 15.26a'da, iki giriş sinyalli bir yükselteç gösterilmiştir. Genel olarak, bu sinyallerin tam olarak ters ve aynı polaritede bileşenler içerdiği düşünülebilir. İdeal çalışmada, sinyallerin ters polaritede bileşenleri için yüksek kazanç ve aynı polaritedeki bileşenleri için sıfır kazanç sağlayan bir fark yükselteci arzu edilir.




Şekil 15.26 Fark ve ortak işaretle çalışma: (a) ideal farklı işaretli çalışma; (b) ideal ortak işaretli çalışma.



1. uçtan 2. uca ölçülen gerilim, fark gerilimi olarak düşünülebilir.

$$V_d = V_{i_1} - V_{i_2} \tag{15.23}$$

İdeal durumda olduğu gibi $V_{i_1} = -V_{i_2}$ ise

$$V_d = V_{i_1} - (-V_{i_1}) = 2V_{i_1} = -2V_{i_2}$$

Genel olarak giriş sinyallerinin ortak bileşenleri olabilir. Ortak bir girişi aşağıdaki gibi tanımlayabiliriz:

$$V_c = \tfrac{1}{2}(V_{i_1} + V_{i_2}) \tag{15.24}$$

İdeal durumda (şekil 15.26b'de gösterilen) $V_{i_1} = V_{i_2}$ olur ve

$$V_c = \tfrac{1}{2}(V_{i_1} + V_{i_2}) = V_{i_1} = V_{i_2}$$

(15.23) ve (15.24) denklemlerinden, $V_c$ ve $V_d$'ye bağlı olarak $V_{i_1}$ ve $V_{i_2}$ için aşağıdaki ifadeleri elde edebiliriz:

$$V_{i_1} = V_c + \frac{V_d}{2} \tag{15.25a}$$

$$V_{i_2} = V_c - \frac{V_d}{2} \tag{15.25b}$$

Bu durumda çıkış gerilimleri şöyle ifade edilebilir:

$$V_{o_1} = A_1 V_{i_1} + A_2 V_{i_2} \tag{15.26a}$$

$$V_{o_2} = A_2 V_{i_1} + A_1 V_{i_2} \tag{15.26b}$$

Burada $A_1$ = giriş ucu 1'den çıkış ucu 3'e negatif gerilim kazancıdır (giriş ucu 2 topraklanmış).

$A_2$ = giriş ucu 2'den çıkış ucu 3'e pozitif gerilim kazancıdır (giriş ucu 1 topraklanmış).

Yükseltecin fark ve ortak işaretli çalışmasının dikkate alınması daha önemlidir, çünkü bu, devrenin ortak işareti ne ölçüde bastıracağını belirler. Yükseltecin çalışmasının incelenmesindeki bu ikinci yol, aşağıdaki gibi ifade edilen bir çıkış gerilimi verir:

$$V_{o_1} = A_d V_d + A_c V_c \tag{15.27a}$$

$$V_{o_2} = -A_d V_d + A_c V_c \tag{15.27b}$$

Burada $A_d$ = yükseltecin fark işaretli kazancı
$A_c$ = yükseltecin ortak işaretli kazancı

$V_d$ ve $V_c$ sırayla (15.23) ve (15.24) denklemlerde tanımlanmıştır.

## TERS POLARİTELİ GİRİŞLER

Girişler birbirine eşit ve ters polaritede ise, $V_{i_1} = V_s$ ve $V_{i_2} = -V_s$, (15.23) denkleminden

$$V_d = V_{i_1} - V_{i_2} = V_s - (-Vs) = 2V_s$$

ve (15.24) denkleminden

$$V_c = \tfrac{1}{2}(V_{i_1} + V_{i_2}) = \tfrac{1}{2}[V_s + (-V_s)] = 0$$

ifadeleri elde edilir. böylece (15.27a) denkleminden,

$$V_{o_1} = A_d V_d + A_c V_c = A_d (2V_s) + A_c (0)$$
$$V_{o_1} = 2 A_d V_s$$

bu da, sadece fark işaretli çalışma olduğunu (ve toplam kazancın $A_d$ değerinin iki katı olduğunu) gösterir.

## AYNI POLARİTELİ GİRİŞLER

Eğer girişler birbirine eşit ve aynı polaritede, yani; $V_{i_1} = V_s = V_{i_2}$ ise, (15.23) denkleminden

$$V_d = V_{i_1} - V_{i_2} = V_s - V_s = 0$$

ve (15.24) denkleminden

$$V_c = \tfrac{1}{2}(V_{i_1} + V_{i_2}) = \tfrac{1}{2}(V_s + V_s) = V_s$$

böylece (15.27a) denkleminden,

$$V_{o_1} = A_d V_d + A_c V_c = A_d (0) + A_c V_s$$
$$= A_c V_s$$

bu da sadece ortak işaretli çalışmanın olduğunu gösterir.



## Ortak İşareti Bastırma Oranı

Yukarıdaki çözümler, fark yükselteci devrelerinde $A_d$ ve $A_c$'nin nasıl ölçülebileceğini göstermektedir.

1. *$A_d$'yi ölçmek için:* $V_d = 1$ V ve $V_c = 0$ V olacak şekilde $V_{i_1} = -V_{i_2} = V_s = 0.5$ V seçin. Bu koşullar altında çıkış gerilimi $A_d \times (1\text{ V})$ ve çıkış gerilimi de $A_d$'ye eşittir.
2. *$A_c$'yi ölçmek için:* $V_d = 0$ V ve $V_c = 1$ V olacak şekilde $V_{i_1} = V_{i_2} = V_s = 1$ V seçin. Bu durumda ölçülen çıkış gerilimi $A_c$'ye eşit olur.

Yükselteç için $A_d$ ve $A_c$ ölçüldükten sonra aşağıdaki şekilde tanımlanan bir ortak işareti bastırma oranı (CMRR) bulabiliriz:

$$\text{CMRR} = \frac{A_d}{A_c} \tag{15.28a}$$

CMMR'nin değeri logaritmik olarak da ifade edilebilir:

$$\text{CMRR (log)} = 20 \log \frac{A_d}{A_c} \tag{15.28b}$$

İstenilen çalışmanın, çok büyük $A_d$ ve çok küçük $A_c$'ye sahip olacağı açıktır. Yani ters polaritedeki sinyaller çıkış ucunda büyük oranda yükseltilmiş olarak görünürken, aynı polaritedeki sinyaller çoğunlukla bastırılacak ve dolayısıyla ortak işaret kazancı $A_c$, çok küçük olacaktır. İdeal olarak, $A_d$ çok büyük ve $A_c$ sıfırdır, böylece CMMR değeri sonsuz olur. CMRR ne kadar büyükse, devrenin ortak işareti bastırması da o kadar iyi olacaktır.

Çıkış gerilimi için aşağıdaki ifadeyi elde etmek mümkündür:

$$V_{o_1} = A_d V_d \left(1 + \frac{1}{\text{CMRR}} \frac{V_c}{V_d}\right) \tag{15.29}$$

Girişlerde gerilimin hem $V_c$ hem de $V_d$ bileşenleri bulunsa bile, $(1/\text{CMRR})(V_c/V_d)$ değeri çok küçük olacaktır, çünkü CMRR çok büyüktür ve çıkış gerilimi yaklaşık olarak $A_d V_d$ olacaktır. Başka bir deyişle çıkış, neredeyse tamamen fark sinyalinden gelecek ve ortak işaret giriş sinyalleri bastırılacaktır. Bazı pratik örnekler bu bilgilerin netleşmesine yardımcı olacaktır.

## ÖRNEK 15.5

$V_{i_1} = 150\ \mu V$ ve $V_{i_2} = 100\ \mu V$ giriş gerilimleri için fark yükseltecinin çıkış gerilimini bulun. Yükselteç, $A_d = 1000$'lik bir fark işaret kazancına sahiptir ve CMRR değeri şöyledir: (a) 100; (b) 105.

Çözüm:

$$V_d = V_{i_1} - V_{i_2} = (150 - 100)\ \mu\text{V} = 50\ \mu\text{V}$$

$$V_c = \frac{1}{2}(V_{i_1} + V_{i_2}) = \frac{(150 + 100)\ \mu\text{V}}{2} = 125\ \mu\text{V}$$

Ortak sinyalin, fark sinyalinden iki kat daha büyük olduğuna dikkat edin.

$$\text{(a)}\quad V_o = A_d V_d \left(1 + \frac{1}{\text{CMRR}} \frac{V_c}{V_d}\right) = A_d V_d \left(1 + \frac{1}{100} \times \frac{125}{50}\right) = A_d V_d (1.025)$$

$$= (1000)(50\ \mu\text{V})(1.025) = 51.25\ \textbf{mV}$$

Çıkış, 50 $\mu V$'luk fark sinyali çıkışından yalnızca 0.025 $\mu V$ ya da diğer deyimle %2.5 daha büyüktür.

$$\text{(b)}\quad V_o = A_d V_d \left(1 + \frac{1}{10^5} \frac{125}{50}\right) = A_d V_d (1.000025) \cong 100 \times 50\ \mu\text{V} = 50\ \textbf{mV}$$

Örnek 15.5'den, CMRR değeri ne kadar yüksekse, devrenin ortak giriş sinyallerini o kadar iyi bastıracağını görebiliriz. Dolayısıyla, fark yükselteçlerinde dikkate alınması gereken önemli faktörlerden birisi de devrenin ortak işareti bastırma oranıdır.

Şekil 15.27'de özetlendiği gibi, herhangi bir giriş ve çıkış ucu arasındaki fark kazancı:

$$|A_d| = \frac{h_{fe} R_C}{2h_{ie} + 2(h_{fe} + 1)r_e} \cong \frac{R_C}{2(r_e + r_E)} \tag{15.30}$$

Burada giriş ve çıkış arasındaki polarite ilişkisi, hangi uçların kullanıldığına bağlıdır.

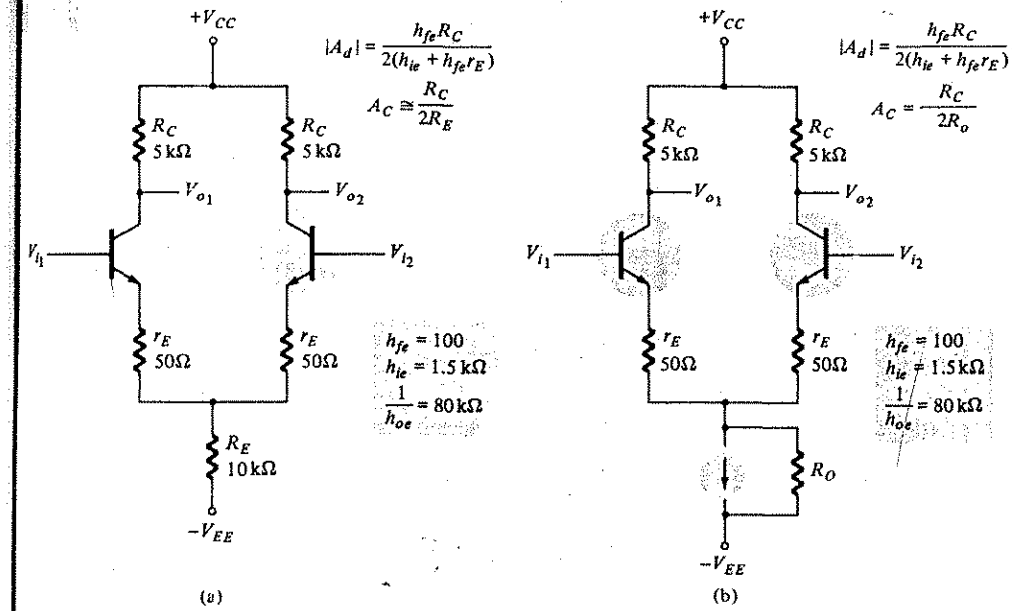
Ortak işaret kazancı ayrıca, emetör dirençli bir devre kullanılarak aşağıdaki gibi hesaplanabilir:

$$A_c = \frac{R_C}{2R_E} \tag{15.31}$$

veya $R_o$ çıkış direncine sahip sabit akım kaynaklı bir devre için:

$$A_c = \frac{R_C}{2R_o} \tag{15.32}$$






Şekil 15.27 Fark yükselteçleri üzerinde fark ve ortak-işaret kazanç ifadelerinin gösterilmesi.

ÖRNEK 15.6

Şekil 15.27'deki devrelerin fark ve ortak işaret kazançlarıyla ilgili CMRR değerlerini hesaplayın:

Çözüm:

Şekil 15.27a için,

$$A_d = \frac{h_{fe} R_C}{2[h_{ie} + (h_{fe} + 1)r_E]} = \frac{100\ (5\ \text{k}\Omega)}{2[1.5\ \text{k}\Omega + 101\ (50\ \Omega)} = 38.17$$

$$A_c = \frac{R_C}{2R_E} = \frac{5\ \text{k}\Omega}{2(10\ \text{k}\Omega)} = 0.25$$

$$\text{CMRR} = \frac{A_d}{A_c} = \frac{38.17}{0.25} = 152.68 (= 43.68\ \textbf{dB})$$

Şekil 15.27b'deki devre için, $A_d$ = 38.17 (Şekil 15.27a'daki gibi) (15.15) denklemini kullanarak $R_o$'yu hesaplarsak

$$R_o = 80\ \text{k}\Omega(101) = 8.08\ \text{M}\Omega$$

böylece $A_c$

$$A_c = \frac{R_C}{2R_o} = \frac{5\ \text{k}\Omega}{2(8.08\ \text{M}\Omega)} = 3.09 \times 10^{-4}$$

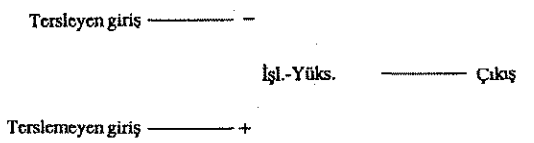
Ardından da CMRR'yi hesaplayabiliriz;

$$\text{CMRR} = \frac{A_d}{A_c} = \frac{38.17}{3.09 \times 10^{-4}} \cong 1.24 \times 10^5 (=101.9\ \text{dB})$$

## 15.5 İŞLEMSEL YÜKSELTECİN TEMELLERİ

İşlemsel yükselteç, kararlı bir gerilim kazancı sağlamak için gerilim geribeslemesi kullanan çok yüksek kazançlı bir fark yükseltecidir. Kullanılan yükselteç, esasında yüksek giriş empedansı ve düşük çıkış empedansı ile yüksek açık çevrim kazancına (geribesleme sinyalinin olmadığı durum) sahip bir fark yükseltecidir. İşlemsel yükseltecin tipik kullanım alanları arasında ölçek değiştirme; toplama ve integral alma gibi analog bilgisayar işlemleri ve çeşitli faz kaydırma, osilatör ve enstrümetasyon devreleri sayılabilir.

İki girişli, tek çıkışlı bir işlemsel yükselteç, Şekil 15.28'de gösterilmiştir. Fark yükseltecindeki girişlerin çıkışı nasıl etkilediğini hatırlayın. Burada girişler, terslemeyen ve tersleyen girişleri göstermek için sırasıyla *artı* (+) ve *eksi* (-) ile işaretlenmiştir. Artı girişine uygulanan sinyal, çıkışta aynı polaritede ve yükseltilmiş olarak görünürken, eksi (-) ucuna uygulanan giriş, çıkışta yükseltilmiş ancak terslenmiş olarak görülecektir.



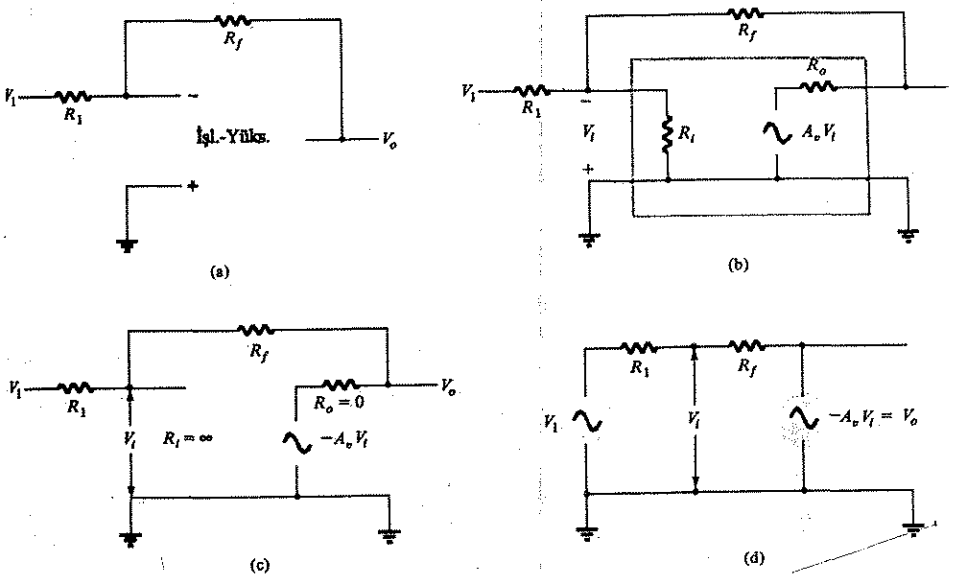

Şekil 15.28 Temel işlemsel yükselteç.

İşlemsel yükseltecin temel devre bağlantısı Şekil 15.29a'da gösterilmiştir. Görüldüğü gibi devre ölçek değiştirici veya sabit kazanç katlama devresi olarak çalışır. $R_1$ direnci üzerinden eksi giriş ucuna bir $V_1$ giriş sinyali uygulanır. Çıkış gerilimi,



$R_f$ direnci üzerinden aynı giriş ucuna geribeslenir. Artı giriş ucu toprağa bağlıdır. Şimdi, devrenin toplam kazancını ($V_o/V_1$) bulmak istersek işlemsel yükselteç biriminin bazı ayrıntılarını incelememiz gerekir.

Şekil 15.29'da, işlemsel yükselteç yerine, $R_i$ giriş dirençli ve çıkış gerilim kaynaklı ve kaynak iç direncini içeren eşdeğer devre konulmuştur. Şekil 15.29c'de görüldüğü gibi ideal işlemsel yükselteç, sonsuz giriş direncine ($R_i = \infty$), sıfır çıkış direncine ($R_o = 0$) ve sonsuz gerilim kazancına ($A_v = \infty$) sahiptir. İdeal yükselteç bağlantısı Şekil 15.29d'de tekrar çizilmiştir.




Şekil 15.29 İşlemsel yükseltecin bir ölçek değiştirici olarak çalışması: (a) temel bağlantısı (sabit kazançlı çarpma devresi); (b) işlemsel yükselteç devresinin etkisi; (c) ideal işlemsel yükselteç; (d) ideal eşdeğer devre.

Süperpozisyon yöntemini kullanarak, $V_i$ gerilimini kaynaklardan gelecek olan bileşenleri cinsinden bulabiliriz. Sadece $V_i$ kaynağı durumunda ($-A_v V_i$ sıfırken),

$$V_{i1} = \frac{R_f}{R_1 + R_f} V_1$$

Sadece $-A_v V_i$ kaynağı durumunda ($V_1$ sıfırken)

$$V_{i2} = \frac{R_f}{R_1 + R_f} (-A_v V_i)$$

O halde toplam $V_i$ gerilimi ;

$$V_i = V_{i_1} + V_{i_2} = \frac{R_f}{R_1 + R_f} V_1 + \frac{R_f}{R_1 + R_f} (-A_v V_i)$$

Bunu da $V_i$ için çözersek,

$$V_i = \frac{R_f}{R_f + (1 + A_v)R_1} V_1 \qquad (15.33)$$

$A_v >> 1$ ve $A_vR_1 >> R_f$ ise (ki bu genellikle doğrudur)

$$V_i \cong \frac{R_f}{A_vR_1} V_1$$

$V_o/V_1$ için çözersek,

$$\frac{V_o}{V_1} = \frac{-A_v V_i}{V_i} = \frac{-A_v}{V_1}\left(\frac{R_f V_1}{A_v R_1}\right) = -\frac{R_f}{R_1}$$

$$\boxed{\frac{V_o}{V_1} = \frac{R_f}{R_1}} \qquad (15.34)$$

Sonuç, girişten çıkışa toplam gerilim oranının, ($A_v$'nin çok büyük olması koşuluyla) sadece $R_i$ ve $R_f$ direnç değerlerine bağlı olduğunu göstermektedir.

$R_f = R_1$ ise kazanç;

$$A_v = -\frac{R_1}{R_1} = -1$$

olur ve devre, giriş sinyalinin genliğini değiştirmez, yalnızca işaretini değiştirir.

$R_f = 2R_1$ ise,

$$A_v = -\frac{-2R_1}{R_1} = -2$$

olur ve devre, giriş sinyalinin polaritesini tersine çevirir ve 2 kat kazanç sağlar.

$R_f$ ve $R_1$ için tam direnç değerleri seçersek, geniş bir kazanç aralığı elde edebiliriz; bu değerler, direnç değerleri kadar tam (hassas) olur ve sıcaklıktan ve diğer devre faktörlerinden çok az etkilenir.

## Zahiri Toprak

Çıkış gerilimi, tipik olarak besleme gerilimi ile birkaç volt değerinde sınırlanır. Daha önce de belirtildiği gibi gerilim kazançları çok yüksektir. Örneğin $V_o = -10$ ve $A_v = 10000$ ise giriş gerilimi;



$$V_1 = -\frac{V_o}{A_v} = -\frac{-10}{10{,}000} = 1 \text{ mV}$$

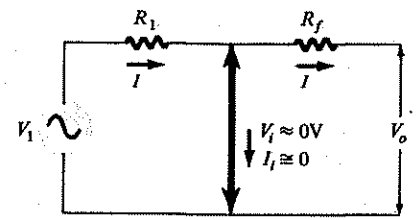
olur.

Eğer devrenin toplam kazancı ($V_o/V_1$) örneğin 1 olursa, $V_1$ değeri 10 V olacaktır. Bu durumda diğer bütün gerilimlerle karşılaştırıldığında $V_1$ değeri küçüktür ve 0 V gibi düşünülebilir. $V_i \cong$ 0 V olsa da çıkış, $V_i$ değeriyle yükselteç kazancının çarpımına eşit olduğundan, tam olarak 0 V değildir.

$V_i \cong 0$ olması, yükselteç girişinde zahiri bir kısa devre veya *zahiri toprak* olduğunu düşündürmektedir. Zahiri kısa devre kavramı, gerilimin 0 V'a yakın olmasına karşılık, yükselteç girişinden toprağa herhangi bir akım akmadığı anlamına gelir. Zahiri toprak kavramı grafik olarak şekil gösterir. Koyu çizgi, $V_i \cong 0$ V ile bir kısa devre bulunduğunu düşünebileceğimizi, ancak kısa devre üzerinden toprağa hiç bir akım olmadığı için bunun zahiri (görünen) bir kısa devre olduğunu göstermek için kullanılmıştır. Gösterildiği gibi akım, $R_1$ ve $R_f$ üzerindedir.

Zahiri toprak düşüncesini kullanarak, $I$ akımı için eşitlikleri aşağıdaki gibi yazabiliriz.

$$I = \frac{V_1}{R_1} = -\frac{V_o}{R_f}$$




Şekil 15.30 İşlemsel yükselteç üzerinde zahiri toprak.

Bunu $V_o/V_1$ için çözersek

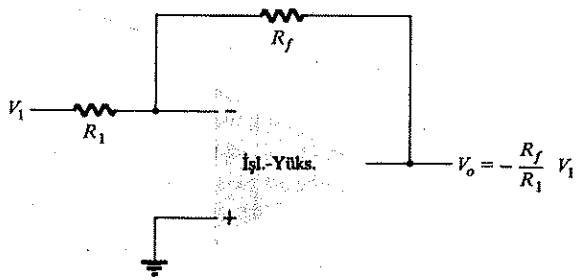
$$\frac{V_o}{V_1} = -\frac{R_f}{R_1}$$

$A_v$ değerinin çok büyük olması koşuluna bağlı zahiri toprak kavramı, toplam gerilim kazancı hesabını basitleştirmektedir. Şekil 15.30'daki devre fiziksel bir devre olmasa da, toplam devre kazancının bulunabilmesinde kolaylık sağladığı anlaşılmaktadır.

## 15.6 İŞLEMSEL YÜKSELTEÇ DEVRELERİ

### Sabit-Kazanç Katlayıcı Devre

Tersleyen bir sabit kazanç katlayıcı devre daha önce incelenmişti, ancak temel işlemsel yükselteç devreler için daha eksiksiz bir liste vermek açısından burada tekrar ele alınacaktır. Şekil 15.31'de, tersleyen bir sabit kazanç katlama (çoğaltma) devresi verilmiştir.




Şekil 15.31 Sabit kazançlı tersleyen kazanç katlayıcı devre.

ÖRNEK 15.7

Şekil 15.31'deki devrede $R_1$ =100 kΩ ve $R_f$ = 500 kΩ'dur. $V_1$ = -2 V'luk giriş için çıkış gerilimi ne olur?

Çözüm:

(15.34) denklemini kullanarak

$$V_o = -\frac{R_f}{R_1} V_1 = -\frac{500\ \text{k}\Omega}{100\ \text{k}\Omega} (-2\ \text{V}) = +10\ \text{V}$$

### Terslemeyen Yükselteç

Şekil 15.32a'daki bağlantı, terslemeyen bir sabit kazanç katlayıcısı gibi çalışan bir işlemsel yükselteç devresini göstermektedir. Devrenin gerilim kazancını bulabilmek için, Şekil 15.32b'deki eşdeğer zahiri toprak eşdeğerini kullanabiliriz. $V_i \equiv 0$ V

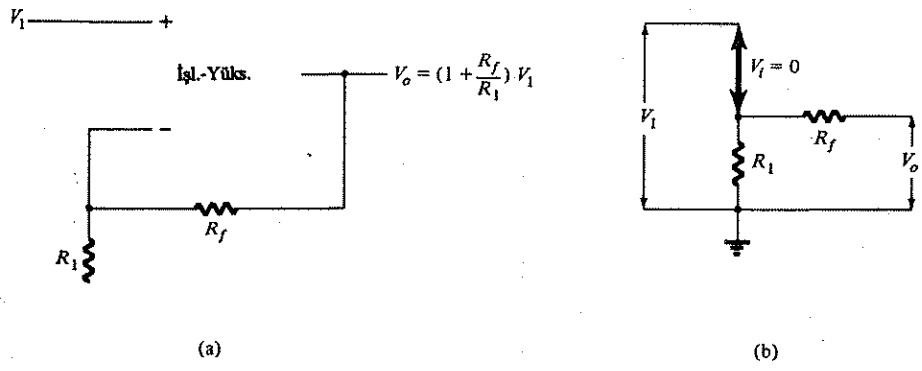


için $R_1$ üzerindeki gerilimin $V_1$ olduğuna dikkat edin. Bu, $V_o$ gerilimi nedeniyle, $R_1$ ve $R_f$ gerilim bölücüleri üzerindeki gerilime eşit olmalıdır, dolayısıyla;

$$V_1 = \frac{R_1}{R_1 + R_f} V_o$$

ve

$$\boxed{\frac{V_o}{V_1} = \frac{R_1 + R_f}{R_1} = 1 + \frac{R_f}{R_1}} \qquad (15.35)$$




Şekil 15.32 Sabit kazançlı terslemeyen kazanç katlayıcı devre.

ÖRNEK 15.8

$V_1$ = 2 V, $R_f$ = 500 kΩ ve $R_1$ =100 kΩ değerleri için (Şekil 15.32'deki gibi) terslemeyen sabit kazanç katlayıcı devresinin çıkış gerilimini hesaplayın.

Çözüm:

(15.35) denklemini kullanırsak

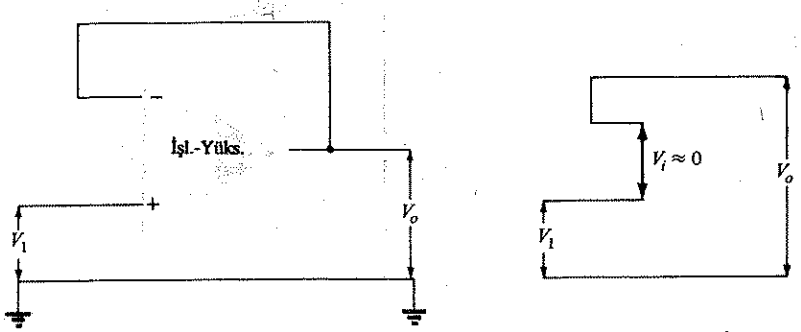
$$V_o = \left(1 + \frac{R}{R}\right) V_1 = \left(1 + \frac{500\ \text{k}\Omega}{100\ \text{k}\Omega}\right) (2\ \text{V}) = 6(2\ \text{V}) = +12\ \text{V}$$

## Kazancı Bir Olan İzleyici

Şekil 15.33'deki gibi kazancı bire eşit olan izleyici, polariteyi tersine çevirmeksizin 1 değerinde bir kazanç sağlar. Zahiri topraklı eşdeğer devreden,

$$V_o = V_1 \tag{15.36}$$

olduğu, çıkışın girişle aynı polarite ve genlikte olduğu açıktır. Kazancın bire çok yakın olması dışında devrenin davranışı, emetör izleyiciye çok benzer.

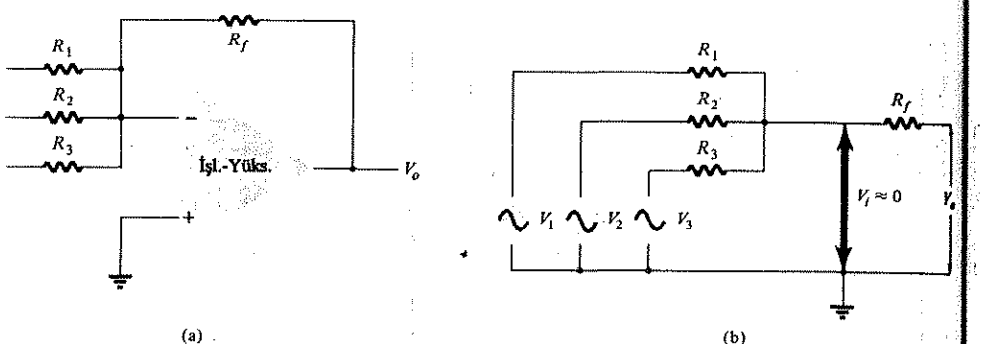



(a) (b)

Şekil 15.33 (a) Bir kazançlı izleyici; (b) Zahiri topraklı eşdeğer devre.

## Toplam Alma Yükselteci

Analog bilgisayarlarda kullanılan işlemsel yükselteç devrelerinin belki de en yararlısı toplam alan yükselteç devresidir. Şekil 15.34'de, her bir giriş gerilimini sabit




(a) (b)

Şekil 15.34 (a) Toplam alan yükselteç; (b) zahiri topraklı eşdeğer devre.



kazanç faktörüyle çarpıp daha sonra bunları cebirsel olarak toplayan üç girişli bir toplam yükselteç devresini göstermektedir.

Zahiri eşdeğer devre kullanılması halinde çıkış gerilimi, girişler cinsinden aşağıdaki gibi ifade edilebilir:

$$V_o = -\left(\frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \frac{R_f}{R_3} V_3\right) \tag{15.37}$$

Başka bir deyişle her giriş, tersleyen sabit kazanç devresinden elde edilen çıkışa bir gerilim değeri ekler. Daha fazla girişin kullanılması halinde bu girişler de çıkışa ilave bileşenler ekler.

### ÖRNEK 15.9

Aşağıdaki giriş gerilimleri ve dirençleri için işlemsel toplam alıcı yükseltecin çıkış gerilimi ne olur? (Her durumda $R_f = 1\ \text{M}\Omega$ alın).

(a) $V_1 = +1\ \text{V}$, $V_2 = +2\ \text{V}$, $V_3 = +3\ \text{V}$,
$R_1 = 500\ \text{k}\Omega$, $R_2 = 1\ \text{M}\Omega$, $R_3 = 1\ \text{M}\Omega$

(b) $V_1 = -2\ \text{V}$, $V_2 = +3\ \text{V}$, $V_3 = +1\ \text{V}$,
$R_1 = 200\ \text{k}\Omega$, $R_2 = 500\ \text{k}\Omega$, $R_3 = 1\ \text{M}\Omega$

Çözüm:

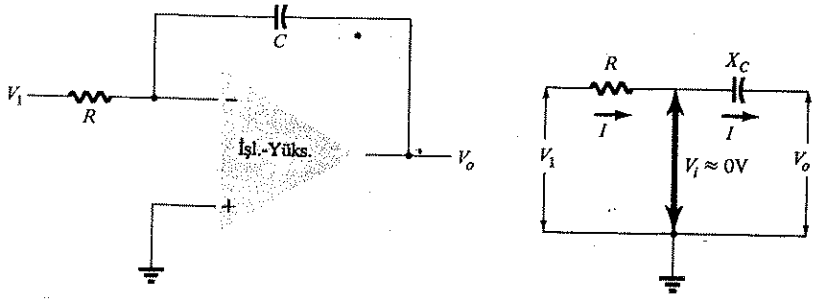
(15.37) denklemini kullanarak ,

(a)
$$V_o = -\left[\frac{1000\ \text{k}\Omega}{500\ \text{k}\Omega}(+1\ \text{V}) + \frac{1000\ \text{k}\Omega}{1000\ \text{k}\Omega}(+2\ \text{V}) + \frac{1000\ \text{k}\Omega}{1000\ \text{k}\Omega}(+3\ \text{V})\right]$$
$$= -[2(1\ \text{V}) + 1(2\ \text{V}) + 1(3)] = -7\ \text{V}$$

(b)
$$V_o = -\left[\frac{1000\ \text{k}\Omega}{200\ \text{k}\Omega}(-2\ \text{V}) + \frac{1000\ \text{k}\Omega}{500\ \text{k}\Omega}(+3\ \text{V}) + \frac{1\ \text{M}\Omega}{1\ \text{M}\Omega}(+1\ \text{V})\right]$$
$$= -[5(-2\ \text{V}) + 2(+3\ \text{V}) + 1(1\ \text{V})] = -(10\ \text{V} + 6\ \text{V} + 1\ \text{V}) = +3\ \text{V}$$

## İntegral Alıcı

Şimdiye kadar ele aldığımız giriş ve geribesleme elemanları dirençti. Geribesleme elemanı olarak Şekil 15.35'teki gibi kondansatör kullanılırsa, elde edilen devre,bir integral alma devresi olur.




Şekil 15.35 İntegral alıcı.

Zahiri topraklı eşdeğer devre, giriş ve çıkış gerilimleri arasındaki ifadenin, girişten çıkışa geçen $I$ akımından türetilebileceğini göstermektedir. Zahiri toprağın anlamını tekrar hatırlarsak, $R$ ve $X_C$'nin bağlantı noktasındaki gerilimin topraklandığını düşünebiliriz ($V_i \cong$ 0 V olduğu için), fakat bu noktada toprağa giden akım yoktur. Kapasitif empedans şöyle ifade edilebilir:

$$X_C = \frac{1}{j\omega C} = \frac{1}{sC}$$

Burada $s = j\omega$ Laplace notasyonudur. $V_o/V_1$ için çözersek:

$$I = \frac{V_1}{R} = -\frac{V_0}{X_C} = \frac{-V_0}{1/sC} = -sCV_0$$

$$\frac{V_0}{V_1} = \frac{-1}{sCR} \qquad (15.38a)$$

Son ifade zaman domeninde aşağıdaki gibi tekrar yazılabilir:

$$v_0(t) = -\frac{1}{RC}\int v_1(t)\,dt \qquad (15.38b)$$



(15.38b) denklemi, çıkışın, girişin terslenmiş olduğunu ve integralinin $1/RC$ sabitiyle çarpıldığını göstermektedir. Belli bir sinyalin integralini alma yeteneği, analog bilgisayara diferansiyel denklemlerini çözebilme özelliği kazandırır ve böylece fiziksel sistem işlemleri ile çok çeşitli elektrikli devreleri arasında analojiler kurulmasını mümkün kılar.

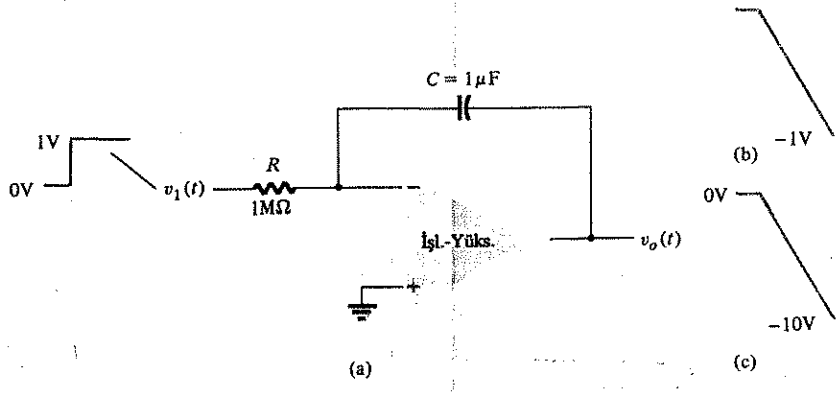
Örnek olarak, Şekil 15.36'da görünen giriş adım gerilimi ele alalım. Adım geriliminin integrali, rampa veya doğrusal olarak değişen gerilimdir. $-1/RC$'lik çarpan,

$$-\frac{1}{RC} = -\frac{1}{10^6 \times 10^{-6}} = -1\text{'dir.}$$

öyleyse $$v_0(t) = -\int v_i(t)\,dt$$

ve çıkış, Şekil 15.36b'de gösterildiği gibi negatif bir rampadır. Örneğin $R$ = 100 kΩ alarak sabit çarpanı değiştirecek olursak

$$-\frac{1}{RC} = -\frac{1}{10^5 \times 10^{-6}} = -10$$



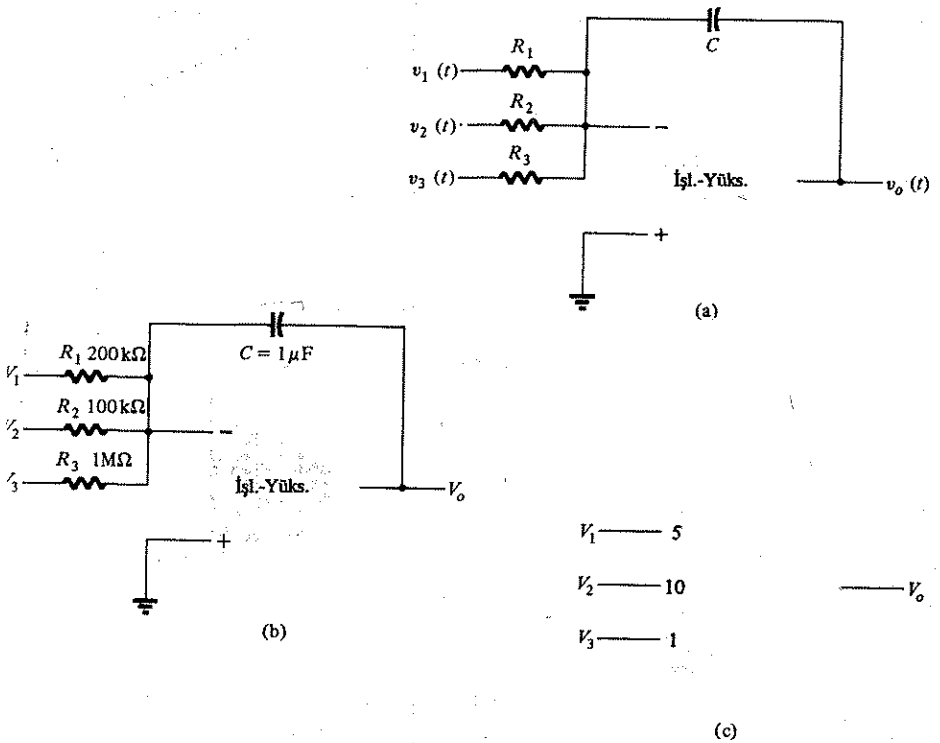

Şekil 15.36 İntegral alıcının rampa şeklindeki girişle çalışması.

ve Şekil 15.36c'de gösterildiği gibi çıkış

$$v_o(t) = -10\int v_i(t)\,dt$$

Şekil 15.37'de görüldüğü gibi integral alıcıya birden fazla giriş uygulanabilir, bu durumdaki sonuçtaki işlem şöyle ifade edilir:

$$\boxed{v_o(t) = -\left[\frac{1}{R_1 C}\int v_1(t)\,dt + \frac{1}{R_2 C}\int v_2(t)\,dt + \frac{1}{R_3 C}\int v_3(t)\,dt\right]} \qquad (15.39)$$




Şekil 15.37 (a) Toplam-integral alma devresi; (b) İşlemsel yükselteç; (c) analog bilgisayar, integral alma devresinin gösterimi.

Şekil 15.37'de, analog bilgisayarda kullanılan toplam-integral alma devresini gösteren bir örnek verilmiştir. Gerçek devrenin giriş dirençleri ve geribesleme kapasitesiyle gösterilmesine karşılık, analog bilgisayar gösterimi sadece her bir girişin çarpanını göstermektedir.

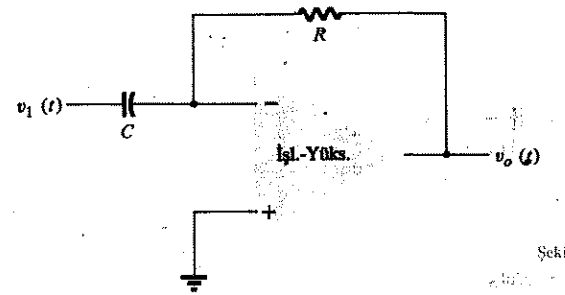
### Türev Alıcı

Şekil 15.38'deki türev alıcı devre, gürültüyle ilgili pratik problemleri nedeniyle, bir bilgisayar devresi olarak integral alıcı kadar kullanışlı değildir. Devre ilişkisi şöyledir:

$$v_o(t) = -RC\frac{dv_1(t)}{dt} \tag{15.40}$$



Burada sabit çarpan $-RC$'dir. Temel olarak toplam ve integral alma devreleri kullanılarak diferansiyel denklemlerin nasıl çözülebileceğine ilişkin ayrıntılı bilgiler, analog bilgisayarlara ilişkin kitaplarda bulunabilir.

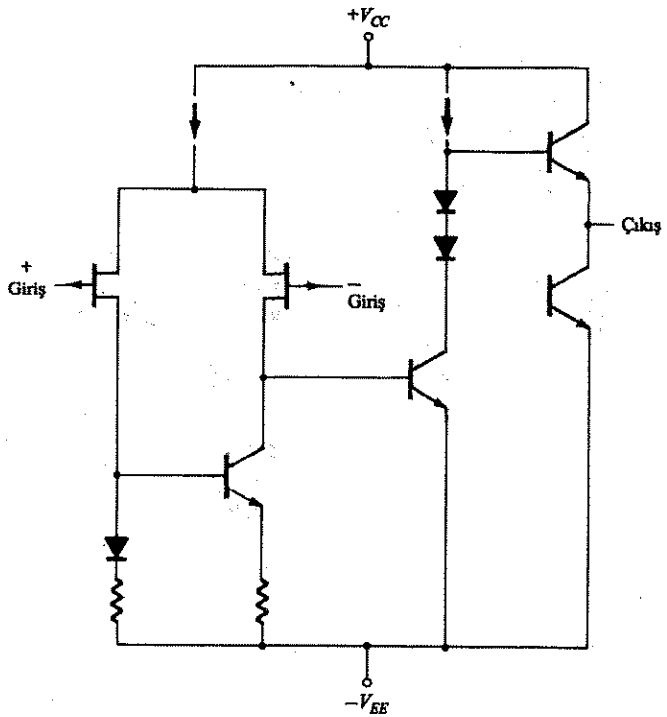



Şekil 15.38 Türev alma devresi.

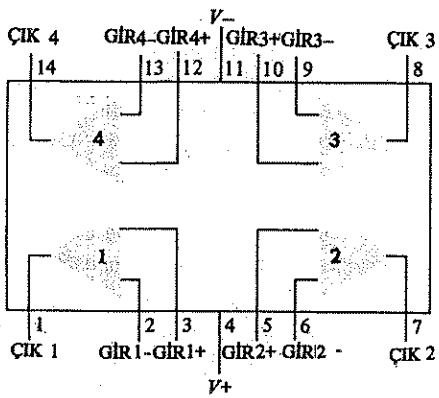
## 15.7 PRATİK İŞLEMSEL YÜKSELTEÇ DEVRELERİ

Tek bir IC paket üzerine birden çok fark yükselteci katı yerleştirilerek işlemsel yükselteç (op-amp) adı verilen genel bir devre elde edilir. Bu devrenin temel özellikleri arasında son derece yüksek gerilim kazancı, yüksek giriş ve düşük çıkış direnci sayılabilir. Bu bölümde daha önce ele aldığımız fark yükselteci devresi, pratik işlemsel yükselteç devresini kurmak için kullanılan temel bir devredir. Entegre devre yapısı, tek bir IC yongası üzerine bir ila dört adet işlemsel yükselteç kurmak için yüzlerce elemanı (ki bunların çoğu transistördür) oluşturacak şekilde olabildiğince küçük elemanlar kullanılmasını gerektirir. Bu devreler, sadece BJT (iki kutuplu), hem iki kutuplu hem de JFET (BiFET), ya da iki kutuplu ve MOSFET (BiMOS) kullanılarak kullanılabilir. Günümüzde BiFET işlemsel yükselteçleri en popüler yükselteçlerdir; bunlar, Şekil 15.25'te gösterildiği gibi, JFET giriş transistörünün sağladığı yüksek bir dirence, iki kutuplu fark yükselteç devrelerinin sağladığı yüksek kazanca ve emetör izleyici çıkış katının sağladığı düşük çıkış direncine sahiptir.

BiFET işlemsel yükseltecinde, yüksek giriş direnci elde etmek için devrenin giriş kısmında JFET elemanı kullanılır. Günümüzde giriş için çoğunlukla JFET transistörleri kullanılır. Örneğin, 347 işlemsel yükseltecinin şematik ve bağlantı şeması Şekil 15.39'da gösterilmiştir. 347 IC, BiFET teknolojisini kullanan dört adet JFET girişli işlemsel yükselteçtir. Bir işlemsel yükselteç katının devresi şekil 15.39a'da gösterilmiştir; dört işlemsel yükselteç birimini gösteren bacak düzenleme şeması, Şekil 15.39b'de ayrıntılarıyla verilmiştir.




(a)




(b)

Şekil 15.39 İşlemsel yükselteç entegre devresi (347): (a) devre diyagramı; (b) bağlantı diyagramı.



İmalatçının verdiği eleman özelliklerinden bazıları şunlardır:

$R_{gir}$: Giriş direnci = $10^{12}\ \Omega$
$A_{gerilim}$: Büyük-sinyal gerilim kazancı = 100V/mV = 100000 (= 100 dB)
CMRR: Ortak işareti bastırma oranı = 100 dB
$GB$: Kazanç-bant genişliği çarpımı = 4MHz
$SR$: Değişim hızı = 13 V/$\mu$s

Şekil 15.39a'daki devrenin birçok kısmının 15.3. Bölümde anlatıldığına dikkat edin. Bununla beraber, bu devreyi kullanmak için üzerinde ayrıntılarıyla durmamıza gerek yoktur. Aşağıda ele alacağımız bazı dış özellikler, yükselteci kullanmak için yeterli olacaktır.

Tablo 15.1, imalatçı tarafından verilen elektrik karakteristikleri ve terim tanımları listesinden alınmıştır. Aşağıdaki tartışmada, daha önemli karakteristiklerin bir bölümünün ayrıntılarına inerek bazı örnekler vereceğiz.

TABLO 15.1 347 İşlemsel Yükselteçinin Elektriksel Karakteristikler ($T_A$ = 25°C, $V_{CC}$ = +15 V ve $V_{EE}$ = -15 V durumunda)

| *Karakteristik* | *Sembol* | *Sınır* | | | *Birimi* |
|---|---|---|---|---|---|
| | | *Min* | *Tip* | *Maks.* | |
| **Dinamik karakteristikler** | | | | | |
| Büyük-sinyal gerilim kazancı | $A_{ger}$ | 25 | 100 | | *V/mV* |
| Giriş direnci | $R_{gir}$ | | $10^{12}$ | | Ω |
| Ortak işareti bastırma oranı | CMMR | 70 | 100 | | *dB* |
| Çıkış gerilim salınımı | $V_o$(tepe-tepe) | ±12 | ±13.5 | | *V* |
| Giriş ortak işaret gerilim aralığı | $V_{CM}$ | ±11 | –12 | | *V* |
| Kazanç-bant genişliği çarpımı | GB | | 4 | | *MHz* |
| **Statik karakteristikler** | | | | | |
| Giriş kayma gerilimi | $V_{OS}$ | | 5 | 10 | *mV* |
| Giriş kayma akımı | $I_{OS}$ | | 25 | 100 | *pA* |
| Elemanın harcaması | $P_D$ | | | 500 | *mW* |

## 15.8 İŞLEMSEL YÜKSELTEÇ ÖZELLİKLERİ

### İşlemsel Yükselteç Terimlerinin Tanımları

*Giriş Kayma Gerilimi:* Çıkış uçlarında eşit sükunet çalışma gerilimleri (sıfır çıkış gerilimi) elde etmek için giriş uçlarına uygulanması gereken dc gerilimleri arasındaki fark.

*Giriş kayma Akımı:* İki giriş ucunda bulunan akımlar arasındaki fark.

*Sükunet Çalışma Gerilimi:* Çıkış uçlarından birin üzerindeki toprağa göre dc gerilimleri.

*DC Elemanın Harcaması:* Sinyal uygulamaksızın ve dış yük akımı olmaksızın elemanın toplam güç harcaması.

*Ortak İşaret Gerilim Kazancı:* iki çıkış ucunda gelişen sinyal gerilimlerinin, paralel bağlı iki giriş ucuna uygulanan ortak sinyal gerilimine oranı.

*Fark Gerilim Kazancı (Tek Uçlu Giriş-Çıkış):* İki çıkış ucundan birindeki toprağa göre çıkış gerilimi değişiminin, giriş gerilimlerindeki farka oranı.

*Ortak işareti bastırma oranı:* Toplam fark gerilim kazancının, ortak mod gerilim kazancına oranı

*3 dB Noktasındaki Bantgenişliği (B):* Elemanın gerilim kazancının, belirlenen bir düşük frekanstaki gerilim kazancının 3 dB altında olduğu zamanki frekansı

*Maksimum Çıkış Gerilimi $V_o$(tepe-tepe):* Sinyal dalga şekli kırpılmaksızın elde edilebilecek maksimum tepeden tepeye çıkış gerilimi salınımı, toprağa göre ölçülür.

Tek Uçlu Giriş Direnci ($R_{gir}$): Giriş gerilimindeki değişmenin, giriş uçlarından birinde toprağa göre ölçülen giriş akımındaki değişmeye oranı.

*Tek Uçlu Çıkış Direnci ($R_o$):* Çıkış gerilimindeki değişmenin, çıkış uçlarından birinde toprağa göre ölçülen çıkış akımındaki değişmeye oranı.

*Değişim Hızı:* Çıkış geriliminin zamana bağlı olarak ne oranda hızlı değiştiğini gösteren eleman parametresi.

## DC Elektriksel Parametreler

### FARK GERİLİM KAZANCI - BÜYÜK SİNYAL GERİLİM KAZANCI, $A_{GER}$

Tipik 106 dB değeri, bir giriş ucundan bir çıkış ucuna olan kazançtır. Bu, 15.1-15.3 Bölümlerde $A_v$ kazancı olarak anılmıştı. Üreticiler, kazancı desibel biriminde (dB) vermektedir. Desibel ile kazanç arasındaki ilişki, çıkış geriliminin ($V_o$) giriş gerilimine ($V_i$) nümerik oranı olarak ifade edilir ve aşağıdaki şekilde hesaplanır:

$$A_{dB} = 20 \log |A_v| = 20 \log \left| \frac{V_o}{V_i} \right| \qquad (15.41)$$

Örneğin $A_v$ = 1000'lik bir kazanç ile

$$A_{dB} = 20 \log 1000 = 20(3) = 60 \text{ dB}$$

aynıdır ve $A_v$ = 100.000'lik bir kazanç ile

$$A_{dB} = 20 \log 100.000 = 20(5) = 100 \text{ dB}$$



aynıdır. Bu durumda 106 dB'lik kazanç, 100.000'in üzerindeki bir gerilim kazancıyla aynı olmaktadır; ve tam olarak şöyle hesaplanabilir:

$$106 = 20 \log A_v$$
$$5.3 = \log A_v$$
$$A_v = \text{ters log } 5.3 \cong 2 \times 10^5 = 200.000$$

Büyük açık döngü kazancı (≅ 200000) ve sınırlı çıkış gerilimi salınımı (± 13 V), açık devre çalışması için uygulanacak giriş geriliminin

$$V_d = \frac{V_o}{A_{vol}} = \frac{\pm 13 \text{ V}}{200{,}000} = \pm 65 \ \mu\text{V}$$

değerinden büyük olmamasını gerektirir.

Böylesine yüksek kazançlı bir işlemsel yükselteç, daha büyük giriş gerilimleriyle çalışmayı mümkün kılmak için, bu bölümde daha sonra da anlatıldığı gibi, tipik olarak kapalı döngüde çalıştırılır.

### TEK UÇLU GİRİŞ DİRENCİ, $R_{gir}$

Giriş direnci giriş uçlarından birinde ölçülür. $10^{12}$ Ω'luk bir liste değeri, yüksek bir değeri gösterir. 11. Bölümde, yükselteç katları birbirine bağlanırken veya yükselteç bir gerilim kaynağıyla sürülürken giriş direnç değerlerinin ne kadar önemli olduğu anlatılmıştı. Giriş direncinin kaynak direncinden fazla büyük olmaması halinde yükleme, giriş geriliminin, yüklemesiz kaynak sinyalinden küçük olmasına neden olacak; bu da çıkış geriliminin az olmasıyla sonuçlanacaktır.

İki kutuplu işlemsel yükselteçlerin giriş direnci tipik olarak 1 MΩ civarındadır. BİFET işlemsel yükselteçlerinin anma değeri, $10^{12}$ Ω ve BİMOS'ların tipik nominal değeri $10^{15}$ Ω civarındadır.

### ÇIKIŞ DİRENCİ, $R_o$

Tipik olarak 100 Ω olan çıkış direnci, sinyali yüke uygulamak için kullanılan çıkış katına bağlıdır. Çıkış katları, yalnızca gerilim salınımının tek yönünde veya gerilim salınımının her iki yönünde uygun sinyal salınımı sağlayabilir ve hangi çıkış katı devresinin kullanıldığına bağlı olarak kısa devre korumalı olabilir (bakınız Şekil 15.25).

### ORTAK İŞARETİ BASTIRMA ORANI

$$\text{CMRR} = \left| \frac{A_d}{A_c} \right|$$

olarak tanımlanan ortak işareti bastırma oranı desibel cinsinden de hesaplanabilir:

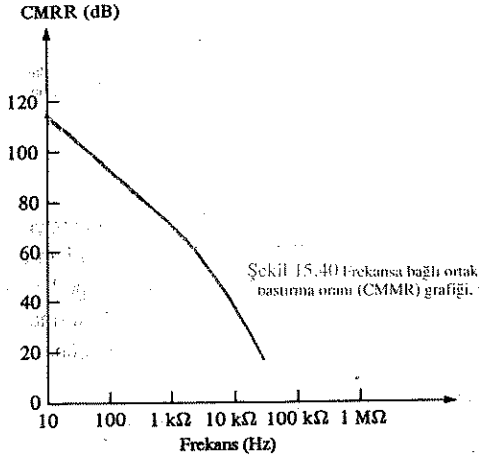
$$\text{CMRR (dB)} = 20 \log \left| \frac{A_d}{A_c} \right| \text{ dB} \qquad (15.42)$$

CMRR = 100 dB değeri, fark işaret kazancının ortak işaret kazancına oranıdır ve aşağıdaki değere eşdeğerdir:

$$\frac{A_d}{A_c} = \text{ters log} \frac{\text{CMRR (dB)}}{20} = \text{ters log} \frac{100 \text{ dB}}{20} = \text{ters log } 5$$
$$= 10^5 = 100.000$$

Böylece eş veya aynı polarite de sinyal, fark veya ters polaritede girişlerden 100.000 kat daha az kazanç ile yükseltilir.

Şekil 15.40'taki grafikten de görüleceği üzere CMRR değeri genelde, frekanstaki artışa bağlı olarak düşer.



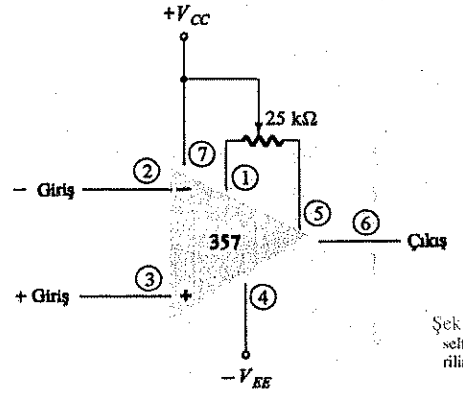

Şekil 15.40 Frekansa bağlı ortak işareti bastırma oranı (CMMR) grafiği.

## KAYMA (OFSET) GERİLİMİ, $V_{os}$

Giriş kayma geriliminin ($V_{OS}$) tanımı, "işlemsel yükseltecin çıkışını 0 V'a çekmek için girişler arasında olması gereken dc fark gerilimi" olarak da ifade edilebilir. İdeal $V_{os}$ değeri 0 V olmalıdır; pratikte ise birkaç milivottur. Büyük sinyal çalışmasında işlemsel yükselteç kullanıldığı zaman, küçük bir kayma gerilimi kabul edilebilir. Bir dönüştürücüde, ölçü aleti veya ölçme cihazında olduğu gibi, küçük bir çıkış geriliminin ölçülen bir niceliği temsil ettiği uygulamalarda kullanılması halinde sıfır olmayan bir çıkış gerilimi ciddi hatalara yol açabilir. Bu tür devre uygulamalarında kayma gerilimi çok düşük olan veya giriş uçlarında kayma gerilimi ayarlaması yapılabilen bir işlemsel yükselteç kullanılır.



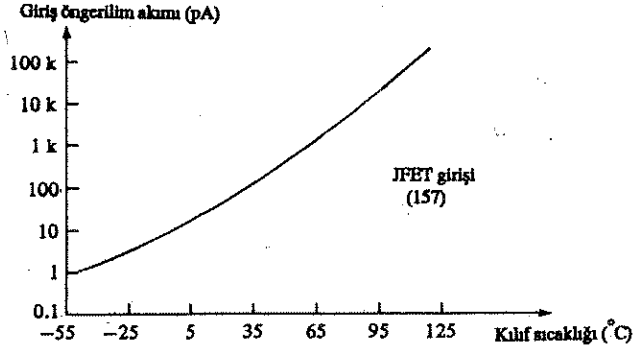
Örneğin 357 işlemsel yükselteci, Şekil 15.41'de görüldüğü gibi, kayma gerilimini ayarlamak için dengeli giriş uçlarına sahiptir. İmalatçı, 1 ile 5. bacaklar arasına bağlanması için 25 kΩ'luk bir potansiyometre önermektedir; 2 ve 3 nolu bacaklar üzerindeki girişler topraklandığı zaman ($V_d$ = 0 V), ölçülen çıkış gerilimi 0 V olana kadar potansiyometrenin orta ucu ayarlanır.




Şekil 15.41 357 İşlemsel yükselteci kullanılarak kayma geriliminin ($V_{OS}$) ayarlanması.

## GİRİŞ ÖNGERİLİM AKIMI, $I_{öngerilim}$ ($I_{bias}$)

IC içindeki devrenin uygun çalışması için, imalatçı tarafından belirtilen yeterli dc öngerilim akımının olması gerekir. BJT girişleri için gerekli akım, tipik olarak mikroamper; JFET'li giriş katları için 10 pikoamperler düzeyindedir. Elemanın tipik anma değeri 25°C'de (oda sıcaklığında) bulunmasına karşılık, Şekil 15.42'deki grafikten de görüleceği üzere sıcaklığa bağlı olarak önemli miktarda artar.




Şekil 15.42 Elemanın kılıf sıcaklığına bağlı gerekli giriş öngerilim akımını gösteren eğri.

### GİRİŞ KAYMA AKİMİ, $I_{os}$

Girişlerdeki öngerilim akımındaki küçük fark, çıkış sapma gerilimi sağlamak için yükselteç kazancı oranında yükseltilir. BJT giriş devrelerinde sapma (offset) akımı on ile yüz nanoamper düzeyinde ifade edilirken, JFET giriş katlarında bu tipik olarak pikoamper düzeyindedir.

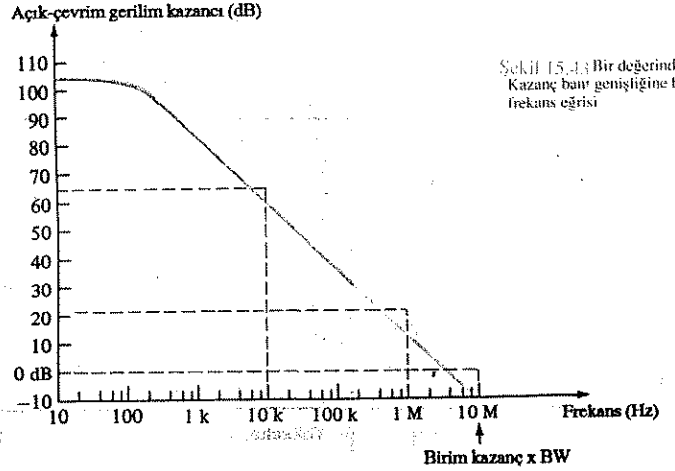
### SÜRÜKLENME

*Sürüklenme*, sıcaklıktaki değişmeye bağlı olarak geriliminde görülen değişmeler için kullanılan bir terimdir. Çıkış gerilimi oda sıcaklığında 0 V'a ayarlanmış bile olsa, bu değer sıcaklıktaki değişmelere bağlı olarak değişecektir. Tipik olarak sapma gerilimi sürüklenmesi ($\Delta V_{os}/\Delta T$) 5-40 $\mu$V/°C aralığındadır. Kabaca sürüklenme, başlangıçtaki sapma geriliminin her mV'u için 3.3 $\mu$V/°C'dir. Sapma akımından kaynaklanan sürüklenme tipik olarak, $\Delta I_{os}/\Delta T$= 0.01 - 0.5 nA/°C'dir.

## AC Elektriksel Parametreleri

### BANT GENİŞLİĞİ, $B$

İşlemsel yükselteç bir değerindeki kazanç bant genişliği, devrenin imalatından kaynaklanan kapasitanslar nedeniyle kazancın bire (kazanç = 1) düştüğü noktadaki üst frekansı belirtir. Bir değerinde kazanç bant genişliğinin veya kazanç bant genişliği çarpımının tipik değerleri 1 MHz'den büyüktür. Şekil 15.43'te, 357 IC için, frekansa bağlı olarak açık çevrim gerilim kazancının bir grafiği verilmiştir. 100 Hz'in altındaki değerlerde kazancın, nominal dc açık çevrim kazanç değerde sabit kaldığına, buna karşılık 10 MHz civarındaki frekanslarda bire (0 dB) düştüğüne dikkat edin.




Şekil 15.43 Bir değerinde-Kazanç bant genişliğine bağlı frekans eğrisi

Entegre devrenin bant genişliğini bulmak için kullanılan diğer bir parametre yükselme süresidir ($t_r$). Yükselme süresi değeri ile bant genişliği arasında şöyle bir ilişki vardır:

$$B = \frac{0.35}{t_r} \qquad (15.43)$$

Örneğin, imalatçının verdiği $t_r$ değeri 0.3 $\mu$s ise, bir değerinde kazanç bant genişliği değeri

$$B = \frac{0.35}{0.3\ \mu s} = 1.167\ \text{MHz}$$

olur.

Elemana ait çeşitli veri sayfalarında, işlemsel yükselteç kullanılırken söz konusu frekans sınırını belirtmek için bir değerinde kazancı $B$, kazanç bant genişliği çarpımı veya yükselme süresi verilir. Açık çevrim kazancı 100.000 (dc'de) ve kazanç bant genişliği çarpımı 1 MHz olan bir işlemsel yükseltecin $A_{ger}$ ($A_{vol}$) değerinin çok daha küçük, örneğin 10 kHz olduğu açıktır. Şekil 15.43'teki grafiğe bakacak olursak, işlemsel yükseltecin kazancının dc geriliminde 100 dB'den büyük olduğunu, ancak 10 kHz'de 65 dB'ye düştüğünü görürüz. 1 MHz'de işlemsel yükselteç kazancı 20 dB civarındadır ($A_{ger}$ = 10); bunun da işlemsel yükselteç uygulamaları için büyük bir kazanç olmadığı açıktır. Ne olursa olsun, bant genişliğinin daha büyük olması, işlemsel yükseltecin daha yüksek bir frekansta çalışmasını sağlar.

### DEĞİŞME HIZI, $SR$

Değişim hızı, çıkış geriliminin zamana bağlı olarak ne kadar hızlı değiştiğini gösteren bir parametredir. Tipik değişme hızı değerleri 0.5 - 50 V/$\mu$s arasında değişir; değerin büyük olması, devrenin daha hızlı çalıştığını gösterir.

Tablo 15.2'de, birkaç IC için çeşitli eleman parametrelerinin bir karşılaştırması verilmiştir.

TABLO 15.2 İşlemsel Yükselteç Parametrelerinin Karşılaştırması

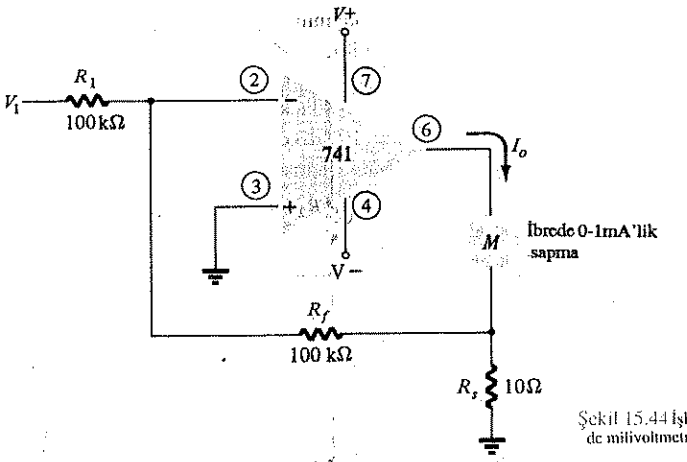
| | *Parametre* | *İki-kutuplu* | *BiFET* | *Norton* | *Birimi* |
|---|---|---|---|---|---|
| Açık-çevrim gerilim kazancı | $A_{ger}$ | 200 | 200 | 2.8 | V/mV |
| Giriş direnci | $R_{gir}$ | 2 | $10^6$ | 1 | MΩ |
| Çıkış direnci | $R_{çık}$ | 75 | | 8 | Ω |
| Ortak işareti bastırma oranı | CMRR | 90 | 100 | | dB |
| Giriş kayma gerilimi | $V_{os}$ | 1 | 1 | | mV |
| Giriş öngerilim akımı | $I_{ön\text{-}ger}$ | 80 nA | 30 pA | 30 pA | nA veya pA |
| Giriş kayma akımı | $I_{os}$ | 20 nA | 3 pA | | nA veya pA |
| Sürüklenme | $\Delta V_{os}/\Delta T$ | 15 | 3 | | μV/°C |
| Bant genişliği | B | 1 | 20 | 2.5 | MHz |
| Değişme hızı | SR | 0.5 | 50 | 0.5 | V/μs |

## 15.9 İŞLEMSEL YÜKSELTEÇ UYGULAMALARI

İşlemsel yükselteçlerin analog bilgisayar devreleri (ki bu, çok büyük bir işlemsel yükselteç uygulama alanıdır) dışında ne kadar yararlı olabileceği konusunda bir fikir vermek için, burada birkaç uygulamayı daha ele alacağız. Osilatör uygulamaları ise 18. Bölümde incelenecektir.

### DC Milivoltmetresi

Şekil 15.44'de, dc milivoltmetrede temel yükselteç olarak kullanılan bir 741 işlemsel yükselteç gösterilmektedir. Yükselteç, giriş empedansı ve ölçek faktörleri sadece direnç değerine ve doğruluk düzeyine bağlı olan bir ölçü aleti sağlar. Ölçü aletinin, devre girişi üzerindeki sinyali milivolt olarak gösterdiğine dikkat edin. İşlemsel yükselteç devresinin analizi yapıldığında aşağıdaki devre transfer fonksiyonunu verir:




Şekil 15.44 İşlemsel yükselteçli dc milivoltmetresi.

$$\frac{I_0}{V_1} = \frac{R_f}{R_1}\left(\frac{1}{R_s}\right)$$

$$= \frac{100\ \text{k}\Omega}{100\ \text{k}\Omega} \times \frac{1}{10\ \text{k}\Omega} = \frac{1\ \text{mA}}{5\ \text{mV}}$$

Böylece 10 mV'luk bir giriş, ölçü aleti üzerinden 1 mA'lik bir akım akıtacaktır. Eğer giriş 5 mV ise, ölçü aleti üzerinden geçen akım 0.5 mA düzeyinde olacaktır; bu da ibrenin yarım ölçek sapmasıdır. Örneğin, $R_f$'nin 200 kΩ'a çıkarılması halinde devre ölçek faktörü

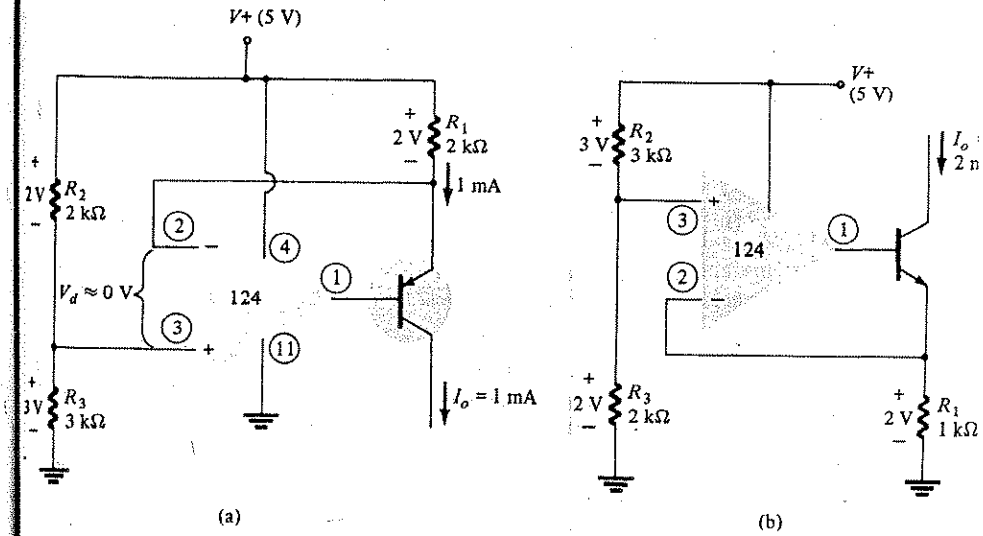
$$\frac{I_0}{V_1} = \frac{200\ \text{k}\Omega}{100\ \text{k}\Omega} \times \frac{1}{10\ \Omega} = \frac{1\ \text{mA}}{5\ \text{mV}}$$



olacaktır; bu da aletin şimdi tam ölçekte 5 mV okuduğunu gösterir. Böyle bir milivoltmetreyi kurmak için bir işlemsel yükselteç devresi, birkaç direnç ve ölçü aleti kadranı satın almak gerektiğini unutmayın. Tamamen test edilmiş, çalışır vaziyette bir işlemsel yükselteç temin edebilme imkanı, ölçme aletini kurmayı kolaylaştırır.

### Sabit Akım Kaynağı

Şekil 15.45'd, sabit akım sağlayan işlemsel yükselteç devrelerini göstermektedir. Şekil 15.45a'daki devre üç direnç tarafından 1 mA'de sabitlenen bir çıkış akımı sağlar. $R_2$ ve $R_3$ gerilim bölücüsü, terslemeyen girişi +3 V'a ayarlar, bu da $R_1$ üzerinde +2 V'luk bir gerilim düşümü sağlar. Daha sonra çıkış akımı (2V) / $R_1$ = (2V) / 2 kΩ = 1 mA değerinde sabitlenir. Düşük akım kaynağının çalışması, $R_1$ direnç değerinin seçilmesiyle belli bir değer aralığına sabitlenebilir.



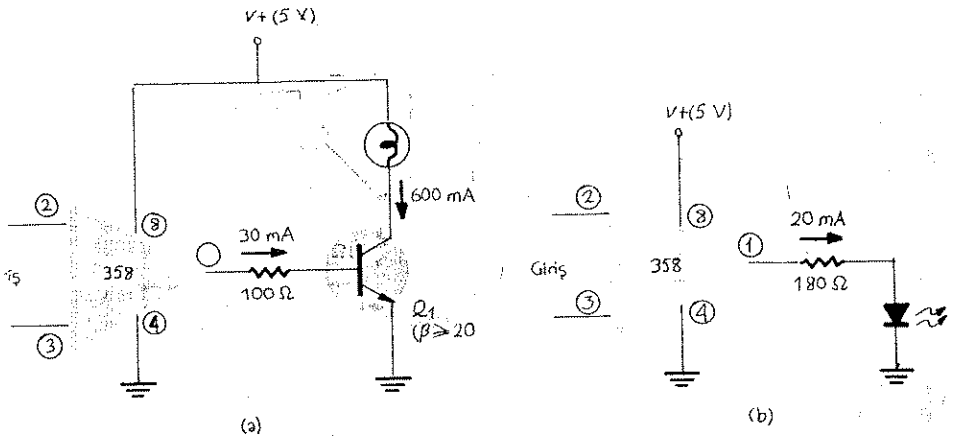

Şekil 15.45 Sabit akım kaynakları: (a) akım üreten; (b) akım çeken.

Şekil 15.45'deki devre, sabit çıkışlı çekme akımı üretir (örneğimizde 2 mA). $R_1$ direnç değerinin ayarlanması, çıkış akımını istenilen değerde sabitler.

### Gösterge Sürücüleri

Şekil 15.46, lambalı gösterge (display) veya LED'li göstergeyi sürmek için kullanılan işlemsel yükselteç devrelerini göstermektedir. Şekil 15.46'daki terslemeyen

giriş, tersleyen girişin üstüne çıktığı zaman, 1 nolu uçtaki çıkış, pozitif doyma düzeyine gider (bu örnekte +5 V civarı) ve $Q_1$ transistörü iletime geçtiği (açıldığı) anda lamba sürülür (yanar). Devrede de görüleceği üzere, işlemsel yükseltecin çıkışı, $Q_1$ transistörünün bazına 30 mA'lik akım sağlar; bu da bu miktarda akım kaldırabilen uygun bir transistör ($\beta > 20$) üzerinden 600 mA'lik sürme gerçekleştirir.




Şekil 15.46 Gösterge sürücü devreleri: (a) lamba sürücüsü; (b) LED sürücüsü.

Şekil 15.46b'de, – girişe kıyasla + giriş pozitif olduğu zaman LED'li sürmek için 20 mA akım akıtabilen bir işlemsel yükselteç devresini göstermektedir.

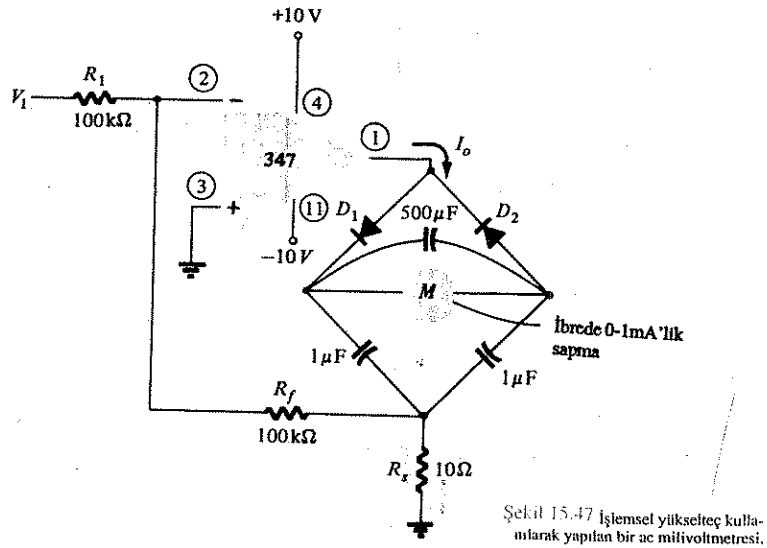
## AC Milivoltmetresi

Bir başka örnek olarak Şekil 15.47'de bir ac milivoltmetre devresi verilmiştir. Devrenin transfer fonksiyonu şöyledir:

$$\frac{I_0}{V_1} = \frac{R_f}{R_1}\left(\frac{1}{R_s}\right) = \frac{100\ \text{k}\Omega}{100\ \text{k}\Omega} \times \frac{1}{10\ \Omega} = \frac{1\ \text{mA}}{10\ \text{mV}}$$

Bu da dc milivoltmetrede olduğu gibidir, ancak burada ac sinyaller ölçülmektedir. Voltmetrenin göstergesi 10 mV'luk ac giriş gerilimi için tam ölçek sapar. 10 mV'luk ac giriş sinyali tam ölçek sapmaya neden olurken, 5 mV'luk ac giriş sinyalinde ibre, yarım ölçek sapar ve okunan değer milivolt olarak yorumlanır.






Şekil 15.47 İşlemsel yükselteç kullanılarak yapılan bir ac milivoltmetresi.

## Aktif Filtreler

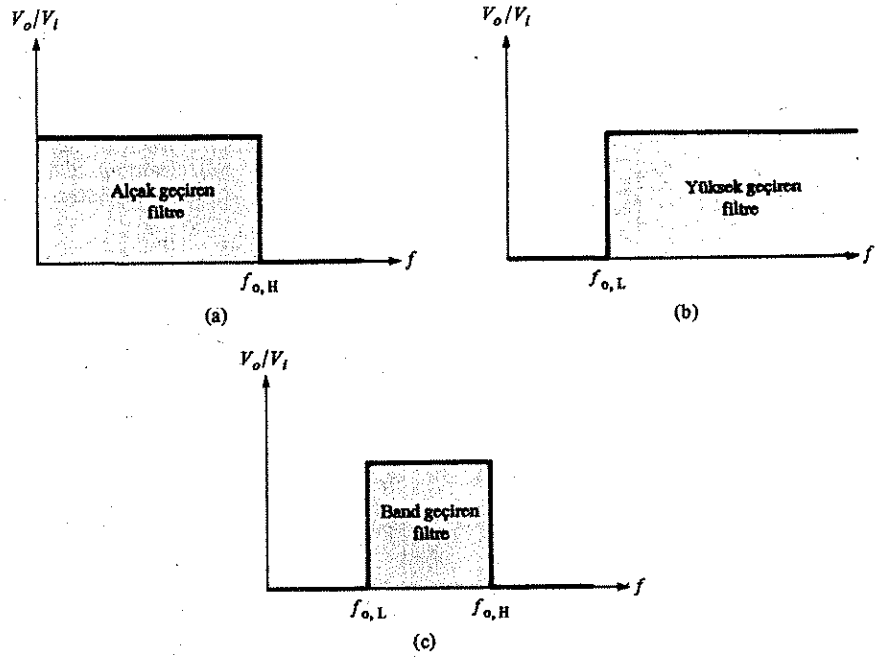
İşlemsel yükselteçlerin popüler uygulamalarından birisi de, aktif filtre yapımıdır. Filtre devresi, direnç ve kondansatör gibi pasif elemanlarla kurulur. Aktif filtrede bunlara ek olarak gerilim kazancı ve sinyal yatılımı veya tamponlama için bir yükselteç kullanılır.

Dc düzeyinden kesim frekansına ($f_o$, *H*) kadar sabit bir çıkış sağlayan ve daha sonra sinyal geçirmeyen bir filtre Şekil 15.48a'daki tepki grafiğinde de gösterildiği gibi ideal bir alçak band geçiren filtredir. Sadece kesim frekansının üstündeki sinyalleri geçiren bir filtre, Şekil 15.48b'de idealize edildiği gibi, yüksek geçiren bir filtredir. Filtre devresi, belli bir kesim frekansının üstünde ve ikinci bir kesim frekansının altındaki sinyalleri geçirdiği zaman, bu filtre devresi, Şekil 15.48c'de idealize edildiği gibi bant geçiren filtredir.

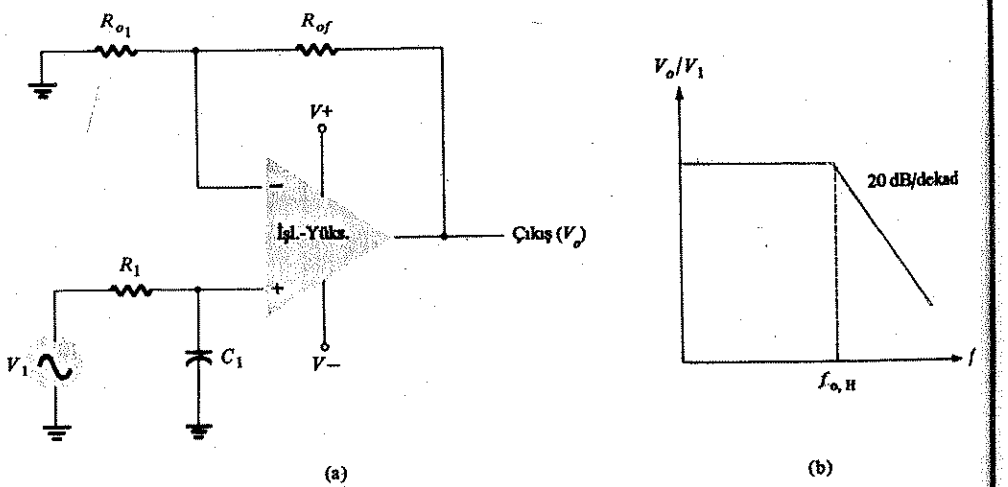
### ALÇAK GEÇİREN FİLTRE

Şekil 15.49a'daki gibi tek direnç ve kondansatör kullanılan birinci dereceden bir alçak geçiren filtre, Şekil 15.49b'de görüldüğü gibi pratik olarak her dekad'da 20 dB'lik bir eğime sahiptir (Şekil 15.48a'daki ideal tepkiden farklı olarak). Kesim frekansının altında gerilim kazancı şu değerde sabittir:

$$A_v = 1 + \frac{R_{of}}{R_{o1}} \qquad (15.44)$$




Şekil 15.48 İdeal filtre tepkisi: (a) alçak geçiren; (b) yüksek geçiren; (c) bant geçiren.



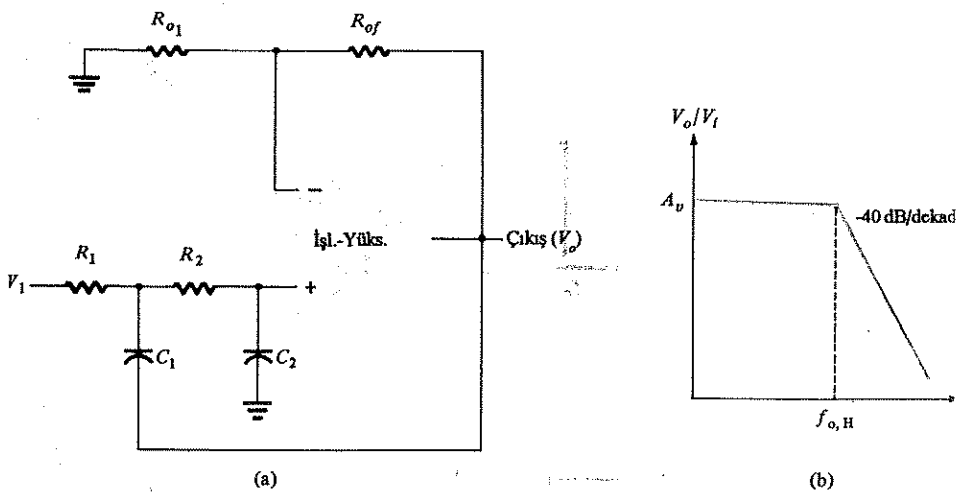

Şekil 15.49 Birinci dereceden alçak geçiren aktif filtre.



kesim frekansı,

$$f_{o,H} = \frac{1}{2\pi R_1 C_1} \tag{15.45}$$

Filtrenin iki bölümünün Şekil 15.50'deki gibi bağlanması, Şekil 15.48a'daki ideal karakteristiğe çok yakın olan 40 dB/dekadlık kesim frekanslı ikinci dereceden bir alçak geçiren filtre oluşturur. İkinci dereceden devrenin filtre tepkisinin daha hızlı düşmesi dışında, devrenin gerilim kazancı ve kesim frekansı, birinci derece filtre devresiyle aynıdır.




Şekil 15.50 İkinci dereceden alçak geçiren aktif filtre.

ÖRNEK 15.10

$R_1 = 1{,}2\ \text{k}\Omega$ ve $C_1 = 0{,}02\ \mu\text{F}$ alarak birinci dereceden alçak geçiren filtrenin kesim frekansını hesaplayın:

Çözüm:

$$f_{o,H} = \frac{1}{2\pi R_1 C_1} = \frac{1}{2\pi(1.2\times10^{3})(0.02\times10^{-6})} = 6.63\ \text{kHz}$$

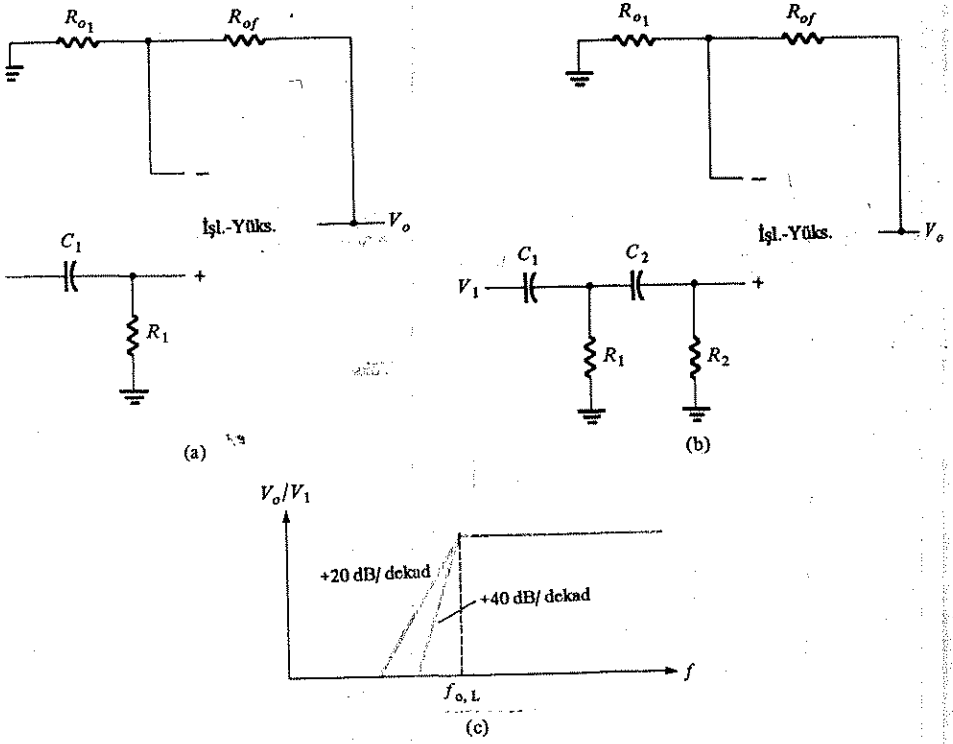
YÜKSEK GEÇİREN AKTİF FİLTRE

Birinci ve ikinci derece yüksek geçiren aktif filtreler, Şekil 15.51'de görüldüğü

gibi kurulabilir. Yükseltecin kazancı, (15.44) denklemi ve aşağıda verilen kesim frekansı ifadesi kullanılarak bulunur:

$$f_{o,L} = \frac{1}{2\pi R_1 C_1} \tag{15.46}$$

($R_1 = R_2$ ve $C_1 = C_2$ olan ikinci derece filtre de aynı kesim frekansını verir).




Şekil 15.51 Yüksek geçiren filtre: (a) Birinci derece; (b) ikinci derece; (c) tepki grafiği.

ÖRNEK 15.11

$R_1 = R_2 = 2.1$ kΩ, $C_1 = C_2 = 0.05$ μF ve $R_{o1} = 10$ kΩ, $R_{of} = 50$ kΩ değerleri için Şekil 15.51b'deki ikinci derece yüksek geçiren filtrenin kazancını ve kesim frekansını hesaplayın:

Çözüm:

$$A_v = 1 + \frac{R_{of}}{R_{o1}} 1 + \frac{50\ \text{k}\Omega}{10\ \text{k}\Omega} = 6$$

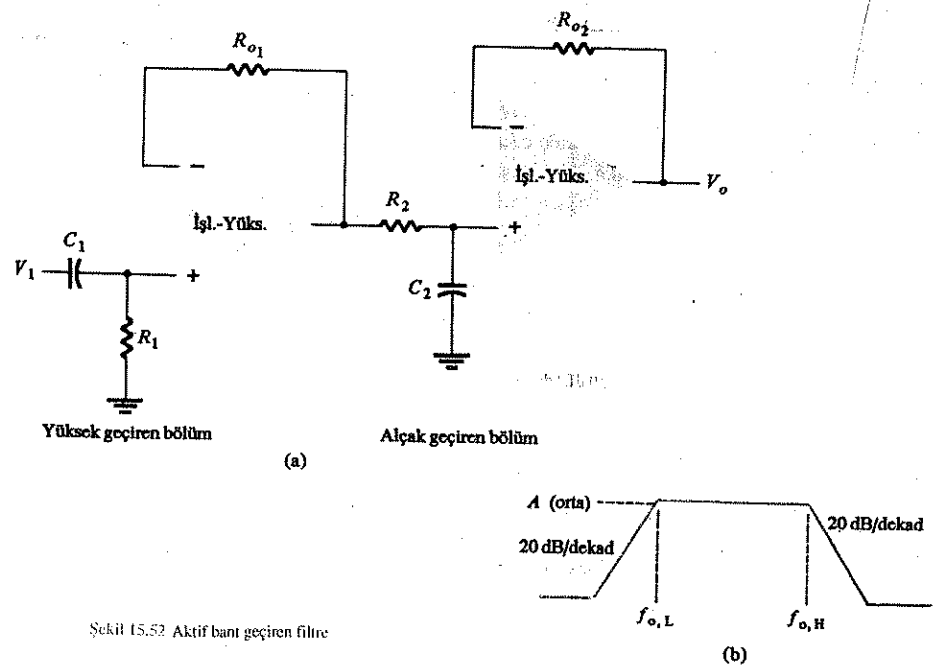


Kesim frekansı,

$$f_{o,L} = \frac{1}{2\pi R_1 C_1} = \frac{1}{2\pi(2.1 \times 10^3)(0.05 \times 10^{-6})} \cong 1.5\ \textbf{kHz}$$

## BANT GEÇİREN FİLTRE

Şekil 15.52'de, iki katlı bir bant geçiren bir filtre verilmiştir; ilk katı yüksek geçiren bir filtre olup, ikinci katı alçak geçiren bir filtredir ve ikisinin birlikte çalışması istenen bant geçiren filtre tepkisini verir.




Şekil 15.52 Aktif bant geçiren filtre

ÖRNEK 15.12

$R_1 = R_2 = 10$ kΩ, $C_1 = 0{,}1$ μF ve $C_2 = 0.002$ μF alarak Şekil 15.52'deki bant geçiren filtrenin alt ve üst kesim frekanslarını hesaplayın.

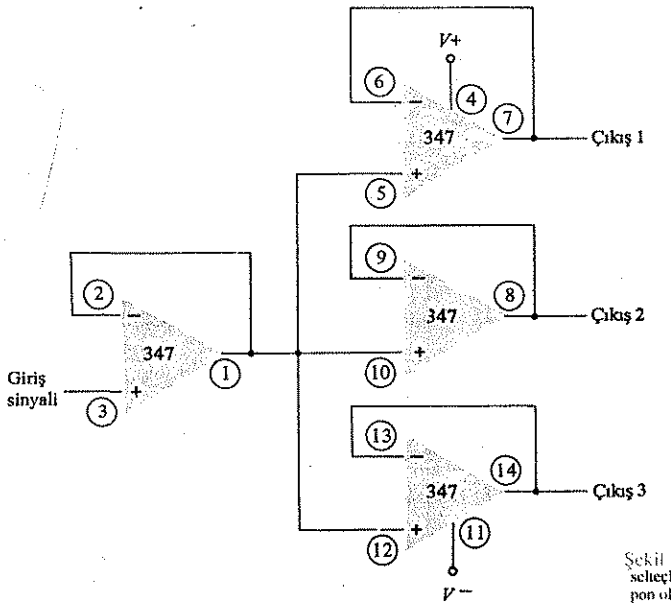
Çözüm:

$$f_{o,L} = \frac{1}{2\pi R_1 C_1} = \frac{1}{2\pi(10 \times 10^3)(0.1 \times 10^{-6})} = 159.15 \text{ kHz}$$

$$f_{o,H} = \frac{1}{2\pi R_2 C_2} = \frac{1}{2\pi(10 \times 10^3)(0.002 \times 10^{-6})} = 7.96 \text{ kHz}$$

### Gerilim Tamponu ve Dağıtıcısı

Şekil 15.53'teki devre, işlemsel yükselteç devreleri kullanarak bir sinyalin, birkaç çıkışa nasıl tamponlanabileceği ve dağıtılabileceğini gösterir. Dört işlemsel yükselteç devresinin tamamı tek bir dörtlü 347 işlemsel yükselteç entegre birimi üzerine yerleştirilmiştir. 4 ve 11 nolu bacaklara uygulanan kaynak gerilimleri, dört işlemsel yükselteç devrenin tümüne bağlanır. Birim kazançlı yükselteç olarak bağlanan giriş katı, 1 nolu bacak üzerinde giriş sinyaliyle aynı olan bir çıkış sağlar. Diğer üç kat, birim kazançlı terslemeyen yükselteç olarak bağlanmıştır ve birbirinden ayrı ve yalıtılmış üç çıkış olarak dağıtılan üç özdeş (birbirinin aynı) sinyal sağlar.



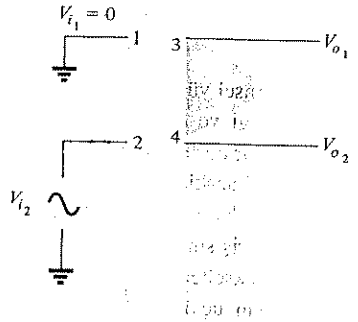

Şekil 15.53 İşlemsel yükselteçlerin dağıtımı için tampon olarak kullanılması.



## PROBLEMLER

§ 15.1

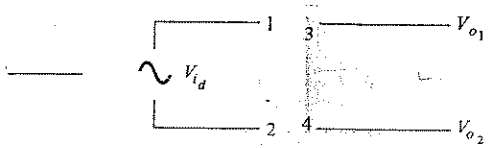
1. Şekil 15.54'te verilen fark yükselteci ve giriş sinyali için çıkış dalga şekillerini çizin (Şekil 15.2'deki ayrıntılara bakın).




Şekil 15.54 Problem 1 ve 2'ye ilişkin fark yükselteci ve giriş dalga şekilleri.

2. $V_{i2}$ giriş sinyali 8 mV tepe değerli 1000 Hz'lik bir sinyal ise, Şekil 15.54'teki $V_{o1}$ ve $V_{o2}$ çıkış dalga şekillerini kaba taslak çizin (yükselteç kazancı 1000'dir).

3. Şekil 15.55'deki fark yükselteci için $V_{o2}$'deki çıkış dalga şeklini çizin.

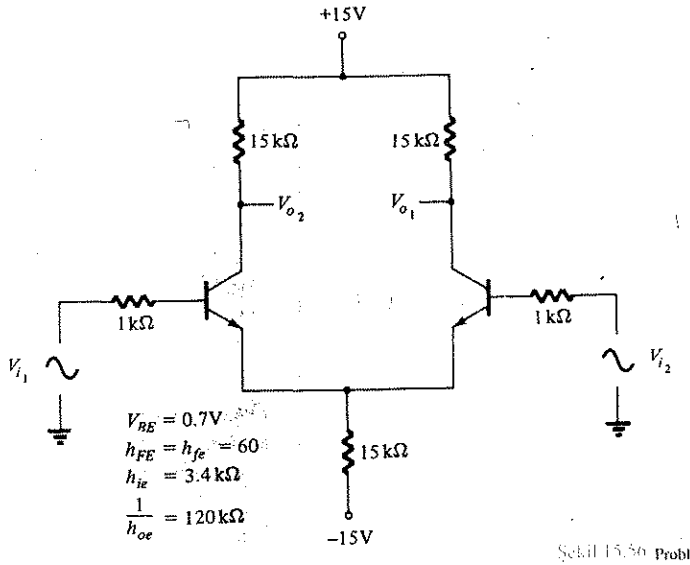



Şekil 15.55 Problem 3 ve 4'e ilişkin fark yükselteci ve giriş dalga şekilleri.

4. Yükseltecin kazancı 1000 ise, 5 mV'luk tepe değerli giriş için Şekil 15.55'deki devrenin $V_{o1}$'deki çıkış dalga şeklini çizin.

§ 15.2

5. Şekil 15.56'daki devrenin dc kollektör gerilimlerini bulun.




Şekil 15.56 Problem 5.6 ve 7'ye ilişkin devre

6. Şekil 15.56'daki fark yükseltecinin ac gerilim kazancını hesaplayın.

7. Şekil 15.56'daki devrenin giriş ve çıkış direncini hesaplayın.

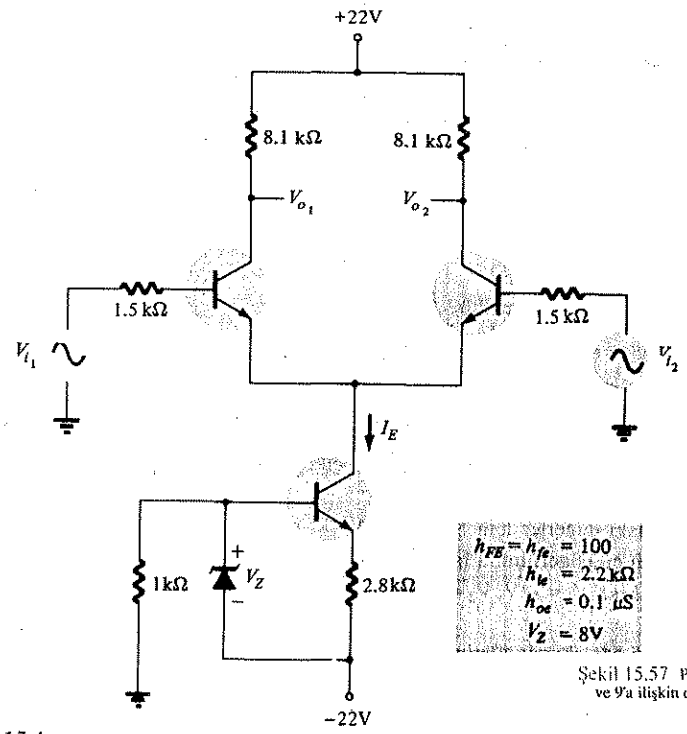
8. Şekil 15.57'deki devre için, $I_E$ sabit akım değerini hesaplayın.

9. Şekil 15.57'deki devredeki dc kollektör gerilimini hesaplayın.

10. $V_Z = 6.8$ V, $R_E = 1.8$ kΩ ve $R_1 = 5$ kΩ değerleri için şekil 15.19'daki devrenin sabit akımını hesaplayın.

11. Problem 10'daki değerleri kullanarak, devrenin ac çıkış direncini hesaplayın. ($h_{fe} = 150$, $1/h_{oe} = 100$ kΩ, $h_{ie} = 1150$ Ω).






Şekil 15.57 Problem 8 ve 9'a ilişkin devre.

§ 15.4

12. Fark gerilim kazancı 200 ve ortak işareti bastırma oranı 80 dB olan bir yükseltecin ortak işaret kazancı nedir?

13. Fark kazancı 180 ve ortak işaret kazancı 0.5 olan bir yükseltecin ortak işareti bastırma oranı dB olarak nedir?

14. $R_C = 4.3$ kΩ, $R_E = 11$ kΩ ve transistör için $h_{fe} = 120$ ve $h_{ie} = 1.5$ kΩ alarak Şekil 15.27a'daki devrenin fark ve ortak işaret kazançları ile CMRR değerini hesaplayın.

15. $R_C = 4.3$ kΩ, $h_{fe} = 120$, $1/h_{oe} = 100$ kΩ ve $h_{ie} = 1.5$ kΩ alarak Şekil 15.27b'deki devre için fark ve ortak işaret kazançları ile CMRR değerini hesaplayın.

16. $V_{i1} = 0.5$ mV, $V_{i2} = 0.45$ mV'luk girişler ile $A_d = 450$ ve CMRR = $10^4$ değerleri için bir fark yükseltecinin çıkış gerilimini hesaplayın.

**17.** Fark yükseltecinin giriş direnci, 5 V'luk girişe seri 25 kΩ'luk direnç kullanılarak ölçülmüştür. Eğer yükseltecin girişindeki gerilim 1.5 V ise $R_i$ değeri nedir?

**18.** Bir fark yükseltecinin tek giriş varken kazancı $A_1 = 120$'dir. $A_c$ bulunurken yapılan devre ölçümlerinde $V_i = 2$ V ve $V_o = 20$ mV'tur. CMRR değerini dB cinsinden hesaplayın.

§ 15.5

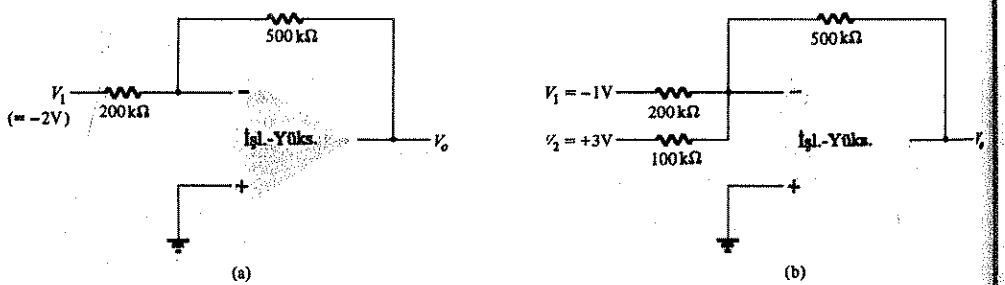
**19.** "Zahiri toprak" ne demektir?

§ 15.6

**20.** $V_1 = 4$V, $R_f = 250$ kΩ ve $R_1 = 50$ kΩ değerleri için Şekil 15.31'deki gibi bir terslemeyen işlemsel yükselteç devresinin çıkış gerilimini hesaplayın.

**21.** Aşağıdaki değerler için Şekil 15.34'deki gibi bir üç girişli toplam alıcı yükseltecin çıkış gerilimini hesaplayın: $R_1 = 200$ kΩ, $R_2 = 250$ kΩ, $R_3 = 500$ kΩ, $R_f = 1$ MΩ, $V_1 = -2$V, $V_2 = +2$V ve $V_3 = 1$V

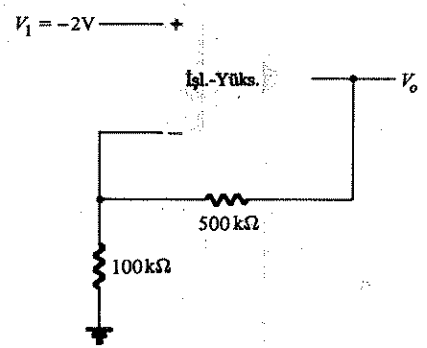
**22.** Şekil 15.58'deki devrelerin çıkış gerilimini bulun.




Şekil 15.58 Problem 22'ye ilişkin devre.

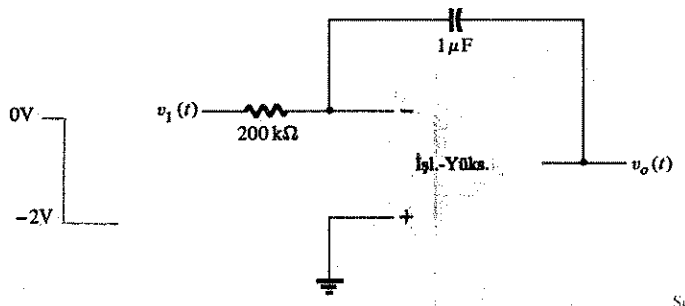
**23.** Problem 22'yi, Şekil 15.59'daki devre için tekrarlayın.





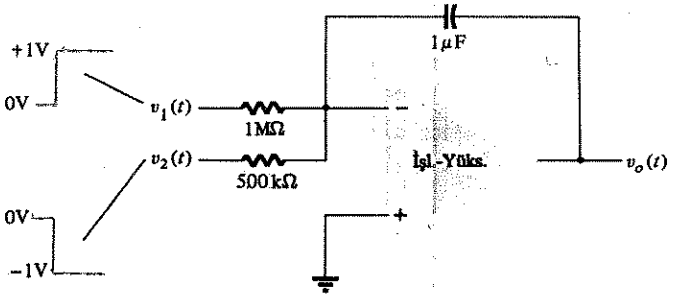

Şekil 15.59 Problem 23'e ilişkin devre.

**24.** Şekil 15.60'daki devre ve girişler için çıkış dalga şeklini çizin.




Şekil 15.60 Problem 24'e ilişkin devre.

**25.** Problem 24'ü. Şekil 15.61 için tekrarlayın.



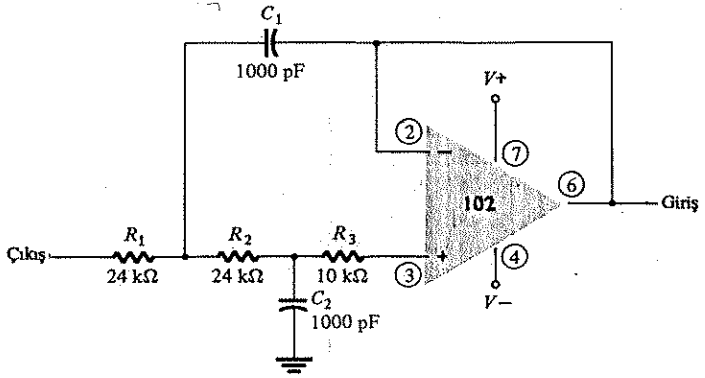

Şekil 15.61 Problem 25'e ilişkin devre.

§ 15.7

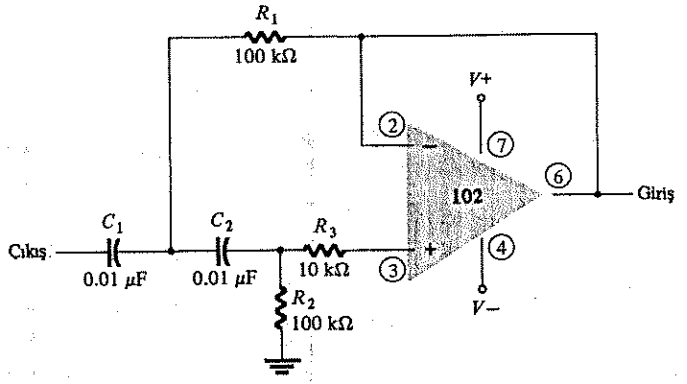
**26.** $R_2$ =1,8 kΩ, $R_3$ = 3.3 kΩ ve $R_1$ = 1.8 kΩ ise Şekil 15.45a'daki devrenin sabit çıkış akımı nedir?

**27.** Şekil 15.45b'deki devrede $R_2$ = 2.7 kΩ, $R_3$ = 1.8 kΩ ve $R_1$ = 1.2 kΩ ise $I_o$ çıkış akımının değeri nedir?

**28.** Şekil 15.62a'daki filtre devresinin kesim frekansını hesaplayın.




(a)

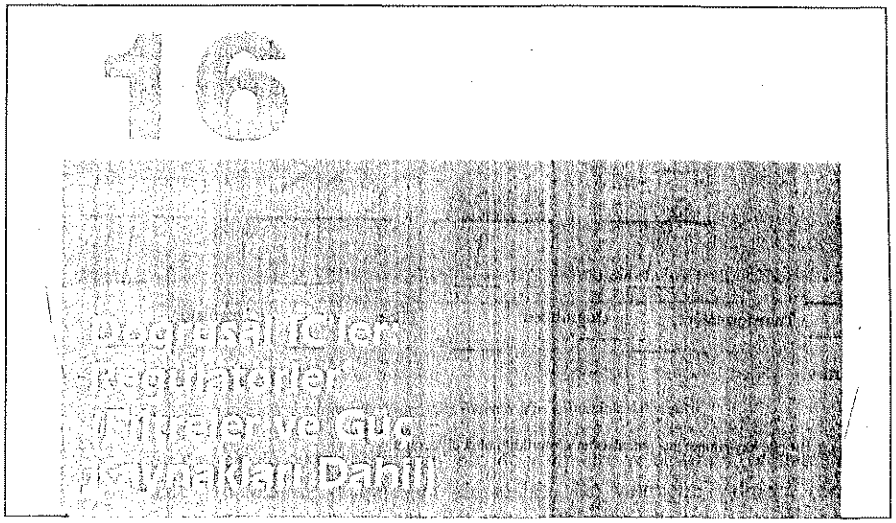



(b)

Şekil 15.62 Problem 28 ve 29'a ilişkin aktif filtre devre.

**29.** Şekil 15.62b'deki filtre devresinin kesim frekansını hesaplayın. Filtrenin ideal tepki grafiğini çizin.






## 16.1 GİRİŞ

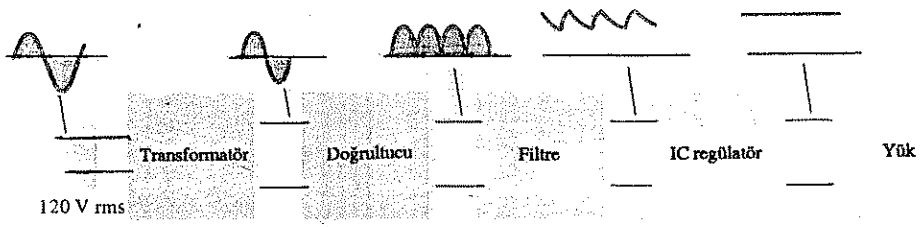
Gerilim regülatörleri doğrusal IC'lerin popüler bir grubudur. Gerilim regülatörü entegre devresi, girişine uygulanan oldukça sabit bir dc gerilimini alır ve daha düşük düzeyli bir ac gerilim çıkışı verir; bu çıkış, regülatör tarafından büyük bir yük akımı veya giriş gerilimi değişme aralığında sabit veya regüle edilmiş halde tutulur. AC gerilim kaynağından başlayarak, ac gerilimini doğrultmak suretiyle kararlı bir dc gerilimi oluşturulur ve bu dc gerilimi, bir dc seviyesine filtrelenerek sonunda bir IC gerilim regülatörü devresiyle düzenlenir.

Bu bölümde, filtre kondansatörlerinin çalışması ve transformatör, doğrultucu ve filtre kullanarak ac geriliminin dc gerilimine dönüştürülmesi işlemi ele alınacaktır. Diyotlu doğrultma devreleri için 2. Bölüme tekrar bakın.

Çeşitli çıkış gerilimi değerlerine sahip sabit bir çıkış gerilimi üreten entegre (IC) gerilim regülatörü mevcuttur. Regülatör entegreleri, pozitif veya negatif gerilimlerde çalışacak şekilde seçilebilir. Ayrıca dış direnç değerleriyle ayarlanan belli bir gerilim aralığında çıkış veren gerilim regülatörleri de mevcuttur.

Şekil 16.1'de, tipik bir güç kaynağının bölümlerini ve çeşitli noktalardaki gerilimleri gösteren bir diyagram verilmiştir. Ortalama değeri tipik olarak 120 V olan ac gerilimi, istenen dc çıkış düzeyi için bu gerilimi artıran veya çoğunlukla düşüren bir transformatöre bağlanır. Ardından bir diyotlu doğrultucu, sinyal değişimini daha düzgün bir hale getirmek için bir filtreye uygulanan yarım dalga (çoğunlukla tipik olarak tam dalga) doğrultulmuş bir gerilim üretir. Bu düzgünleştirme için çoğu kez

basit bir kondansatörlü filtre yeterli olur. Sonuçta elde edilen kısmen dalgacıklı veya ac değişmeli dc gerilimi daha sonra belli bir yük aralığında son derece düşük dalgacık gerilimli bir dc gerilim çıkışı veren bir entegre regülatöre giriş olarak uygulanır.




Şekil 16.1 Bir güç kaynağının ana parçalarının gösterildiği blok diyagramı.

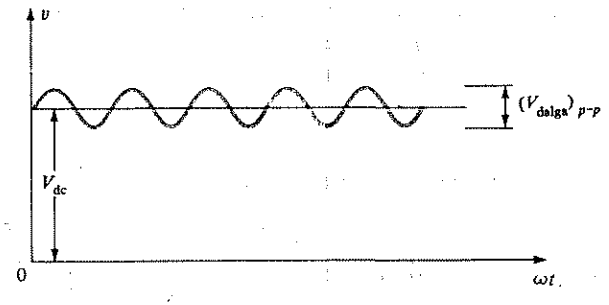
## 16.2 GENEL FİLTRE ESASLARI

Ortalama değeri sıfır olan bir sinyali, ortalama değeri sıfırdan farklı bir sinyale dönüştürmek için bir doğrultucu devreye gerek vardır. Ne var ki sonuçta elde edilen darbe şeklindeki dc sinyal, düzgün bir dc olmadığı gibi dc için iyi bir örnek bile değildir. Kuşkusuz, elde edilen dc seviyesi aküyü (pili) doldurduğu sürece, sinyalin darbeli yapısı pil doldurma devresi gibi bir devrede çok önemli değildir. Öte yandan kasetçalar veya radyodaki gerilim besleme devreleri için darbeli dc gerilimi, çıkışta devrenin tamamının çalışmasını verimsiz kılan 50 Hz (veya 100 Hz)'lik bir sinyal üretecektir. Bu tür ve diğer birçok uygulamada dc çıkışın, yarım dalga veya tam dalga doğrultucu devrelerinden elde edilen darbeli dc gerilimden daha düzgün olması gerekir.

### Filtre ile Gerilim Regülasyonu ve Dalgacık Gerilimi

Filtre devresinin ayrıntılarına girmeden önce, bir devrenin filtre olarak ne oranda verimli olduğunu değerlendirebilmek için devrelerin anma değerlerinin belirlenmesinde kullanılan genel yöntemi ele almamızda yarar vardır. Şekil 16.2, bazı sinyal faktörlerini tanımlamak için kullanılacak olan tipik bir filtre çıkış gerilimini göstermektedir. Şekil 16.2'deki filtrelenmiş çıkış geriliminin bir dc değeri ve bir miktar ac değişimi (dalgalılık) vardır. Pilden alınan gerilimin sabit ya da dc düzeyli olmasına karşılık, bir ac kaynağından doğrultma ve filtreleme sonrasında alınan gerilim üzerinde ise bazı değişimler (dalgacıklar) bulunur. Dc seviyesine oranla ac değişmesi ne kadar küçükse, filtre devresinin çalışması da o kadar iyi olur.






Şekil 16.2 Dc ve dalgacık gerilimlerinin gösterildiği filtrenin çıkış geriliminin dalga şekli.

Filtre devresinin çıkış geriliminin, bir dc voltmetre ve ac (rms) (ortalama değer) voltmetre kullanılarak ölçülmesini ele alalım. Dc voltmetre yalnızca çıkış geriliminin ortalamasını veya dc düzeyini okuyacaktır. Ac voltmetre yalnızca çıkış geriliminin ac bileşenlerinin ortalama değerini okuyacaktır (sinyalin ölçü aletine, dc düzeyini bloklayan bir kondansatör üzerinden bağlandığı varsayılırsa).

**Tanım:** Dalgalılık:

$$r = \text{dalgalılık} = \frac{\text{dalgacık gerilimi (rms)}}{\text{dc gerilim}} = \frac{V_r(\text{rms})}{V_{dc}} \times \%100 \qquad (16.1)$$

ÖRNEK 16.1

Bir filtre devresinden gelen çıkış sinyalini ölçmek için dc ve ac voltmetre kullanıldığında, 25 V'luk bir dc gerilimi ve 1.5 V rms'lik (ortalama değer) bir ac dalgacık gerilimi elde edilmiştir. Filtre çıkışındaki dalgacık gerilimini hesaplayın.

Çözüm:

$$r\frac{V_r\,(\text{rms})}{V_{dc}} \times \%100 = \frac{1.5\ \text{V}}{25\ \text{V}}\,100 = \%6$$

GERİLİM REGÜLASYONU

Gerilim kaynağındaki bir başka önemli faktör de, devrenin çalışma aralığı içinde çıkıştaki dc geriliminde ortaya çıkan değişimin miktarıdır. Yük, kaynaktan akım

çektiğinde, yüksüz halde (kaynaktan akım çekilmediği durumda) çıkışta elde edilen gerilim azalır. Yüklü ve yüksüz çalışmada, çıkıştan alınan gerilimin ne oranda değiştiği, kaynak kullanan herkes için belirgin bir önem taşır. Gerilimdeki bu değişimi; gerilim regülasyonu olarak adlandırılan faktör ile tanımlanır.

**Tanım:** Gerilim regülasyonu:

$$\text{gerilim düzenlemesi} = \frac{\text{yüksüz gerilim değeri - tam yükte gerilim değeri}}{\text{tam yükte gerilim değeri}}$$

$$\boxed{\text{V.R.} = \frac{V_{NL} - V_{FL}}{V_{FL}} \times \%100} \qquad (16.2)$$

ÖRNEK 16.2

Bir dc gerilim kaynağı, çıkışa yük bağlı değilken 60 V çıkış vermektedir. Tam yükte kaynaktan akım çekildiğinde çıkış gerilimi 56 V'a düşmektedir. Gerilim regülasyonu değerini hesaplayın.

Çözüm:

$$\text{V.R.} = \frac{V_{NL} - V_{FL}}{V_{FL}} \times \%100 = \frac{60\text{ V} - 56\text{ V}}{56\text{ V}} \times \%100 = \%7.14$$

Tam yükteki gerilim değerinin yüksüz gerilim değeriyle aynı olması halinde V.R. % 0 olarak bulunacaktır, bu da beklenebilecek en iyi sonuçtur. Bu değer, kaynağın, doğru bir kaynak olduğu ve çıkış geriliminin kaynaktan çekilen akımdan bağımsız olduğu anlamına gelir. Kaynakların çoğunda gerilim kaynağından çekilen akım miktarının artmasına bağlı olarak çıkış gerilimi de azalır. Gerilim azalması ne kadar küçükse, V.R. yüzdesi o kadar küçük ve gerilim kaynağı devresinin çalışması da o kadar iyi olur.

### DOĞRULTULMUŞ SİNYALİN DALGALILIK FAKTÖRÜ

Doğrultulmuş sinyal, filtrelenmiş bir gerilim olmamasına rağmen, bir dc ve bir de dalgacık bileşeni içerir. Bu dc gerilim ve dalgacık gerilimi (rms) değerlerini hesaplayabilir ve bunlardan, yarım dalga ve tam dalga doğrultulmuş gerilimlerin dalgacık faktörünü elde edebiliriz. Hesaplamalar, düşük dalgacık yüzdesi istenmesi halinde, tam dalga doğrultulmuş sinyalin dalgacık yüzdesinin daha düşük olduğunu ve bu nedenle yarım dalga doğrultulmuş sinyalden daha iyi bir doğrultulmuş sinyal elde edildiğini gösterir. Dalgalılık yüzdesi her zaman en önemli sorun değildir. Eğer devrenin karmaşıklığı ve maliyet önemliyse (ve dalgalılık yüzdesi ikinci derecede



bir sorunsa) yarım dalga doğrultucu yeterli olabilir. Ayrıca filtrelenmiş çıkış, yüke az miktarda akım iletiyor ve filtre devresi kritik bir önem taşımıyorsa, yarım dalga doğrultulmuş bir sinyal yeterli olabilir. Öte yandan, kaynağın olabildiğince az dalgacık içermesini gerektiren durumlarda en iyisi, aşağıda da gösterileceği gibi, tam dalga doğrultmalı bir sinyalle başlamak olacaktır.

Yarım dalga doğrultulmuş bir sinyal için çıkış dc gerilimi $V_{dc} = 0.318\ V_m$'dir. Çıkış sinyalinin ac bileşeninin rms değeri hesaplanabilir, $V_r$ (rms) = $0.385\ V_m$'dir. Dalgalılık yüzdesini hesaplarsak:

$$r = \frac{V_r\ (\text{rms})}{V_{dc}}\ (100) = \frac{0.385\ V_m}{0.318\ V_m}\ (100) = 1.21\ (100) = \%121 \quad \text{(yarım dalga)} \qquad (16.3)$$

elde ederiz.

Tam dalga doğrultucu için $V_{dc}$ değeri $V_{dc} = 0.636\ V_m$'dir. Ek B'de elde edilen sonuçlardan tam dalga doğrultulmuş sinyalin dalgacık geriliminin $V_r$ (rms) = $0.308\ V_m$ olduğunu görürüz. Dalgacık yüzdesini hesaplarsak:

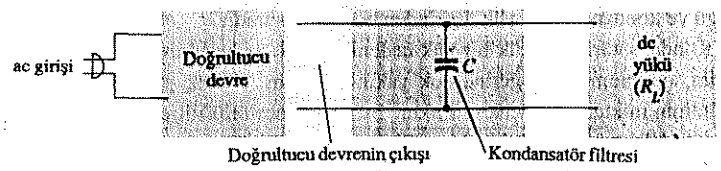
$$r = \frac{V_r\ (\text{rms})}{V_{dc}}\ (100) = \frac{0.385\ V_m}{0.306\ V_m}\ (100) = \%48 \quad \text{(tam dalga)} \qquad (16.4)$$

elde ederiz.

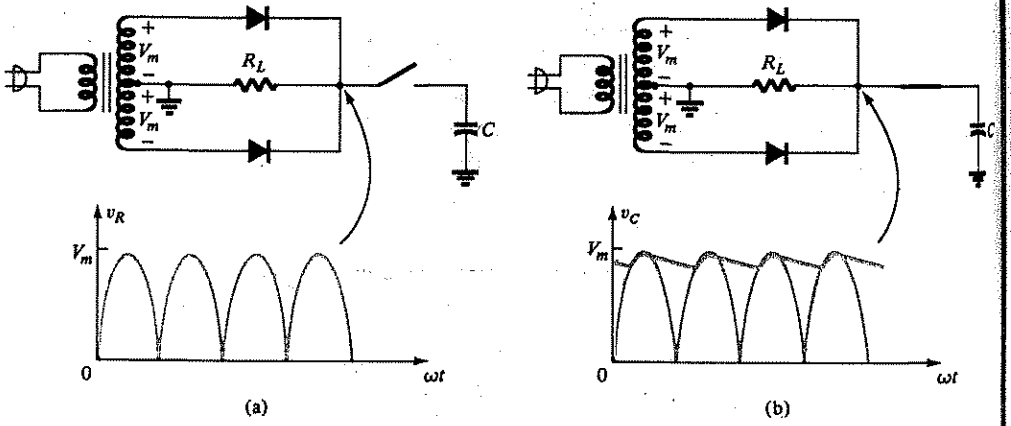
Tam dalga doğrultulmuş sinyalin dalgalılık faktörü miktarı, yarım dalga doğrultulmuş sinyalinkinden yaklaşık 2.5 kat daha azdır ve daha iyi filtrelenmiş bir sinyal sağlar. Bu dalgalılık faktörü değerlerinin birer mutlak değer olduğuna ve tepe gerilimine bağlı olmadığına dikkat edin. Tepe geriliminin artırılması halinde çıkışın dc değeri de artar, ama bu durumda dalgacık gerilimi de artar. İkisi de aynı oranda arttığından dalgacık faktörü aynı kalacaktır.

## 16.3 BASİT KONDANSATÖRLÜ FİLTRE

Popüler bir filtre devresi, Şekil 16.3'de görülen basit kondansatörlü filtre devresidir. Kondansatör, doğrultucunun çıkışına bağlanmıştır ve dc çıkış gerilimi kondansatör,




Şekil 16.3 Basit kontansatörlü filtre.




Şekil 16.4 Kondansatörlü filtrenin çalışması: (a) tam dalga doğrultuluş gerilimi; (b) filtrelenmiş çıkış gerilimi.

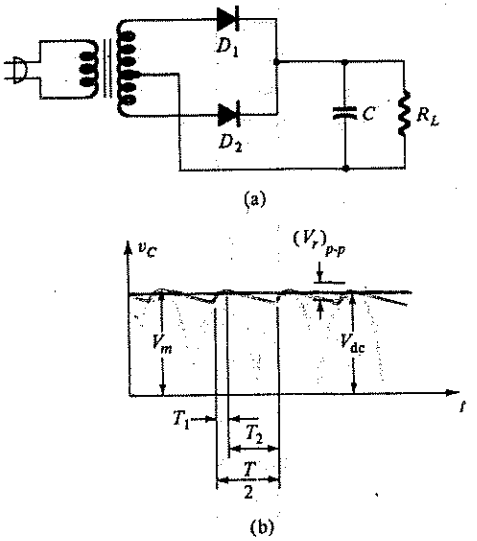
üzerinden alınır. Şekil 16.4a, sinyal filtrelenmeden önceki tam dalga doğrultucu devresinin doğrultulmuş çıkış gerilimini göstermektedir. Şekil 16.4b, kondansatör doğrultucu çıkışı üzerine bağlandıktan sonraki dalga şeklini gösterir. Gösterildiği gibi, filtrelenmiş bu gerilim, üzerinde bir miktar dalgacık gerilimi bulunan bir dc düzeyine sahiptir.

Şekil 16.5a, bir tam dalga doğrultucuyu ve çıkış yüküne bağlandığında elde edilen çıkış dalga şeklini göstermektedir. Filtrenin çıkışında yük yoksa çıkış, dalga şekli ideal olarak, doğrultucu devresinden gelen tepe gerilimine ($V_m$) eşit değerde sabit bir dc düzeyi olacaktır. Ne var ki dc gerilimin elde edilmesindeki amaç, bu gerilimi diğer elektronik devrelerde kullanmaktır; bu da gerilim kaynağına belli bir yük getirecektir. Filtre üzerinde her zaman belli bir yük olacağı için, tartışmamızda bu pratik durumu dikkate almamız gerekir. Şekil 16.5b'de gösterilen tam dalga doğrultulmuş sinyal için, belirtilen iki zaman aralığı vardır. $T_1$, tam dalga doğrultucunun diyotunun iletimde olduğu ve kondansatörü, doğrultucu çıkışı tepe gerilimine ($V_m$) kadar doldurduğu süredir. $T_2$ ise, doğrultucu geriliminin tepe değerinin altına düştüğü ve kondansatörün yük üzerinden boşaldığı süredir.

Kondansatörün (küçük bir yük nedeniyle) çok az boşalması halinde ortalama gerilim, optimum $V_m$ değerine çok yakın olacaktır. Küçük yükler için dalgacık geriliminin miktarı da küçük olacaktır. Bu, kondansatörlü filtre devresinin, yükler için küçük dalgacıklı büyük bir dc gerilimi (ve büyük yükler için büyük dalgacıklı daha küçük bir dc gerilimi) sağladığını gösterir. Bu nicelikleri daha iyi anlamak için, çıkış dalga şeklini daha ayrıntılı incelememiz ve doğrultulacak giriş sinyali, devrenin

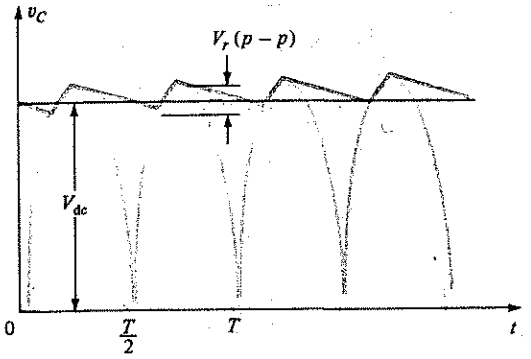


kondansatör değeri, direnç (yük) değeri, dalgalılık faktörü ve düzenleme arasındaki bazı ilişkileri belirlememiz gerekir.




Şekil 16.5 Kondansatörlü filtre: (a) kondansatörlü filtre devresi; (b) çıkış gerilimi dalga şekli

Şekil 16.6, düz bir dolma ve boşalma eğrisine yaklaştırılan çıkış dalga şeklini göstermektedir. Bu da makuldür, çünkü pratikte gerçekleşen ve doğrusal olmayan dolma ve boşalma analizi çok karmaşıktır ve elde edilen sonuçlar, devreler üzerinde yapılan pratik ölçümlerle uyuşan değerler verecektir. Şekil 16.6'daki dalga şekli, tam dalga doğrultulmuş bir sinyalin yaklaşık gerilim dalga şeklini göstermektedir. Bu




Şekil 16.6 Kondansatörlü filtre devresinin yaklaşık çıkış gerilimi.

gerilim dalga şeklinin analizinden aşağıdaki bağlantılar elde edilebilir:

$$V_{dc} = V_m - \frac{V_r\,(\text{tepe-tepe})}{2} \quad \text{(yarım dalga} \qquad (16.5)$$

ve

$$V_r\ (\text{rms}) = \frac{V_r\,(\text{tepe-tepe})}{2\sqrt{3}} \quad \text{tam dalga)} \qquad (16.6)$$

Ancak bu bağıntılar sadece dalga şekli gerilimleri cinsinden verilmiştir ve bunlarla devredeki çeşitli elemanlar arasında daha başka bağıntılar da kurmamız gerekir. Yarım dalga için dalgacık dalga şeklinin biçimi, tam dalgadakiyle aynı olduğu için, (16.5) ve (16.6) denklemleri her iki doğrultucu filtre devre için de geçerlidir.

### Dalgacık Gerilimi, $V_r$ (rms)

Ek B'de, diğer devre parametreleri cinsinden dalgacık gerilim değerinin belirlenmesi için gerekli ayrıntılar yer almaktadır. $V_r$ (rms) için elde edilen sonuç şöyledir:

$$V_r\ (\text{rms}) \cong \frac{I_{dc}}{4\sqrt{3}\,fC} \times \frac{V_{dc}}{V_m} \quad \text{(tam dalga)} \qquad (16.7a)$$

Burada $f$, ac sinüsoidal güç kaynağı geriliminin frekansı (genellikle 50 Hz), $I_{dc}$, yükün filtreden çektiği ortalama akım, $C$ ise filtre kondansatörünün değeridir.

Yapılabilecek diğer sadeleştirici yaklaştırmada şudur: tipik olarak küçük yüklerde kullanılması halinde[1] $V_{dc}$ değeri $V_m$'den çok az düşüktür, dolayısıyla $V_{dc} \cong V_m$ alınabilir ve denklem şöyle yazılabilir:

$$V_r\ (\text{rms}) \cong \frac{I_{dc}}{4\sqrt{3}\,fC} \quad \text{(tam dalga, küçük yük)} \qquad (16.7b)$$

Son olarak, sadeleştirilen denklemde, şebeke frekansının tipik değerini ($f$ = 50 Hz) ve diğer sabitleri yerine koyarsak

$$V_r\ (\text{rms}) = \frac{2.88 I_{dc}}{C} = \frac{2.88 V_{dc}}{R_L C} \quad \text{(tam dalga, küçük yük)} \qquad (16.7c)$$

elde ederiz. Burada $I_{dc}$ miliamper, $C$ mikrofarad ve $R_L$ kilohmdur.

### ÖRNEK 16.3

50 mA'lik yüke bağlanan 100 $\mu$F değerinde kondansatörlü filtre içeren bir tam dalga doğrultucunun dalgacık gerilimini hesaplayın.

[1] Ek B'de, dalgacık miktarına göre $V_{dc}$ ile $V_m$ arasındaki ilişki gösterilmiştir. Şekil B.3'ten %6.5'dan daha küçük dalgalılık faktöründe $V_{dc}$'nin, $V_m$'in % 10 limiti içinde olduğunu görürüz. Bu nedenle %6.5'dan daha küçük dalgacıklara yol açan yükleri hafif yük olarak tanımlayabiliriz.



**Çözüm:**

(16.7c) denklemini kullanarak,

$$V_r\ (\text{rms}) = \frac{2.88\,(50)}{100} = 1.44\ \text{V}$$

elde ederiz.

### DC Gerilimi, $V_{dc}$

(16.5), (16.6) ve (16.7a) denklemlerini kullanırsak, filtrenin dc geriliminin

$$V_{dc} = V_m - \frac{V_r\,(\text{tepe-tepe})}{2} = V_m - \frac{I_{dc}}{4fC} \times \frac{V_{dc}}{V_m} \quad \text{(tam dalga)} \qquad (16.8a)$$

olduğunu görürüz. Yine hafif yüklerde $V_{dc}$'nin $V_m$ ile aşağı yukarı aynı olduğu yolundaki varsayımı kullanırsak, yaklaşık $V_{dc}$ değerini buluruz ($V_m$'den daha küçüktür):

$$V_{dc} = V_m - \frac{I_{dc}}{4fC} \quad \text{(tam dalga, küçük yük)} \qquad (16.8b)$$

Bu da, ($f$ = 50 Hz alınarak) şu şekilde yazılabilir:

$$V_{dc} = V_m - \frac{5I_{dc}}{C} \quad \text{(tam dalga, küçük yük)} \qquad (16.8c)$$

yazılabilir.

Burada $V_m$, volt olarak doğrultulmuş gerilimin tepe değeri, $I_{dc}$ miliamper olarak yük akımı ve $C$ ise, kondansatörünün mikrofarad cinsinden değeridir.

### ÖRNEK 16.4

Örnek 16.3'deki filtre devresinde doğrultulmuş gerilimin tepe değeri 30 V ise, filtrenin dc gerilimini hesaplayın.

**Çözüm:**

(16.8c) denklemini kullanarak

$$V_{dc} = V_m - \frac{5I_{dc}}{C} = 30 - \frac{5(50)}{100} = 27.5\ \text{V}$$

elde ederiz.

Dc gerilim değeri, doğrultulmuş gerilimin tepe değerinden küçüktür. Ayrıca (16.8c) denkleminden, filtreden çekilen ortalama akım değeri ne kadar büyükse, çıkış dc geriliminin o kadar düşük olduğuna ve filtre kondansatörünün değeri ne kadar büyükse, çıkış dc geriliminin de $V_m$ tepe değerine o kadar çok yaklaştığına dikkat edin.

### Filtreleme Kondansatörü Üzerindeki Dalgalılık

Dalgacık tanımını [(16.1) denklemi] ve dalgacık gerilim denklemini [(16.7c) denklemi] kullanarak, tam dalga kondansatörlü filtrenin dalgalılık faktörünün ifadesini elde ederiz:

$$r = \frac{V_r\,(\text{rms})}{V_{dc}} \times \%100 \cong \frac{2.88 I_{dc}}{C V_{dc}} \times \%100 \qquad \text{(tam dalga, küçük yük)} \quad (16.9a)$$

$V_{dc}$ ve $I_{dc}$, filtre yükü $R_L$'ye bağlı olduğundan dalgacığı şöyle de ifade edebiliriz:

$$r = \frac{2.88}{R_L C} \times \%100 \qquad \text{(tam dalga, küçük yük)} \quad (16.9b)$$

Burada $I_{dc}$ miliamper, $C$ mikrofarad, $V_{dc}$ volt ve $R_L$ kiloohmdur.

Bu dalgalılık faktörü, yük akımıyla doğru orantılı (yük akımı ne kadar büyükse, dalgalılık faktörü de o kadar büyüktür) ve kondansatörün büyüklüğüyle ters orantılı değişir. Bu da filtre devresinin çalışmasına ilişkin söylenenlere uyar.

### ÖRNEK 16.5

Kondansatörlü ($C$ = 100 $\mu$F) bir filtre devresinden, 50 mA'lik bir yük akımı çekilmektedir. Doğrultulmuş gerilimin tepe değeri 30 V ise $r$'yi hesaplayın.

Çözüm:

Örnek 16.3 ve 16.4'ün sonuçlarını ve (16.9a) denklemini kullanacak olursak:

$$r = \frac{2.88 I_{dc}}{C V_{dc}} \times \%100 = \frac{2.88(50)}{(100)(27.5)} \times \%100 = \%5.2$$

$r$'nin temel tanımından $r$'yi şöyle de hesaplayabilirdik:

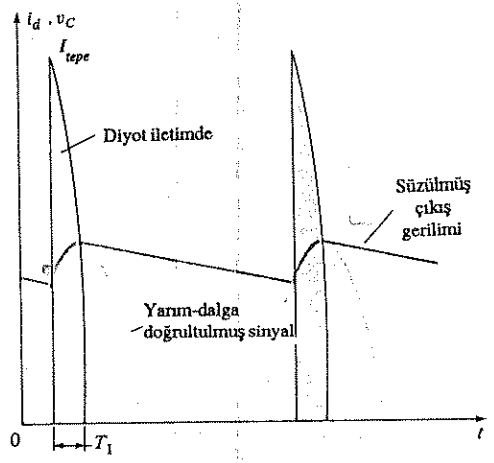
$$r = \frac{V_r\,(\text{rms})}{V_{dc}} \times \%100 = \frac{1.44}{27.5} \times \%100 = \%5.2$$



### Diyodun İletim Periyodu ve Diyot Tepe Akımı

Yukarıda söylenenlerden, daha büyük kondansatör değerlerinin, daha küçük dalgacık değerleri ve daha yüksek ortalama gerilimler sağladığı, böylece filtrenin çalışmasının daha iyi olduğu açıktır. Buradan, kondansatörlü bir filtrenin verimini artırmak için, filtre kondansatörünün büyüklüğünü artırmanın yeterli olacağı sonucu çıkarılabilir. Ancak kondansatör, doğrultucu diyot nedeniyle tepe akımını da etkiler; aşağıda da gösterileceği üzere kullanılan kondansatörün değeri ne kadar büyükse, doğrultucu diyot üzerindeki tepe akımı da o kadar büyük olacaktır.

Doğrultucunun ve kondansatörlü filtre devresinin çalışmasına dönecek olursak, dikkate alınması gereken iki çalışma dönemi olduğunu görürüz. Kondansatör, doğrultulmuş gerilimin tepe değerine kadar dolduktan sonra (Şekil 16.5b'ye bakın), diyodun kesim durumuna geçinceye kadar belli bir süre geçer ($T_2$), bu süre içinde çıkış gerilimi yük üzerinden boşalır. $T_2$'den sonra doğrultulmuş giriş gerilimi, kondansatör geriliminden büyük olur ve $T_1$ süresi boyunca kondansatör tekrar, doğrultulmuş tepe gerilimine kadar dolar. Bu dolma süresi içinde kondansatöre ve yüke iletilen ortalama akımın, boşalma süresi içinde kondansatörden çekilen akıma eşit olması gerekir. Şekil 16.7'de, yarım dalga doğrultucu çalışmadaki diyot akımı dalga şekli gösterilmiştir. Diyodun, saykılın çok kısa bir süresi boyunca iletimde olduğuna dikkat edin. Aslında kondansatör ne kadar büyükse, gerilimin sönmesinin (azalmasının) miktarının o oranda az ve dolmanın gerçekleşme süresinin de o kadar kısa olacağı görülebilir.




Şekil 16.7 Diyot, kondansatör dolduncaya kadar iletimdedir.

Bu kısa dolum aralığı içinde diyotun, aynı miktardaki ortalama akımı geçirmesi gerekir; bunu da sadece daha büyük bir tepe akımı geçirerek gerçekleştirebilir. Şekil 16.8'de, küçük ve büyük kondansatör değerleri için çıkış akım ve gerilimin dalga şekilleri gösterilmiştir. Dikkat edilmesi gereken önemli bir faktör, büyük değerli kondansatörler olması durumunda diyottan geçen tepe akımının artışıdır. Dolum periyodu boyunca, kaynaktan çekilen ortalama akımın diyottan geçen akıma eşit olması gerektiğinden, Şekil 16.8'den aşağıdaki bağıntı türetilebilir.[2]

$$I_{dc} = \frac{T_1}{T} I_{tepe} \tag{16.10a}$$

Buradan

$$\boxed{I_{tepe} = \frac{T}{T_1} I_{dc}} \tag{16.10b}$$

elde ederiz.

Burada $T_1$ = diyodun iletimde olduğu süre
$T = 1/f = \frac{1}{50}$; 50 Hz'lik şebeke gerilimi için
$I_{dc}$ = filtre devresinden çekilen ortalama akım
$I_{tepe}$ = İletim diyodundan geçen akımın tepe değeri

## 16.4 *RC* FİLTRESİ

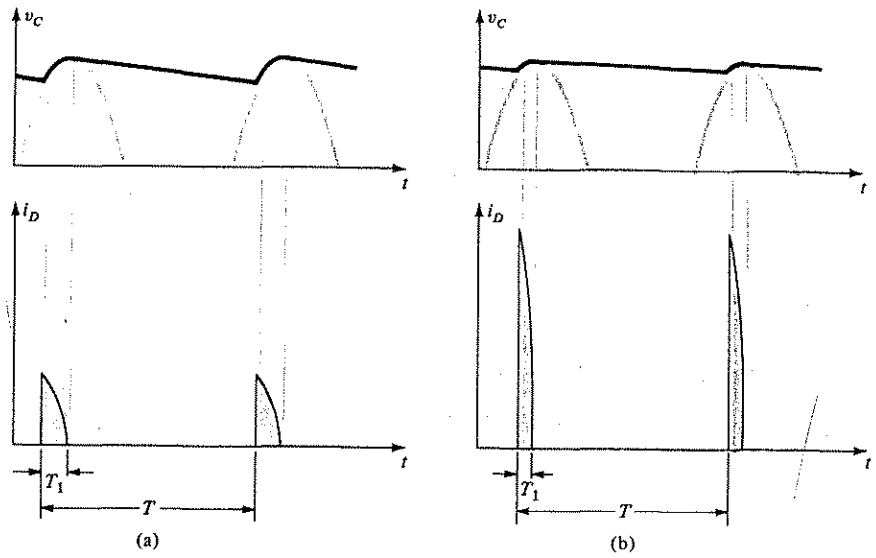
Şekil 16.9'da görüldüğü gibi, ilave bir *RC* filtre parçası kullanmak suretiyle, bir filtreleme kondansatörlü üzerindeki dalgalılığı ve dc gerilimini azaltmak mümkündür. İlave edilen devrenin amacı, ilk $C_1$ filtreleme kondansatörü üzerinde artan gerilimin dc bileşenini olabildiğince fazla geçirmek ve $C_1$ üzerinde büyüyen dalgacık geriliminin ac bileşenini olabildiğince zayıflatmaktır. Bu işlem, dc düzeyiyle ilişkili olarak dalgalılık oranını azaltarak, basit kondansatörlü filtredekinden daha iyi bir filtre çalışması sağlar. Ancak gösterileceği üzere bu iyileşmenin bir de bedeli vardır; bu bedel, direnç üzerindeki dc gerilim düşümünden kaynaklanan daha düşük bir dc çıkış gerilimi ve devredeki ilave iki elemanın getirdiği maliyettir.

Şekil 16.10, tam dalga çalışmasındaki doğrultma filtresinin devresini göstermektedir. Doğrultucunun çıkışı doğrudan doğruya kondansatöre beslendiği için, diyotlar üzerindeki tepe akımları, kaynaktan çekilen ortalama akımdan kat kat fazladır. $C_1$ kondansatörü üzerinde artan gerilim bu durumda direnç-kondansatör ($R$, $C_2$) üzerinde daha da filtrelenir, bu da $C_1$ üzerindekinden daha düşük bir dalgalılık

[2] $T_1$ süreli dikdörtgen biçimli bir darbe, $I_{tepe}$'lik bir tepe değeri ve $T$ süresi (periyodu) için, grafikten darbe/süre alanının altındaki kısım, ortalama $I_{dc}$ değerini verir.

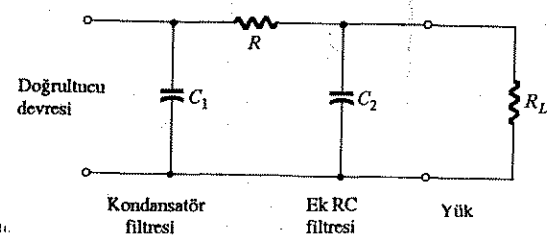
$$\frac{1}{T}(I_{tepe}\, T_1) = I_{dc}$$





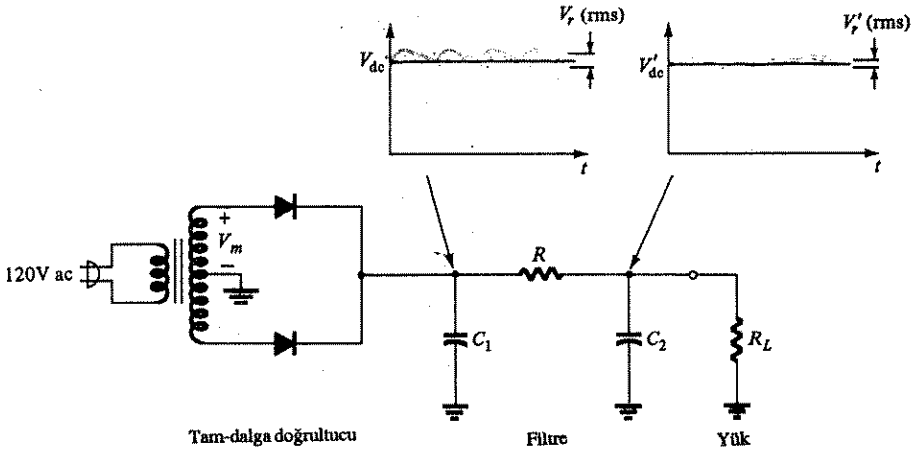

Şekil 16.8 Çıkış gerilimi ve diyot akımının dalga şekilleri: (a) küçük C değeri; (b) büyük C değeri.

yüzdesi olan bir çıkış gerilimi sağlar. $R_L$ direnci ile gösterilen yük, $R$ üzerinden bir dc akımı çeker ve $R_L$ uçlarındaki gerilim; $R$ direnci üzerindeki gerilim düşümü nedeniyle, $C_1$'in uçlarında ölçülen gerilimden daha düşüktür. Basit kondansatörlü filtre devresi gibi bu filtre devresi de, küçük yüklerde en iyi çalışmayı sağlar, ancak büyük yüklerde gerilim regülasyonu belirgin ölçüde daha zayıf ve dalgalılık yüzdesi daha yüksek olur.




Şekil 16.9 *RC* filtre katı.

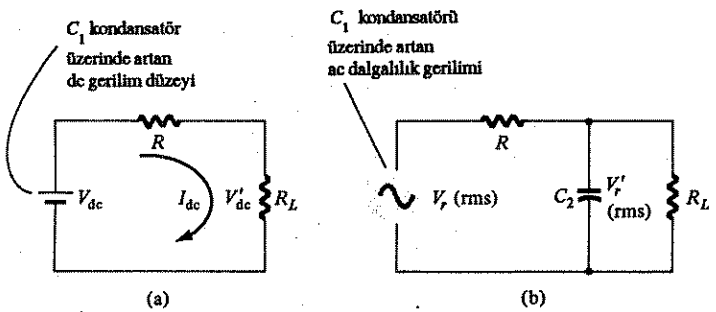
$C_1$ kondansatörü üzerinden alınan filtrenin ac ve dc gerilim çıkışlarının analizi, süperpozisyon yöntemi kullanılarak yapılabilir. Devreyi; $C_1$'in uçlarındaki dc düzeyi ile ilgili *RC* devresi ve $C_1$ üzerinde büyüyen ac (dalgacık) gerilimi ile ilgili *RC* devresi gibi iki ayrı devre şeklinde düşünebiliriz. Ardından, bulunan değerler, genel devre gerilim regülasyonu ve dalgalılık oranını hesaplamak için kullanılabilir.




Şekil 16.10 Tam dalga doğrultucu ve *RC* filtre devresi.

## *RC* Filtre Bölümünün DC Çalışması

Şekil 16.11a'da, filtre ve yükteki dc gerilimi ve akımı incelenirken kullanılacak eşdeğer devre gösterilmiştir. İki filtreleme kondansatörü, dc gerilimleri için açık devredir ve bu nedenle şimdilik dikkate alınmayacaktır. $C_1$ filtreleme kondansatörü üzerindeki dc gerilim hesapları esas itibariyle 16.3. Bölümde anlatılmıştı; dolayısıyla ilave edilen *RC* filtre katını o noktadan başlayarak ele alacağız. İlk filtreleme kondansatörü ($C_1$) üzerindeki dc gerilimi bilindiği taktirde, eklenen *RC* filtre bölümünün çıkışındaki dc gerilimi de hesaplanabilir. Şekil 16.11a'dan $C_1$ üzerindeki $V_{dc}$ geriliminin, $R$ ve $R_L$'den oluşan bir direnç-bölücü devresi (eşdeğer yük direnci)




Şekil 16.11 *RC* filtresinin dc ve ac eşdeğer devreleri: (a) dc eşdeğer devresi; (b) ac eşdeğer devresi.



tarafından zayıflatıldığını görürüz; sonuçta yük üzerindeki dc gerilimi $V_{dc}'$:

$$V_{dc}' = \frac{R_L}{R + R_L} V_{dc} \tag{16.11}$$

olacaktır.

ÖRNEK 16.6

$R$ = 120 Ω ile eklenen *RC* filtre bölümü, filtreleme kondansatörü üzerinde başlangıçta mevcut 60 V'luk ($V_{dc}$) dc gerilimini düşürmektedir. Yük direnci 1 kΩ ise, filtre devresinin dc çıkış geriliminin ($V_{dc}'$) değerini hesaplayın.

Çözüm:

(16.11) denklemini kullanarak

$$V_{dc}' = \frac{R_L}{R + R_L} V_{dc} = \frac{1000}{120 + 1000} \times 60 = 53.6 \text{ V}$$

elde ederiz.

Buna ek olarak, filtre direnci üzerindeki gerilim düşümünü ve çekilen yük akımını hesaplayabiliriz:

$$V_R = V_{dc} - V_{dc}' = 60 - 53.6 = 6.4 \text{ V}$$

$$I_{dc} = \frac{V_{dc}'}{R_L} = \frac{53.6}{1 \times 10^3} = 53.6 \text{ mA}$$

## *RC* Filtre Bölümünün AC Çalışması

Şekil 16.11b'de, filtre devresinin ac çalışmasının analizinde kullanılan eşdeğer devre gösterilmiştir. İlk filtreleme kondansatöründen ($C_1$) filtre katına giriş, $C_1$ üzerindeki $V_r$ (rms) geriliminin dalgacık veya ac sinyal kısmıdır; burada bu gerilim, yaklaşık olarak sinüsoidal bir sinyal gibi kabul edilmiştir. Hem *RC* filtre katının elemanları hem de yük direnci, filtre çıkışındaki ac sinyalini etkiler.

50 Hz'lik dalgacık gerilimi frekansında ($f$) 10 μF'lık filtre kondansatörü için, kondansatörün ac empedansı[3]

$$X_C = \frac{1}{\omega C} = \frac{1}{2\pi f C} = \frac{1}{6.28(50)(10 \times 10^{-6})} = 0.318 \text{ k}\Omega$$

[3] $X_C$, burada sadece kondansatörün ac empedansının büyüklüğünü temsil eder.

Şekil 16.11b'ye bakacak olursak, bu kapasitif empedansın yük direnciyle paralel olduğunu görürüz. Örneğin 2 kΩ'luk bir yük direnci için iki bileşenin paralel birleşimi, aşağıdaki değere sahip bir empedans verecektir:

$$Z = \frac{R_L X_C}{\sqrt{R_L^2 + X_C^2}} = \frac{2(0.318)}{\sqrt{2^2 + (0.318)^2}} = \frac{2}{2.02}(0.318) = 0.314 \text{ k}\Omega$$

Beklendiği gibi bu değer, tek başına kapasitif empedansın değerine yakındır, çünkü kapasitif empedans, yük direncinden çok daha düşüktür ve ikisinin paraleli, tek tek her birinin değerinden daha küçük olacaktır. Kural olarak, yük direnci kapasitif empedanstan en az beş kat daha büyük olduğu sürece, yük direncinin yol açtığı yüklenmeyi ihmal edebiliriz. Küçük filtre devresine getirdiği sınırlamalar nedeniyle, yük direncinin etkin değeri, genelde, mikrofaradlar düzeyindeki kondansatörün empedansına oranla daha büyüktür.

Yukarıda, dalgacık geriliminin frekansının 50 Hz olduğunu söylemiştik. Şebeke frekansını 50 Hz alırsak, yarım dalga doğrultucudaki dalgacık geriliminin dalgacık frekansı da 50 Hz olacaktır. Ancak tam dalga doğrultucudan gelen dalgacık geriliminin frekansı iki kat olacaktır, çünkü yarım saykıllarının sayısının iki katı olacak ve bu durumda dalgacık frekansı 100 Hz olacaktır. $X_C = 1/\omega C$ kapasitif empedansına dönecek olursak, 50 Hz için $\omega$ değerini $\omega = 314$ ve 100 Hz için $\omega = 628$ buluruz. Kondansatör değerlerini $\mu$F cinsinden kullanacak olursak, kapasitif empedans bağlantısını şöyle ifade edebiliriz:

$$X_C = \frac{3.185}{C} \quad \text{(yarım dalga)} \tag{16.12a}$$

$$X_C = \frac{1.592}{C} \quad \text{(tam dalga)} \tag{16.12b}$$

Burada $C$ mikrofarad ve $X_C$ kiloohmdur.[4]

## ÖRNEK 16.7

Tam dalga doğrultma kullanan devrenin filtre bölümünde kullanılan 15 $\mu$F'lık kondansatörün empedansını hesaplayın.

[4]Denklem (16.12a) ve (16.12b), şu şekilde de ifade edilebilir;

$$X_C = \frac{3185}{C} \quad \text{(yarım dalga)}$$

$$X_C = \frac{1592}{C} \quad \text{(tam dalga)}$$

burada $C$, mikrofarad ve $X_C$ de ohm cinsinden verilmiştir.



Çözüm:

$$X_C = \frac{1.592}{C} = \frac{1.592}{15} = 0.106 \text{ k}\Omega = 106 \ \Omega$$

Yük direnciyle ve kapasitif empedansının paralel birleşiminin yaklaşık olarak kapasitif empedansa eşit olduğu yolundaki yaklaşık sadeleştirme ilişkisini kullanacak olursak, filtre katındaki ac zayıflatmasını hesaplayabiliriz:

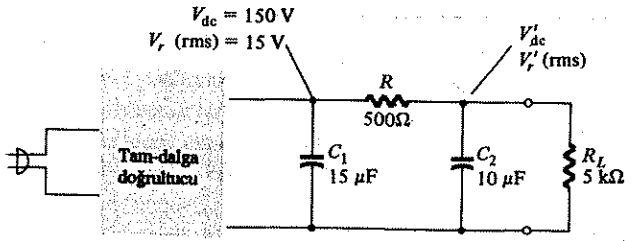
$$V_r'(\text{rms}) \cong \frac{X_C}{\sqrt{R^2 + X_C^2}} V_r(\text{rms}) \tag{16.13a}$$

Direnç ve kapasitif empedansı cebirsel değil, vektörel olarak toplamak gerektiği için paydadaki karelerin toplamının karekökünü kullanmak gereklidir. Direnç değerinin, kapasitif elemanın değerinden 5 kat büyük olması halinde paydanın sadeleştirilmesi aşağıdaki sonucu verebilir:

$$V_r'(\text{rms}) \cong \frac{X_C}{R} \cdot V_r(\text{rms}) \tag{16.13b}$$

## ÖRNEK 16.8

Bir tam dalga doğrultucunun ve kondansatörlü filtrenin çıkışı, bir $RC$ filtresi ile tekrar filtrelenmektedir (bakınız Şekil 16.12). $RC$ bölümünün eleman değerleri $R = 500 \ \Omega$ ve $C = 10 \ \mu$F'tır. İlk kondansatörlü filtrede artan gerilim 15 V ac dalgacık gerilimli 150 V dc ise, 5 kΩ'luk yük üzerinde oluşan dc ve dalgacık gerilimini hesaplayın.




Şekil 16.12 Örnek 16.8'e ilişkin $RC$ filtre devresi.

Çözüm:

*DC Hesaplamaları:* (16.11) denklemiyle $V'_{dc}$ değeri hesaplanırsa

$$V'_{dc} = \frac{R_L}{R + R_L} V_{dc} = \frac{5000}{500 + 5000}(150) = \frac{5000}{5500}(150) = 136.4 \text{ V}$$

*AC Hesaplamaları:* İlk önce kapasitif empedans değerini hesaplayalım (tam dalga çalışma için),

$$X_C = \frac{1.592}{C} = \frac{1.592}{10} = 0.1592\ \text{k}\Omega = 159.2\Omega$$

Bu empedans, filtre direnç değerinin ($R$ = 500 Ω) 5 katından küçük olmadığı için hesaplamada (16.13a) denklemini kullanacağız ve (16.13b) denklemin kullanılması halinde ortaya çıkacak farkı göstermek için hesaplamayı tekrarlayacağız. (16.13a) denklemi kullanırsak:

$$V_r'(\text{rms}) = \frac{X_C}{\sqrt{R^2 + X_C^2}} V_r(\text{rms}) = \frac{0.1592}{\sqrt{(0.5)^2 + (0.1592)^2}} (15)$$

$$= \frac{0.1592}{0.524} (15) = 4.55\ \text{V}$$

Şimdi de (16.13b) denklemi kullanırsak

$$V_r'(\text{rms}) = \frac{X_C}{R} V_r(\text{rms}) = \frac{0.1592}{0.500} (15) = 4.77\ \text{V}$$

elde ederiz. 4.77 V ve 4.54 V sonuçları karşılaştırılarak, (16.13b) denklemin, % 5'lik toleranslı daha kesin bir cevap verdiğini görürüz.

## 16.5 GERİLİM KATLAMA DEVRELERİ

### Gerilim Çiftleyici

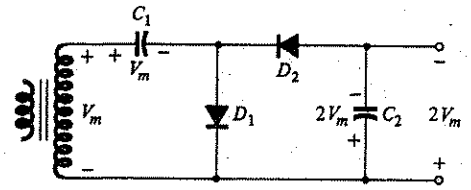
Kondansatörlü filtre devresi üzerinde yapılacak bir değişiklik, doğrutulmuş gerilimin tepe değerinden ($V_m$) daha büyük gerilimlerin elde edilmesini mümkün kılacaktır. Bu tip devrenin kullanımı, transformatör geriliminin tepe değeri düşük değerde tutulurken, tepe çıkış geriliminin, doğrultulmuş gerilimin tepe değerinin iki, üç, dört veya daha fazla katına yükseltilmesini mümkün kılar.

Şekil 16.13, bir yarım dalga gerilim çiftleyiciyi (ikiye katlama devresini) göstermektedir. Transformatörün uçlarındaki pozitif gerilimin yarım saykılı boyunca, $C_1$ kondansatörünü doğrultulmuş tepe gerilimine ($V_m$) kadar dolduran sekonder diyotu $D_1$ iletimdedir (ve $D_2$ diyotu tıkamadadır). $D_1$ diyotu, bu saykıl boyunca ideal olarak kısa devredir ve giriş gerilimi, $C_1$ kondansatörünü Şekil 16.14a'da gösterilen polarite ile $V_m$ gerilimine doldurur. Sekonder geriliminin negatif yarım saykılında $D_1$ diyodu kesimdedir ve $C_2$ kondansatörünü dolduran $D_2$ diyotu iletimdedir. Negatif yarım saykıl boyunca $D_2$ diyodu kısa devre olduğundan (ve $D_1$ diyodu açık devre olur), dış çevredeki gerilimleri toplayabiliriz. (Şekil 16.14b'ye bakın):

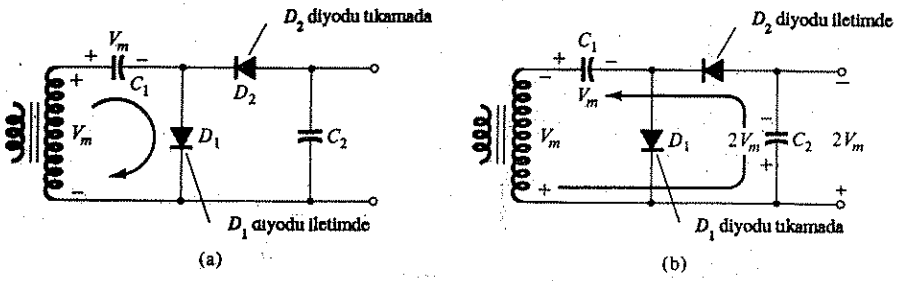
$$-V_{C_2} + V_{C_1} + V_m = 0$$

$$-V_{C_2} + V_m + V_m = 0$$






Şekil 16.13 Yarım dalga gerilim çiftleyicisi.




Şekil 16.14 Çiftleme, işlemin her bir yarım saykılı gösterilmiştir: (a) pozitif yarım saykıl; (b) negatif yarım saykıl.

Buradan,

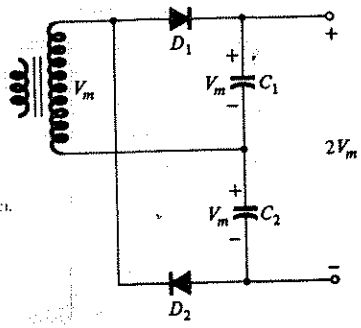
$$V_{C_2} = 2V_m$$

Bir sonraki pozitif yarım saykılda, $D_2$ diyotu tıkamadadır ve $C_2$ yük üzerinden boşalacaktır. $C_2$ kondansatörü üzerine yük bağlanmadığı taktirde her iki kondansatör de yüklenmiş oldukları değerlerde kalır ($C_1$ $V_m$'de ve $C_2$ $2V_m$'de). Beklenildiği gibi, gerilim çiftleyici çıkışına bir yük bağlanmışsa, $C_2$ kondansatörü üzerindeki gerilim, pozitif yarım saykıl boyunca (girişteki) düşecektir ve negatif yarım saykıl boyunca tekrar $2V_m$ değerine dolacaktır. $C_2$ kondansatörü üzerindeki çıkış dalga şekli, kondansatörlü filtre tarafından filtrelenen yarım dalga sinyali gibidir. Her bir diyodun uçlarındaki ters yöndeki tepe gerilimi $2V_m$'dir.

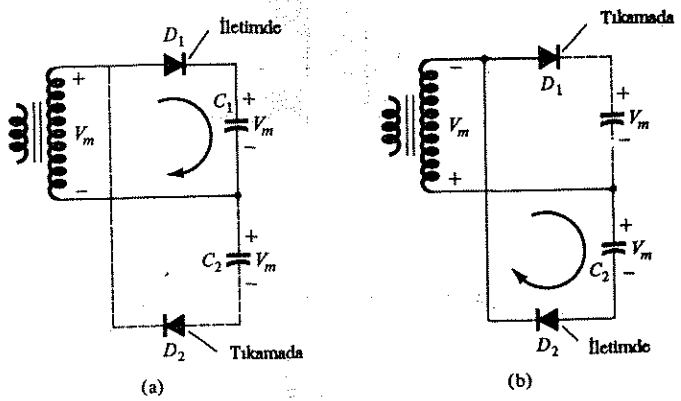
Diğer bir çiftleyici devre, Şekil 16.15'deki tam dalga çiftleyicidir. Transformatör sekonder geriliminin pozitif yarım saykılı boyunca (Şekil 16.16a'ya bakın), $C_1$ kondansatörünü $V_m$ tepe gerilimine dolduran $D_1$ diyotu iletimdedir. Bu sürede $D_2$ diyotu tıkamadadır.

Negatif yarım saykıl boyunca (Şekil 16.16b'ye bakın), $D_1$ diyotu tıkamadayken, $C_2$ kondansatörünü dolduran $D_2$ diyotu iletimdedir. Devreden akım çekilmezse, $C_1$ ve $C_2$ kondansatörleri üzerindeki gerilim 2 $V_m$ düzeyinde kalır. Eğer devreden yük

akımı çekilirse, $C_1$ ve $C_2$ kondansatörleri üzerindeki gerilim, tam dalga doğrultucu devresi tarafından beslenen kondansatör üzerindekiyle aynıdır. Aradaki fark, etkin kapasitansın, $C_1$ ve $C_2$'nin seri eşdeğeri olmasıdır, bu da tek başına $C_1$ veya $C_2$'nin kapasitansından düşüktür. Düşük kondansatör değeri, tek kondansatörlü filtre devresinden daha zayıf bir filtreleme sağlayacaktır.




Şekil 16.15 Tam dalga gerilim çiftleyici.



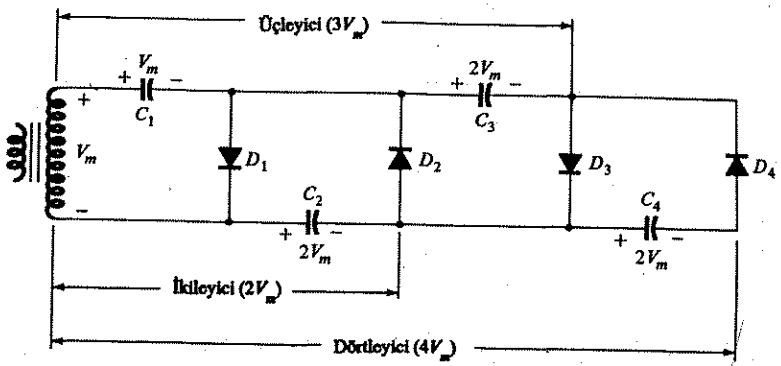

Şekil 16.16 Tam dalga gerilim çiftleyici devresinde yarım saykıllardaki dönüşümlü çalışma.

Her bir diyot üzerindeki ters tepe gerilimi, kondansatörlü filtre devresinde olduğu gibi $2V_m$'dir. Özetlersek, yarım dalga veya tam dalga gerilim çiftleyici devreleri, orta uçlu transformatöre ihtiyaç duymaksızın, sadece diyotlar için $2V_m$ PIV anma değerinde, transformatörün sekonderindeki gerilimin tepe değerini iki katına çıkarır.

### Gerilim Üçleyici ve Dörtleyici

Şekil 16.17, yarım dalga gerilim çiftleyicinin, giriş tepe gerilimini üç ve dört katına çıkaran genişletilmiş bir türünü göstermektedir. Devre bağlantı şemasından, çıkış geriliminin, ana tepe geriliminin ($V_m$) beş, altı, yedi, vs. katı olabilmesi için ilave diyot ve kondansatörlerin nasıl bağlanabileceği açıkça bellidir.






Şekil 16.17 Gerilim üçleyici ve dörtleyici.

Çalışmada, transformatör sekonder geriliminin pozitif yarım saykılı boyunca $C_1$ kondansatörü $D_1$ diyotu üzerinden $V_m$ tepe gerilimine kadar dolar. Transformatörün sekonder geriliminin negatif yarım saykılı boyunca, $C_2$ kondansatörü, $C_1$ ve transformatör üzerindeki gerilimlerin toplanmasıyla oluşan iki kat tepe değerine kadar ($2V_m$) dolar.

Pozitif yarım saykıl boyunca $D_3$ iletimdedir ve $C_2$ kondansatörü üzerindeki gerilim, $C_3$ kondansatörünü, aynı $2V_m$ tepe gerilimine kadar doldurur. Negatif yarım saykıl boyunca $D_2$ ve $D_4$ diyotları iletimdedir ve $C_3$ kondansatörü $2V_m$'ye kadar dolar.

$C_1$ kondansatörü üzerindeki gerilim $2V_m$, $C_1$ ve $C_3$ üzerindeki gerilim $3V_m$ ve $C_2$ ve $C_4$ üzerindeki gerilim $4\ V_m$'dir. İlave diyot ve kondansatörlerin eklenmesi halinde her kondansatör $2V_m$'ye dolacaktır. Transformatörün sargılarının üstünden yapılan ölçümde (Şekil 16.17) $V_m$'nin tek katlarını, altından yapılan ölçümde ise tepe gerilimini $V_m$'nin çift katlarını elde ederiz.

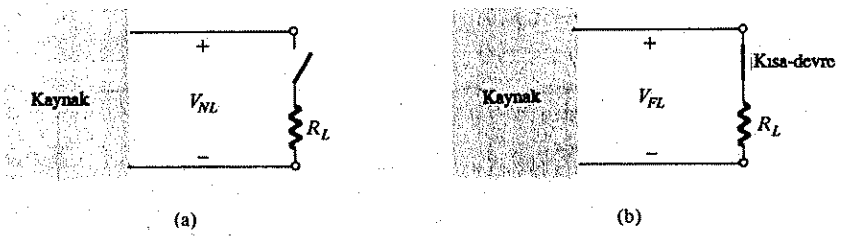
Maksimum transformatör anma değeri yalnızca $V_m$'dir ve devredeki her bir diyot için anma değeri $2V_m$ PIV olmalıdır. Eğer yük ve kondansatörlerdeki sızıntı küçükse, dc gerilimini artırmak için bazı bölümler kullanarak, bu tip devreler ile çok yüksek dc gerilimleri elde edilebilir.

## 16.6 AYRIK GERİLİM REGÜLATÖRLERİ

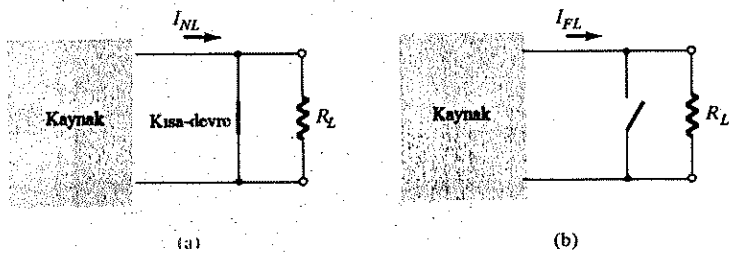
### Regülasyon tanımı

Gerilim ve akım regülasyon yeteneğine sahip çok çeşitli devre düzenlemeleri mevcuttur. Burada daha yaygın olarak uygulanan devrelerden sadece birkaçı ele alı-

nacaktır. Gerilim ve akım regülasyonunu tanımlamanın en iyi yolu, sırasıyla Şekil 16.18 ve 16.19'daki devreleri kullanmaktır.




Şekil 16.18 Gerilim regülasyonu: (a) yüksüz (NL) durum; (b) tam yük (FL) durumu.




Şekil 16.19 Akım regülasyonu: (a) yüksüz (NL) durum; (b) tam yük (FL) durumu.

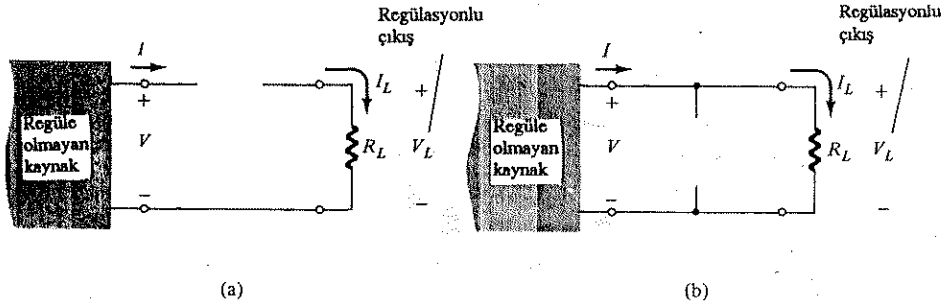
Şekil 16.18a'da kaynağın yüksüz (açık devre) uç gerilimi $V_{NL}$ ile gösterilmiştir. Buna karşılık gelen yük akımı $I_{NL} = 0$'dır. Tam yük durumu Şekil 16.18b'de gösterilmiştir. İdeal durum, tam yüklü ve yüksüz durumlar arasında her $R_L$ değeri için $V_L = V_{FL} = V_{NL}$ olmasını gerektirir. Başka bir deyişle $V_L$ uç gerilimi, $R_L$'deki değişmelerden etkilenmeyecektir. Ne yazık ki günümüzde, uygulanan yüklerden tamamen bağımsız uç gerilimi verebilen yarıiletken veya elektromekanik (jeneratör) bir kaynak mevcut değildir. Gerilim regülasyonu, formül şeklinde (16.2) denklemindeki gibi tanımlanır. Akım regülasyonu ise şöyle tanımlanır:

$$\text{akım regülasyonu} = \frac{I_{NL} - I_{FL}}{I_{FL}} \times \%100 \tag{16.14}$$

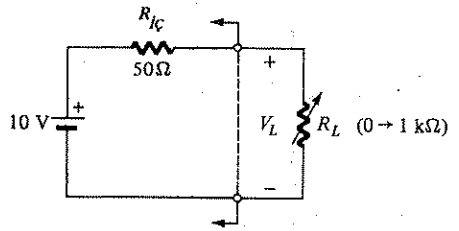
Burada $I_{NL}$ ve $I_{FL}$, Şekil 16.19'da tanımlandığı gibi yüksüz ve tam yükle çalışmadaki akımlardır.

## Zener ve Termistörlü Gerilim Regülatörleri

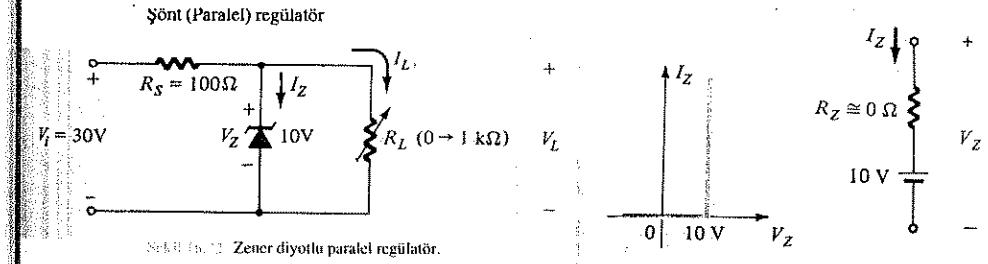
Temel olarak, gerilim ve akım regülasyonu için kullanılan iki temel devre tipi vardır. Bunlar Şekil 16.20'de gösterilmiştir. Şekilde her birinde ortak kullanılan terimler belirtilmiştir. Daha tipik olan bazı devre düzenlemelerini incelerken, daha karmaşık regülatörlerin, aynı sistemde hem seri hem de paralel regülasyonun avantajlarından yararlanılabilmeyi nasıl mümkün kıldığını göreceksiniz. Devam etmeden önce, Şekil 16.21'deki regülasyonsuz kaynağı inceleyelim. Şekil, gerilim ve/veya akım regülatörlerine duyulan ihtiyacı açıkça göstermektedir. Deneysel çalışmalarınızdan, kaynağınız 10 V'u gösterdiği zaman, uçlarına uygulanan her yük için bunun aynı olmasını istediğinizi hatırlayın. Şekil 16.21'de, sonsuz direnç dışında, durum bu mu olacaktır? Elbette hayır. $R_L$ arttıkça, $R_L$ üzerinde düşen gerilim de artar ve $V_L$ sabit kalmaz. Gerilim regülatörünün işlevi, $R_L$ değerleri için $V_L$'yi 10 V'ta sabit tutmaktır.




Regülatörler: (a) seri; (b) paralel (şönt).



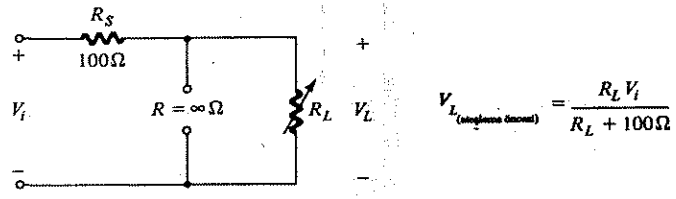

Gerilim ve akım regülasyonunun gerekliliğinin gösterildiği devre.



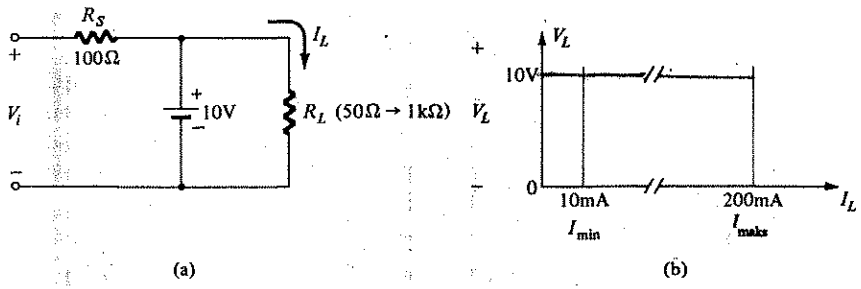

Zener diyotlu paralel regülatör.

Bu noktada ilgimizi, bir gerilim regülasyon devresi üzerinde yoğunlaştıracağız. Basit bir paralel gerilim regülatör sistemi Şekil 16.22'de gösterilmiştir. Görüleceği üzere bu devre, sadece bir zener diyottan ve seri bir $R_S$ direncinden oluşmaktadır. Uygun çalışma için Zener diyodun iletim durumunda olmasını gerekir. Bu nedenle ilk gereklilik, bu koşulun sağlanması için minimum $R_L$ (ve buna bağlı olarak $I_L$) değerini bulmaktır. İletime geçmeden önce, Zener diyot açık devredir ve Şekil 16.22'deki devre yerine Şekil 16.23'deki devre konabilir. Şekilde gösterildiği gibi yük gerilimi, gerilim bölücü kuralıyla belirlenir. Zener iletime geçtiğinde, $V_L = V_Z = 10$ V olur. Bu değerler kullanılarak Zenerin, $V_L$'yi sabit tutabilmesi için gerekli minimum $R_L$ değeri bulunabilir. Şekil 16.24a'daki devreye gerilim bölücü kuralını uygularsak:

$$V_L = \frac{R_L}{R_L + R_s} V_i$$




Şekil 16.23 Diyodun iletime geçmesi (ateşleme) öncesinde Şekil 16.22'deki regülatör devresi.




Şekil 16.24 Zener diyotlu paralel regülatör: (a) ateşlemeden sonra; (b) regülasyonlu çıkış.

elde edilir. Değerleri yerine koyarsak:

$$10 = \frac{R_L}{R_L + 0.1\ \text{k}\Omega} 30\ \text{V}$$

$$10R_L + 1\ \text{k}\Omega = 30R_L$$

ve

$$R_L = 50\ \Omega$$



Dolayısıyla bu kaynak için minimum yük, $R_L$ 50 Ω'dur ve buna karşılık gelen en büyük yük akımı:

$$I_{maks} = \frac{10\ \text{V}}{50\ \Omega} = 200\ \text{mA}$$

Maksimum akım Şekil 16.24b'deki grafikte gösterilmiştir. 50 Ω - 1 kΩ arası bir $R_L$ değeri için zener diyot iletim durumunda olacaktır. 50 Ω'dan küçük bir $R_L$ değeri için, Şekil 16.23'teki devreye gerilim bölücü kuralı uygulandığında, $V_L < V_Z$ sonucu ortaya çıkacak ve diyot, tıkama durumunda kalacaktır. $R_L$ = 1 kΩ'da $I_L$ = (10/1 kΩ) = 10 mA (Şekil 16.24b'de gösterilen $I_{min}$) ve

$$I_{R_S} = \frac{30\ \text{V} - 10\ \text{V}}{0.1\ \text{k}\Omega} = 200\ \text{mA}$$

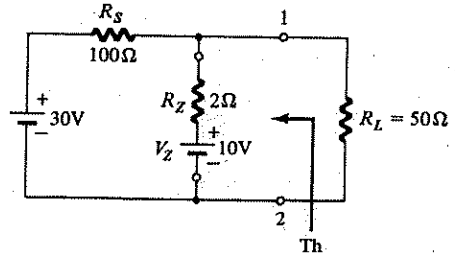
ile

$$I_Z = I_{R_S} - I_L = 190\ \text{mA}$$

$R_Z \cong 0\ \Omega$ yaklaşık değerimiz, 10 ve 200 mA arasında, Şekil 16.24b'deki ideal karakteristikleri verir. Bu regülatör için regülasyon yüzdesi, normal çalışmanın bu iki noktası arasında belirlenebilir. Şekil 16.25'teki devrenin 1 ve 2. noktaların solundaki parça için Thevenin eşdeğer devresini bulabilirsek, $R_Z$'nin regülasyon üzerindeki etkisini kolayca belirleyebiliriz.

$$V_{th} = 10\ \text{V} + \frac{2\ \Omega(30\ \text{V} - 10\ \text{V})}{102\ \Omega} = 10 + \frac{40}{102} \cong 10.4\ \text{V}$$

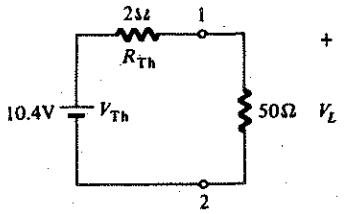
$$R_{th} = 100\ \Omega\ ||\ 2\ \Omega \cong 2\ \Omega$$




Şekil 16.25 $R_Z$ direncinin, Zenerli paralel regülatörün çıkışına olan etkisinin belirlenmesi.

Thevenin eşdeğer devresini (Şekil 16.26) yerine koyar ve $V_L$'yi bulursak:

$$V_L = \frac{50\ \Omega(10.4\ \text{V})}{52\ \Omega} = 10\ \text{V}$$




Şekil 16.26 Şekil 16.25'deki devrenin Thevenin eşdeğer devresi.

Dolayısıyla minimum $R_L$ (maksimum $I_L$) durumunda, $R_Z$'nin etkisi ihmal edilebilir.

$R_L = 1\ \text{k}\Omega$ (minimum $I_L$) için:

$$V_L = \frac{1\text{K}\Omega\ (10.4\ \text{V})}{1\text{K}\Omega + 2\Omega} \cong 10.4\ \text{V} > 10\ \text{V}$$

ve

$$\text{V.R.} = \frac{V_{1\text{k}\Omega} - V_{50\ \Omega}}{V_{50\ \Omega}} \times \%100 = \frac{10.4\ \text{V} - 10.0\ \text{V}}{10.0\ \text{V}} \times \%100$$

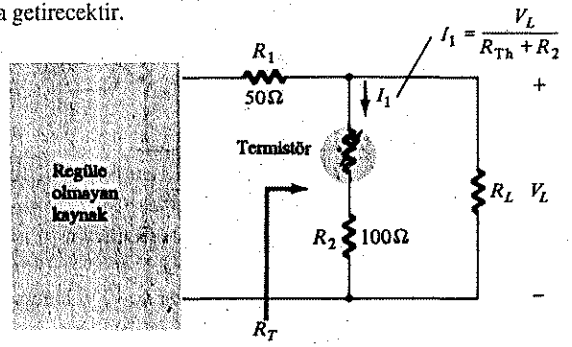
$$= \frac{0.4\ \text{V}}{10.0\ \text{V}} \times \%100 = \%4$$

Şekil 16.27'de, termistörlü kullanılan bir paralel regülatör devresi verilmiştir. Yükün değişmesinden nedeniyle $V_L$'deki herhangi bir azalma, termistörden geçen akımın da azalmasına yol açacaktır. Böylece termistör elemanının sıcaklığı düşecek, bu da direncinin artmasına neden olacaktır. Sonuçtaki $R_T = R_L \,||\, (R_{\text{th}} + 100\ \Omega)$ direnci bir miktar artacak ve $V_L = R_T V_i/(R_T + R_1)$ yük gerilimi artma eğilimi göstererek $V_L$'de başlangıçta oluşan düşmeyi dengeleyecektir. Bu sistemin gerilim regülasyon etkisine ilişkin aşağıdaki özette artan nicelik ↑ sembolüyle, azalan nicelik ↓ sembolüyle gösterilecektir (soldan sağa doğru okuyun):

$$V_L \downarrow, I_{\text{th}} \downarrow, R_{\text{th}} \uparrow, R_T \uparrow, V_L \uparrow$$

denge

$V_L$'deki bir artış, yukarıdaki özet şemadaki her bir eleman ve nicelik üzerinde karşıt etki meydana getirecektir.



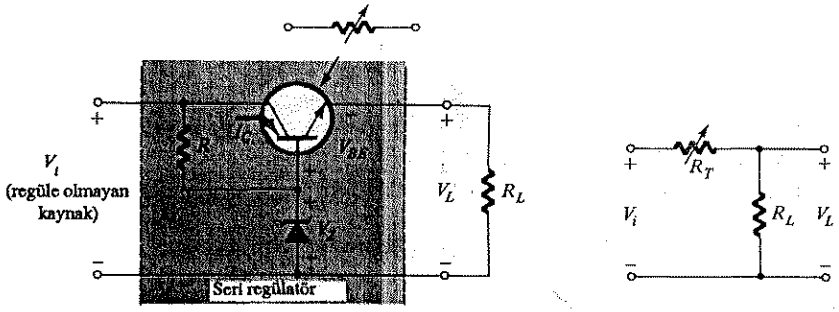

Şekil 16.27 Termistörlü paralel regülatör.



Gerilim regülatörünün karakteristikleri, transistör gibi aktif elemanlar kullanarak önemli ölçüde iyileştirilebilir. Şekil 16.28a'da, transistörlü seri tip en basit gerilim regülatörü verilmiştir. Bu düzenlemede transistör; direnci, çalışma koşulları ile belirlenen basit bir ayarlanabilir direnç gibi davranır. Regülatörünün temel çalışmasını tanımlamanın en iyi yolu, transistör yerine ayarlı bir $R_T$ direncinin konulduğu Şekil 16.28b'deki devreyi incelemektir. $R_L$'deki bir değişmeye karşılık $V_L$'nin sabit kalması isteniyorsa, $R_L$'nin $R_T$'ye oranının sabit olması gerekir. Gerilim bölücü kuralını uygularsak,

[Sabit $V_L$ ($V_i$ = sabit) için sabit kalır]

$$V_L = \frac{R_L}{R_L + R_T} V_i$$




Şekil 16.28 Transistörlü seri gerilim regülatörü.

$$\frac{R_L}{R_T} = k_1 \quad \text{ya da} \quad R_L = k_1 R_T \quad \text{için}$$

$$\frac{R_L}{R_L + R_T} = \frac{k_1 R_T}{k_1 R_T + R_T} = \frac{k_1}{k_1 + 1} = k \quad \text{(sabit)}$$

Özetlersek, aynı gerilim bölümü oranını korumak için, azalan veya artan bir yük ($R_L$) için $R_T$'nin de aynı şekilde ve oranda değişmesi gerekir.

Gerilim regülasyonunun, yük akımı ihtiyacına bağlı uç gerilimindeki değişmelerin kaydedilmesiyle belirlenebildiğini hatırlayın. Bu devrede $R_L$'nin azalmaya bağlı olarak artan akım ihtiyacı, $V_L$'nin genliğinde de azalma eğilimi yaratacaktır. Ancak Şekil 16.28a'daki çıkış çevresi etrafında civarına Kirchoff gerilim denklemini yazarsak

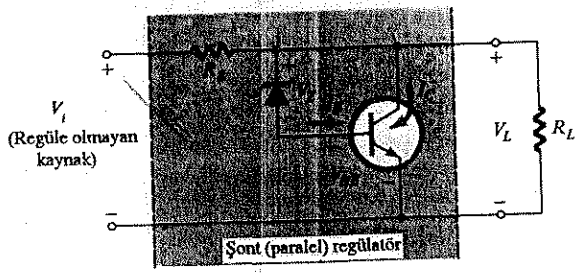
$$V_{BE} = V_Z - V_L \quad \text{(sabit)}$$

$V_L$ 'deki azalma ($V_Z$'nin genliği sabit olduğundan) $V_{BE}$'de bir artış yaratacaktır. Karşılık olarak bu da transistörün iletim düzeyini artıracak ve sonuçta uç (kollektör emetör arası) direncinde azalmaya neden olacaktır. Yukarıda da belirtildiği gibi bu da, $V_L$'yi sabit bir noktada tutmak için arzu edilen bir sonuçtur.

Paralel regülasyon bir transistörün kullanılan bir gerilim regülatörü Şekil 16.29'da verilmiştir. $V_L$ genliğindeki artma veya azalma eğilimi,

$$V_{BE} = V_L - V_Z \quad (\text{sabit})$$

olduğundan, $V_{BE}$ üzerinde buna karşılık gelen bir etki yaratacaktır.




Şekil 16.29 Transistörlü paralel gerilim regülatörü.

$V_L$'deki azalmaya bağlı olarak $R_S$ üzerindeki akım da düşecektir, çünkü transistörün iletim düzeyi düşmüştür ($V_{BE}$ ↓). $R_S$ üzerindeki gerilim düşümünün azalması, $V_L$'nin genliğindeki azalma eğilimini dengeleyecektir. Sıralı mantıkla ifade edilecek olursa:

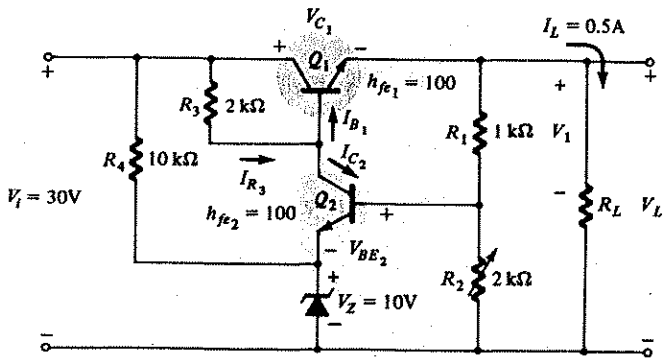
$$V_L \downarrow, V_{BE} \downarrow, I_B \downarrow, I_C \downarrow, I_{R_S} \downarrow, V_{R_S} \downarrow, V_L \uparrow$$

denge

Benzer tartışma $V_L$ değerinin artması için de geçerli olabilir.

Kontrol amacıyla ikinci bir transistörün kullanıldığı seri bir gerilim regülatörü, Şekil 16.30'da verilmiştir. $Q_2$ kontrol transistörünün baz-emetör gerilimi, ($V_{BE_2}$), $V_1$ ve referans gerilimi $V_Z$ arasındaki farkla belirlenir. $V_2$ gerilim düzeyi, $V_L$ uç gerilimindeki değişmelere karşı duyarlıdır. $V_L$'deki bir artma eğilimi, $V_{BE_2} = V_2 - V_Z$ ilişkisi nedeniyle $V_2$'de ve dolayısıyla $V_{BE_2}$'de artışa yol açacaktır. Potansiyel farkı, kontrol transistörü tarafından yükseltilir ve $Q_1$ seri ayarlanabilir (değişken) direnç






Şekil 16.30 İki transistörlü seri regülatör.

elemana taşınır. $I_{B_2}$ ve $I_{C_2}$'deki artışa karşılık gelen $V_{BE_2}$'deki artış, $I_{B_1}$'in azalmasına yol açacaktır ($I_{R_3}$'ün nispeten sabit olduğunu veya çok az düştüğünü varsayarsak). Sonuçta $Q_1$'in iletkenliği azalır, uç direncinde buna karşılık gelen bir düşüş olur ve $V_L$ kararlı hale gelir. Sıralı mantıkla ifade edecek olursak:

$$V_L \uparrow, V_2 \uparrow, V_{BE_2} \uparrow, I_C \uparrow, I_{B_1} \downarrow, V_{C_1} \uparrow, V_L \downarrow$$

denge

Burada da benzer bir tartışma azalan $V_L$ değerleri için de geçerlidir.

ÖRNEK 16.9

Gösterilen giriş için, Şekil 16.30'daki devrenin çeşitli akım ve gerilim değerlerini hesaplayacağız. Bu analizde daha önceki bölümlerde anlatılan yaklaşık değer yöntemi kullanılacaktır. Temel bir öneme sahip bu yaklaşık değerler arasında $I_C \cong h_{fe} I_B$, $V_{BE} \cong 0$ V ve $I_C \cong I_E$ sayılabilir.

Çözüm:

$$V_{R4} = V_i - V_Z = 30 \text{ V} - 10 \text{ V} = \mathbf{20 \text{ V}}$$

ve

$$I_{R_4} = \frac{20 \text{ V}}{10 \text{ k}\Omega} = \mathbf{2 \text{ mA}}$$

$V_{R2} \cong V_Z = 10$ V  $V_{BE2} \cong 0$ V olduğundan

ve $I_{R_2} = \dfrac{10\text{ V}}{2\text{ k}\Omega} = 5\text{ mA}$

$I_{B_2} << I_{R_1}, I_{R_2}$ olduğu varsayılarak

$I_{R_1} = I_{R_2} = \mathbf{5\text{ mA}}$

ve $V_L = 5\text{ mA} \times 3\text{ k}\Omega = \mathbf{15\text{ V}}$

değerleri bulunur. $V_{R_3} = V_i - V_L \quad (V_{BE_1} = 0\text{ V})$
$= 30\text{ V} - 15\text{ V} = \mathbf{15\text{ V}}$

ve $I_{R_3} = \dfrac{15\text{ V}}{2\text{ k}\Omega} = \mathbf{7.5\text{ mA}}$

Aynı şekilde, $V_{C_1} = V_i - V_L = 30\text{ V} - 15\text{ V} = \mathbf{15\text{ V}}$
$I_{E_1} \cong h_{fe} I_{B_1} = 100\, I_{B_1}$

ve $I_{B_1} = \dfrac{I_{E_1}}{100} \dfrac{(500 + 5)\text{mA}}{100} = \mathbf{5.05\text{ mA}}$

$I_{E_2} \cong I_{C_2} = I_{R_3} - I_{B_1}$

$= (7.5 - 5.05)\text{ mA} = \mathbf{2.45\text{ mA}}$

$I_{B_2} \cong \dfrac{I_{C_1}}{100} \dfrac{2.45\text{ mA}}{100} = 24.5\ \mu\text{A}$

(Kuşkusuz $I_{B_2} << I_{R_2}$'dir. Yukarıda kullanılan $I_{R_2}$, mükemmel bir yaklaşık değerdir.) Son olarak,

$$I_Z = I_{R_4} + I_{E_2} = (2 + 2.45)\text{ mA} = \mathbf{4.45\text{ mA}}$$

$I_{B_2} << I_{R_1}, I_{R_2}$ olması, Şekil 16.30'daki devre için oldukça yararlı bir denklem türetmek amacıyla Şekil 16.31'deki devrenin kullanılabilmesini mümkün kılar. Gerilim bölücü kuralını uygularsak:

$$V_Z = \frac{R_2}{R_1 - R_2} V_L$$

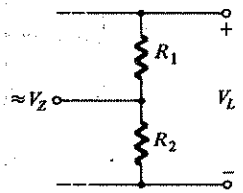
ya da $V_Z$ sabit olduğundan,

$$V_L = V_Z \left(1 + \frac{R_1}{R_2}\right)$$



Yukarıdaki durum için,

$$V_L = 10(1 + \tfrac{1}{2}) = 15\text{ V}$$

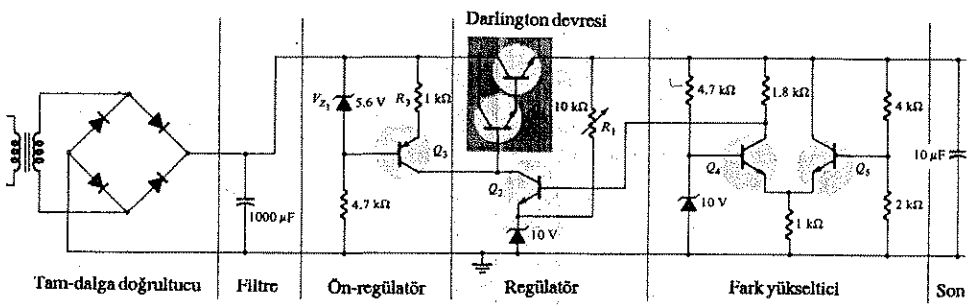



Şekil 16.31 Örnek 16.9'da kullanılan devre.

Şekil 16.30'dan, $R_2$'nin ayarlı (değişken) bir direnç olduğunu görebilirsiniz. Bu dirençteki değişimler $V_L$'yi kontrol edecektir. Bu noktada $V_{C_1} = 0$ V (doyum) olduğu için, elde edilecek maksimum gerilimin 30 V olacağı açıktır ($V_i$ = 30 V için). $R_1 = 0$ veya $R_2 = \infty$ için elde edilebilecek minimum değer 10 V'tur.

## Komple Güç Kaynağı (Gerilim Regülasyonlu)

Şekil 16.30'dakine benzer bir gerilim regülatörü kullanılan bir güç kaynağı Şekil 16.32'de verilmiştir. Regülatörün $V_L$'deki değişmelere karşı duyarlılığını artırmak için Şekil 16.28'deki tek seri transistörün yerine Darlington devresi konmuştur. Şekil 16.30'daki devrede, $I_{C_2}$'deki değişimler, $I_{R_3}$'teki değişmelere yansıyacaktır, bu da $I_{B_1}$'in, $V_L$'deki değişmelere olan duyarlılığını azaltır. Bu istenmeyen etkiyi azaltmak için, $R_3$'ün, olabildiğince büyük, ancak uygun devre davranışına elverişli olması gerekir. $R_3$ yerine bir akım kaynağı kullanılarak daha büyük bir verim elde edilir. İdeal olarak akım kaynağı, sonsuz uç dirence ve istenen akımı sağlama yeteneğine sahiptir.




Şekil 16.32 Komple gerilim regülasyonlu güç kaynağı.

Şekil 16.32'de gösterildiği gibi güç kaynağının bu bölümü bazen ön regülatör olarak anılır. Şekil 16.32'deki devre için

$$I_{\text{akım kaynağı}} = I_{C_3} \cong \frac{V_{Z_1}}{R_3}$$

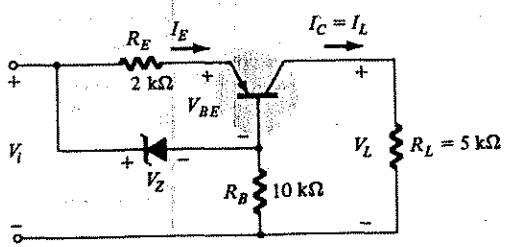
Regülatörün $V_L$'deki değişimlere karşı duyarlılığını daha da artırmak için, çıkışı kontrol transistörüne uygulanan bir fark yükselteci kullanılmıştır. Regülasyonsuz giriş, kapasitif bir filtreden geçirilecek tam dalga doğrultulmuş bir sinyaldir. Çıkıştaki 10 $\mu$F'lık kondansatör, osilasyon riskini azaltır ve besleme gerilimini daha iyi filtreler. Regülasyon korunurken $R_1$'i değiştirmek suretiyle $V_L$ gerilimi değiştirilebilir.

### Akım Regülatörü

Akım regülatörlerinin analizini Şekil 16.33'deki devre için özet bir incelemeyle sınırlı tutacağız. Tanıtım amacıyla verilen bilgilerden, akım regülatörünün, uç gerilimindeki değişmelere karşı yükten sabit bir akım geçirmek için tasarlandığını hatırlayın. $V_L$'deki bir değişme nedeniyle $I_L = I_C$'deki bir azalma, $I_E \cong I_E$'yi azaltacak ve bu da karşılık olarak $V_{R_E}$'de bir düşüşe neden olacaktır. Baz-emetör potansiyeli:

$$V_{BE} = V_Z - V_{R_E}$$
(Sabit)

$V_{R_E}$'deki bir azalma, $V_{BE}$'de ve transistörün iletkenliğinde bir artışa neden olacak, bu da $I_L$'nin sabit düzeyde kalmasını sağlayacaktır.




Şekil 16.33 Seri akım regülatörü.



## 16.7 IC GERİLİM REGÜLATÖRLERİ

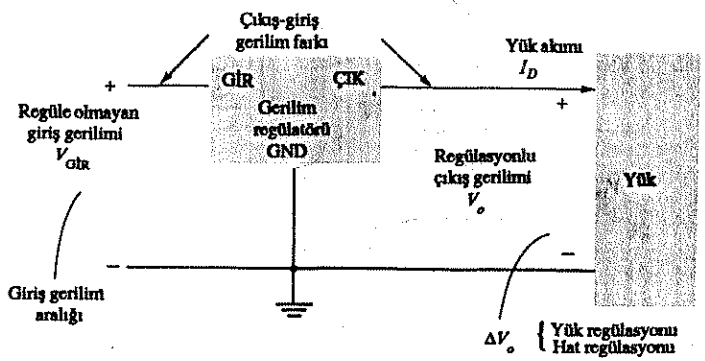
Gerilim regülatörleri arasında, yaygın olarak kullanılan entegre devreler de vardır. Bu devreler, tek bir IC yongası üzerinde toplanan referans kaynağı, hata yükselteci, kontrol elemanı ve aşırı yük koruma devrelerini içermektedir. İç yapıları ayrık gerilim regülatörü devrelerindekinden biraz farklı olmasına rağmen, çalışmaları aynıdır. Popüler 3 uçlu sabit gerilim regülatörlerinden (hem pozitif hem de negatif gerilimler için) ve ayarlanabilir bir çıkış gerilimi sağlayan devrelerden bazılarının çalışmalarını inceleyeceğiz.

Basit bir güç kaynağı yapmak için, gerilimi istenen düzeye getirmek amacıyla ac kaynağına bir transistör bağlanır, bu gerilim, yarım veya tam dalga doğrultma devresiyle doğrultulur, basit bir kondansatörlü filtreyle filtrelenir ve son olarak da entegre (IC) bir gerilim regülatörü kullanılarak regüle edilir.

Temel gerilim regülatörleri; sadece pozitif gerilimlerde kullanılanlar, sadece negatif gerilimlerde kullanılanlar ve sabit veya ayarlı (değişken) çıkışlı gerilimler için kullanılanlar olmak üzere sınıflandırılan diğer regülatörleri içermektedir. Bu düzenleyiciler, yüz miliamper düzeyinden onlarla ifade edilen amper düzeylerine kadar yük akımlarıyla ve miliwatt düzeyinden, onlarla ifade edilen watt düzeyine kadar güç anma değerleriyle çalıştırılabilir. Aşağıda, çeşitli entegre gerilim düzenleyici türlerine bir örnek verilmiştir. Elektroniğin bu alanında ortak olan çeşitli terimler de tanımlanacaktır.

### Üç Uçlu Gerilim Regülatörleri

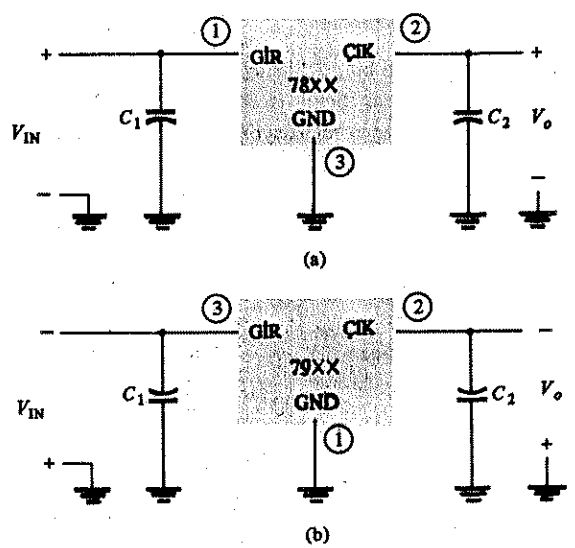
Belli bir yük akımı aralığında bir pozitif regülasyonlu sabit bir gerilim veren gerilim regülatörleri şematik olarak Şekil 16.34'te gösterilmiştir. Sabit gerilim regülatörü, uçlardan birine uygulanan regülasyonsuz bir gerilimi ($V_{\text{giriş}}$) alır ve ikinci uçtan regülasyonlu bir çıkış gerilimi ($V_o$) verir; üçüncü uç ise toprağa bağlıdır. Belli bir




Şekil 16.34 Üç uçlu gerilim regülatörünün blok şeması.

IC biriminin eleman özellikleri verilirken bir gerilim aralığı belirtilir, giriş gerilimi; bu aralık içinde, belli bir $I_o$ yük akımı aralığında regülasyonlu çıkış gerilimi $V_o$ korunacak şekilde değişebilir. IC'nin çalışması için bir çıkış-giriş gerilim farkının korunması gerekir; bu da giriş geriliminin değişmesinin, iç devrenin doğru çalışmasını sağlamak için, IC üzerinde belli bir gerilim düşümünü korumaya yetecek kadar büyük olması anlamına gelir. Eleman özelliklerinde ayrıca çıkış geriliminin ($V_o$) değişme miktarı da belirtilir; bu değişme yük akımındaki (yük regülasyonu) ve ayrıca giriş gerilimindeki (şebeke regülasyonu) değişmelerden kaynaklanır.

Sabit pozitif gerilim regülatörlerinin bir grubu, 5V'tan 24V'a kadar sabit gerilim sağlayan 78 serisidir. Şekil 16.35a'da, bu regülatörlerden kaç tanesinin bağlanmış olduğu gösterilmiştir. Doğrultulmuş, filtrelenmiş ve regülasyonsuz bir dc gerilimi, regülatör entegresinin 1 nolu bacağına giriş olarak uygulanır ($V_{giriş}$). Giriş veya çıkışla toprak arasına bağlanan kondansatörler, dc gerilim düzeyinin korunmasına ve ayrıca yüksek frekanslı gerilim değişimlerinin filtrelenmesine yardımcı olur. Böylece 2 nolu bacaktan alınan çıkış gerilimi yüke bağlanabilir. 3 nolu bacak, IC'nin referansı veya toprağıdır. İstenen sabit, regülasyonlu çıkış gerilimi seçileceği zaman, 78 önekinden sonraki iki sayı düzenleyici çıkış gerilimini gösterir. Tablo 16.1'de bazı tipik veriler bulunabilir.




Şekil 16.35 (a) 78XX serisi pozitif gerilim regülatörü; (b) 79XX serisi negatif gerilim regülatörü.



TABLO 16.1 78XX Serisi Pozitif Seri Gerilim Regülatörleri

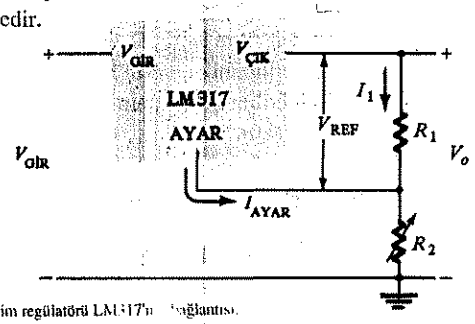
| IC Parça No | Regülasyonlu Pozitif Gerilim (V) | Minimum $V_{gir}$(V) |
|---|---|---|
| 7805 | +5 | 7.3 |
| 7806 | +6 | 8.35 |
| 7808 | +8 | 10.5 |
| 7809 | +9 | 12.5 |
| 7812 | +12 | 14.6 |
| 7815 | +15 | 17.7 |
| 7818 | +18 | 21 |
| 7824 | +24 | 27.1 |

78 serisine benzeyen, ancak regülasyonsuz negatif çıkış gerilimi sağlamak için negatif gerilimlerde çalışan 79 serisi IC'ler, negatif gerilim regülatör entegreleridir. 79XX serisi sabit, negatif gerilim regülatörleri ve ilgili regülasyonsuz çıkışları Tablo 16.2'de verilmiştir.

TABLO 16.2 79XX Serisi Sabit Negatif Gerilim Regülatörleri

| IC Parça No | Regülasyonlu Çıkış Gerilimi (V) | Minimum $V_{gir}$ (V) |
|---|---|---|
| 7905 | –5 | –7.3 |
| 7906 | –6 | –8.4 |
| 7908 | –8 | –10.5 |
| 7909 | –9 | –11.5 |
| 7912 | –12 | –14.6 |
| 7915 | –15 | –17.7 |
| 7918 | –18 | –20.8 |
| 7924 | –24 | –27.1 |

Kullanıcının, çıkış gerilimini istediği bir regülasyonlu değere ayarlamasını mümkün kılan devre düzenlemelerine sahip gerilim regülatörleri de mevcuttur. Örneğin LM317, regülasyonlu çıkış gerilimi, 1.2 V - 37 V aralığındaki herhangi bir değere ayarlanarak çalıştırılabilir. Şekil 16.36'da, LM317 IC kullanılan tipik bir devre düzenlemesi gösterilmektedir.




Şekil 16.36 Ayarlanabilir gerilim regülatörü LM317'n[illegible] bağlantısı.

$R_1$ ve $R_2$ dirençlerinin seçimi, çıkışın, ayarlama aralığındaki (1.2 V - 37 V) istenen gerilme ayarlanabilmesini sağlar. İstenen çıkış gerilimi şöyle hesaplanabilir:

$$V_o = V_{\text{ref}}\left(1 + \frac{R_2}{R_1}\right) + I_{\text{ayar}}\,R_2 \qquad (16.15)$$

Tipik değerler

$$V_{\text{ref}} = 1.25\text{ V} \quad \text{ve} \quad I_{\text{ayar}} = 100\ \mu\text{A}$$

ÖRNEK 16.10

Şekil 16.36'daki gibi bir LM317 kullanıldığında çıkıştan alınacak çıkış gerilimini bulun. $R_1 = 240\ \Omega$ ve $R_2 = 2.4\ \text{k}\Omega$.

Çözüm:

(16.15) denklemini kullanarak,

$$V_O = 1.25\text{ V}\left(1 + \frac{2.4\ \text{k}\Omega}{240\ \Omega}\right) + 100\ \mu\text{A}\ (2.4\ \text{k}\Omega)$$

$$= 13.75\text{ V} + 0.24\text{ V} = 13.99\ V$$

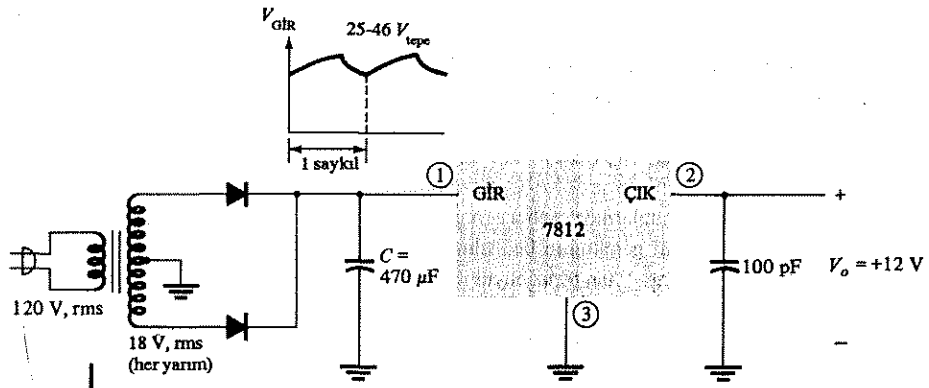
## 16.8 PRATİK GÜÇ KAYNAKLARI

Pratik bir güç kaynağı, 120 V besleme gerilimini istenen regüle edilmiş dc gerilimine dönüştürecek şekilde kurulabilir. Standart devre; gerilimi istenen ac düzeyine çekmek için kullanılan bir transformatör, ac sinyali yarım dalga veya tam dalga doğrultmak için kullanılan bir diyotlu doğrultucu ve regülasyonlu bir dc gerilimi sağlayan kondansatörlü bir filtre içerir. Daha sonra regülasyonsuz dc gerilimi, istenen düzenlenmiş çıkış dc gerilimini sağlayan IC gerilim regülatörüne giriş olarak uygulanır. Bir kaç örnek, dc gerilim kaynağının nasıl kurulabileceğini ve nasıl çalıştığını göstermeye yeterli olacaktır.

ÖRNEK 16.11

400 mA'lik akım çeken bir yüke bağlanan Şekil 16.37'deki 12 V'luk gerilim kaynağının çalışmasını inceleyin.






Şekil 16.37 12 V'luk pozitif güç kaynağı.

Çözüm:

Transformatör, 120 V ortalama değerli (rms) şebeke gerilimini, orta uçlu transformatörün her bir yarısında 18 V ortalama değerli (rms) sekonder gerilimine düşürür. Bu da, transformatör üzerindeki aşağıdaki değere sahip bir tepe gerilim yaratır:

$$V_m = \sqrt{2}\ V_{\text{rms}} = \sqrt{2} \times 18\text{ V} = 25.456\text{ V}$$

Bu durumda dalgacık gerilimi [(16.7c) denklemini kullanarak]:

$$V_r\ (\text{rms}) = \frac{2.88 I_{\text{dc}}}{C} = \frac{2.88(400)}{470} = 2.45\text{ V}$$

ve tepe dalgacık gerilimi [(16.6) denklemini kullanarak]

$$V_r\ (\text{tepe}) = \sqrt{3}\ V_r\ (\text{rms}) = \sqrt{3}\ (2.45\text{ V}) = 4.245\text{ V}$$

470 $\mu$F'lık kondansatör üzerindeki gerilimin dc düzeyi,

$$V_{\text{dc}} = V_m - V_r\ (\text{tepe}) = 25.456\text{ V} - 4.245\text{ V} = 21.21\text{ V}$$

400 mA'lik yükte çalışırken filtre kondansatörünün dalgalılık faktörü [(16.9a) denkleminden]

$$r = \frac{2.88 I_{\text{dc}}}{C V_{\text{dc}}} \times \%100 = \frac{2.88(400)}{(470)(21.21)} \times \%100 = \%11.56$$

$C$ filtreleme kondansatörü üzerindeki gerilimin dalgalılığı %11.56 kadardır ve aşağıdaki minimum gerilim düzeyine düşer:

$$V_{\text{giriş min}} = V_m - 2V_r \text{ (tepe)} = 25.456 \text{ V} - 2(4.245 \text{ V}) = 16.97 \text{ V}$$

Elemanın özellik tanımlarında, şebeke regülasyonunu korumak için $V_{\text{giriş}}$ değerinin 14.6 V olması gerektiğini belirtilmektedir. Kondansatör üzerinde oluşan minimum gerilim 16.97 V'tan biraz büyüktür.

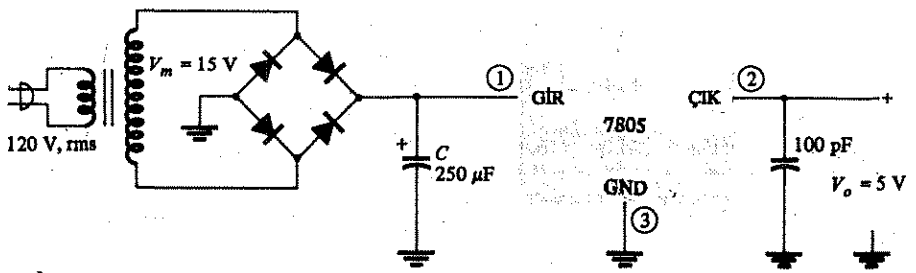
Filtre kondansatör değerinin düşürülmesi veya yük akımının artırılması, daha büyük bir dalgacık gerilimine ve kondansatör üzerinde daha düşük bir minimum gerilime yol açacaktır. Bu minimum gerilim, 14.6 V'un üstünde kaldığı sürece, 7812, çıkış gerilimini +12 V'ta regüle edilmiş olarak tutacaktır.

7812 elemanının özelliklerinde maksimum gerilim değişmesi 60 mV olarak verilmiştir. Bu da çıkış gerilim regülasyonunun aşağıdaki değerden daha az olacağını gösterir:

$$\text{V.R.} = \frac{60 \text{ mV}}{12 \text{ V}} \times \%100 = \%0.5$$

ÖRNEK 16.12

Şekil 16.38'deki 5 V'luk kaynağın çalışmasını aşağıdaki yük akımlarında inceleyin. (a) 150 mA ve (b) 300 mA.




Şekil 16.38 5 V'luk pozitif güç kaynağı.

Çözüm:

7805 elemanının özelliklerinde, şebeke regülasyonunu korumak için kabul edilebilir minimum giriş gerilimi 7.3 V olarak verilmiştir.

(a) $I_{dc}$ = 200 mA'lik bir yükte dalgacık gerilimi

$$V_r \text{ (tepe)} = \sqrt{3}\ V_r \text{ (rms)} = \sqrt{3} \times \frac{(2.88)I_{dc}}{C} = \sqrt{3} \times \frac{2.88(150)}{250} = 2.99 \text{ V}$$



ve 250 $\mu$F'lık filtreleme kondansatörü üzerindeki dc gerilimi,

$$V_{dc} = V_m - V_r \text{ (tepe)} = 15 \text{ V} - 2.99 \text{ V} \cong \mathbf{12 \text{ V}}$$

Filtreleme kondansatörü üzerindeki gerilim aşağıdaki minimum değere düşecektir:

$$V_{\text{giriş min}} = V_m - 2V_r \text{ (tepe)} = 15 \text{ V} - 2(2.99 \text{ V}) = \mathbf{9.02 \text{ V}}$$

Bu değer 7.3 anma değerinin üstünde kaldığı için çıkış, regülasyonlu +5 V düzeyinde kalacaktır.

(b) $I_{dc}$ = 300 mA'lik bir yükte dalgacık gerilimi

$$V_r \text{ (tepe)} = \sqrt{3} \cdot \frac{(2.88)(300)}{250} \cong 6 \text{ V}$$

dc gerilimi,

$$V_{dc} = 15 \text{ V} - 6 \text{ V} = \mathbf{9 \text{ V}}$$

Bu da nominal 7.3 V değerinden büyüktür. Ancak giriş bu dc düzeyinde 6.65 V tepe değeri kadar salınır, bu da saykıl sırasında aşağıdaki değere düşer:

$$V_{\text{giriş}_{\text{min}}} = 15 \text{ V} - 2(6 \text{ V}) = \mathbf{3 \text{ V}}$$

ki bu da kabul edilebilir minimum giriş gerilimi olan 7.3 V'un çok altındadır. Bu nedenle çıkış, giriş saykılının tamamı boyunca regüle edilmiş +5 V düzeyinde tutulamaz. Regülasyon, 150 mA'in altındaki yük akımlarında korunur, ancak 300 mA'in üstündeki yük akımlarında gerçekleşmez.

ÖRNEK 16.13

Şekil 16.38'deki devrede regülasyon sağlanması için maksimum yük akımı değeri ne olmalıdır?

Çözüm:

$V_{\text{giriş}} \geq 7.3$ V durumunu korumak için:

$$V_r \text{ (tepe-tepe)} > V_m - V_{\text{giriş}_{\text{min}}} = 15 \text{ v} - 7.3 \text{ V} = 7.7 \text{ V}$$

böylece $$V_r \text{ (rms)} = \frac{V_r \text{ (tepe-tepe)}/2}{\sqrt{3}} = \frac{7.7 \text{ V}/2}{\sqrt{3}} = 2.2 \text{ V}$$

Burdan $I_{dc}$ değerini (mA cinsinden) bulabiliriz:

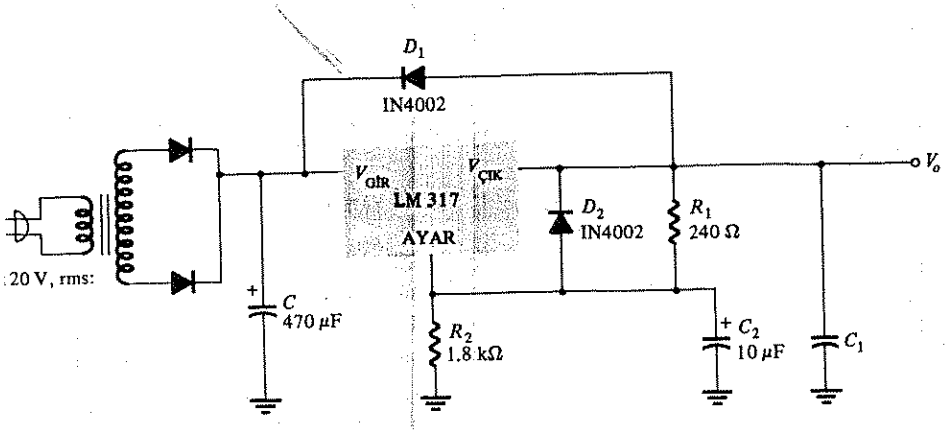
$$I_{dc} = \frac{V_r\,(\text{rms})\,C}{2.88} = \frac{(2.2)(250)}{2.88} \cong 191\ \textbf{mA}$$

Bu değerin üstündeki herhangi bir akım devrenin, düzenleyici çıkışını +5 V'ta tutması için gerekli akımdan çok büyüktür.

Ayarlanabilir pozitif bir gerilim regülatör entegresi kullanarak, regülasyonlu çıkış gerilimini, (devrenin çalışma değerleri içinde) istenen gerilime ayarlamak mümkündür.

ÖRNEK 16.14

Şekil 16.39'daki devrenin regülasyonlu çıkış gerilimini bulun.




Şekil 16.39 Örnek 16.14'e ilişkin ayarlanabilir pozitif gerilim regülatörü.

Çözüm:

Çıkış gerilimi

$$V_o = 1.25\ \text{V}\left(1 + \frac{1.8\ \text{k}\Omega}{240\ \Omega}\right) + 100\ \mu\text{A}(1.8\ \text{k}\Omega) \cong 10.8\ \text{V}$$

Filtreleme kondansatör geriliminin kontrol edilmesi, en azından 200 mA'lik yük akımına kadar 2 V'luk giriş-çıkış gerilim farkının korunabildiğini gösterecektir.



## PROBLEMLER

§ 16.2

1. Ortalama değeri 50 V olan ve tepe değeri 2 V olan dalgacığa sahip sinüsoidal bir sinyalin dalgalılık faktörü nedir?

2. Bir filtre devresi yüksüz 28 V ve tam yükle çalışma altında 25 V'luk bir çıkış vermektedir. Gerilim regülasyon yüzdesini hesaplayın.

3. Bir yarım dalga doğrultucunun çıkışından 20 V dc'lik bir gerilim alınmaktadır. Dalgacık geriliminin rms değeri nedir?

4. Çıkış gerilimi 8 V dc olan bir tam dalga doğrultucunun dalgacık geriliminin rms değeri nedir?

§ 16.3

5. Tam dalga doğrultucu ile beslenen basit kondansatörlü bir filtreden % 8.5'luk dalgalılık faktöründe 14.5 V çıkış alınmaktadır. Çıkış dalgacık geriliminin (rms) değeri nedir?

6. Tam dalga doğrultulmuş 18 V tepe değerli bir sinyal, kondansatörlü bir filtreye uygulanmaktadır. Eğer tam yükteki dc çıkışı 17 V ise filtre devresinin gerilim regülasyon oranı nedir?

7. Tam dalga doğrultulmuş 18 V tepe değerli bir sinyal 400 $\mu F$'lık bir filtreleme kondansatörüne bağlanmıştır. 100 mA'lik yükte kondansatör üzerindeki dc gerilim değeri ne olur?

8. 50 Hz ac kaynaktan beslenen bir tam dalga doğrultucu, 20 V tepe değerli doğrultulmuş bir gerilim üretmektedir. 200 $\mu$F'lık filtreleme kondansatörü kullanılırsa, 120 mA'lik yükteki dalgacığı hesaplayın.

9. Kondansatörlü ($C$ = 100 $\mu$F) bir filtre devresi 2.5 kΩ'luk yüke bağlandığı zaman 12 V dc gerilim oluşturmaktadır. 50 Hz'lik kaynakla çalışan bir tam dalga doğrultucu kullanarak, çıkış gerilimdeki dalgacığı hesaplayın.

10. 150 mA'lik bir yükte %15 dalgalılık oranına sahip filtrelenmiş gerilim sağlanmak için gereken filtre kondansatörünün değerini hesaplayın. Tam dalga doğrultulmuş gerilim 24 V dc ve kaynak 50 Hz'dir.

**11.** 500 $\mu$F'lık bir filtre kondansatörü, %8 dalgalılık oranında 200 mA'lik bir yük akımı üretmektedir. 50 Hz'lik kaynaktan elde edilen doğrultulmuş gerilimin tepe değerini ve filtreleme kondansatörü üzerindeki dc gerilimini hesaplayın.

**12.** 200 mA'lik yükte %7 dalgalılık oranında filtrelenmiş gerilim elde etmek için gereken filtreleme kondansatörü değerini hesaplayın. Tam dalga doğrultulmuş gerilim 30 V dc ve kaynak frekansı 50 Hz'dir.

**13.** 80 mA'lık yük akımı sağlandığında, 120 $\mu$F'lik filtre kondansatörü üzerinde oluşturulan gerilim için yüzde dalgacık değerini hesaplayın. 50 Hz kaynaktan çalışan tam dalga doğrultucu, 25 V'luk tepe değerli doğrultulmuş gerilim oluşturur.

**14.** Diyot, saykılın 1/10'u süresince iletimdeyken filtreden çekilen ortalama akım 100 mA ise, kondansatörlü filtreyi besleyen tam dalga doğrultma diyodundan geçen diyot tepe akımının büyüklüğünü hesaplayın.

§ 16.4

**15.** Dalgalılık yüzdesini %2'ye azaltmak için kondansatörlü filtreden sonra bir *RC* filtre katı eklenmiştir. 80 V dc sağlayan *RC* filtre katının çıkışındaki dalgacık gerilimini hesaplayın.

**16.** Tam dalga doğrultucudan üretilen 2 V rms dalgacıklı 24 V dc sinyali filtrelemek için bir *RC* filtre katı ($R = 33\ \Omega$, $C = 120\ \mu$F) kullanılmıştır. 100 mA'lik yük için *RC* bölümünün çıkışındaki dalgalılık yüzdesini hesaplayın. Ayrıca *RC* katına uygulanan filtrelenmiş sinyalin dc dalgacığını hesaplayın.

**17.** Basit kondansatörlü bir filtre 40 V dc girişe sahiptir. Eğer bu gerilim, *RC* filtre katını beslerse ($R = 50\ \Omega$, $C = 40\ \mu$F), 500 Ω'luk yük direnci için yük akımının değeri ne olur?

**18.** *RC* filtre katının girişi, tam dalga doğrultucudan ve kondansatörlü filtreden elde edilen 2.5 V rms dalgacıklı 50 V dc gerilim olduğu zaman, 1 kΩ'luk yükü besleyen bu katın çıkışındaki dalgacık geriliminin (rms) değerini hesaplayın. RC filtresinin eleman değerleri R = 100Ω ve C = 100μF'dır.

**19.** Problem 18'deki devre için yüksüz çıkış gerilimi 60 V ise, 1 kΩ'luk yükteki gerilim regülasyonunun yüzdesini hesaplayın.



§ 16.5

**20.** Gerilim çiftleyicinin devre şemasını çizin. Diyodun PIV anma değerini, transformatörün tepe gerilimi ($V_m$) belirtin.

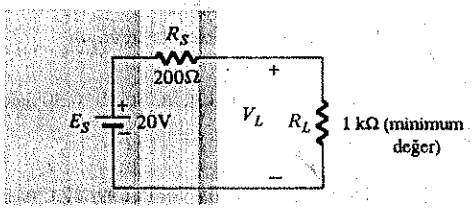
**21.** Gerilim üçleyici devresini çizin. Diyodun PIV anma değerlerini ve devrelerdeki kondansatörler üzerindeki gerilimi belirtin.

**22.** Problem 21'i gerilim dörtleyici için tekrarlayın.

§ 16.6

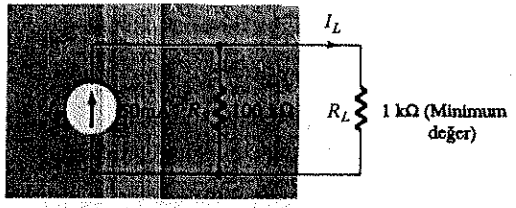
**23.** Yüksüz durumda 100 V ve tam yükte 95 V çıkış veren dc kaynağının gerilim regülasyon yüzdesini hesaplayın.

**24.** Şekil 16.40'daki devrede kaynağın akım sınırları aşılmadan önce $R_L$, 1 kΩ'luk minimum değerle sınırlandırılmışsa bu devrenin gerilim regülasyonu ne olur?




Şekil 16.40 Problem 24'e ilişkin devre.

**25.** Şekil 16.41'deki devrede kaynağın gerilim sınırları aşılmadan önce $R_L$, 1 kΩ'luk minimum değerle sınırlandırılmışsa bu devrenin akım regülasyonu ne olur?




Şekil 16.41 Problem 25'e ilişkin devre.

**26.** (a) Şekil 16.22'deki zener diyotlu pararel regülatör için, $V_1 = 60$ V, $V_Z = 12.5$ V ve $R_S = 200\ \Omega$ ise Zener diyodun iletime geçmesini sağlayan minimum $R_L$ ne olur?

(b) (a) şıkkındaki koşullar için, maksimum $I_L$ yük akımını hesaplayın.
(c) $R_{L_{maks}} = 5\ k\Omega$ ise minimum $I_L$ değerini bulun.
(d) $R_Z = 1.5\ \Omega$ ise, yukarıda belirtilen aralık için gerilim regülasyonunu hesaplayın.

**27.** Bir Zenerli regülatör, $V_Z = 22$ V ve maksimum güç harcaması 2 W olan bir diyot kullanmaktadır. Eğer uygulanan gerilim 50 V ise, minimum $R_S$ direnç değerini bulun.

**28.** Şekil 16.28'deki devre için, $R_L = 1\ k\Omega$, $R = 5\ k\Omega$, $V_Z = 10$ V, $V_{BE} = 0.7$ V ve $V_i = 20$ V ise,
(a) $V_L$ gerilimi ve $I_L$ akımını
(b) $I_C$ kollektör akımını
(c) $R$ üzerindeki akımını
(d) Kaynak akımını hesaplayın.

**29.** Şekil 16.29'daki devre için $R_L = 4\ k\Omega$, $R_S = 2\ k\Omega$, $V_Z = 10$ V, $V_{BE} = 0.7$ ve $V_i = 20$ ise,
(a) $V_L$ gerilimini
(b) $I_L$ akımını
(c) $R_S$ üzerinden geçen kaynak akımını
(d) $\beta = 50$ ise Zenerden geçen akımı hesaplayın.

**30.** 20 V'luk yük gerilimi elde etmek için, Şekil 16.30'daki devrede $R_2$ değeri ne olmalıdır?

**31.** (a) Şekil 16.32'deki gerilim regülasyonlu kaynağın nasıl çalıştığını açıklayın.
(b) $V_L$ düzeyinin düşmeye başlaması halinde $V_L$ değerini sabit tutmak için devrede hangi olaylar ortaya çıkmaktadır.

**32.** Şekil 16.33'deki devre için $V_{BE} = 0.7$ V, $V_Z = 10$ V ve $V_i = 20$ V ise $V_L$ değerini hesaplayın. Direnç değerleri aynıdır.

§ 16.7

**33.** Şekil 16.36'daki gibi bir LM317 entegresi kullanarak $R_1 = 240\ \Omega$ ve $R_2 = 1.8\ k\Omega$ için regülasyonlu çıkış gerilimini hesaplayın.

**34.** $R_1 = 240\ \Omega$ ve $R_2 = 3.3\ k\Omega$ değerleriyle Şekil 16.36'daki devrenin çıkış geriliminin sonucu ne olur?



§ 16.8

**35.** 250 mA'lik akım çeken bir yükle çalışan Şekil 16.37'deki gibi bir gerilim kaynağının filtreleme kondansatörü üzerindeki % dalgalılık değerini bulun. $V_m = 25.5$ V olduğunu varsayın.

**36.** Şekil 16.37'deki gibi bir gerilim kaynağı, $C$ kondansatörü üzerinde 20 V dc'de %12'lik dalgalılığa sahipse, saykıl boyunca $V_{giriş_{min}}$ değerinin düşeceği en düşük değer ne olur? $V_m = 25.5$ V olduğunu varsayın.

**37.** Şekil 16.38'deki gibi 5 V'luk bir güç kaynağında $C = 500\ \mu F$ ve yük $I_{dc} = 150$ mA ise aşağıdaki değerleri hesaplayın.
(a) $C$ kondansatörü üzerindeki $V_{dc}$
(b) $C$ kondansatörü üzerindeki $V_r$ (tepe)

**38.** Şekil 16.38'deki gibi +5 V'luk bir güç kaynağında $C = 330\ \mu F$ ve yük akımı 300 mA ise $V_{giriş_{min}}$ değeri ne olur? Çıkış, regüle edilmiş +5 V düzeyinde tutulabilir mi? ($V_m = 15$ V olduğunu varsayın).

# 17

# Doğrusal/Sayısal Entegre Devreler (IC)

## 17.1 GİRİŞ

Hem doğrusal hem de sayısal devreler içeren bir dizi entegre devre (IC) birimi mevcuttur. Bunlar arasında en popüler olanları, karşılaştırma devreleri, sayısal/analog dönüştürücü devreler, arabirimler ve zamanlama devreleri sayılabilir. Karşılaştırıcı devresi, giriş olarak doğrusal gerilim alır ve bunu, hangisinin daha büyük olduğunu belirlemek için bir referans giriş gerilimiyle karşılaştırır. Bu devrenin çıkışı; girişin, referansı aşıp aşmadığını gösteren sayısal bir sinyaldir. Böylece giriş olarak doğrusal gerilim alan entegre devre (IC) birimi, çıkış olarak sayısal gerilim verir. Sayısal/analog dönüştürücü devreleri, sayısal değeri oransal bir analog veya doğrusal gerilime dönüştürmek için kullanılırlar.

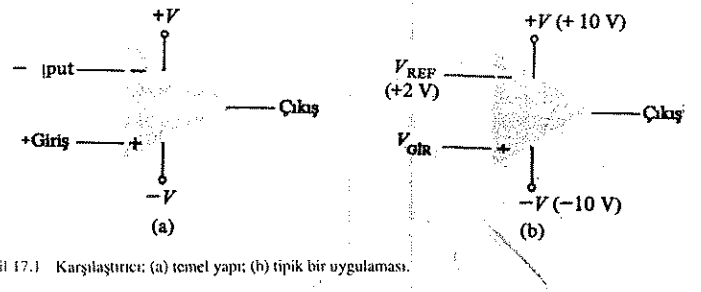
Hem doğrusal hem de sayısal olmak üzere, çeşitli sinyal türleri arasında arabirim veya ara bağlantı kurmak için çok çeşitli devreler mevcuttur. Bazı arabirim devreleri, empedans düzeylerinin uydurulmasıyla, bazıları belirli transdüserlerden, bazıları ise tanımlı yüklerle çalışır. Arabirim devrelerinin bir türü de farklı sayısal sinyal düzeylerini birbirine dönüştürür.

Zamanlama devresinde de hem doğrusal hem de sayısal devreler bulunur. Doğrusal karşılaştırma devreleriyle sayısal devrelerin uygun bir düzenlemesi, zamanlama devresinin, bir giriş sinyaliyle tetiklenen darbe sinyallerinin üretilmesi ve dış direnç ve kondansatörle belirlenen bir frekansta çalışan bir saat sinyalinin üretilmesi de dahil olmak üzere çok çeşitli uygulamalarda kullanılmasını mümkün kılar. Bu bölümde, çok popüler devrelerden biri olan 555 IC zamanlayıcısı ele alınmıştır.



## 17.2 KARŞILAŞTIRMA BİRİMLERİ VE ÇALIŞMALARI

Karşılaştırıcı devresi, giriş olarak doğrusal gerilimleri alır ve bir girişin diğerinden daha küçük veya büyük olduğunu gösteren sayısal çıkış verir. Temel karşılaştırıcı devresi Şekil 17.1a'da verilmiştir. Çıkış; terslemeyen (+) giriş, tersleyen (-) girişten daha büyük olduğu zaman yüksek düzeyde kalan ve terslemeyen giriş gerilimi, tersleyen giriş referans gerilim düzeyinin altına indiği zaman da alçak gerilim düzeyine anahtarlanan sayısal bir sinyaldir. Şekil 17.1b, bir girişi referans gerilimine (örneğimizde tersleyen giriş), diğer giriş sinyal gerilimine bağlanmış tipik bağlantıyı göstermektedir. $V_{gir}$, referans gerilim düzeyi olan +2 V'tan daha düşük olduğu sürece çıkış, alçak gerilim düzeyinde (-10 V civarında) kalır. Giriş, +2V'un üzerine çıktığı zaman, çıkış hızlı bir biçimde yüksek gerilim düzeyine (+10 V civarı) anahtarlanır. Böylece çıkıştan alınan bir yüksek düzey, giriş sinyalinin +2 V'tan daha büyük olduğunu gösterir.



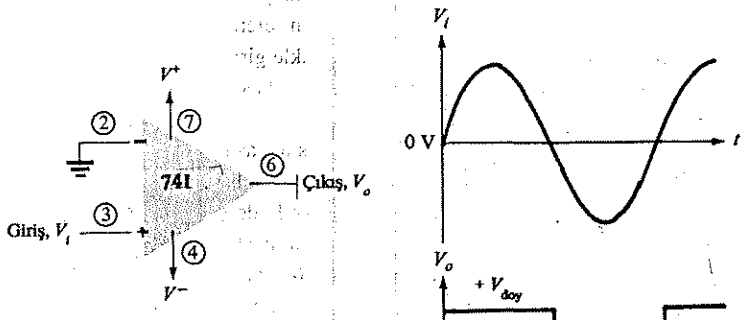

Şekil 17.1 Karşılaştırıcı: (a) temel yapı; (b) tipik bir uygulaması.

Karşılaştırıcıyı kurmak için kullanılan iç devre esas itibariyle çok yüksek kazançlı bir işlemsel yükselteç devresi olduğu için, ilk önce Şekil 17.2'deki 741 işlemsel yükselteçli karşılaştırıcının çalışmasını inceleyebiliriz. Referans girişi (2 nolu bacak 0 V'a ayarlı iken, giriş ucuna (3 nolu bacak) uygulanan sinüsoidal bir sinyal, çıkışın, Şekil 17.2b'de gösterildiği gibi iki çıkış durumu arasında anahtarlanmasına neden olacaktır. $V_i$ girişi, 0 V'luk referans düzeyinin milivolt düzeyinin üstünde olsa bile, çok yüksek kazançla (tipik olarak 100000'ten fazla) yükseltilecektir, dolayısıyla çıkış, pozitif çıkış doyma düzeyine yükselecek ve $V_{ref}$ = 0 V'un üzerinde kaldığı sürece, burada kalacaktır. Giriş, 0 V referans düzeyinin biraz altına düştüğü anda çıkış, alt doyma düzeyine ulaşır ve giriş $V_{ref}$ = 0 V'un altında kaldığı sürece orada kalır. Şekil 17.2b, giriş sinyali doğrusal iken çıkışın sayısal olduğunu açıkça göstermektedir.

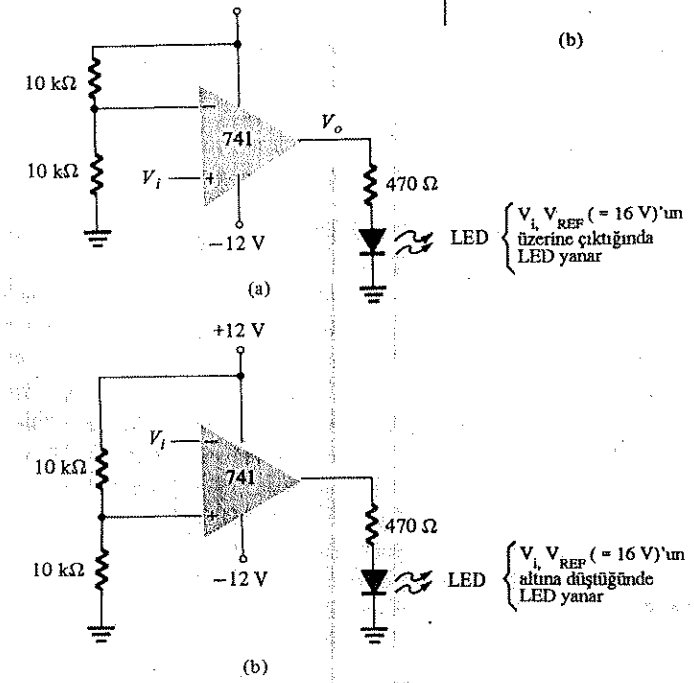
Genel olarak, referans düzeyinin yalnızca 0 V olması gerekmez, pozitif veya negatif bir değer de olabilir. İşlemsel yükseltecin (veya karşılaştırıcının) girişlerinden herhangi biri referans düzeyi olarak kullanılabilir, diğeri ise giriş sinyaline bağlanır.

Şekil 17.3a'da, pozitif gerilim referans düzeyli bir devre gösterilmiştir, devrenin çıkışı bir LED'i sürmektedir. Referans düzeyi aşağıdaki değere ayarlanmıştır:

$$V_{ref} = \frac{10\ k\Omega}{10\ k\Omega + 10\ k\Omega}(+12V) = +6\ V$$




Şekil 17.2 741 işlemsel yükselteçinin karşılaştırıcı olarak çalışması.



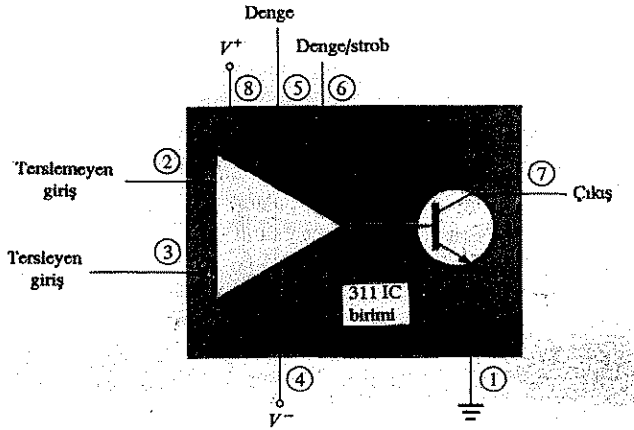

Şekil 17.3 741 işlemsel yükselteci bir karşılaştırıcı olarak kullanılmıştır.

Referans gerilimi tersleyen girişe bağlı olduğundan, $V_i$ girişi, +6 V referans gerilim düzeyinden daha pozitif olduğu zaman çıkış, kendi pozitif doyma düzeyine anahtarlanır. Bu durumda $V_o$ çıkış gerilimi, LED'i yakar, bu da girişin referans düzeyinden daha pozitif olduğunu gösterir.

Alternatif olarak referans gerilimi, terslemeyen girişe de bağlanabilir (Şekil 17.3b'ye bakın). Bu bağlantıda, giriş sinyalinin referans düzeyinin altına inmesi, çıkışın LED'i yakmasına neden olabilir. Böylelikle giriş sinyali ve referansın bağlanış biçimlerine bağlı olarak, giriş sinyali referans düzeyinin altında veya üstünde olduğu zaman LED yanabilir.

IC (entegre) işlemsel yükselteçlerin karşılaştırma devreleri olarak kullanılabilmesine karşın, bu tür uygulamalara yönelik başka entegre karşılaştırıcı devreleri de mevcuttur. Entegre karşılaştırıcı devrelerde sağlanan bazı iyileşmeler arasında, iki çıkış düzeyi arasındaki daha hızlı anahtarlama süresi, giriş referans düzeyini geçerken çıkışın salınım yapmasını önleyen yapısal gürültü bağışıklığı ve çeşitli yükleri doğrudan doğruya sürebilme yeteneğine sahip çıkışlar sayılabilir. Nasıl tanımlandıklarını ve nasıl kullanılabileceklerini göstermek açısından aşağıda popüler IC karşılaştırıcı devrelerden birkaçı ele alınmıştır.

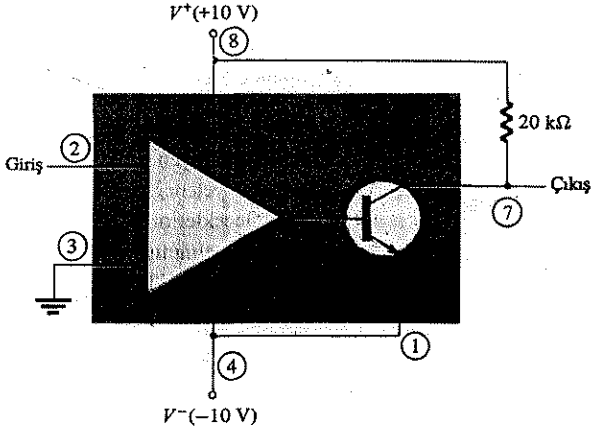
Şekil 17.4'deki 311 gerilim karşılaştırıcı, tek +5 V'luk kaynaktan (sayısal mantık devreleri için kullanılır) ± 15 V'luk çift güç kaynaklarına kadar besleme gerilim aralığında çalışabilen bir karşılaştırma devresi içerir. Çıkış, iki ayrı düzeyden birinde gerilim üretebilir veya lambaları ya da röleleri sürmek için kullanılabilir. Değişik yüklerin sürülebilmesi için çıkışın iki kutuplu transistör üzerinden alındığına dikkat edin. Entegre devre üzerinde, ayrıca denge ve strob girişleri de bulunmaktadır; burada strob girişi, çıkışın kapılanmasını mümkün kılar. Karşılaştırma devresinin yaygın uygulamalarda nasıl kullanılacağını göstermek için birkaç örnek vereceğiz.




Şekil 17.4 Bir 311 karşılaştırıcısı (Sekiz-bacaklı DIP).

Şekil 17.5'te de gösterildiği gibi bir sıfır-geçiş dedektörü, 311 kullanarak kurulabilir. Pozitife giden giriş (0 V'un üstü) çıkış transistörünü iletime götürür, çıkış alçak düzeye (bu düzenlemede -10 V) gider. 0 V'un altına düşen giriş, çıkış transistörünü kesime götürecektir (çıkış +10 V'a gider).

Böylece çıkış, girişin 0 V'un üzerinde ya da altında olup olmadığını gösterecektir. Giriş herhangi bir pozitif (0 V'un üstü) gerilim olduğunda, çıkış alçak düzeyde olacaktır, buna karşılık negatif bir giriş gerilimi, çıkışın yüksek gerilim düzeyine gitmesine neden olacaktır.

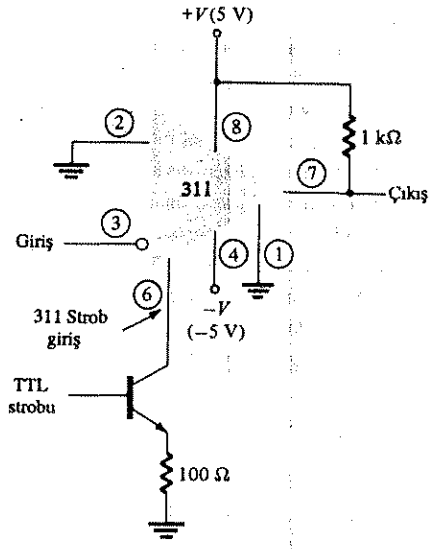



Şekil 17.5 Bir 311 kullanılarak yapılan sıfır-geçiş dedektörü.

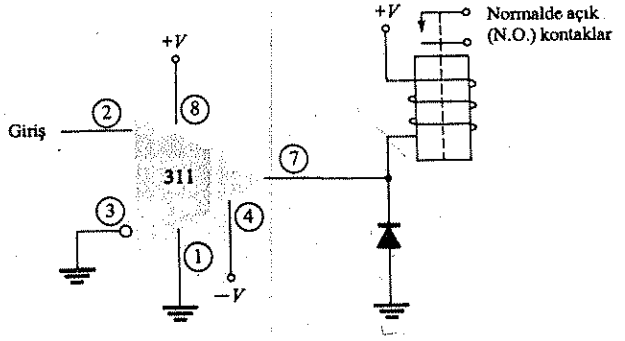
Şekil 17.6'da, 311 karşılaştırıcısının stroblamayla nasıl kullanılabileceği gösterilmiştir. Bu örnekte giriş, referans düzeyinin üzerine çıktığı zaman çıkış yüksek düzeye gidecektir (ancak, sadece eğer TTL strob girişi kesimdeyse (kapalıysa) veya 0 V ise). TTL strob girişi yüksek düzeye gittiği taktirde, 6 nolu bacak üzerindeki 311 strob girişini alçak düzeye çeker; bu da giriş sinyali hangi durumda olursa olsun çıkışın, (çıkış yüksek düzeydeyken) kesim durumunda kalmasına neden olur. Aslında çıkış, stroblanmadığı sürece yüksek düzeyde kalır. Çıkış, stroblandığı zaman normal hareket ederek, giriş sinyal düzeyine bağlı olarak yüksekten-alçak'a anahtarlanır. Çalışma sırasında karşılaştırıcı çıkışı, sadece strob sinyali böyle bir işleme izin verdiği zaman giriş sinyaline tepki verecektir.

Şekil 17.7'de, bir röleyi süren bir karşılaştırıcı çıkışı gösterilmektedir. Giriş 0 V'un altına düştüğü zaman, çıkış düşük düzeye sürülür, röle çalışır ve o anda normalde-açık (N.O.) kontaklar kapanır. Bu kontaklar böylece çeşitli cihazları çalıştıracak şekilde bağlanabilir. Örneğin, kontaklara bağlanmış zil veya buzzer, giriş gerilimi 0 V'un altına düştüğü zaman çalıştırılabilir. Giriş ucunda gerilim olduğu sürece zil kapalı kalır.






Şekil 17.6 Bir 311 karşılaştırıcısının strob girişiyle çalışması.




Şekil 17.7 Bir 311 karşılaştırıcısının röle çıkışıyla çalışması.

Diğer bir popüler karşılaştırma biriminde dört ayrı gerilim karşılaştırma devresi tek IC üzerinde toplanmıştır. 339, dörtlü bir karşılaştırma entegresidir; dört karşılaştırma devresinin tamamı, Şekil 17.8'de gösterildiği gibi dış bacaklara bağlanmıştır. Herbir karşılaştırıcı, bir tersleyen ve terslemeyen giriş ile bir çıkışa sahiptir. Bacak çiftlerine uygulanan kaynak gerilimi dört karşılaştırma devresinin dördüne de bağlanır. Karşılaştırma devrelerinden sadece birisini kullanmak istesek bile, devrelerin dördü de çalışır durumda olacak ve kaynaktan enerji çekecektir.

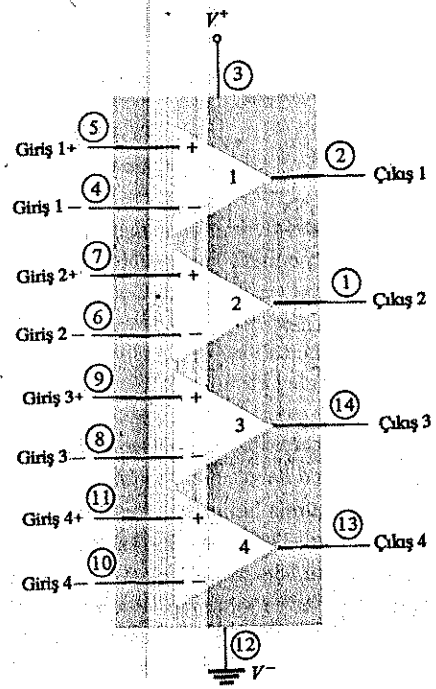
Bu karşılaştırıcı devrelerin nasıl kullanılabileceğini görmek açısından, Şekil 17.9'de, sıfır-geçiş dedektörü olarak bağlanan 339 karşılaştırıcı devrelerinden biri gösterilmiştir. Giriş sinyali 0 V'un üzerine çıktığı zaman çıkış, $V^+$'ya anahtarlanır. Çıkış, yalnızca girişin 0 V'un altına inmesi halinde $V^-$'ye anahtarlanacaktır.

Referans olarak 0 V'tan farklı bir düzey de kullanılabilir; bu durumda giriş uçlarından biri referans, diğeri ise sinyal girişi olarak kullanılabilir. Karşılaştırıcı devrelerinden birinin çalışması aşağıda anlatılmıştır.

Pozitife giden fark girişi (giriş uçları arasındaki gerilim farkı), çıkış transistörünü kesime (açık devre) götürürken, negatif fark girişi, çıkışı transistörünü iletime götürür; bu durumda çıkış alçak kaynak düzeyinde olur.

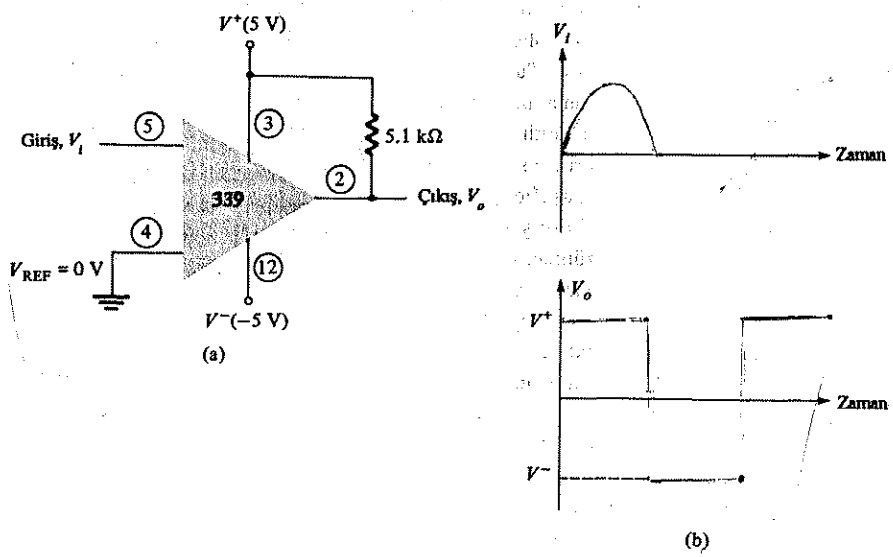
Negatif giriş $V_{ref}$ referans düzeyinde ayarlanırsa, $V_{ref}$'in üzerine çıkan pozitif giriş, pozitif fark girişi ile birlikte açık devre durumuna sürülen çıkışı meydana getirir. Terslemeyen giriş $V_{ref}$'in altına inerek negatif bir fark girişi yarattığı zaman çıkış $V^-$'ye çekilir.

Pozitif giriş referans düzeyine ayarlanırsa, $V_{ref}$'in altına düşen tersleyen giriş, çıkışta açık devre oluştururken, $V_{ref}$'in üstüne çıkan tersleyen giriş, $V^-$ çıkışı oluşturacaktır. Bu çalışma, Şekil 17.10'da özetlenmiştir.

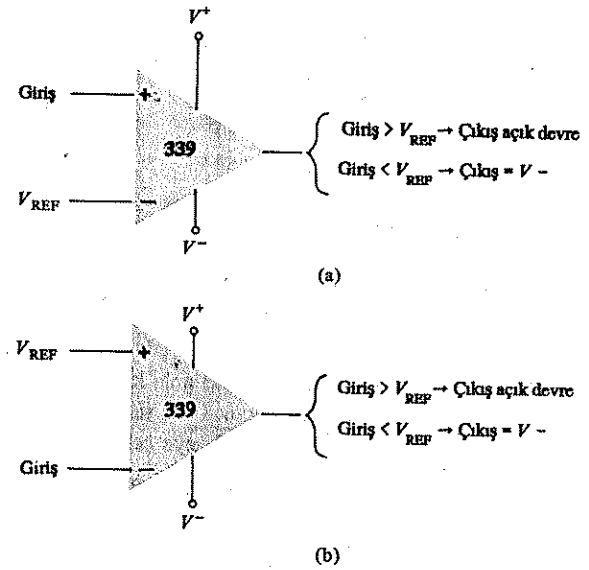



Şekil 17.8 Dörtlü karşılaştırıcı IC (339).

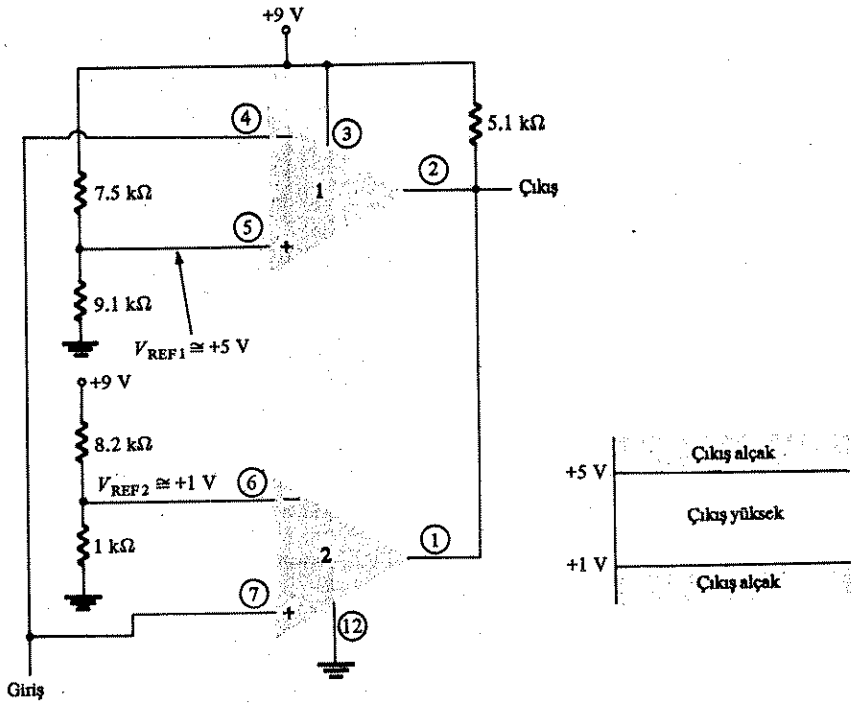





Şekil 17.9 Bir 339 karşılaştırıcı devresinin sıfır-geçiş dedektörü olarak çalışması.




Şekil 17.10 Bir 339 karşılaştırıcı devresinin: (a) eksi; (b) artı referans girişlerinde çalışması.




Şekil 17.11 İki 339 karşılaştırıcı devresinin bir pencere dedektörü olarak çalışması.

Bu karşılaştırma devrelerinden birinin çıkışı açık devre kollektör olduğundan, birden çok devreden gelen çıkışların telli-VEYA ile bağlanabildiği uygulamalar yapılabilir. Şekil 17.11, çıkış ve girişleri birbirine bağlı iki karşılaştırıcı devreyi göstermektedir. 1 nolu karşılaştırıcı, terslemeyen girişe bağlı +5 V'luk bir referans gerilim girişine sahiptir. Giriş sinyali +5 V'un üstüne çıktığı zaman, çıkış, 1 nolu karşılaştırıcı tarafından alçak düzeye çekilecektir. 2 nolu karşılaştırıcı tersleyen girişe bağlı +1 V'luk bir referans gerilimine sahiptir. Giriş sinyali +1 V'un altına düştüğü zaman 2 nolu karşılaştırıcının çıkışı alçak düzeye çekilir. Şekil 17.11'de görüldüğü üzere, giriş +1 V'un altına veya +5 V'un üstüne çıktığı zaman çıkış alçak düzeye çekilecektir; dolayısıyla bir bütün olarak devre, bir gerilim penceresi detektörü gibi çalışacaktır. Çıkışın yüksek olması, girişin +1 V ilâ +5 V aralığındaki gerilim penceresi içinde olduğunu gösterir (bu değerler, kullanılan referans gerilim düzeyleri ile belirlenir).



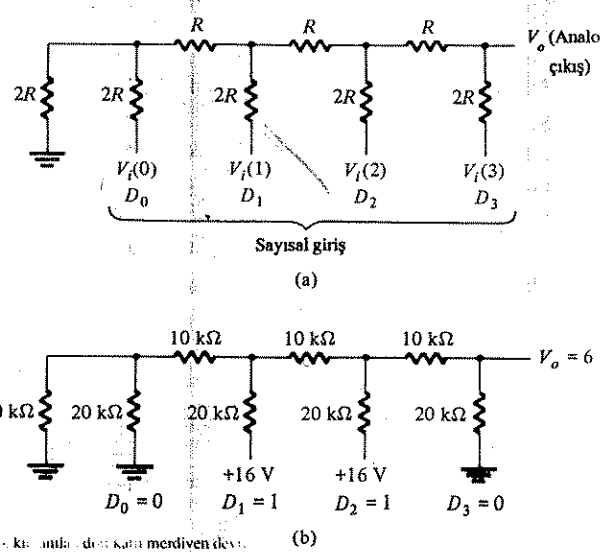
## 17.3 SAYISAL/ANALOG DÖNÜŞTÜRÜCÜLER

Elektronikte karşımıza çıkan gerilim ve akım sinyallerinin birçoğu doğrusaldır, yani, belli bir değer aralığında süreklilik gösterecek şekilde değişir. Sayısal devrelerde ve bilgisayarlardaki sinyaller sayısaldır, yani bir veya sıfır ikili değerlerini gösteren iki düzeyden birindedir.

Bazı sayısal işlemlerde kullanılan sinyallerin doğrusal (analog) gerilim olması halinde (örneğin sıcaklığı, basıncı veya konumu gösteren dc gerilimleri), bir devrenin bu analog gerilimi sayısal değerlere dönüştürmesi gerekir. Bu dönüştürme devresi bir analog/sayısal dönüştürücüdür. Bilgisayarda, çıkışa gönderilecek değerin analog gerilim olması durumunda bu değer, sayısal/analog dönüştürücü devresi kullanılarak dönüştürülür.

### Sayısal/Analog Dönüştürme

Sayısal/Analog dönüştürme, çeşitli yöntemlerle gerçekleştirilebilir. Popüler bir yöntemde merdiven devresi denilen ve dirençlerden oluşan devreler kullanılır. Merdiven devresi, tipik olarak 0 V veya $V_{ref}$ değerlerindeki ikili girişleri alır ve bu ikili giriş değeriyle orantılı bir çıkış gerilimi verir.




Şekil 17.12 D/A dönüştürücü olarak kullanılan dört katlı merdiven devresi.

Şekil 17.12a'da, 4-bitlik sayısal veriyi ve bir dc gerilim çıkışını tanımlayan, dört gerilim girişi bulunan bir merdiven devresi gösterilmiştir. Çıkış gerilimi, sayısal giriş

değeriyle orantılıdır ve aradaki bağıntı aşağıda verilmiştir:

$$V_o = \frac{D_0 \times 2^0 + D_1 \times 2^1 + D_2 \times 2^2 + D_3 \times 2^3}{2^4} \times V_{\text{ref}} \qquad (17.1)$$

Şekil 17.12b'deki örnekte, elde edilen çıkış geriliminin şöyle olması gerekir:

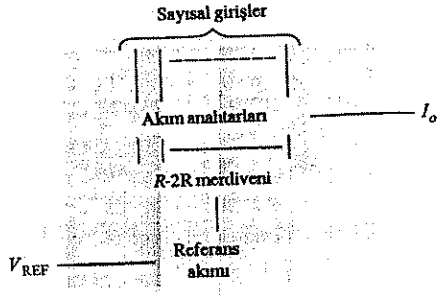
$$V_o = \frac{0 \times 1 + 1 \times 2 + 1 \times 4 + 0 \times 8}{16} \times 16\ \text{V} = 6\ \text{V}$$

Dolayısıyla, $0110_2$ değeri 6 V'a dönüştürülmüş olmaktadır.

Oluşan $V_o$ değerinin gerçekten de 6 V olup olmadığını görebilmek için süperpozisyon yöntemini kullanın. Merdiven tipi devrenin işlevi, 0000'dan 1111'e kadar olası 16 farklı ikili değeri, $V_{\text{ref}}/16$ adım aralığı içinde 16 gerilim düzeyinden birine dönüştürmektir. Daha fazla merdiven parçası kullanılarak, daha fazla ikili giriş ve böylece her bir adım için daha büyük nicemleme elde edilir. Örneğin, 10 katlı bir merdiven devresi, gerilim adımlarının sayısını veya gerilim çözünürlüğünü $V_{\text{ref}}/2^{10}$ veya $V_{\text{ref}}/10^{24}$'e çıkarır. Bu durumda 10 V'luk referans gerilimi, 10 V/$10^{24}$ ya da yaklaşık olarak 10 mV'luk çıkış gerilimi adımları sağlar. Daha fazla merdiven katı, daha büyük gerilim çözünürlüğü sağlar, genel olarak $n$ merdiven katı için gerilim çözünürlüğü şu bağıntıyla verilir:

$$\frac{V_{\text{ref}}}{2^n} \qquad (17.2)$$

Tipik bir IC D/A (sayısal/analog) dönüştürücünün ana elemanlarının blok şeması Şekil 17.13'te verilmiştir. Şemada $R$-$2R$ merdiveni olarak anılan merdiven devresi, referans akım kaynağı ile her bir ikili girişe bağlı akım anahtarları arasına konulmuştur; sonuçta elde edilen çıkış akımı, ikili giriş değeriyle orantılıdır. İkili girişler merdivenin seçilen bacaklarını iletime sokar; burada çıkış akımı, referans akımının ağırlıklı toplamıdır. Çıkışa bir direnç bağlanması halinde, bir analog giriş üretecektir.



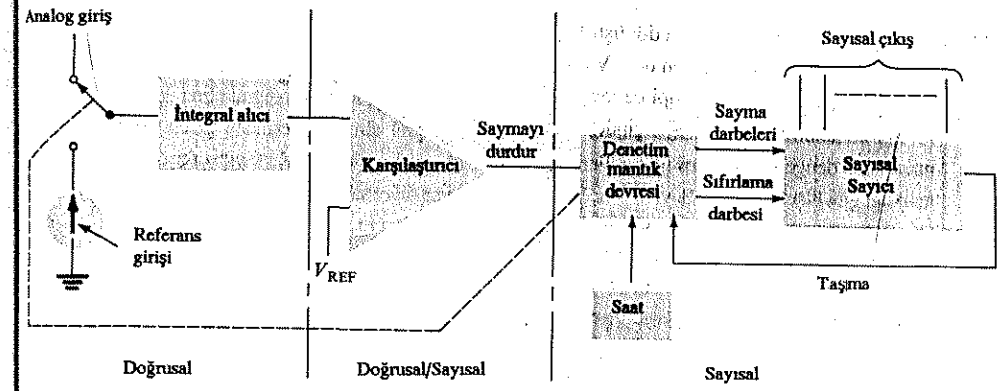

Şekil 17.13 R-2R merdiven devresi kullanan D/A dönüştürücü entegre devresi.



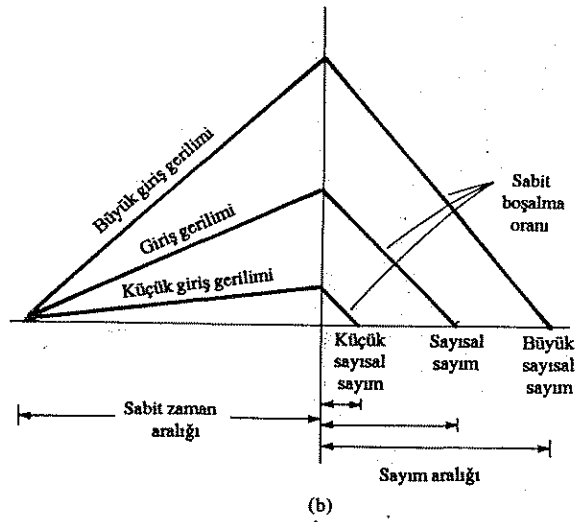


## ÇİFT EĞİMLİ DÖNÜŞTÜRME

Analog gerilimin sayısal değerlere dönüştürülmesinde kullanılan popüler bir yöntem, çift eğim yöntemidir. Şekil 17.14a'da, temel çift eğimli dönüştürücünün blok şeması gösterilmiştir. Dönüştürülecek analog gerilim, elektronik anahtar yardımıyla bir integral alma veya rampa üreteç devresine uygulanır (burada esas itibariyle doğrusal bir rampa gerilimi üretmek için bir kondansatör sabit akımla doldurulur). Sayısal çıkış, integral alma devresinin hem pozitif hem de negatif eğim aralıkları sırasında çalışan sayıcıdan elde edilir.




(a)




(b)

Şekil 17.14 Çift eğim yöntemini kullanarak A/D dönüştürme işlemi: (a) mantık diyagramı; (b) dalga şekilleri.

Dönüştürme yöntemi aşağıdaki gibi gerçekleşir. Sabit zaman aralığı için (genellikle sayıcının tam sayım aralığıdır), integral alma devresine bağlı analog giriş gerilimi, karşılaştırıcıdaki gerilimi pozitif düzeye yükseltir. Şekil 17.14b'de, sabit zaman aralığının sonunda, entegral alma devresinden gelen gerilimin, daha büyük giriş gerilimleri için daha büyük olduğu gösterilmiştir. Sabit sayım aralığının sonunda, sayım sıfırlanır ve elektronik anahtar integral alma devresini bir referansa veya sabit girişe bağlar. Ardından, integral alma devresinin çıkışı (veya kondansatörün girişi) sabit bir hızla azalır. Bu süre boyunca saymaya devam edilir. İntegral alma devresinin çıkışı, karşılaştırıcı referans geriliminin altına düşene kadar sabit bir hızla azalır ve tam o noktada kontrol mantık devresi sayımı durdurmak üzere bir sinyal (karşılaştırıcının çıkışıdır) alır. Bu noktada sayıcıda saklanan sayısal değer, dönüştürücünün sayısal çıkışıdır.

Pozitif ve negatif eğim aralıkları boyunca dönüştürme için aynı saat ve integral alma devresinin kullanılması, saat frekansındaki kaymaları ve integral alma devresinden gelen sınırlamaları dengeler. Referans giriş değerini ve saat hızını ayarlamak suretiyle sayıcı çıkışı istenildiği gibi ölçeklendirilir. Sayıcı, ikili, BCD veya istenirse diğer sayısal biçimde olabilir.

### MERDİVEN DEVRESİYLE DÖNÜŞTÜRME

Analog/sayısal dönüştürmenin popüler başka bir yöntemi, sayıcı ve karşılaştırma devreleri ile birlikte merdiven tipi devre kullanmaktır (Şekil 17.15'e bakın). Sayısal sayıcı, sıfırdan yukarıya doğru sayarken sayıcının sürdüğü merdiven devresi, Şekil 17.15b'de görüldüğü bir merdiven basamağı şeklinde çıkış gerilimi üretir; burada gerilim, her bir sayım adımında bir basamak artar. Hem basamak giriş gerilimi, hem de analog giriş gerilimini alan bir karşılaştırma devresi, basamak gerilimi giriş geriliminin üzerine çıktığı zaman sayımı durdurmak için bir sinyal üretir. O andaki sayısal çıkış, sayıcının değeridir.

Merdiven sinyalinin belirlediği gerilim değişmesinin miktarı, merdiven devresine uygulanan referans gerilimine ve kullanılan sayım bitlerinin sayısına bağlıdır. 10 V'luk bir referans gerilimi kullanarak 12 katlı bir merdiven devresini süren 12 katlı sayıcının her sayımının adım gerilimi şöyle olacaktır:

$$\frac{V_{ref}}{2^{12}} = \frac{10\ V}{4096} = 2.4\ mV$$

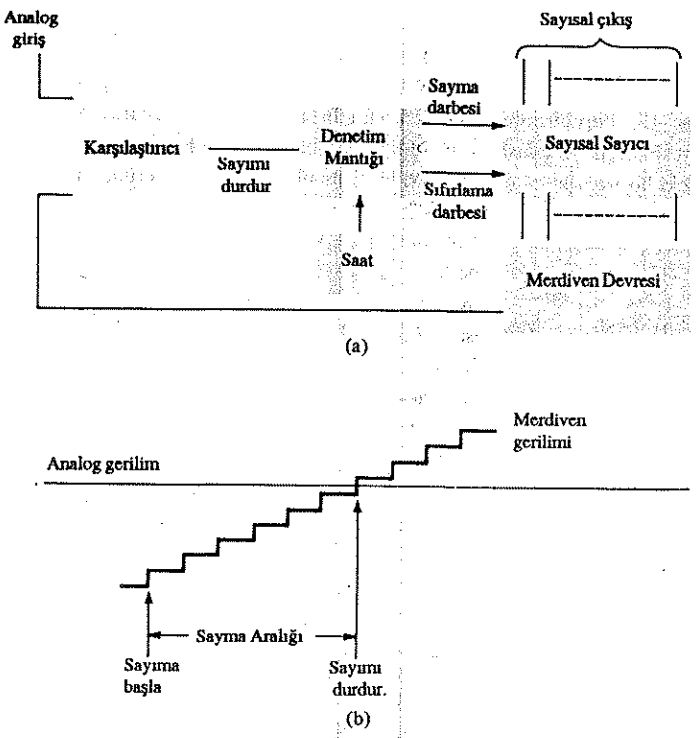
Bu da 2.4 mV'luk bir dönüştürme çözünürlüğü verecektir. Sayıcının saat hızı, dönüştürmeyi gerçekleştirmek için gereken süreyi etkileyecektir. 1 MHz'lik saat hızı ile çalışan 12 katlı bir sayıcının ihtiyaç duyacağı maksimum dönüştürme süresi:

$$4096 \times 1\ \mu s\ 4096\ \mu s \cong 4.1\ ms$$

olacaktır. Bu durumda saniyede gerçekleştirilebilecek minimum dönüştürme sayısı

dönüştürme sayısı = 1/4.1 ms = 244 dönüştürme/saniye olacaktır.





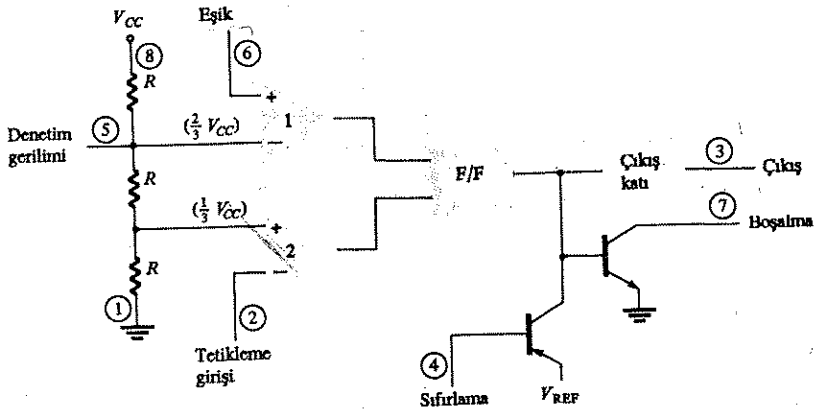

Şekil 17.15 Merdiven devresi kullanarak A/D dönüştürme işlemi: (a) mantık diyagramı; (b) dalga şekli.

Bazı dönüştürmelerin, kısa sayım süresi, bazılarının maksimum sayım süresi gerektirmesi nedeniyle ortalama (4.1 ms)/2 = 2.05 ms.lik bir dönüştürme süresine ihtiyaç duyulacak ve böyle bir bu durumda ortalama dönüştürme sayısı, 2 × 244 = 488 dönüştürme/saniye olacaktır. Daha yavaş bir saat hızı, saniyedeki dönüştürme sayısını azaltacaktır. Daha az sayım katı (ve daha az dönüştürme çözünürlüğü) kullanan bir dönüştürücünün saniyede gerçekleştireceği dönüştürme sayısı daha fazla olacaktır. Dönüştürmenin doğruluğu, karşılaştırıcının ne oranda doğru olduğuna bağlıdır.

## 17.4 ZAMANLAYICI IC BİRİMİ VE UYGULAMALARI

Bir başka popüler analog/sayısal entegre devre, çok yönlü kullanıma sahip olan 555 zamanlayıcı birimidir. IC, Şekil 17.16'da gösterildiği gibi, bir doğrusal karşılaştırıcılar ve sayısal flip-floplar birleşiminden oluşmaktadır. Devrenin tamamı genellikle sekiz bacaklı bir DIP paketinden toplanmaktadır; bacak tanımları Şekil

17.16'da verilmiştir. Üç direncin seri olarak bağlanması, iki karıştırıcıya uygulanan referans düzey girişlerini $\frac{2}{3}V_{CC}$ ve $\frac{1}{3}V_{CC}$ düzeylerine ayarlar; bu karşılaştırıcıların çıkışları da, flip-flop birimini kurmak veya sıfırlamak için kullanılır. Ardından flip-flop devresinin çıkışı, çıkış yükselteç katı üzerinden alınır. Flip-flop devresi ayrıca entegredeki bir transistörü de çalıştırır; bir zamanlama kondansatörünün boşaltılması için bu transistörün kollektörü genellikle alçak düzeye çekilir.




Şekil 17.16 555 zamanlayıcı entegre devresinin ayrıntıları.

## Kararsız Multivibratör

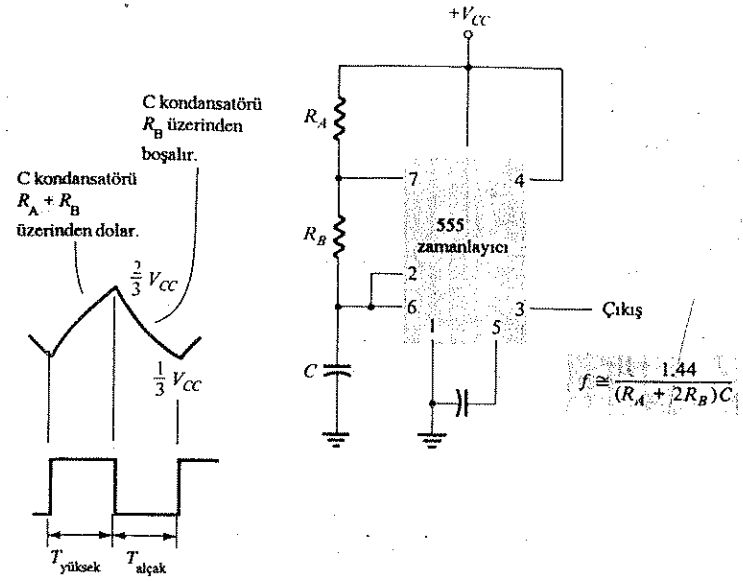
555 zamanlayıcı entegrenin popüler bir uygulaması, kararsız mültivibratör veya saat devresidir. 555'in kararsız bir devre olarak çalışmasına ilişkin aşağıdaki analiz, birimin farklı parçalarının ayrıntıları ile çeşitli giriş ve çıkışların nasıl kullanıldığına ilişkin ayrıntılar içermektedir. Şekil 17.17'de, çıkış sinyalinin zamanlama aralığını ayarlamak için dış direnç ve kondansatör kullanan bir kararsız devre gösterilmiştir.

$C$ kondansatörü, dış $R_A$ ve $R_B$ dirençleri üzerinden $V_{CC}$ düzeyine kadar dolar. Şekil 17.17'den, kondansatör geriliminin $\frac{2}{3}V_{CC}$'nin üzerine çıkana kadar yükseldiği görülür. Bu gerilim, 3 nolu bacak üzerindeki tetikleme gerilimidir; ve 3 nolu bacak üzerindeki çıkışın alçak'a çekilmesi için flip-flopu tetikleyen 1 nolu karşılaştırıcıyı çalıştırır. Buna ek olarak boşalma (deşarj) transistörü açılır (iletime geçer), bu da 7 nolu bacak üzerindeki çıkışın, $R_B$ direnci üzerinden kondansatörün boşalmasına neden olur. Ardından kondansatör gerilimi, tetikleme düzeyinin ($V_{CC}$/3) altına düşene kadar boşalır. Çıkışın yüksek düzeye geri dönmesi için flip-flop tetiklenir ve



kondansatörün tekrar $R_A$ ve $R_B$ dirençleri yardımıyla $V_{CC}$'ye doğru dolabilmesi için boşaltma transistörü kesime gider.

Şekil 17.18b, kararsız devre bağlantısından kaynaklanan kondansatör ve çıkış dalga şekillerini göstermektedir. Aşağıdaki bağıntılar kullanılarak, çıkışın yüksek ve alçak düzeye gittiği zaman aralıkları hesaplanabilir:




Şekil 17.17 555 entegre devresiyle yapılmış kararsız mültivibratör.

$$T_{yüksek} \cong 0.7\,(R_A + R_B)\,C \tag{17.3}$$

$$T_{alçak} \cong 0.7\,R_B C \tag{17.4}$$

Toplam süre

$$\text{Periyot} = T = T_{yüksek} + T_{alçak} \tag{17.5}$$

Böylece aşağıdaki ilişki kullanılarak kararsız devrenin frekansı hesaplanır [1]

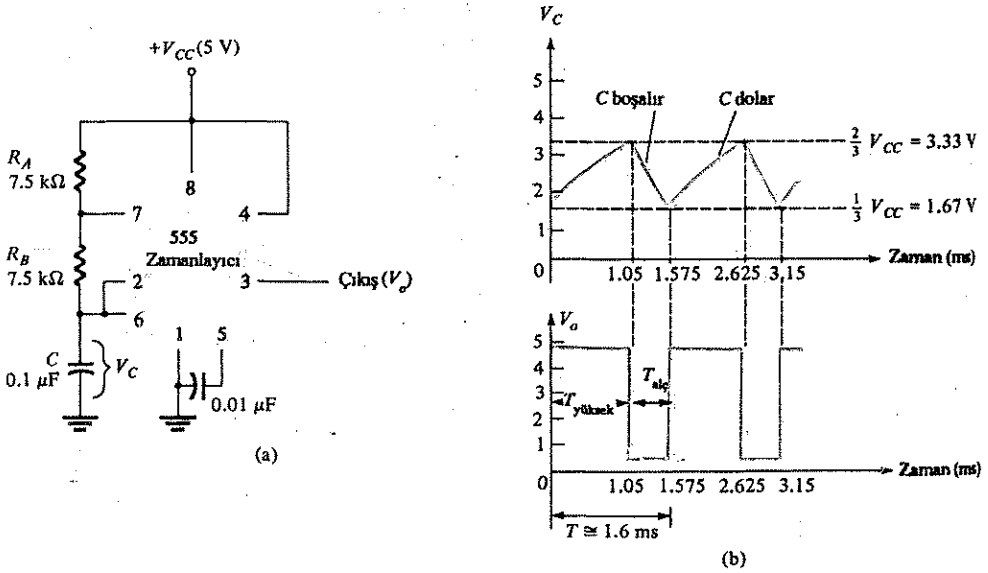
$$f = \frac{1}{T} \cong \frac{1.44}{(R_A + 2R_B)C} \tag{17.6}$$

[1] Periyot, doğrudan doğruya aşağıdaki denklemle hesaplanabilir:

$$T = 0.693\,(R_A + 2R_B)C \cong 0.7(R_A + 2R_B)C$$

ve frekans:

$$f \cong \frac{1.44}{(R_A + 2R_B)C}$$




Şekil 17.18 Örnek 17.1'e ilişkin kararsız multivibratör: (a) devre; (b) dalga şekilleri.

ÖRNEK 17.1

Şekil 17.18a'daki devrenin frekansını hesaplayın ve çıkış dalga şekillerini çizin.

Çözüm:

(17.3)-(17.6) denklemlerini kullanırsak

$$T_{yüksek} = 0.7\,(R_A + R_B)\,C = 0.7\,(7.5 \times 10^3 + 7.5 \times 10^3)\,(0.1 \times 10^{-6}) = 1.05 \text{ ms}$$

$$T_{alçak} = 0.7\,R_B C = 0.7\,(7.5 \times 10^3)\,(0.1 \times 10^{-6}) = 0.525 \text{ ms}$$

$$T = T_{yüksek} + T_{alçak} = 1.05 \text{ ms} + 0.525 \text{ ms} = 1.575 \text{ ms}$$

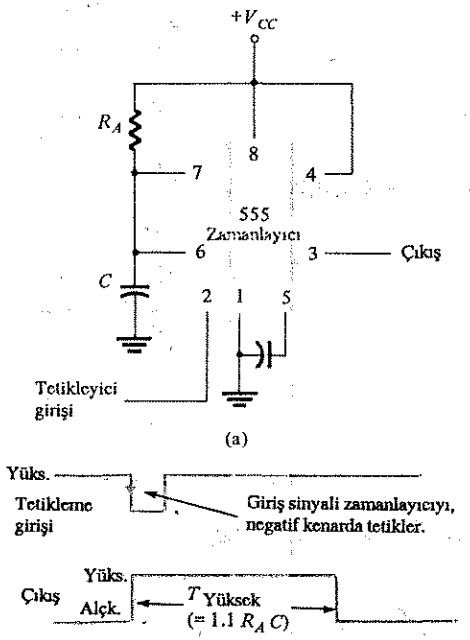
$$f = \frac{1}{T} = \frac{1}{1.575 \times 10} \cong 635 \text{ Hz}$$

elde ederiz. Dalga şekilleri Şekil 17.18b'de çizilmiştir.



## Tek kararlı Multivibratör

555 zamanlayıcı entegresi ayrıca tek darbeli veya tek kararlı multivibratör devresi gibi de kullanılabilir. Şekil 17.19'de bu tür bir düzenleme gösterilmiştir. Tetikleme giriş sinyali negatife gittiğinde devre, 3 nolu bacak üzerindeki çıkışla tek vuruşluk darbeyi tetikler ve aşağıdaki süre boyunca yükseğe gider.




Şekil 17.19 555 zamanlayıcı entegre devresinin tek kararlı multivibratör olarak çalışması: (a) devre; (b) dalga şekilleri.

$$T_{yüksek} = 1.1\,R_A C \tag{17.7}$$

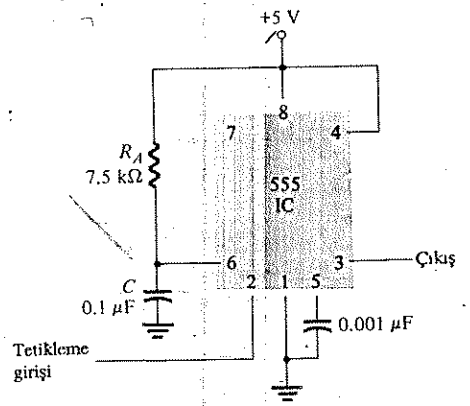
Şekil 17.16'ya tekrar bakılırsa, tetikleme girişinin negatif kenarının, 2 nolu karşılaştırıcının, 3 nolu bacaktaki çıkışı yüksek düzeye çekerek flip-flopu tetiklemesine neden olduğu görülür. $C$ kondansatörü, $R_A$ üzerinden $V_{CC}$'ye doğru dolar. Dolum aralığında çıkış yüksek düzeyde kalır. Kondansatör üzerindeki gerilim $\frac{2}{3}$ $V_{CC}$ düzeyli eşik değerine ulaştığı zaman, karşılaştırıcının 1 nolu çıkışı alçak düzeye giderek flip-flopu tetikler. Boşalma transistörü de alçak giderek kondansatörün, tekrar tetiklenene kadar 0 V civarında kalmasını sağlar.

Şekil 17.19b'de, tek darbeli çalıştırılan 555 zamanlayıcı entegresi için giriş te-

tikleme sinyali ve sonuçta oluşan çıkış dalga şekli gösterilmiştir. Bu devreye ilişkin zaman aralıkları, mikrosaniye ile birkaç saniye arasında değişir; bu özellik nedeniyle bu entegre devre, çok çeşitli uygulamalarda kullanılmaktadır.

ÖRNEK 17.2

Negatif darbe ile tetiklendiği zaman Şekil 17.20'deki devre için çıkış dalga şeklinin süresini belirleyin.




Şekil 17.20 Örnek 17.2'ye ilişkin tek kararlı devre.

Çözüm:

(17.7) denklemi kullanılarak

$$T_{\text{yüksek}} = 1.1\,R_A C = 1.1\,(7.5\times10^{3})\,(0.1\times10^{-6}) = 0.825\text{ ms}$$

elde ederiz.

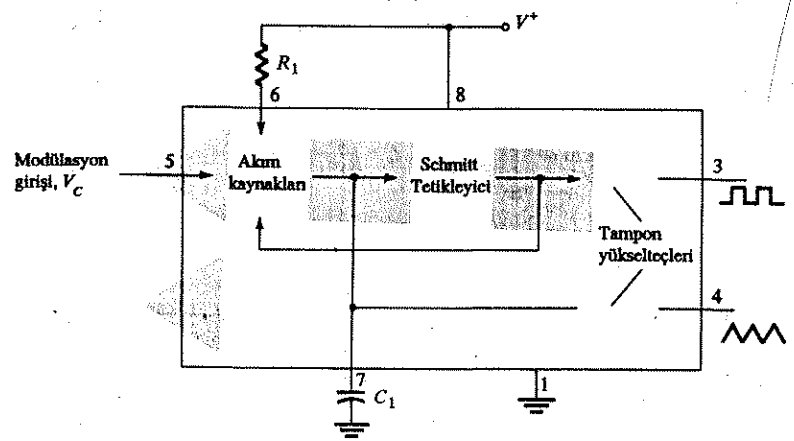
## 17.5 GERİLİM KONTROLLÜ OSİLATÖR

Gerilim kontrollü bir osilatör (VCO), frekansı, dc gerilimiyle belli sınırlar içinde ayarlanabilen bir osilasyon çıkış sinyali (tipik olarak kare veya üçgen dalga) üreten bir devredir. 566 IC, VCO'ya bir örnek teşkil eder; bu entegre, frekansı dış direnç ve kondansatörle belirlenen ve uygulanan dc gerilimiyle değiştirilebilen kare dalga ve üçgen dalga sinyalleri üreten devreler içerir. Şekil 17.21a'da, 566'nın $C_1$ dış kondansatörünü $R_1$ dış direnciyle belirlenen bir hızda doldurmak ve boşaltmak için kullanılan akım kaynakları ve bir dc modülasyon giriş gerilimine sahip olduğu gösterilmiştir. Kondansatörün doldurulması ve boşaltılması için akım kaynaklarını anahtarlamak amacıyla bir Schmitt tetikleyici devresi kullanılmıştır; kondansatörün üzerinde oluşan üçgen dalga gerilimi ile Schmitt tetikleyiciden gelen kare dalga, tampon yükselteçleri üzerinden çıkış olarak verilir.

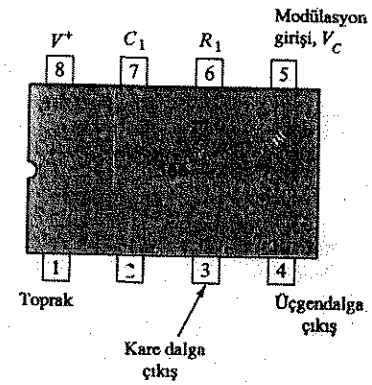
566 biriminin bacak bağlantıları ile formülleri ve diğer sınırlamaları Şekil 17.21b'de gösterilmiştir. Uygun bir dış direnç ve kondansatörün seçilmesiyle osilatör, 10 Hz - 1 MHz frekans aralığı içinde düzenlenebilir ve sonra $V_C$ kontrol gerilimiyle 10 Hz - 1 MHz frekans aralığında değiştirilebilir (modüle edilebilir).

Serbest çalışma veya merkez çalışma frekansı, $f_o$,

$$f_o = \frac{2}{R_1 C_1}\,\frac{V^+ - V_C}{V^+} \qquad (17.8)$$




(a)




$$f_o = \frac{2}{R_1 C_1}\left(\frac{V^+ - V_C}{V^+}\right)$$

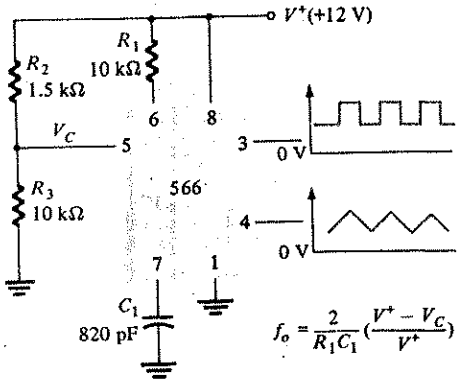
$2\text{ k}\Omega < R_1 < 20\text{ k}\Omega$
$0.75\,V^+ < V_C < V^+$
$f_o < 1\text{ MHz}$
$10\text{ V} < V^+ < 24\text{ V}$

(b)

Şekil 17.21 566 fonksiyon üreteci: (a) blok diyagram; (b) bacak düzenlemesi ve çalışma özeti.

denklemiyle hesaplanabilir ve aşağıdaki pratik devre değer kısıtlamalarına sahiptir:

1. $R_1$, 2 kΩ ≤ $R_1$ ≤ 20 kΩ aralığı içinde olmalıdır.
2. $V_C$, $\frac{1}{4}V^+ \le V_c \le V^+$ aralığı içinde olmalıdır.
3. $f_o$, 1 MHz'in altında olmalıdır.
4. $V^+$, 10 V ile 24 V arasında olmalıdır.




Şekil 17.22 566 VCO devresinin bağlantısı.

566 entegre devresinin, $R_1$, $C_1$ ve $V_C$ ile belirlenen sabit bir frekansta hem kare dalga hem de üçgen dalga sinyali üretmek için bir fonksiyon üreteci olarak kullanıldığı bir örnek, Şekil 17.22'de gösterilmiştir. $R_2$ ve $R_3$ direnç bölücü, aşağıdaki sabit değere sahip dc modülasyon gerilimini belirler:

$$V_c = \frac{R_3}{R_2 + R_3} V^+ = \frac{10\ \text{k}\Omega}{1.5\ \text{k}\Omega + 10\ \text{k}\Omega} 12\ \text{V} = 10.4\ \text{V}$$

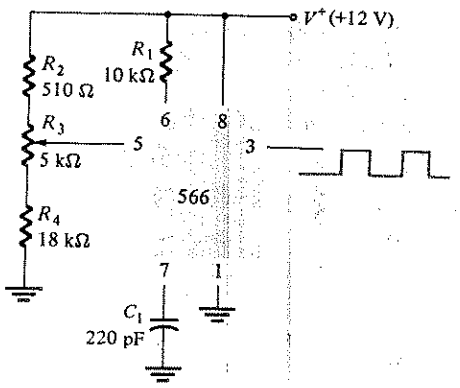
(ki bu da gerektiği gibi 0.75 $V^+$ = 9 V ve $V^+$ = 12 V gerilim aralığındadır). (17.8) denklemini kullanırsak:

$$f_o = \frac{2}{(10 \times 10^3)(820 \times 10^{-12})}\left(\frac{12 - 10.4}{12}\right) \cong 32.5\ \text{kHz}$$

elde edilir.

Sinyal frekansını değiştirebilmek için çıkış kare dalga frekansını ayarlamak üzere $V_C$ giriş geriliminin nasıl kullanılabileceği Şekil 17.23'deki devrede gösterilmiştir. $R_3$ potansiyometresi, $V_C$'nin 9 V'tan 12 V'a kadar değiştirilmesini mümkün kılar; bu da 10 Hz-1 MHz frekans aralığına karşılık gelmektedir. Potansiyometrenin ucu en üst noktada iken kontrol gerilimi şu değere sahiptir:






Şekil 17.23 566 devresinin VCO şeklinde düzenlenmesi.

$$V_c = \frac{R_3 + R_4}{R_2 + R_3 + R_4} V^+ = \frac{5\ \text{k}\Omega + 18\ \text{k}\Omega}{510\ \Omega + 5\ \text{k}\Omega + 18\ \text{k}\Omega}(+12\ \text{V}) = 11.74\ \text{V}$$

bu da, alt çıkış frekansının şu değerde olması demektir.

$$f_o = \frac{2}{(10 \times 10^3)(220 \times 10^{-12})}\left(\frac{12 - 10.4}{12}\right) \cong 19.7\ \text{kHz}$$

$R_3$ ayar ucu en alt noktaya getirildiği zaman kontrol gerilimi,

$$V_c = \frac{R_4}{R_2 + R_3 + R_4} V^+ = \frac{18\ \text{k}\Omega}{510\ \Omega + 5\ \text{k}\Omega + 18\ \text{k}\Omega}(+12\ \text{V}) = 9.19\ \text{V}$$

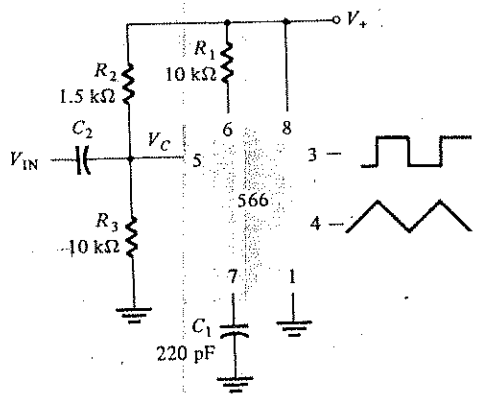
olur, bu da üst çıkış frekansının değerinin

$$f_o = \frac{2}{(10 \times 10^3)(220 \times 10^{-12})}\left(\frac{12 - 9.19}{12}\right) \cong 219.9\ \text{kHz}$$

olduğu anlamına gelmektedir.

Böylece çıkış kare dalgasının frekansı, en az 10 Hz -1 MHz frekans aralığı içinde $R_3$ potansiyometresi kullanılarak değiştirilebilir.

$V_C$ değerini değiştirmek için potansiyometre ayarını değiştirmek yerine, Şekil 17.24'te gösterildiği gibi bir giriş modülasyon gerilimi ($V_{giriş}$) de uygulanabilir. Gerilim bölücü, $V_C$'yi 10.4 V civarına ayarlar. 1.4 V civarındaki ac giriş geriliminin tepe değeri, $V_C$'yi, çıkış frekansının 10 Hz-1 MHz aralığında değişmesini sağlayacak şekilde 9 V ile 11.8 V arasındaki bir öngerilim noktasında sürebilir. Böylece $V_{giriş}$ giriş sinyali, çıkış geriliminin frekansını, $V_C$ = 10.4 V öngerilim değeri ile ayarlanan merkez frekansı civarında ($f_o$ = 121.2 kHz) modüle eder.



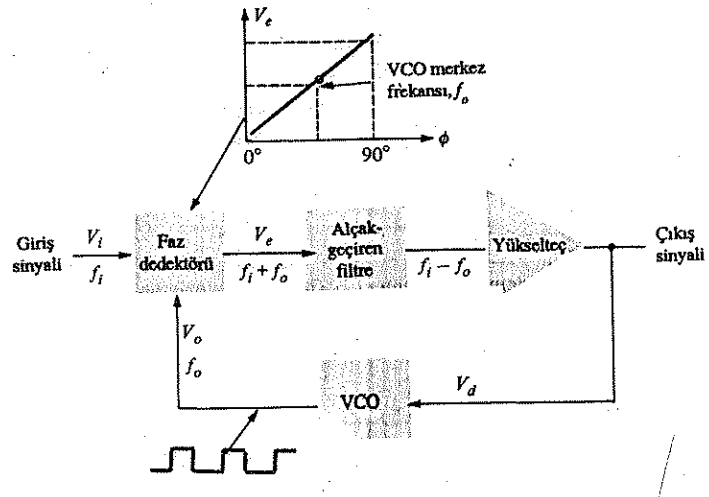

Şekil 17.24 VCO'nun frekans modülasyon girişiyle çalışması.

## 17.6 FAZ KİLİTLEMELİ DÖNGÜ

Faz kilitlemeli döngü (PLL), Şekil 17.25'te görüldüğü gibi bağlanan bir faz dedektörü, bir alçak geçiren filtre ve gerilim kontrollü osilatörden oluşan elektronik bir devredir. PLL'nin yaygın kullanım alanları arasında şunlar sayılabilir: (1) Bir referans sinyal frekansının katlarını üreten frekans sentezleyici (örneğin bir halk bandı (CB) biriminin taşıyıcı frekansı veya denizcilikte kullanılan radyo bandı biriminin çoklu kanalları, tek kristal kontrollü bir frekans ve bunun katları bir PLL kullanılarak elde edilebilir); (2) Giriş sinyal frekansı ile PLL çıkış gerilimi arasında mükemmel bir doğrusallığa sahip FM demodülasyon devreleri; (3) Frekans kaydırmalı anahtarlama (FSK) çalışmasında kullanılan sayısal veri iletimindeki taşıyıcı frekanslarının veya iki veri iletiminin demodülasyonu; ve (4) Modemler, telemetre alıcı ve vericileri, ton kod çözücülerini, genlik modülasyonu (AM) dedektörleri ve izleme filtreleri de dahil olmak üzere çok çeşitli uygulama alanları.

$V_i$ giriş sinyali ile VCO'dan elde edilen $V_o$, bir faz karşılaştırıcıda karşılaştırılır (bakınız Şekil 17.25) ve bu işlemin sonunda, bu iki sinyal arasındaki faz farkını gösteren bir çıkış gerilimi ($V_e$) üretilir . Bu gerilim daha sonra, PLL'den çıkış gerilimi olarak alınabilen ve VCO frekansını modüle eden bir gerilim olarak kullanılabilen bir çıkış gerilimi (gerektiğinde yükseltilebilir) sağlayan bir alçak geçiren filtreye uygulanır. Devrenin kapalı döngü çalışmasının nedeni, VCO frekansının, giriş sinyal frekansına kilitlenmesidir.






Şekil 17.25 Temel faz kilitlemeli döngü'nün (PLL) blok diyagramı.

### Temel PLL Çalışması

PLL devresinin temel çalışması, Şekil 17.25'teki devre üzerinde açıklanabilir. İlk önce, döngü kilitlendiği zaman (giriş sinyali frekansı ile VCO'nun frekansı aynıdır), faz kilitlemeli döngünün içindeki çeşitli devrelerin çalışmasını inceleyeceğiz. Giriş sinyal frekansı ile VCO'dan karşılaştırma devresine gelen frekans aynı olduğu zaman, çıkış olarak alınan $V_d$ gerilimi, VCO'yu giriş sinyali ile kilitli tutmak için gereken değerdir. Ardından VCO, giriş frekansında sabit genlikli kare dalga sinyali üretir. En iyi çalışma, VCO merkez frekansının ($f_o$), kendi doğrusal çalışma aralığının ortasındaki dc öngerilim noktasına ayarlanmasıyla elde edilir. Yükselteç, filtre devresinin çıkışı olarak elde edilen dc geriliminin ayarlanmasını mümkün kılar. Döngü kilitli olduğu zaman, karşılaştırıcıya uygulanan iki sinyal, aynı fazda olmasa da aynı frekanstadır. Karşılaştırıcıya uygulanan iki sinyal arasındaki sabit faz farkı, VCO için sabit bir dc gerilimi oluşturur. Bu durumda giriş sinyali frekansındaki değişmeler, VCO'ya uygulanan dc geriliminin değişmesine neden olur. Yakalama ve kilitleme frekans aralığında dc gerilimi, VCO frekansını sürerek giriş frekansıyla eşitlenmesini sağlar.

Döngü, kilitlenme durumuna geçmeye çalışırken, faz karşılaştırıcının çıkışı, karşılaştırılan sinyallerin toplam ve fark sinyal bileşenlerini içerir. Alçak geçiren filtre, döngünün, giriş ile VCO sinyalleri arasında kilitleme sağlayabilmesi için sinyalin sadece alçak frekans bileşenlerini geçirir.

VCO'nun sınırlı çalışma aralığı ve PLL devresinin geribesleme bağlantısından dolayı, PLL için belirlenen iki önemli frekans bandı vardır. PLL'nin yakalama aralığı, döngünün giriş sinyaliyle kilitlenme sağlayabildiği VCO serbest çalışma frekansı $f_o$ civarında merkezlenen frekans aralığıdır. PLL, yakalamayı gerçekleştirdikten sonra, kilitleme aralığı olarak adlandırılan biraz daha geniş bir frekans aralığında giriş sinyaliyle kilitlenmeyi sürdürür.

## Uygulamalar

PLL, (1) frekans demodülasyonu, (2) frekans sentezleme ve (3) frekans kaydırmalı anahtarlama (FSK) kod çözücüleri de dahil olmak üzere birçok uygulama alanında kullanılabilir. Aşağıda her birisi için birer örnek verilmiştir.

### FREKANS DEMODÜLASYONU

FM demodülasyonu veya dedeksiyonu doğrudan doğruya PLL devresi kullanılarak gerçekleştirilebilir. PLL merkez frekansının FM taşıyıcı frekansında seçilmesi halinde Şekil 17.25'teki devredeki filtrelenmiş gerilim veya çıkış gerilimi, değeri sinyal frekansındaki değişmeyle orantılı olarak değişen demodülasyonlu gerilimdir. Böylece PLL devresi, FM alıcılarında kullanılan ara frekans (IF) devresi, sınırlayıcı ve demodülatör gibi çalışır.

Popüler bir PLL birimi, Şekil 17.26a'da gösterilen 565'tir. 565, kısmen içten bağlı bir faz dedektörü, bir yükselteç ve gerilim kontrollü osilatörden oluşur. VCO'nun serbest çalışma veya merkez frekansını ayarlamak için $R_1$ dış direnci ve $C_1$ dış kondansatörü kullanılmaktadır. $C_2$ ile gösterilen ikinci bir dış kondansatör, alçak geçiren filtrenin geçirme bandını ayarlamak için kullanılır; burada PLL döngüsünü kapatmak için VCO çıkışının, geriye faz dedektörünün girişine bağlanması gerekir. 565 tipik olarak iki güç kaynağı kullanır ($V^+$ ve $V^-$).

FM demodülatörü olarak çalışan 565 PLL düzenlemesi, Şekil 17.26b'de gösterilmektedir. $R_1$ direnci ve $C_1$ kondansatörü, $2\ \text{k}\Omega \le R_1 \le 20\ \text{k}\Omega$ aralığı içinde $f_o$ serbest çalışma frekansını belirler:

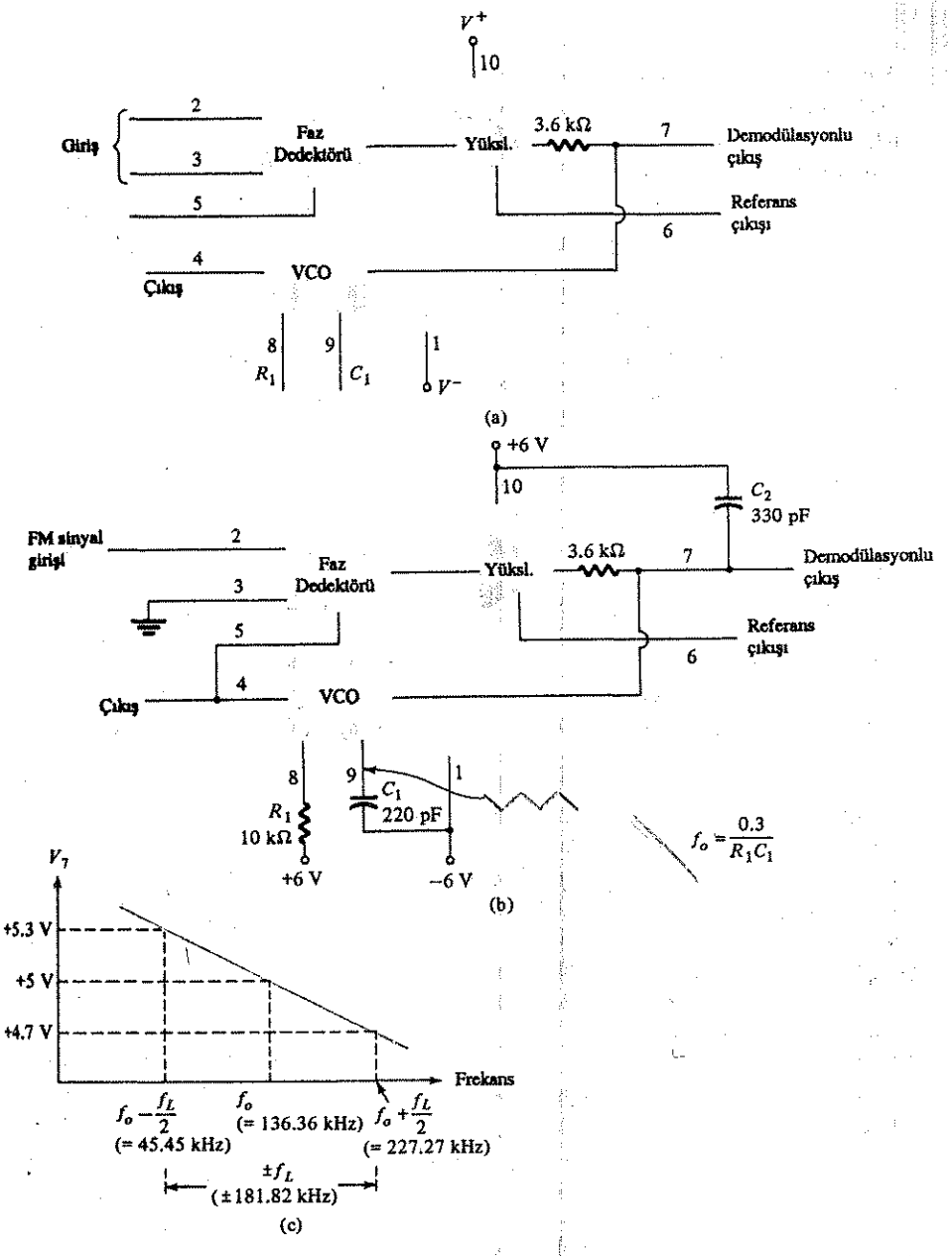
$$f_o = \frac{0.3}{R_1 C_1} \tag{17.9}$$

$$= \frac{0.3}{(10 \times 10^3)(220 \times 10^{-12})} = 136.36\ \text{kHz}$$

$$f_L = \pm \frac{8 f_o}{V}$$

$$= \pm \frac{8(136.36 \times 10)}{6} = \pm 181.8\ \text{kHz}$$






Şekil 17.26 (a) 565 PLL biriminin blok diyagramı; (b) FM demodülatörü olarak bağlantısı; (c) çıkış gerilimi-frekans ilişkisi.

V = ± 6 V'luk kaynak gerilimleri için kilitleme ve tutma aralıkları;

$$f_C = \pm \frac{1}{2\pi}\sqrt{\frac{2\pi f_1}{R_2 C_2}}$$

$$= \pm \frac{1}{2\pi}\sqrt{\frac{2\pi(181.8 \times 10^3)}{(3.6 \times 10^3)(330 \times 10^{-12})}} = 156.1 \text{ kHz}$$

4 nolu bacaktaki sinyal 136.6 kHz'lik bir kare dalgadır. 181.8 kHz'lik kilitleme aralığındaki bir giriş, 7 nolu bacak üzerinde bir çıkış gerilimi yaratacaktır; bu gerilim, $f_o$'a ayarlanmış giriş sinyaliyle belirlenen dc gerilim düzeyi civarında değişecektir. Şekil 17.26c, giriş sinyal frekansının bir fonksiyonu olarak 7 nolu bacak üzerindeki çıkışı gösterir. 7 nolu bacak üzerindeki dc gerilim ile 136.36 kHz'lik orta frekansı civarında 181.8 kHz frekans aralığındaki giriş frekansı arasında doğrusal bir ilişki vardır. Çıkış gerilimi, belirlenen çalışma aralığında frekanslarla değişen demodülasyonlu sinyaldir.

## FREKANS SENTEZİ

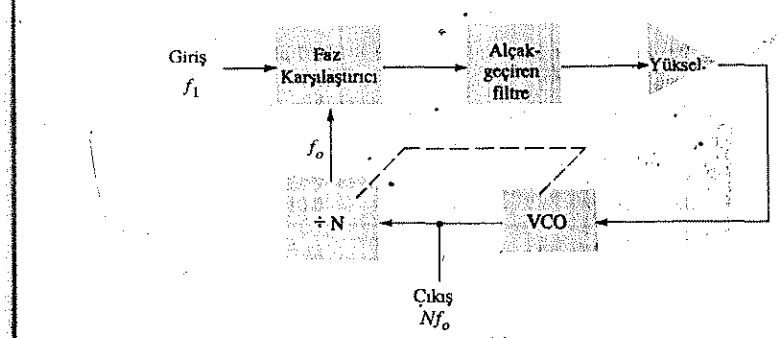
Frekans sentezleyici, Şekil 17.27'de görüldüğü gibi bir PLL kullanılarak kurulabilir. VCO çıkışı ile faz karşılaştırıcı arasına bir frekans bölücü konulmuştur; böylece karşılaştırıcıya uygulanan döngü sinyali $f_o$ frekansında iken, VCO çıkışı $Nf_o$ frekansında olur. Bu çıkış, döngü kilitli olduğu sürece giriş frekansının tam katlarıdır. Giriş sinyali, $f_1$ noktasında kristal yardımıyla kararlı duruma getirilebilir; bu durumda döngünün temel frekansta ($f_o = f_1$ iken) kilitlenecek şekilde ayarlanması halinde, VCO çıkışı $Nf_1$ frekansında olacaktır. Şekil 17.27b frekans katlayıcı olarak kullanılan bir 565 PLL'yi ve bölücü olarak kullanılan bir 7490'ı göstermektedir. $f_1$ frekansındaki $V_i$ girişi, 5 nolu bacaktaki girişle ($f_o$ frekanslı) karşılaştırılır. $Nf_o$ frekansındaki bir çıkış (örneğimizde $4f_o$), 7490'nın 14 nolu bacağı üzerinde 0 V ile +5 V arasında değişen bir giriş sağlamak için bir tersleyici devreye bağlanmıştır. 7490 girişindeki sinyal 4'e bölünerek elde edilen 9 nolu bacak üzerindeki çıkış kullanılarak, PLL'nin 4 nolu bacağında, döngü kilitli olduğu sürece giriş frekansının dört katı olan bir sinyal elde edilir. VCO merkez frekansı aralığında sınırlı ölçüde değişebildiği için, bölme değeri değiştiği zaman VCO frekansını değiştirmek gerekebilir. PLL devresi kilitli olduğu sürece VCO çıkış frekansı, giriş frekansının tam $N$ katı olacaktır. $f_o$ frekansını, yakalama ve kilitleme aralığı içinde kalacak şekilde tekrar ayarlamak yeterlidir; kapalı döngü VCO çıkışının kilitlenme durumunda tam olarak $Nf_1$'ye eşit olmasını sağlayacaktır.

## FSK KOD ÇÖZÜCÜLERİ

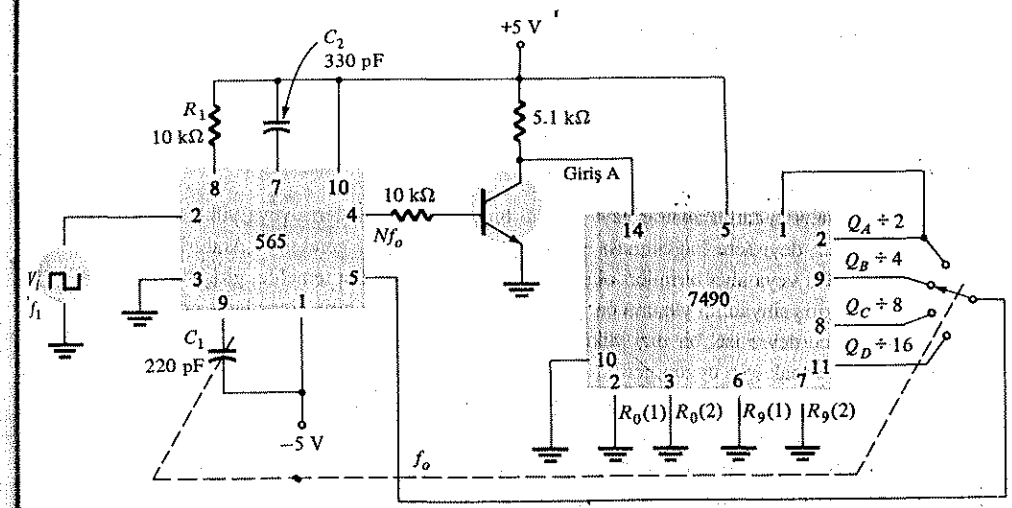
Frekans kaydırmalı anahtarlama (FSK) sinyal kod çözücüsü, Şekil 17.28'de görüldüğü gibi kurulabilir. Kod çözücü, RS-232C'nin işaret (mark, -5 V) ve boşluk



(space, +14 V) mantık düzeylerini gösteren, sırasıyla 1270 Hz ve 1070 Hz'lik iki ayrı taşıyıcı frekanslarından birine sahip bir sinyal alır. Sinyal girişte görüldüğünde, döngü giriş frekansına kilitlenir ve çıkıştaki ilgili dc kaymasına sahip iki olası frekans arasından girişi izler.




(a)

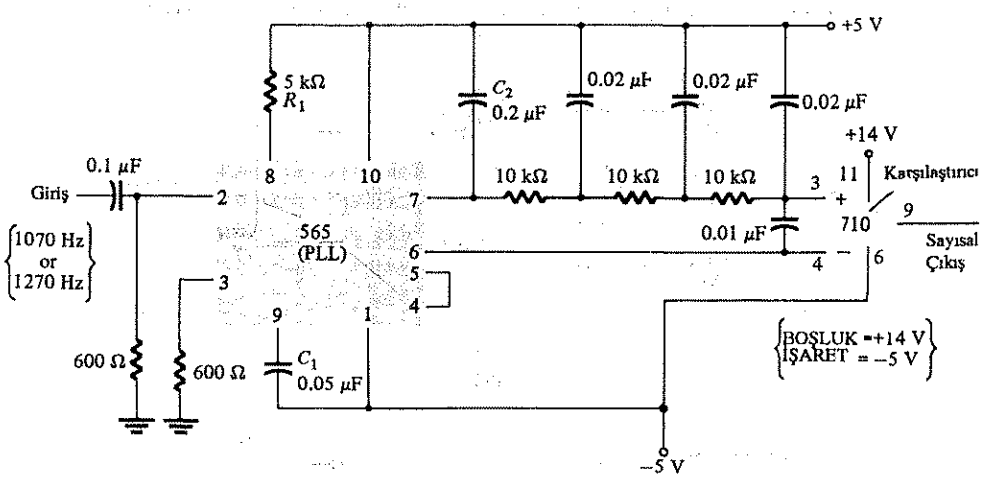



(b)

Şekil 17.27 Frekans sentezleyici: (a) blok diyagramı; (b) 565 PLL devresi ile gerçekleştirilmesi.

$C$ merdiven filtresi ($C$ = 0.02 μF ve $R$ = 10 kΩ elemanlarına sahip üç katlı), toplam frekans bileşenini gidermek (ortadan kaldırmak) için kullanılır. Çıkıştaki (7 nolu bacak üzerindeki) dc gerilim düzeyi, 6 nolu bacaktakiyle aynı yapmak için, serbest çalışma fre-

kansı $R_1$ ile ayarlanır. Ardından 1070 Hz frekansındaki giriş, kod çözücü çıkış gerilimini daha pozitif bir gerilim düzeyine çekerek, sayısal çıkışı yüksek (boşluk veya +14 V) düzeye çıkaracaktır. 1270 Hz'lik giriş ise, buna karşılık olarak 565 dc girişini sayısal çıkışla daha az pozitife çekerek alçak (işaret veya -5 V) düzeye düşecektir.



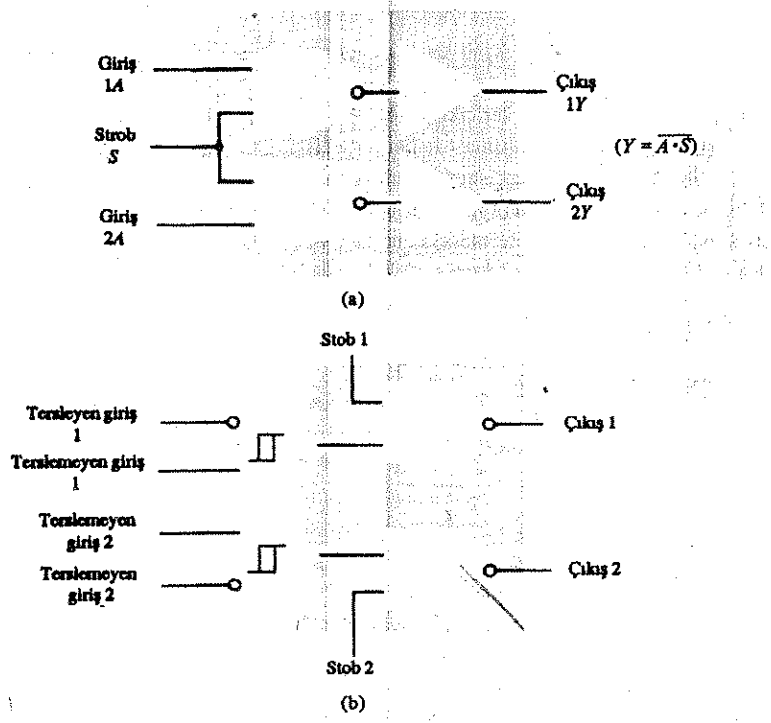

Şekil 17.28 565 PLL devresinin bir FSK kod çözücüsü olarak bağlanması.

## 17.7 ARABİRİM KURMA

Farklı tip devrelerin, farklı analog veya sayısal birimlerin ve girişlerin veya yüklerin diğer elektronik devrelere bağlanması bir tür arabirim kurmayı gerektirir. Arabirim devreleri, sürücü veya alıcı birimleri olarak sınıflandırılabilir. Alıcı temelde, giriş sinyalini alır ve giriş sinyalinin yükünü en aza indirecek bir yüksek giriş empedansı gösterir. Bir sürücü devre ise, bir dizi yükü veya röleler, göstergeler, güç birimleri gibi devreleri çalıştırmak için uygun gerilim veya akım düzeylerine sahip bir çıkış sinyali üretir. Ayrıca bu giriş veya çıkışlar, strob ile belirlenen özel zaman aralıkları süresince arabirim sinyal bağlantısı sağlayan bir stroblama da gerektirebilir.

Şekil 17.29a'daki devre, bir çift hat sürücüsünü göstermektedir; burada her bir sürücü, TTL sinyallerini alabilen bir girişe ve TTL, DTL veya MOS elemanlarını sürebilen bir çıkışa sahiptir. Çoğu durumda belli bir tip devreden (TTL, DTL, ECL, MOS) sinyal almak ve sinyali diğer farklı bir tip devreye göndermek için arabirim gerekir. Giriş ve çıkış sinyali arasındaki ilişki, arabirimin terslemeyen birim veya tersleyen birim olarak kullanılabilmesini mümkün kılar. Tüm bu arabirim devreleri veya bu düzenlemeler gereklidir ve entegre devreler halinde satılmaktadır.

Şekil 17.29b'deki devre, hem tersleyen hem de terslemeyen girişi bulunan çift hatlı bir alıcıdır; böylece iki çalışma modundan biri seçilebilmektedir. Örneğin bir giriş sinyalinin tersleyen girişe bağlanması, alıcı birimden terslenmiş bir çıkış elde edilmesini sağlar. Girişin terslemeyen girişe bağlanması ise aynı arabirimi sağlayacak, ancak bu kez elde edilen çıkış, alınan sinyalle aynı polariteye sahip olacaktır. Şekil 17.29'daki gibi hem sürücü ve alıcı devrelerin kullanılması durumunda çıkışlar, sadece strob sinyali mevcutken (örneğimizdeki devrelerde yüksek düzeydeyken) görülecektir.




Şekil 17.29 Arabirim devreleri: (a) çift-sıralı sürücüler (SN 75150); (b) çift-sıralı alıcılar (SN 75152).

Bir diğer önemli arabirim türü, sayısal bir sistemin çeşitli uçları arasında sinyal bağlantısı yapmak için kullanılır. Teletayp, monitör, kart okuyucu veya yazıcı gibi cihazlardan gelen sinyaller genellikle bir dizi sinyal biçiminden birine sahiptir. EAI elektronik endüstrisinin en popüler standardı RS-232C olarak anılmaktadır. Bu standart için beklenen sinyal koşullarının bütün ayrıntıları, burada özetle -12 V ve +12 V gerilim düzeylerine karşılık gelen işareti (mantıksal 1) ve boşluğu (mantıksal 0) temsil eden ikili sinyaller olarak ifade edilebilir. TTL devreler, işaret için +5 V, boşluk için ise 0 V ile tanımlanan sinyallerle çalışır. Bazen teletayp birimleri akım döngü sinyalleriyle çalışacak şekilde bağlanır; bu durumda 20 mA, işareti ve

akımın olmayışı da boşluğu gösterir. Bu farklı sinyal türleri belli bir ucun girişinde veya çıkışında görülebildiğinden, bir sinyal türünden diğerine dönüşüm yapmak için çeşitli arabirim devreleri gerekmektedir. Aşağıda bazı popüler arabirim örnekleri verilmiştir.

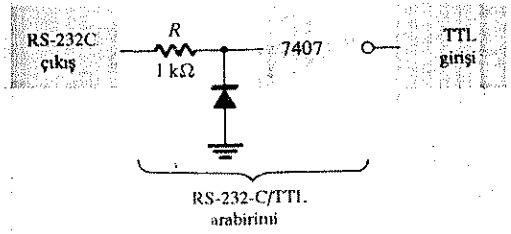
Şekil 17.30a'da, akım döngüsü, RS-232C ve TTL sinyalleri için tanımlanan işaret ve boşluk durumlarını gösterilmektedir.

### RS-232C/TTL Dönüştürücü

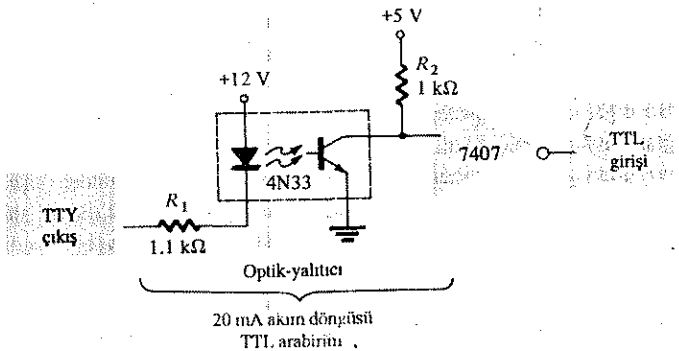
RS-232C ile tanımlanan bir çıkışa sahip bir birimin, TTL sinyal düzeyleriyle çalışan başka bir birimde çalışması halinde, Şekil 17.30b'deki arabirim devresi kullanılabilir. Sürücüden gelen işaret (mark) çıkışı (-12 V), diyot tarafından kırpılır, böylece tersleyici devresine uygulanan giriş 0 V civarında olur, bu da +5 V'luk bir çıkış veya TTL düzey işareti (mark) oluşturur. +12 V düzeyindeki boşluk çıkışı, 0 V boşluk (TTL) için tersleyici çıkışını alçak düzeye çeker.

| | Akım Döngüsü | RS-232-C | TTL |
|---|---|---|---|
| İŞARET | 20 mA | −12 V | +5 V |
| BOŞLUK | 0 mA | +12 V | 0 V |

(a)




(b)

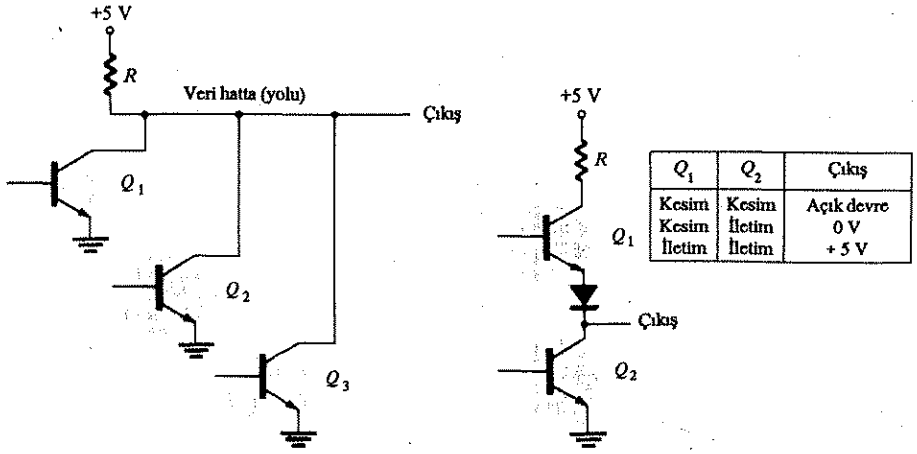



Şekil 17.30 Arabirim sinyal standartları ve dönüştürme devreleri.



Arabirimlere bir başka örnek, Şekil 17.30c'de gösterildiği gibi, akım döngü girişi ile TTL arasına konan arabirimdir. Teletayp'ın (TTY) çıkış hattından 20 mA'lık akım çekildiği zaman giriş işareti oluşur. Bu akım, daha sonra çıkış transistörünü iletime sokan bir optik yalıtıcının diyot elemanından geçer. Tersleyiciye uygulanan ve alçak düzeye giden giriş, TTL girişinde +15 V'luk bir sinyal olarak ortaya çıkar, böylece teletayptan gelen işaret, TTL girişine işaret uygulanmasına neden olur. Teletayp akım döngüsünden gelen bir boşluk (space), hiç bir akım sağlamaz; dolayısıyla optik yalıtıcı transistör kesimde kalır ve tersleyici çıkışı, TTL boşluk (space) sinyali olan 0 V olur.

Diğer arabirim devresi türleri de incelenebilir; Şekil 17.31'deki devreler sadece birkaç örnektir. Sayısal sinyallere arabirim kurmanın başka bir yolu da açık kollektör çıkışı ve üç durumlu tampon çıkışları kullanmaktır. Başka elektronik elemanlara bağlı olmayan bir transistörün kollektöründen sinyal çıkışı yapıldığı zaman (bakınız Şekil 17.31) bu çıkış bir açık kollektördür. Bu da bir dizi sinyalin aynı sinyal iletkenine veya sinyal yoluna bağlanmasını mümkün kılar. Böylece iletime geçen herhangi bir transistör, bir alçak çıkış durumu sağlarken, kesimdeki diğer bütün transistörler yüksek bir çıkış sağlar.




| $Q_1$ | $Q_2$ | Çıkış |
|---|---|---|
| Kesim | Kesim | Açık devre |
| Kesim | İletim | 0 V |
| İletim | İletim | +5 V |

Şekil 17.31 Veri hatlarına bağlantılar: (a) açık kollektör çıkışı; (b) üç-durumlu çıkış.

## PROBLEMLER

§ 17.2

1. Eksi giriş ucuna giriş sinyali ve artı giriş ucuna +5 V'luk referans bağlı ±15 V'luk kaynaklarla çalışan 741 işlemsel yükseltecinin şemasını çizin. Uç bağlantılarını gösterin.

2. Girişi 10 V rms alarak, problem 1'deki devrenin dalga şekillerini çizin.

3. 3 nolu bacağına 10 V rms giriş ve 2 nolu bacağına toprak uygulanan 311 işlemsel yükseltecinin bağlantı şemasını çizin.

4. ± 12 V'luk bir kaynak kullanılmış ve çıkış, 10 kΩ'luk direnç üzerinden pozitif kaynağa bağlanmıştır. Giriş ve çıkış dalga şekillerini kabataslak çizin.

5. Girişe 10 V rms uygulandığını kabul ederek Şekil 17.7'deki devrenin çalışmasını anlatın.

6. ± 12 V'luk kaynaklarla 339 karşılaştırıcı katı kullanarak kurulan bir sıfır geçiş dedektörünün devre şemasını çizin.

7. Problem 6'daki devrenin, eksi girişine 10 V rms'lik bir giriş uygulandığı ve artı giriş topraklandığı taktirde oluşacak çıkış dalga şekillerini çizin.

8. Şekil 17.11'deki devrede, 7.5 kΩ ve 8.2 kΩ direnç değerlerinin yerine 6.2 kΩ kullanılması halinde pencere dedeksiyon devresinin nasıl çalışacağını anlatın.

§ 17.3

9. 15 kΩ ve 30 kΩ'luk direnç değerleri kullanarak yapılan üç girişli bir merdiven devresi çizin.

10. 16 V'luk bir referans gerilimi için, girişi 110 V alarak Problem 9'daki devrenin çıkışını hesaplayın.

11. 10 V'luk referans gerilimi ile 12 katlı merdiven devresinde olabilecek gerilim çözünürlüğünün değeri nedir?

12. Çift eğimli dönüştürmenin sabit zaman aralığı ve sayım aralığı esnasında neler oluştuğunu anlatın.

13. A/D (analog/sayısal) dönüştürücünün çıkışı 12 katlı sayısal bir sayıcı ise sayım adımı kaç olur?

14. 2 MHz'lik saat hızında çalışan 12 katlı sayıcı kullanıldığında gerçekleşecek en büyük sayım aralığı ne kadardır?



§ 17.4

15. 100 kHz'de çalışması için kararsız bir mültivibratör devresi bağlanan 555 zamanlayıcıyı kabataslak çizin. $R_A = R_B = 7.5$ kΩ ise gerekli $C$ kondansatör değerini hesaplayın.

16. 25 μs'lik bir süre için $R_A = 7.5$ kΩ kullanarak bir tek darbe olarak kullanılan 555 zamanlayıcısını çizin. Gereken $C$ kondansatör değerini belirleyin.

17. Girişin 10 kHz saat ile tetiklendiğini varsayarak Problem 16'daki gibi tek darbeli çalışmanın giriş ve çıkış dalga şekillerini kabataslak çizin.

§ 17.5

18. $R_1 = 4.7$ kΩ, $R_2 = 1.8$ kΩ, $R_3 = 11$ kΩ ve $C_1 = 0.001$ μF için Şekil 17.22'deki gibi bir 566 kullanılan VCO'nun merkez frekansını hesaplayın.

19. $C_1 = 0.001$ μF için Şekil 17.23'deki devrenin frekans aralığı ne olur?

20. 100 kHz'lik çıkış elde etmek için Şekil 17.22'deki devrede ihtiyaç duyulan kondansatörün değerini hesaplayın.

§ 17.6

21. $R_1 = 4.7$ kΩ ve $C_1 = 0.001$ μF alarak Şekil 17.26b'deki devre için VCO'nun serbest çalışma frekansını hesaplayın.

22. 100 kHz'lik bir merkez frekansı elde etmek için Şekil 17.26b'deki devrede gereken $C_1$ kondansatörünün değeri nedir?

23. $R_1 = 4.7$ kΩ ve $C_1 = 0.001$ μF alınırsa Şekil 17.26b'deki PLL devresinin kilitleme aralığı ne olur?

§ 17.7

24. Akım döngüsü ve RS-232C arabirimleri için sinyal durumlarını açıklayın.

25. Veri yolu (data bus) nedir?

26. Açık kollektörlü ve üç-durumlu çıkışlar arasındaki fark nedir?

# 18

# Geribeslemeli Yükselteçler ve Osilatör Devreleri

## 18.1 GERİBESLEME KAVRAMLARI

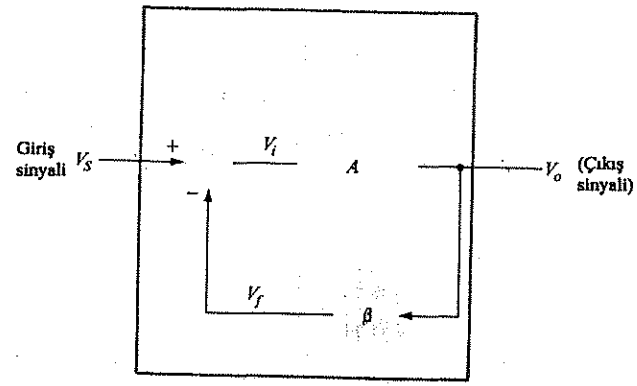
5. ve 7. Bölümlerde dc öngerilim kararlılığı incelenirken geribeslemeden söz etmiştik. Dc öngerilim kararlığının iyileştirilmesi için devre tasarımında yükselteç kazancından özveride bulunmuştuk. Devre tasarımında kararlılık için kazançtan özveride bulunduğumuzu söyleyebiliriz. Bu tür özveriler, mühendislik tasarımında görülen tipik uzlaşmalardır. Örneğin, *negatif* gerilim geribeslemesi kullanılırsa devre, çıkış geriliminin bir kısmı tekrar girişe verilecek şekilde tasarlanabilir, bu da devrenin toplam gerilim kazancını azaltır. Ancak bu kazanç kaybına karşılık yüksek bir giriş empedansı, düşük bir çıkış empedansı, daha kararlı bir yükselteç kazancı veya daha yüksek bir kesim frekansı elde etmek mümkündür.

Ancak uygulanan giriş sinyaline yardımcı olmak veya katkıda bulunmak için geribesleme sinyalinin bağlanması halinde *pozitif* bir geribesleme ortaya çıkar; ki bu da devreyi, bir osilatör olarak çalışmaya götürebilir.

Tipik bir geribesleme bağlantısı Şekil 18.1'de gösterilmiştir. $V_s$ giriş sinyali, bir karıştırma devresine uygulanır ve bu arada $V_f$ geribesleme sinyali ile birleştirilir. Bu sinyallerin farkı olan $V_i$, daha sonra yükseltece giriş gerilimi olarak uygulanır. $V_o$ yükselteç çıkışının bir kısmı, çıkışın bir kısmını giriş karıştırıcı (mikser) devresine geribesleme sinyali olarak uygulayan geribesleme devresine ($\beta$) bağlanır.

Yükseltecin toplam kazancı, bu *negatif* geribeslemeyle azaltılır (geribesleme sinyali, giriş sinyaliyle ters polaritededir). Bu kazanç azalmasına karşılık olarak, aşağıdaki türden çeşitli iyileşmeler sağlanabilir:






Geribeslemeli yükselteç

Şekil 18.1 Geribeslemeli yükseltecin basit blok diyagramı.

1. Daha yüksek giriş empedansı
2. Daha iyi kararlı gerilim kazancı
3. Daha iyi frekans tepkisi
4. Daha fazla doğrusal çalışma
5. Daha küçük çıkış empedansı
6. Daha az gürültü

## 18.2 GERİBESLEME BAĞLANTI TÜRLERİ

Geribesleme sinyalini bağlamanın dört temel yolu vardır. Hem gerilim hem de akım, girişe seri ya da paralel olarak uygulanabilir. Özellikle,

1. Seri-gerilim geribeslemesi (Şekil 18.2a)
2. Paralel-gerilim geribeslemesi (Şekil 18.2b)
3. Seri-akım geri beslemesi (Şekil 18.2c)
4. Paralel-akım geribeslemesi (Şekil 18.2d) söz konusu olabilir.

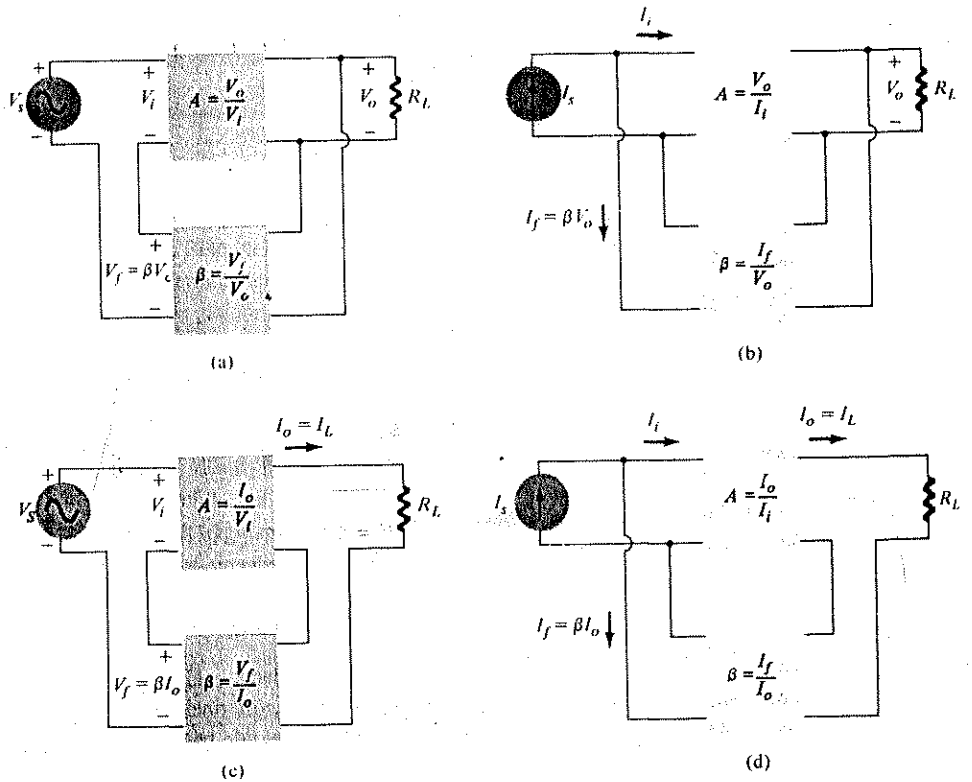
Yukarıdaki listede *gerilim*, geribesleme devresine giriş olarak bağlanan çıkış gerilimini, *akım*, geribesleme devresinden akan çıkış akımını göstermektedir. Seri terimi, geribesleme sinyalinin, giriş sinyal gerilimi ile *seri* şekilde bağlandığını, paralel ise geribesleme sinyalinin giriş akım kaynağına *paralel* bağlandığını gösterir.

Seri geribesleme bağlantıları, giriş direncini *yükseltme*, paralel geribesleme bağlantıları ise giriş direncini düşürme eğilimi gösterir. Gerilim geribeslemesi çıkış em-

pedansını düşürür, akım geribeslemesi ise çıkış empedansını *yükseltir*. Tipik olarak, kaskat bağlı yükselteçlerin çoğunda yüksek giriş ve alçak çıkış empedansı arzu edilir. Bunların her ikisi de gerilim seri geribesleme bağlantısı kullanılarak sağlanır. Dolayısıyla ilk önce bu yükselteç bağlantısı üzerinde duracağız.

## Geribeslemeli Kazanç

Bu kısımda Şekil 18.2'deki geribeslemeli devre bağlantılarının her birinin kazancını inceleyeceğiz. Geribeslemesiz kazanç $A$, yükselteç katının kazancıdır. Geribesleme ($\beta$) durumunda, aşağıda ayrıntıları verildiği gibi, devresinin toplam kazancı ($1 + \beta A$) faktörü kadar azalacaktır. Şekil 18.2'deki devrenin; kazanç, geribesleme faktörü ve geribeslemeli kazancı Tablo 18.1'de özetlenmiştir.




Şekil 18.2 Geribeslemeli yükselteçlerin bağlantı türleri: (a) seri-gerilim geribeslemesi, $A_f = V_o/V_s$; (b) paralel-gerilim geribeslemesi, $A_f = V_o/I_s$; (c) seri-akım geribeslemesi, $A_f = I_o/V_s$; (d) paralel-akım geribeslemesi, $A_f = I_o/I_s$





Seri gerilim geribesleme bağlantısı Şekil 18.2a'da gösterilmiştir; burada çıkış geriliminin bir kısmı seri olarak tekrar giriş sinyaline beslenir, bu da toplam kazancın azalmasına neden olur. Geribesleme yoksa ($V_f = 0$), yükselteç katının gerilim kazancı,

$$A = \frac{V_o}{V_s} = \frac{V_o}{V_i} \tag{18.1}$$

$V_f$ gibi bir geribesleme sinyalinin girişe seri bağlanması halinde

$$V_i = V_s - V_f \tag{18.2}$$

olur.

TABLO 18.1 Şekil 18.2'deki geribesleme türleri için Kazanç, Geribesleme ve Geribeslemeli Kazanç ifadeleri

| | | Seri-Gerilim | Paralel-Gerilim | Seri-Akım | Paralel-Gerilim |
|---|---|---|---|---|---|
| Geribeslemesiz kazanç | $A$ | $\frac{V_o}{V_i}$ | $\frac{V_o}{I_i}$ | $\frac{I_o}{V_i}$ | $\frac{I_o}{I_i}$ |
| Geribesleme | $\beta$ | $\frac{V_f}{V_o}$ | $\frac{I_f}{V_o}$ | $\frac{V_f}{I_o}$ | $\frac{I_f}{I_o}$ |
| Geribeslemeli kazanç | $A_f$ | $\frac{V_o}{V_s}$ | $\frac{V_o}{I_s}$ | $\frac{I_o}{V_s}$ | $\frac{I_o}{I_s}$ |

$$V_o = AV_i = A(V_s - V_f) = AV_s - AV_f = AV_s - A(\beta V_o)$$

olduğu için

$$(1 + \beta A)\, V_o = AV_s$$

böylece geribeslemeli toplam gerilim kazancı

$$A_f = \frac{V_o}{V_s} = \frac{A}{1 + \beta A} \tag{18.3}$$

(18.3) denklemi, geribeslemeli kazancın, ($1 + \beta A$) faktörü kadar azalan yükselteç kazancı olduğunu gösterir. Bu faktörün ayrıca diğer devre özelliklerinin yanı sıra giriş ve çıkış empedansını da etkilediğini göreceğiz.

## PARALEL-GERİLİM GERİBESLEMESİ

18.2b'deki devre için geribeslemeli kazanç;

$$A_f = \frac{V_o}{I_s} = \frac{AI_i}{I_i + I_f} = \frac{AI_i}{I_i + \beta V_o} = \frac{AI_i}{I_i + \beta A I_i}$$

$$= \frac{A}{1 + \beta A}$$

### Geribeslemeli Giriş Empedansı

## SERİ GERİBESLEME

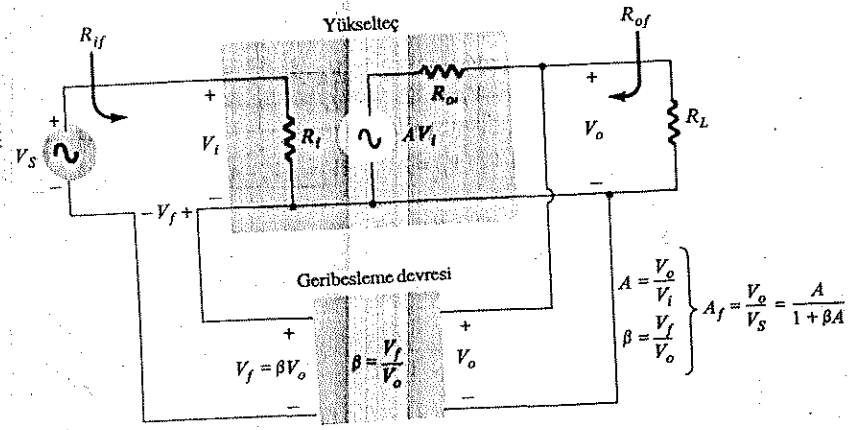
Daha ayrıntılı bir seri geribesleme bağlantısı Şekil 18.3'de gösterilmiştir. Giriş empedansı şu şekilde bulunabilir:

$$I_i = \frac{V_i}{Z_i} = \frac{V_s - V_f}{Z_i} = \frac{V_s - \beta V_o}{Z_i} = \frac{V_s - \beta A V_i}{Z_i}$$

$$I_i Z_i = V_s - \beta A V_i$$

$$V_s = I_i Z_i + \beta A V_i = I_i Z_i + \beta A I_i Z_i$$

$$Z_{if} = \frac{V_s}{I_i} = Z_i + (\beta A) Z_i = Z_i(1 + \beta A)$$




Şekil 18.3 Seri-gerilim geribesleme bağlantısı.



Seri geribeslemeli giriş empedansı, $(1 + \beta A)$ ile çarpılan geribeslemesiz giriş empedansı değeri olarak görülebilir ve hem seri-gerilim (Şekil 18.2a), hem de seri-akım (şekil 18.2c) düzenlemeleri için geçerlidir.

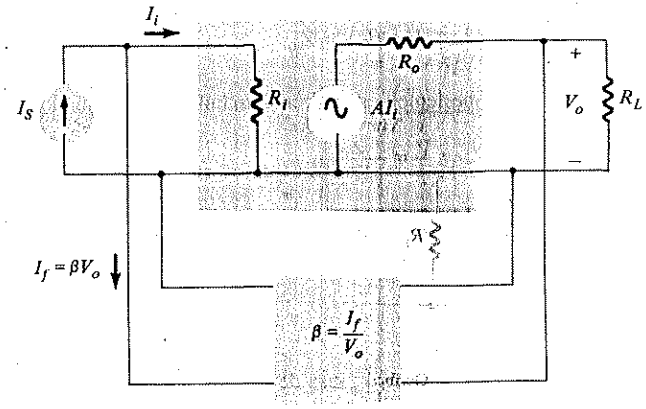
## PARALEL GERİBESLEME

Daha ayrıntılı bir paralel geribesleme bağlantısı Şekil 18.4'de gösterilmiştir. Giriş empedansı şöyle bulunabilir:

$$Z_{if} = \frac{V_i}{I_s} = \frac{V_i}{I_i + I_f} = \frac{V_i}{I_i + \beta V_o}$$

$$= \frac{V_i / I_i}{I_i / I_i + \beta V_o / I_i}$$

$$= \frac{Z_i}{1 + \beta A} \qquad (18.5)$$




Şekil 18.4 Paralel-gerilim geribesleme bağlantısı.

Giriş empedansındaki bu azalma, hem Şekil 18.2b'deki paralel gerilim bağlantısı hem de Şekil 18.2d'deki paralel akım bağlantısı için geçerlidir.

### Geribeslemeli Çıkış Empedansı

Şekil 18.2'deki bağlantılarda çıkış empedansı, gerilim ya da akım geribeslemesinden hangisinin kullanıldığına bağlıdır. Gerilim geribeslemesinde çıkış empedansı azalırken, akım geribeslemesi çıkış empedansını artar.

### GERİLİM GERİBESLEMESİ

Şekil 18.3'deki seri gerilim geribesleme devresi, geribeslemeli çıkış empedansını bulabilmeye yetecek kadar devre ayrıntısı içermektedir. Çıkış empedansı; $V_s$, kısa devre olmak üzere ($V_s = 0$), $I$ akımı akıtacak şekilde $V$ gerilimi uygulanarak bulunur. Bu durumda $V$ gerilimi:

$$V = IZ_o + AV_i$$

$V_s = 0$ için $\quad V_i = -V_f$

böylece $\quad V = IZ_o - AV_f = IZ_o - A(\beta V)$

Denklemin

$$V + \beta AV = IZ_o$$

şeklinde tekrar yazılması, geribeslemeli çıkış direncinin bulunmasını mümkün kılar:

$$Z_{of} = \frac{V}{I} = \frac{Z_o}{1 + \beta A} \tag{18.6}$$

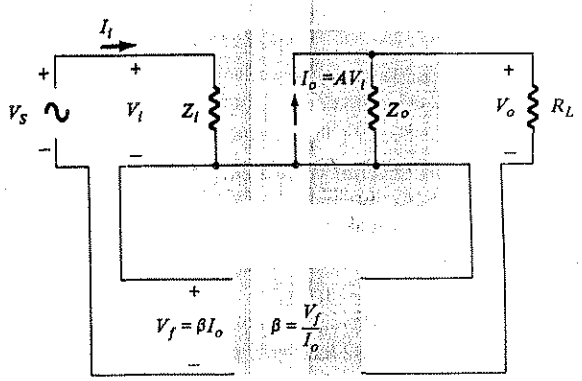
(18.6) denklemi, gerilim geribeslemeli durumda çıkış empedansının, geribeslemesiz çıkış empedansından $(1 + \beta A)$ çarpanı kadar az olduğunu gösterir.

### AKIM GERİBESLEMESİ

Akım geribeslemeli çıkış empedansı, $V_s$ kısa devreyken, $I$ akımı akıtacak şekilde $V$ sinyali uygulanarak bulunabilir; burada $V$'nin $I$'ya oranı çıkış empedansını verir. Şekil 18.5, seri akım geribesleme bağlantısını daha ayrıntılı göstermektedir. Şekil 18.5'teki seri akım bağlantısının çıkış kısmı için, oluşacak çıkış empedansı aşağıdaki gibi bulunur. $V_s = 0$ alınarak:

$$V_i = V_f$$






Şekil 18.5 Seri-akım geribesleme bağlantısı.

$$I = \frac{V}{Z_o} - AV_i$$

$$= \frac{V}{Z_o} - AV_f = \frac{V}{Z_o} - A\beta I$$

$$Z_o (1 + \beta A)\, I = V$$

$$Z_{of} = \frac{V}{I} = Z_o (1 + \beta A) \tag{18.7}$$

Geribeslemenin giriş ve çıkış empedansı üzerindeki etkileri, Tablo 18.2'de özet olarak verilmiştir.

TABLO 18.3 Geribeslemesinin Giriş ve Çıkış Empedanslarına Etkisi

| | Seri-Gerilim | Seri-Akım | Paralel-Gerilim | Paralel-Akım |
|---|---|---|---|---|
| $Z_{if}$ | $Z_i (1 + \beta A)$ (artar) | $Z_i (1 + \beta A)$ (artar) | $\frac{Z_i}{1 + \beta A}$ (azalır) | $\frac{Z_i}{1 + \beta A}$ (azalır) |
| $Z_{of}$ | $\frac{Z_o}{1 + \beta A}$ (azalır) | $Z_o (1 + \beta A)$ (artar) | $\frac{Z_o}{1 + \beta A}$ (azalır) | $Z_o (1 + \beta A)$ (artar) |

ÖRNEK 18.1

(a) $\beta = -0.1$ ve (b) $\beta = -0.5$ geribeslemesi için, $A = -100$, $R_i = 10\ \text{k}\Omega$, $R_o = 20\ \text{k}\Omega$ değerlerine sahip seri gerilim geribeslemeli gerilim kazancını, giriş ve çıkış empedansını hesaplayın.

Çözüm:

(18.3), (18.5) ve (18.7) denklemlerini kullanarak,

(a) $$A_f = \frac{A}{1+\beta A} = \frac{-100}{1+(-0.1)(-100)} = \frac{-100}{11} = -9.09$$

$$Z_{if} = Z_i(1+\beta A) = 10\ \text{k}\Omega\ (11) = 110\ \text{k}\Omega$$

$$Z_{of} = \frac{Z_o}{1+\beta A} = \frac{20 \times 10^3}{51} = 1.82\ \text{k}\Omega$$

b) $$A_f = \frac{A}{1+\beta A} = \frac{-100}{1+(0.5)(100)} = \frac{-100}{51} = -1.96$$

$$Z_{if} = Z_i\,(1+\beta A) = 10\ \text{k}\Omega(51) = 510\ \text{k}\Omega$$

$$Z_{of} = \frac{Z}{1+\beta A} = \frac{20 \times 10^3}{51} = 392.16\ \Omega$$

Örnek 18.1'den, daha iyi bir giriş ve çıkış empedansı için kazançtan özveride bulunulması gerektiğini görmekteyiz. gösterir. Kazancın 11'de bir oranında azaltılmasına (100'den 9.09'a) karşılık, çıkış direnci de 11'de bir oranında azalmış ve giriş direnci 11 kat artmıştır. Kazancın 51 kat düşürülmesi, sadece 2'lik bir kazanç sağlar, ancak bu, aynı artan bir giriş direnciyle (500 kΩ'dan fazla) ve 20 kΩ'dan 400 Ω'un altına düşen bir çıkış direnciyle sonuçlanır. Geribesleme, tasarımcıya, diğer devre özellikleri iyileştirmek adına, mevcut gerilim kazancının bir kısmından vazgeçme imkanı verir.

## Frekans Bozulmasının Azaltılması

$\beta A >> 1$'e sahip negatif geribeslemeli bir yükselteçte geribeslemeli kazanç $A_f \cong 1/\beta$'dır. Buradan, geribesleme devresinin tamamen dirençlerden yapılmış olması halinde temel yükselteç kazancı frekansa bağımlı olsa bile, geribeslemeli kazancın frekansa bağlı olmadığı sonucu çıkar. Pratikte frekansa bağlı olarak değişen yükselteç kazancı nedeniyle ortaya çıkan frekans bozulması, negatif gerilim geribeslemeli bir yükselteç devresinde önemli ölçüde azalır.



## Gürültü ve Doğrusal Olmayan Bozulmanın Azaltılması

Sinyal geribeslemesi, gürültü sinyalinin (güç kaynağı vınlaması gibi) ve doğrusal olmayan bozulmanın miktarını azaltma eğilimi gösterir. $(1 + \beta A)$ faktörü, hem giriş gürültüsünü hem de sonuçta ortaya çıkan doğrusal-olmayan bozulmayı önemli ölçüde azaltarak belirgin bir iyileşme sağlar. Ancak toplam kazancın da azaldığını belirtmek gerekir (bu, devrenin verimini artırmak için ödenmesi gereken bedeldir). Kazancı, geribeslemesiz kazanç düzeyine çıkarmak için ilave katların kullanılması halinde, bu ilave katın/katların, sisteme, geribesleme yükseltecinin azalttığı kadar gürültü ekleyebileceği bilinmelidir. Daha yüksek bir kazanç ve daha az gürültü üretecek şekilde geribeslemeli yükselteç devresinin kazancını yeniden ayarlamak suretiyle bu problem bir ölçüde hafifletilebilir.

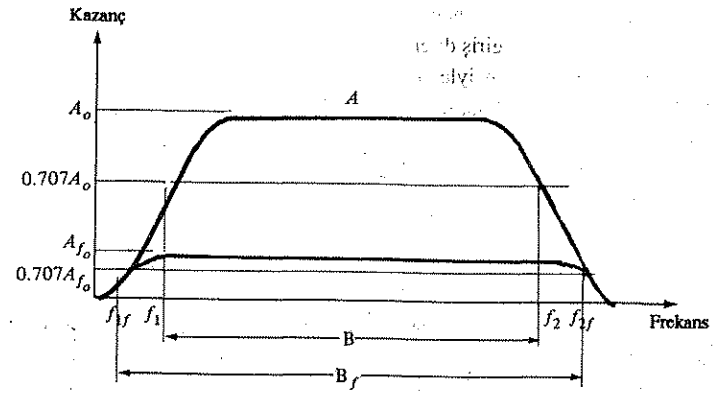
## Negatif Geribeslemenin Kazanç ve Bant Genişliği Üzerindeki Etkisi

(18.3) denkleminde negatif geribeslemeli toplam kazancın

$$A_f = \frac{A}{1+\beta A} \cong \frac{A}{\beta A} = \frac{1}{\beta} \quad \text{için } \beta A >> 1$$

olduğu gösterilmişti. $\beta A >> 1$ olduğu sürece toplam kazanç yaklaşık olarak $1/\beta$ kadardır. Pratik bir yükselteçte (tek bir alçak ve yüksek frekans kırılma noktasına sahip), aktif eleman ve devre kapasitanslarından dolayı, yüksek frekanslarda açık-çevrim kazancının düştüğünü kavramak gerekir. Kondansatörle bağlı yükselteç katlarında kazanç, alçak frekanslarda da düşebilir. Açık çevrim kazancı $A$, yeteri kadar azaldığı ve $\beta A$ çarpanı 1'den çok büyük olmadığı zaman, (18.3) denkleminin sonucu, yani $A_f = 1/\beta$ ifadesi geçerliliğini kaybeder.

Şekil 18.6, negatif geribeslemeli yükseltecin, geribeslemesiz yükselteçten $(B)$ daha büyük bant genişliğine $(B_f)$ sahip olduğunu gösterir. Geribeslemeli yükselteç, daha yüksek üst 3 dB frekansına ve daha düşük alt 3 dB frekansına sahiptir.




Şekil 18.6 Negatif geribeslemenin kazanç ve bantgenişliğine etkisi.

Geribesleme kullanılması, gerilim kazancını azaltmasına rağmen, $B$ ve özellikle üst 3 dB frekansında artış sağlandığını görmek ilginçtir. Aslında kazanç-bant genişliği çarpımı aynı kalır, dolayısıyla temel yükseltecin kazanç-bant genişliği çarpımı, geribeslemeli yükselteçle aynı değere sahip olur. Ne var ki geribeslemeli yükseltecin kazancı düşük olduğu için, net sonuç, bant genişliğini (tipik olarak $f_2 >> f_1$ olduğundan üst 3 dB frekansı için bant genişliğini kullanırız) artırma uğruna kazancın azalmasıdır.

### Geribeslemeli Kazanç Kararlılığı

Kesin kazanç değerini belirleyen $\beta$ çarpanına ek olarak, geribeslemeli yükseltecin kararlılığı ile geribeslemesiz yükseltecin kararlılığı arasında nasıl bir ilişki olduğunu görmek isteriz. (18.3). denkleminin türevini alırsak:

$$\frac{dA_f}{A_f} = \frac{1}{|1 + \beta A|} \frac{dA}{A} \tag{18.8}$$

$$\frac{dA_f}{A_f} \cong \frac{1}{\beta A} \frac{dA}{A} \qquad (\beta A >> 1 \text{ için}) \tag{18.9}$$

Bu, geribesleme kullanıldığı zaman kazançtaki değişmenin $(dA)$, $\beta A$ çarpanı oranında azaldığını göstermektedir.

ÖRNEK 18.2

Kazancı -1000 ve $\beta = -0.1$ olan bir yükseltecin kazancı sıcaklığa bağlı olarak %20 değişiyorsa, geribeslemeli yükseltecin kazancındaki değişimi hesaplayınız.

Çözüm:

(18.9) denklemini kullanarak

$$\frac{dA_f}{A_f} \cong \frac{1}{\beta A} \frac{dA}{A} = \frac{1}{-0.1\,(-1000)} (\%20) = \%0.2$$

elde ederiz. İyileştirme 100 kattır. Böylece, yükseltecin kazancı $A = -1000$'den %20 oranında değişirken, geribeslemeli kazanç yalnızca $A_f = -100$'den %0.2 oranında değişir.

## 18.3 PRATİK GERİBESLEME DEVRELERİ

Aşağıda, geribeslemenin çeşitli bağlantı türleri üzerindeki etkilerini göstermek için pratik geribesleme devrelerine örnekler vereceğiz.



### Seri-Gerilim Geribeslemesi

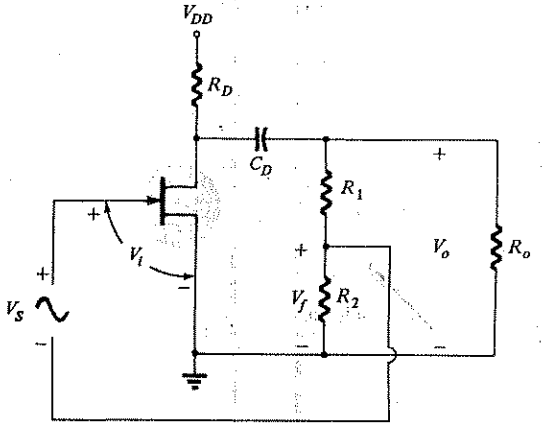
Şekil 18.7'de, seri-gerilim geribeslemeli bir FET'li yükselteç katı gösterilmiştir. Çıkış sinyalinin $(V_o)$ bir kısmı, $R_1$ ve $R_2$ dirençlerinden oluşan bir geribesleme devresi kullanılarak elde edilmiştir. $V_f$ geribesleme gerilimi, $V_s$ kaynak sinyaliyle seri şekilde bağlanmıştır; ikisi arasındaki fark, $V_i$ giriş sinyalini oluşturur.

Geribeslemesiz yükselteç kazancı

$$A = \frac{V_o}{V_i} = -g_m R_L \tag{18.10}$$

Burada $R_L$, aşağıdaki dirençlerin paralelidir:

$$R_L = R_D \,||\, R_o \,||\, (R_1 + R_2) \tag{18.11}$$




Şekil 18.7 Seri-gerilim geribeslemeli FET'li yükselteç katı.

Geribesleme devresi aşağıdaki değere sahip bir geribesleme faktörüne sahiptir:

$$\beta = \frac{V_f}{V_o} = \frac{-R_2}{R_1 + R_2} \tag{18.12}$$

Yukarıdaki $A$ ve $\beta$ değerlerini (18.3) denkleminde yerine koyarsak negatif geribeslemeli kazancı,

$$A_f = \frac{A}{1 + \beta A} = \frac{-g_m R_L}{1 + [R_2 R_L/(R_1 + R_2)]g_m} \tag{18.13}$$

olarak buluruz. $\beta A >> 1$ ise

$$A_f \cong \frac{A}{\beta} = \frac{R_1 + R_2}{R_2} \tag{18.14}$$

ÖRNEK 18.3

Aşağıdaki devre değerlerini kullanarak Şekil 18.7'deki FET'li yükselteç devresi için geribeslemesiz ve geribeslemeli kazancı hesaplayın: $R_1 = 80\ \text{k}\Omega$, $R_2 = 20\ \text{k}\Omega$, $R_o = 10\ \text{k}\Omega$, $R_D = 10\ \text{k}\Omega$ ve $g_m = 4000\ \mu\text{S}$

Çözüm:

$$R_L \cong \frac{R_o R_D}{R_o + R_D} = \frac{10\ \text{k}\Omega\ (10\ \text{k}\Omega)}{10\ \text{k}\Omega + 10\ \text{k}\Omega} = 5\ \text{k}\Omega$$

(Seri bağlı $R_1$ ve $R_2$ dirençlerinin değeri olan 100 kΩ ihmal edilirse)

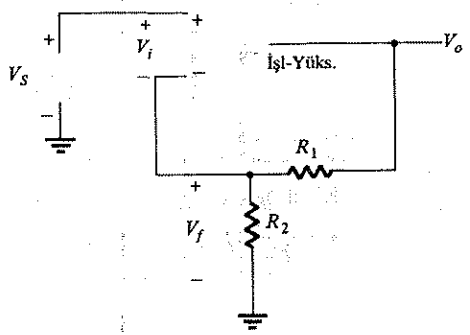
$$A = -g_m R_L = -(4000 \times 10^{-6})(5\ \text{k}\Omega) = \mathbf{-20}$$

Geribesleme faktörü

$$\beta = \frac{-R_2}{R_1 + R_2} = \frac{-20}{80 + 20} = -0.2$$

Geribeslemeli kazanç

$$A_f = \frac{A}{1 + \beta A} = \frac{-20}{1 + (-0.2)\ (-20)} = \frac{-20}{5} = -4$$




Şekil 18.8 Bir işlemsel yükselteç bağlantısındaki seri-gerilim geribeslemesi.

Şekil 18.8, işlemsel yükselteç kullanan seri gerilim geribesleme bağlantısını göstermektedir. İşlemsel yükseltecin geri beslemesiz kazancı $A$,



$$\beta = \frac{-R_2}{R_1 + R_2} \tag{18.15}$$

geribesleme faktörü kadar azalır. .

ÖRNEK 18.4

İşlemsel yükseltecin kazancı $A = -100{,}000$ ve $R_1 = 1.8\ \text{k}\Omega$, $R_2 = 200\ \Omega$ dirençleri için Şekil 18.8'deki yükseltecin kazancını hesaplayın.

Çözüm:

$$\beta = \frac{-R_2}{R_1 + R_2} = \frac{-200}{200\ \Omega + 1.8\ k\Omega} = 0.1$$

$$A_f = \frac{A}{1 + \beta A} = \frac{-100{,}000}{1 + (-0.1)\ (-100{,}000)}$$

$$= \frac{-100{,}000}{10{,}001} = -9.999$$

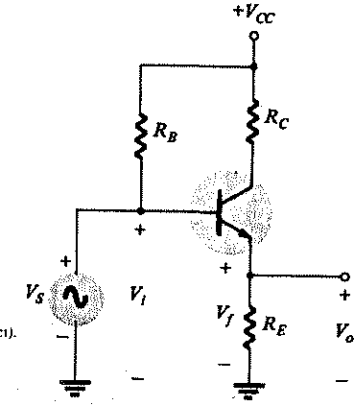
$\beta A >> 1$ olduğu için

$$A_f \cong \frac{1}{\beta} = \frac{1}{-0.1} = -10$$

olduğuna dikkat edin.

Şekil 18.9'daki emetör izleyici devrede, seri gerilim geribeslemesi kullanılmıştır. $V_s$, sinyal gerilimi, $V_i$'de giriş gerilimidir. $V_o$ çıkış gerilimi, aynı zamanda giriş gerilimine seri olarak geri beslenen gerilimdir. Şekil 18.9'da görüldüğü gibi yükselteç, geribeslemeli olarak çalışmaktadır. Geribeslemesiz çalışmada $V_f = 0$'dır, böylece

$$A = \frac{V_o}{V_s} = \frac{h_{fe} I_b R_E}{V_s} = \frac{h_{fe} R_E \left(\frac{V_s}{h_{ie}}\right)}{V_s} = \frac{h_{fe} R_E}{h_{ie}}$$




Seri 18.9 Seri-gerilim geribesleme devresi (emetör izleyici).

ve $$\beta = \frac{V_f}{V_o} = 1$$

Bu durumda geribeslemeli çalışma

$$A_f = \frac{V_o}{V_s} = \frac{A}{1 + \beta A} = \frac{\frac{h_{fe} R_E}{h_{ie}}}{1 + (1)\left(\frac{h_{fe} R_E}{h_{ie}}\right)}$$

$$= \frac{h_{fe} R_E}{h_{ie} + h_{fe} R_E}$$

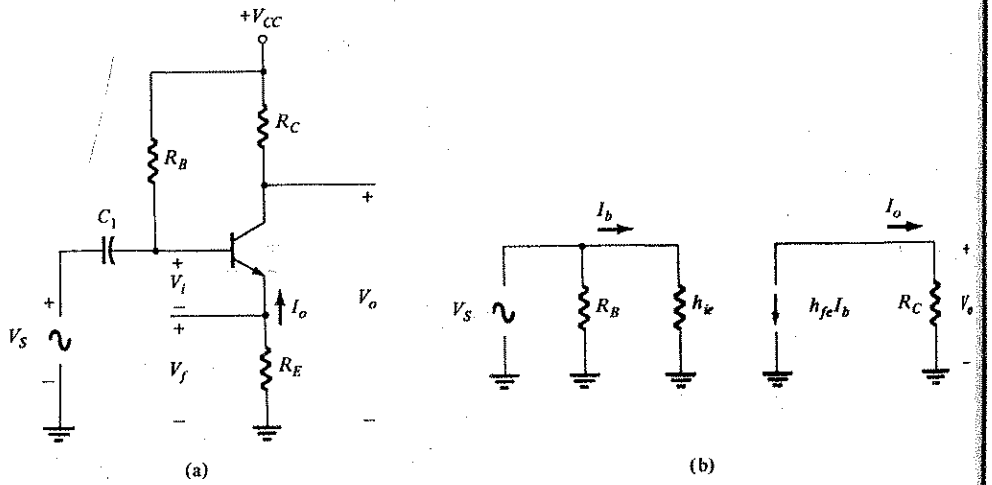
$h_{fe}R_E >> h_{ie}$ için

$$A_f \cong 1$$

## Seri-Akım Geribeslemesi

Bir başka geribesleme tekniği de çıkış akımından ($I_o$) örnek almak ve girişle seri orantılı bir gerilim olarak geri beslemektir. Seri akım geribeslemesi, yükseltecin kazancını kararlı hale getirir, ancak giriş direncini artırır.

Şekil 18.10'da, tek transistörlü bir yükselteç katı gösterilmiştir. Bu katın emetörü köprülenmediği için, bu geribesleme, bir seri-akım geribeslemesidir. $R_E$ direncinden geçen akım, uygulanan kaynak sinyalinin tersi yönünde bir geribesleme gerilimine neden olur; dolayısıyla $V_o$ çıkış gerilimi azalır. Seri akım geribeslemesini ortadan kaldırmak için ya emetör direnci kaldırılmalı ya da (genellikle yapıldığı gibi) kondansatör ile köprülenmelidir.




Şekil 18.10 Seri-akım geribeslemesi için emetör direnci, $R_E$, köprülenmemiş transistörlü yükselteç: (a) yükselteç devresi; (b) geribeslemesiz durum için ac eşdeğer devresi.



### GERİBESLEMESİZ DURUM

Şekil 18.2a'da verilen ve Tablo 18.1'de özetlenen temel formata bakacak olursak:

$$A = \frac{I_o}{V_i} = \frac{-I_b h_{fe}}{I_b h_{ie}} = \frac{-h_{fe}}{h_{ie}} \tag{18.16}$$

$$\beta = \frac{V_f}{I_o} = \frac{-I_o R_E}{I_o} = -R_E \tag{18.17}$$

Giriş ve çıkış empedansları,

$$Z_i = R_B \,||\, h_{ie} \cong h_{ie} \tag{18.18}$$

$$Z_o = R_C \tag{18.19}$$

### GERİBESLEMELİ DURUM

$$A_f = \frac{I_o}{V_s} = \frac{A}{1 + \beta A} = \frac{\frac{-h_{fe}}{h_{ie}}}{1 + (-R_E)\left(\frac{-h_{fe}}{h_{ie}}\right)} \tag{18.20}$$

$$= \frac{-h_{fe}}{h_{ie} + h_{fe} R_E}$$

Giriş ve çıkış empedansı Tablo 18.2'de gösterildiği gibi hesaplanır:

$$Z_{if} = Z_i (1 + \beta A) = h_{ie}\left(1 + \frac{h_{fe} R_E}{h_{ie}}\right) = h_{ie} + h_{fe} R_E \tag{18.21}$$

$$Z_{of} = Z_o (1 + \beta A) = R_C\left(1 + \frac{h_{fe} R_E}{h_{ie}}\right) \tag{18.22}$$

Geribeslemeli kazanç

$$A_f = \frac{V_o}{V_s} = \frac{I_o R_C}{V_s} = \left(\frac{I_o}{V_s}\right) R_C = A_f R_C = \frac{-h_{fe} R_C}{h_{ie} + h_{fe} R_E} \tag{18.23}$$

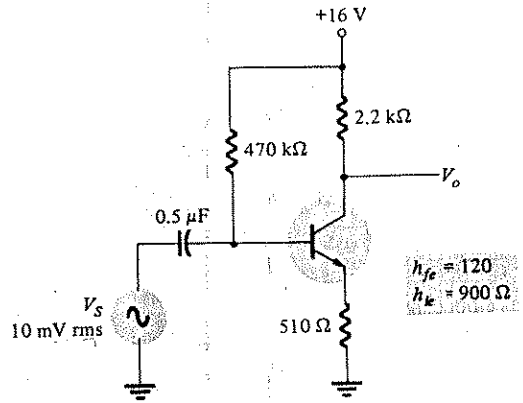
ÖRNEK 18.5

Şekil 18.11'deki devrenin gerilim kazancını hesaplayın.

Çözüm:

Geribeslemesiz, $$A = \frac{I_o}{V_i} = \frac{-h_{fe}}{h_{ie}} = \frac{-120}{900} = -0.1333$$

$$\beta = \frac{V_f}{I_o} = -R_E = -510$$




The factor $(1 + \beta A)$ is then

Şekil 18.11 Örnek 18.5'e ilişkin seri-akım geribeslemeli BJT'li yükselteç.

O halde $(1 + \beta A)$ faktörü:

$$1 + \beta A = 1 + (-0.1333)\,(-510) = 69$$

olur.

Geribeslemeli kazanç:

$$A_f = \frac{I_o}{V_s} = \frac{\left(\frac{1}{A}\right)}{1 + \beta A} = (-0.1333) = -1.93 \times 10^{-3}$$

ve geribeslemeli gerilim kazancı

$$A_{vf} = \frac{V_o}{V_s} = A_f R_C = (-1.93 \times 10^{-3})\,(2.2 \times 10^{3}) = -4.25$$

olarak bulunur.

Geribeslemesiz gerilim kazancının genliği

$$|A_v| = \frac{-R_C}{r_e} = \frac{-2.2 \times 10^{3}}{7.5} = -293.3$$

## Paralel-Gerilim Geribeslemesi

Şekil 18.12a'daki sabit kazançlı işlemsel yükselteç devresi, paralel gerilim geribeslemesi sağlar. Şekil 18.2b ve Tablo 1.8.1 için, ideal işlemsel yükselteç karakteristikleri olan $I_i = 0$, $V_i = 0$ değerlerini alır ve gerilim kazancının sonsuz olduğunu varsayarsak,

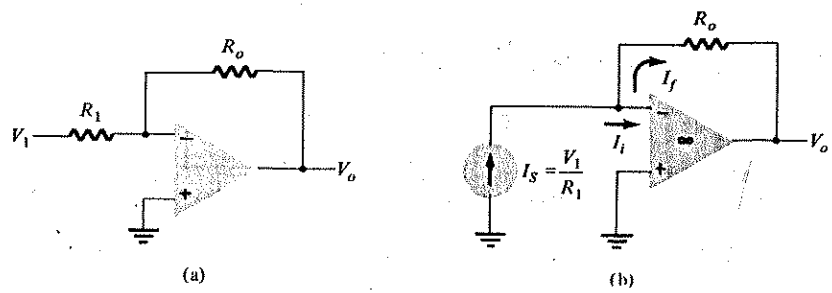
$$A = \frac{V_o}{I_i} = \text{sonsuz} \qquad (18.24)$$



$$\beta = \frac{I_f}{V_o} = \frac{-1}{R_o} \qquad (18.25)$$

elde ederiz. Bu durumda geribeslemeli kazanç:

$$A_f = \frac{V_o}{I_s} = \frac{V_o}{I_i} = \frac{A}{1 + \beta A} = \frac{1}{\beta} = -R_o \qquad (18.26)$$




Şekil 18.12 Paralel-gerilim negatif geribeslemeli yükselteç: (a) sabit-kazançlı devre; (b) eşdeğer devresi.

Bu, bir aktarım direnci kazancıdır. Daha yaygın olan kazanç, geribeslemeli gerilim kazancıdır:

$$A_{vf} = \left(\frac{V_o}{I_s}\right)\left(\frac{I_s}{V_1}\right) = (-R_o)\left(\frac{1}{R_1}\right) = \frac{-R_o}{R_1} \qquad (18.27)$$

Şekil 18.13'deki devre FET kullanan paralel gerilim geribeslemeli bir yükseteçtir. Geribesleme direnci bağlı değilken geribeslemesiz kazanç ($I_s = I_i$), ortak kaynaklı devrenin kazancı ile direncinin çarpımı kadardır.

$$A = \frac{V_o}{I_i} = \left(\frac{V_i}{V_i}\right)\left(\frac{V_o}{I_i}\right) = \left(\frac{V_o}{V_s}\right)\left(\frac{V_s}{I_s}\right) = (-g_m R_D)\, R_S \qquad (18.28)$$

Geribesleme

$$\beta = \frac{I_f}{V_o} = \frac{-1}{R_F} \qquad (18.29)$$

Devrenin geribeslemedeki kazancı

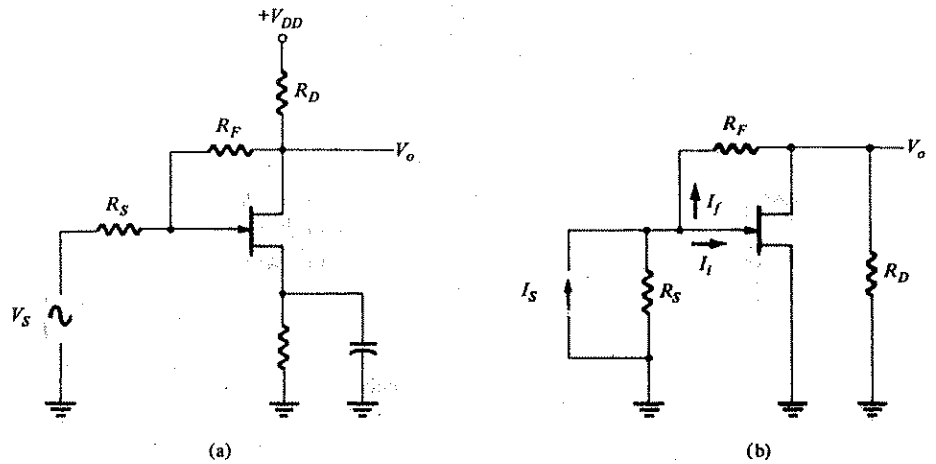
$$A_f = \frac{V_o}{I_s} = \frac{A}{1 + \beta A} = \frac{-g_m R_D R_S}{1 + (-1/R_f)\,(-g_m R_D R_S)} \qquad (18.30)$$

$$= \frac{-g_m R_D R_S R_F}{R_F + g_m R_D R_S}$$

Bu durumda geribeslemeli devrenin gerilim kazancı

$$A_{vf} = \left(\frac{V_o}{I_s}\right)\left(\frac{I_s}{V_s}\right) = \frac{-g_m R_D R_S R_F}{R_F + g_m R_D R_S} \cdot \frac{1}{R_S}$$

$$= \frac{-g_m R_D R_F}{R_F + g_m R_D R_S} = (-g_m R_D)\frac{R_F}{R_F + g_m R_D R_S} \qquad (18.31)$$







Şekil 18.13 FET kullanılarak yapılan paralel-gerilim geribeslemeli yükselteç: (a) devre; (b) eşdeğer devresi.

ÖRNEK 18.6

$g_m = 5$ mS, $R_D = 5.1$ kΩ, $R_S = 1$ kΩ, $R_F = 20$ kΩ değerleri için Şekil 18.13a'daki devrenin geribeslemeli ve geribeslemesiz gerilim kazancını hesaplayın.

Çözüm:

Geribeslemesiz gerilim kazancı,

$$A_v = -g_m R_D = -(5 \times 10^{-3})(5.1 \times 10^3) = -25.5$$

Geribeslemeli durumda kazanç

$$A_{vf} = (-g_m R_D)\frac{R_F}{R_F + g_m R_D R_S}$$

$$= (-25.5)\frac{20 \times 10^3}{(20 \times 10^3) + (5 \times 10^{-3})(5.1 \times 10^3)(1 \times 10^3)}$$

$$= -25.5\,(0.44) = -11.2$$



## 18.4 GERİBESLEMELİ YÜKSELTEÇ-FAZ VE FREKANS

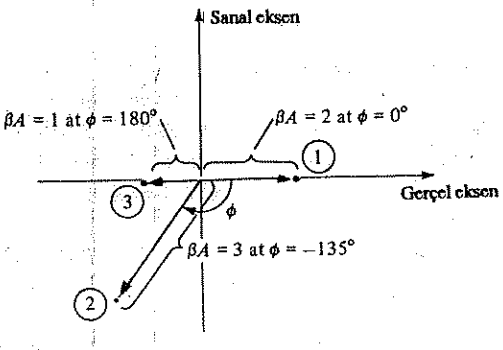
Şimdiye kadar geribesleme sinyalinin giriş sinyaline *karşıt* olduğu geribeslemeli yükseltecin çalışmasını inceledik (negatif geribesleme). Pratik devrelerde bu durum sadece orta frekans çalışma aralığında ortaya çıkar. Yükselteç kazancının, frekansa bağlı olarak değiştiğini, orta frekanstan başlayarak yüksek frekanslarda azaldığını biliyoruz. Buna ek olarak, yükseltecin faz kayması da frekansla değişecektir.

Frekanstaki *artışa* bağlı olarak faz kaymasının değişmesi halinde geribesleme sinyalinin bir kısmı giriş sinyaline eklenir. Bu durumda, pozitif geribesleme nedeniyle yükselteç, osilasyona girebilir. Yükselteç, alçak veya yüksek bir frekansta osilasyon yapması durumunda yararlılığını kaybeder. Geribeslemeli bir yükselteç için doğru bir tasarım, devrenin sadece söz konusu aralıkta değil, *bütün* frekanslarda kararlı olmasını gerektirir. Aksi taktirde geçici bir bozulma, kararlı gibi gözüken bir yükseltecin aniden osilasyona başlamasına neden olabilir.

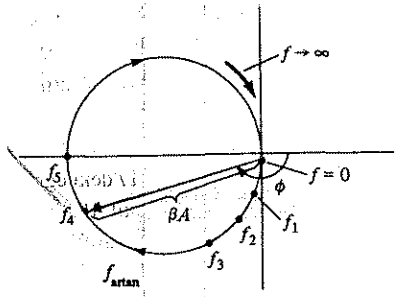
### Nyquist Kriteri

Frekansın bir fonksiyonu olarak geribeslemeli bir yükseltecin kararlılığını değerlendirmede, belirleyici faktörler, $\beta A$ çarpanı ve giriş ile çıkış arasındaki faz kaymasıdır. Kararlılığı incelemek için kullanılan en popüler tekniklerden biri Nyquist yöntemidir. Nyquist şeması, kompleks bir düzlem üzerinde frekansın bir fonksiyonu olarak kazanç ve faz kaymasının grafiğini çizmek için kullanılır. Esas itibariyle Nyquist grafiği, frekansın bir fonksiyonu olarak kazancın ve yine frekansın bir fonksiyonu olarak faz kaymasının Bode eğrilerini tek bir grafik üzerinde birleştirir. Nyquist grafiği, bir yükseltecin bütün frekanslarda kararlı olup olmadığını ve belli kazanç veya faz kayması kriterlerine göre ne oranda kararlı olduğunu çabucak görmek için kullanılır.

Başlangıç olarak, Şekil 18.14'teki *kompleks düzlemi* ele alalım. Çeşitli kazanç değerlerinin ($\beta A$) bazı noktaları, farklı birkaç faz kayması açısında gösterilmiştir. Pozitif gerçek eksen (0°) referans olarak kullanılırsa, $\beta A = 2$ büyüklüğü, 0°lik faz kaymasıyla 1 noktasında gösterilmiştir. Buna ilaveten, $\beta A = 3$ büyüklüğü, 135°'lik faz kaymasıyla 2 noktasında ve $\beta A = 1$ genliği 180°lik faz kaymasıyla 3 noktasında gösterilmiştir. Böylece bu grafik üzerindeki noktalar hem $\beta A$ kazanç genliğini hem de faz kaymasını gösterebilir. Yükselteç devresi için kazanç ve faz kaymasını temsil eden noktalar artan frekansta çizilirse, Şekil 18.15'teki grafikten de görüleceği üzere, Nyquist grafiği elde edilir. Orijin noktasında, 0 frekansında kazanç 0'dır (*RC* tipi kuplaj için). Artan frekansla birlikte $f_1, f_2$ ve $f_3$ noktaları ve faz kayması kadar $\beta A$'nın genliği de artar. Temsili $f_4$ frekansında $A$ değeri, orijin noktasından $f_4$ noktasına kadar çizilen vektörün uzunluğudur ve faz kayması $\phi$ açısıdır. $f_5$ frekansınında faz kayması 180°dir. Daha yüksek frekanslarda kazancın 0'a doğru azalacağı görülmektedir.



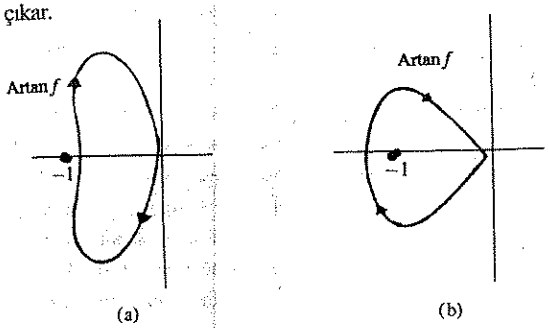

Şekil 18.14 Tipik kazanç-faz noktalarının gösterildiği kompleks düzlem.




Şekil 18.15 Nyquist eğrisi.

Nyquist kararlılık kriteri aşağıdaki gibi ifade edilebilir: çizilen *Nyquist eğrisi -1 noktasını içine alırsa yükselteç kararsızdır, aksi taktirde kararlıdır.*

Nyquist kirterinin bir örneği, Şekil 18.16'daki eğrilerde gösterilmiştir. Şekil 18.16a'daki Nyquist grafiği, -1 noktasını içine almadığı için karalıdır, halbuki Şekil 18.16b'de gösterilen eğri -1 noktasını içine aldığı için kararsızdır. -1 noktasını içine almanın (kapsamanın), 180°'lik faz kaymasında çevrim kazancının ($\beta A$), 1'den daha büyük anlamına geldiğini unutmayın; bu nedenle sinyal, girişle aynı fazdadır ve girişine uygulanan sinyalden daha büyük genlikte bir giriş sinyali üretecek kadar büyük olur ve bunun sonucunda osilasyon ortaya çıkar.




Şekil 18.16 Kararlılık durumunu gösteren Nyquist grafiği: (a) kararlı; (b) kararsız



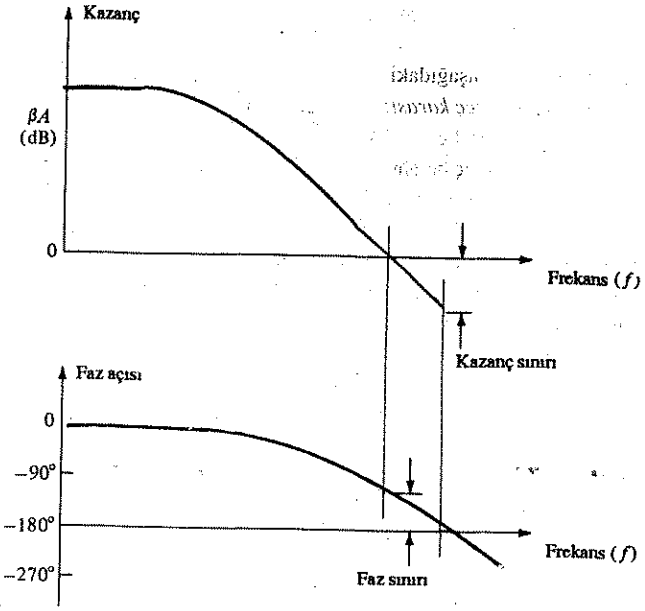
## Kazanç ve Faz Sınırları

Nyquist kriterinden, faz açısı 180° iken çevrim kazancı ($\beta A$), birden daha küçükse (0 dB), geribeslemeli yükseltecin kararlı olduğunu biliyoruz. Buna ek olarak, yükseltecin kararsızlığa ne kadar yakın olduğunu göstermek için bir kararlılık sınırı (marijini) belirleyebiliriz. Yani eğer kazanç ($\beta A$), birim kazançtan küçükse, ama sözgelimi 0.95 değerinde ise, bu yükselteç, ($\beta A$) = 0.7'lik bir başka yükselteç kadar (her ikisi de 180°'de ölçülmüştür) kararlı değildir. Kuşkusuz, 0.95 ve 0.7 çevrim kazançlı yükselteçler kararlıdır fakat çevrim kazancının artması halinde biri kararsızlığa daha yakındır. Aşağıdaki terimleri tanımlayabiliriz:

*Kazanç sınırı (marjı):* (GM), faz açısının 180° olduğu frekansta, $\beta A$'nın desibel cinsinden değeri olarak tanımlanır. Dolayısıyla $\beta A$ = 1 değerine eşit olan 0 dB, kararlılık sınırıdır ve negatif desibel değerleri kararlıdır. Desibel kazancı ne kadar negatifse, geribesleme devresi de o kadar kararlı olacaktır. GM, Şekil 18.17'deki eğriden desibel olarak hesaplanabilir.

*Faz sınırı (PM):* 180° eksi $\beta A$ değerinin bir olduğu (0 dB) açının genliği olarak tanımlanır. PM de doğrudan doğruya Şekil 18.17'deki eğriden hesaplanabilir.

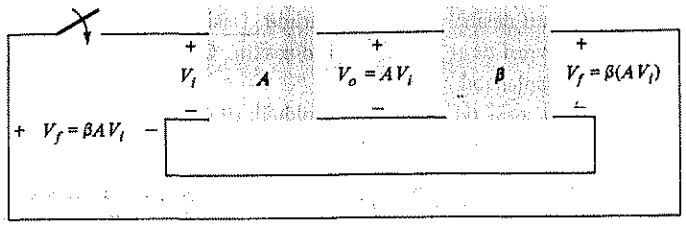
Bu iki yükselteç faktörünün bir örneği, Şekil 18.17'deki Bode eğrilerinde gösterilmiştir. Kararsızlık vardır, bu nedenle GM pozitiftir ve PM 180°'den büyüktür.




Şekil 18.17 Kazanç ve faz sınırlarının gösterildiği Bode eğrileri.

## 18.5 OSİLATÖRÜN ÇALIŞMASI

1'den büyük olan ve faz koşullarını karşılayan $A_f$ gibi bir kapalı çevrim kazancına sahip pozitif geribeslemeli bir yükselteç kullanılması, devrenin osilatör gibi çalışmasına neden olacaktır. Bu durumda bir osilatör devresi, değişimi süreklilik (kesikli olmayan) gösteren bir çıkış sinyali verecektir. Eğer çıkış sinyali sinüsoidal biçimde değişiyorsa, devre *sinüsoidal osilatör* olarak adlandırılır. Eğer çıkış gerilimi belli bir gerilim düzeyine hızla yükseliyor ve ardından başka bir gerilim düzeyine düşüyorsa, devre genelde *darbe* ya da *kare dalga osilatörü olarak* anılır.




Şekil 18.18 Osilatör olarak kullanılan geribesleme devresi.

Bir geribesleme devresinin osilatör olarak nasıl çalıştığını anlamak için, Şekil 18.18'deki geribesleme devresini inceleyelim. Yükselteç girişindeki anahtar açıksa osilasyon ortaya çıkmaz. Yükselteç girişinde *hayali* bir gerilim ($V_i$) olduğunu varsayalım. Bu, temel yükselteç katından sonra $V_o = AV_i$'lik bir çıkış gerilimi ve geribesleme katından sonra $V_f = \beta AV_i$'lik bir gerilim yaratır. Dolayısıyla $V_f = \beta AV_i$'lik bir geribesleme gerilimi elde ederiz, burada $\beta A$, *çevrim kazancı* olarak anılır. Eğer temel yükselteç ve geribesleme devreleri doğru genlik ve faza sahip bir $\beta A$ üretebilirlerse, $V_f$, $V_i$'ye eşitlenebilir. Bu durumda anahtar kapatılıp hayali $V_i$ gerilimi iptal edildiği zaman devre çalışmaya devam edecektir, çünkü geribesleme gerilimi, yükselteci ve geribesleme devrelerini çalıştırmaya yeterli olacak ve bunun sonucunda ortaya çıkan uygun bir giriş gerilimi, çevrimin devam etmesini sağlayacaktır. Aşağıdaki koşulun sağlanması halinde, anahtar kapandıktan sonra bile çıkıştan sinyal alınabilecektir.

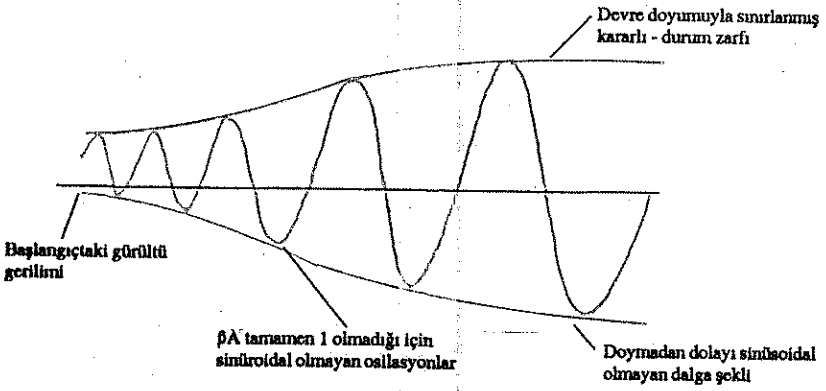
$$\beta A = 1 \qquad (18.32)$$

Bu, osilasyon için *Barkhausen* kriteri olarak bilinir.

Gerçekte osilatörü çalıştırmak için giriş sinyali gerekmez. Kendi kendini çalıştıran (besleyen) osilasyonlar elde etmek için $\beta A_1$ koşulunun sağlanması yeterlidir. Pratikte



$\beta A$, 1'den büyük yapılır ve sistem, hep var olan gürültü gerilimini yükselterek osilasyona başlar. Pratik devredeki doyum faktörleri, "ortalama" 1 değerinde bir $\beta A$ sağlar. Böylece elde edilen dalga şekilleri tam olarak sinüsoidal değildir. Ne var ki $\beta A$ değeri 1'e ne kadar yakın olursa, dalga şekli de sinüsoidal şekle o kadar yaklaşacaktır. Şekil 18.19'de, gürültü sinyalinin, kararlı bir osilasyon durumunu nasıl yarattığı gösterilmektedir.




Şekil 18.19 Kararlı-durum osilasyonunun oluşması.

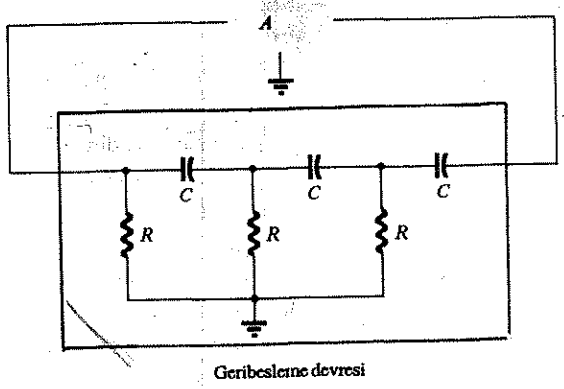
Geribesleme devresinin osilatör olarak nasıl çalıştığını anlamanın diğer bir yolu da, temel geribesleme denklemindeki [(18.3). denklem] paydaya bakmaktır: $A_f = A/(1 + \beta A)$. 180°'lik faz açısında $\beta A = -1$ veya genliği 1 olduğu zaman payda 0 olur ve geribeslemeli kazanç $A_f$, sonsuza gider. Böylece son derece küçük bir sinyal (gürültü gerilimi), belirgin bir çıkış gerilimi sağlayabilir ve devre, giriş sinyali olmasa bile osilatör gibi davranır.

Bu bölümün geri kalanı çeşitli elemanlar kullanılan değişik osilatör devrelerine ayrılmıştır. Bunların her birisiyle ilgili pratik devrelerin incelenebilmesi için pratik açıklamalara yer verilmiştir.

## 18.6 FAZ KAYDIRMALI OSİLATÖR

Geribesleme devresinin temel gelişimini izleyen bir osilatör devresi örneği, *faz kaydırmalı osilatördür*. Bu devrenin ideal tipi Şekil 18.20'de gösterilmiştir. Osilasyonun, $\beta A$ çevrim kazancının birden büyük olmasını ve geribesleme devresinden geçişteki faz kaymasının 180° olması gerektiğini (pozitif geribesleme) hatırlayın. Buradaki idealleştirme, geribesleme devresinin mükemmel (iç direnci sıfır olan) kaynak tarafından sürüldüğünü ve çıkışın mükemmel yüke (sonsuz yük empedansı)

bağlı olduğunu varsayıyoruz. İdeal durum, faz kaydırmalı osilatör çalışmasının altında yatan teorinin geliştirilmesini mümkün kılacaktır. Daha sonra pratik devre tiplerini ele alacağız.




Şekil 18.20 İdealleştirilmiş faz kaydırmalı osilatör.

Dikkatimizi faz kaydırma devresi üzerinde toplayarak, fazın tam olarak 180° kaydığı frekansta devrenin zayıflatmasını inceleyeceğiz. Klasik devre analizini kullanacak olursak:

$$f = \frac{1}{2\pi RC\sqrt{6}} \tag{18.33}$$

$$\beta = \frac{1}{29} \tag{18.34}$$

ve faz kaymasının 180° olduğunu buluruz.

$\beta A$ çevrim kazancının birden daha büyük olması için yükselteç katının kazancı $1/\beta$ veya 29'dan daha büyük olmalıdır.

$$A > 29 \tag{18.35}$$

Geribesleme devresinin çalışması incelenirken bir amatör, her bir bölüm için (belli bir frekansta) 60° faz kayması sağlayacak $R$ ve $C$ değerleri seçebilir, bu da istendiği gibi üç bölüm için 180°'lik bir faz kayması verir. Ancak durum bu değildir, çünkü geribesleme devresindeki $RC$ bölümlerinden herbiri, bir öncekinin yükü durumundadır. Önemli olan tek şey toplam faz kaymasının 180° olmasıdır. (18.33). denklemde verilen frekans, toplam faz kaymasının 180° olduğu frekanstır. Her $RC$



bölümünün faz kayması ölçülecek olursa, her bölümün aynı faz kaymasını sağlamadığı görülecektir (ancak toplam faz kayması 180° olacaktır). Üç katın her birisinde tam olarak 60°'lik bir faz kayması elde edilmek istendiği taktirde, bir bölümün bir sonrakinden yüklenmesini önlemek için her bir $RC$ bölümünde bir emetör-izleyici katına ihtiyaç duyulacaktır.

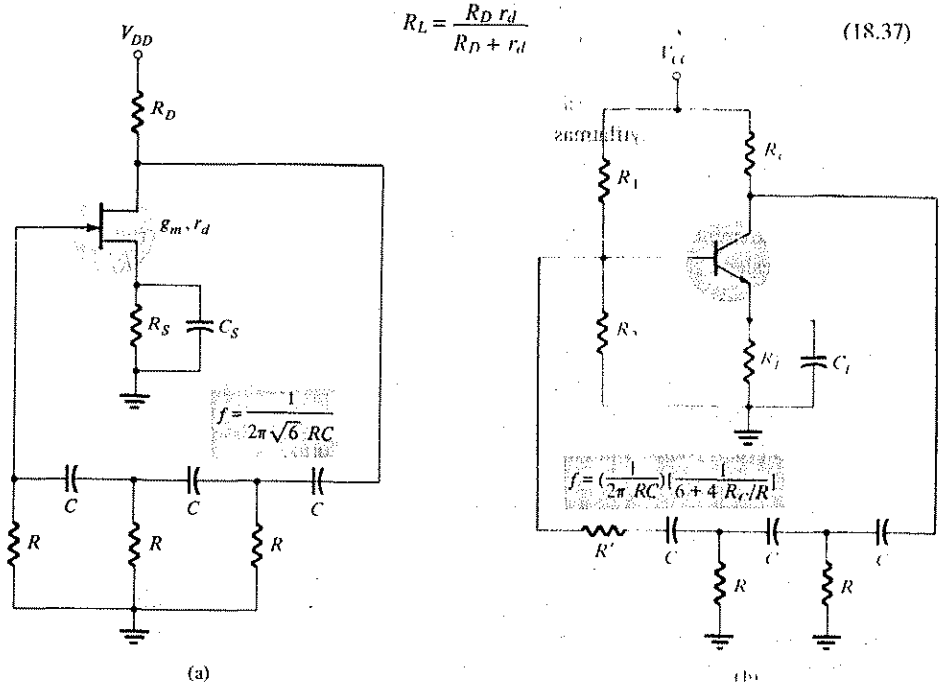
## FET'li Faz Kaydırmalı Osilatör

Faz kaydırmalı osilatör devresinin pratik bir tipi, Şekil 18.21a'da gösterilmiştir. Devre, yükselteç ve geribesleme devresini açıkça gösterecek şekilde çizilmiştir. Yükselteç katı, kondansatörle köprülenen $R_S$ kaynak direnci ve $R_D$ kanal öngerilim direnci ile kendi kendini öngerilimler. FET yükselteç teorisinden yükselteç kazancının genliği aşağıdaki gibi hesaplanır:

$$|A| = g_m R_L \tag{18.36}$$

Burada $R_L$; $R_D$ ve $r_d$'nin paralel eşdeğeridir,

$$R_L = \frac{R_D\, r_d}{R_D + r_d} \tag{18.37}$$




Şekil 18.21 Pratik faz kaydırmalı osilatör devreleri: (a) FET'li osilatör; (b) BJT'li osilatör.

Çok iyi bir yaklaşıklık olarak FET'li yükselteç katının giriş empedansının sonsuz olduğunu varsayacağız. Bu varsayım, osilatör çalışma frekansının, FET'in kapasitif empedanslarının ihmal edilebilmesi için yeteri kadar alçak olması durumunda geçerli olacaktır. Yüklemeden kaynaklanan bir zayıflama olmaması için, yükselteç katının $R_L$ ile gösterilen çıkış empedansının da geribesleme devresine bakıldığında görülen empedansa oranla küçük olması gerekir. Pratikte bu varsayımlar her zaman ihmal edilemez; bu durumda osilatörün osilasyona geçebilmesi için gereken 29 faktöründen biraz daha büyük bir yükselteç katı kazancı seçilir.

ÖRNEK 18.7

$g_m$ = 5000 μS, $r_d$ = 40 kΩ değerlerine sahip bir FET ve $R$ = 10 kΩ'luk bir geribesleme devresi kullanarak (Şekil 18.21a'daki gibi) bir faz kaydırmalı osilatör tasarlamak istiyoruz. Osilatörün 1 kHz'de osilasyona geçebilmesini $C$ değerini ve $A > 29$ koşulunu sağlayan $R_D$ değerini hesaplayın.

Çözüm:

Kondansatörün değerini bulmak için (18.33) denklemini kullanırız. $f = 1/2\pi RC\sqrt{6}$ olduğundan, $C$'yi;

$$C = \frac{1}{2\pi Rf\sqrt{6}} = \frac{1}{(6.28)(10 \times 10^3)(1 \times 10^3)(2.45)} = 6.5 \text{ nF}$$

olarak buluruz.

(18.36). denklemini kullanarak, örneğin $A$ = 40 kΩ'luk bir kazanç sağlayacak (bu, $R_L$ ile geribesleme devresi giriş empedansı arasında bir miktar yükleme getirir) $R_L$ değerini bulursak;

$$|A| = g_m R_L$$

$$R_L = \frac{|A|}{g_m} = \frac{40}{5000 \times 10^{-6}} = 8 \text{ kΩ}$$

elde ederiz. (18.37) denklemini kullanarak $R_D$ = 10 kΩ buluruz.

## Transistörlü Faz Kaydırmalı Osilatör

Yükselteç katında aktif eleman olarak transistör kullanılırsa, geribesleme devresinin çıkışı, transistörün nispeten düşük olan giriş empedansı ($h_{ie}$) ile belirgin ölçüde yüklenir. Kuşkusuz, bir emetör-izleyici giriş katı ve bunun ardından da ortak-emetörlü bir yükselteç katı kullanılabilir. Ancak tek bir transistör katı arzu edilirse, paralel gerilim geribeslemesinin kullanılması daha uygundur (Şekil 18.21b'de gösterildiği gibi). Bu bağlantıda geribesleme sinyali, $R_S$ geribesleme direnci üzerinden, yükselteç katı giriş direncine ($R_i$) seri olarak bağlanmıştır.

AC devresinin analizi sonuçtaki osilatör frekansı için aşağıdaki denklemi verir:

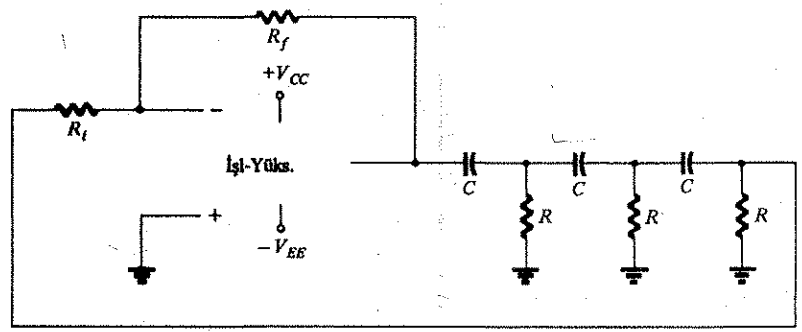
$$f = \frac{1}{2\pi RC}\frac{1}{\sqrt{6 + 4\,(R_C/R)}} \tag{18.38}$$

Çevrim kazancının birden büyük olması için, transistörün akım kazancına ilişkin koşul, aşağıdaki şekilde bulunabilir:

$$h_{fe} > 23 + 29\frac{R_C}{R} + 4\frac{R}{R_C} \tag{18.39}$$

## Faz Kaydırmalı Osilatör Entegre Devresi

Yaygınlık kazanan entegre devreler, osilatör devrelerinde de kullanılmaya başlanmıştır. Bir osilatör devresi kurmak amacıyla kararlı kazanç ayarlamalı bir yükselteç devresi oluşturmak için bir işlemsel yükselteç satın alarak, bunu bir tür sinyal geribeslemesiyle birleştirmek yeterlidir. Örneğin Şekil 18.22'de faz kaydırmalı bir osilatör devresi verilmiştir. İşlemsel yükseltecin çıkışı, (1/29'luk zayıflatmada) 180°'lik faz kaymasını sağlayan üç katlı $RC$ devresini besler. İşlemsel yükseltecin 29'dan daha büyük bir kazanç sağlaması halinde (kazanç, $R_i$ ve $R_f$ dirençleriyle ayarlanır), birden daha büyük bir çevrim kazancı elde edilir ve devre osilatör gibi davranır. [osilatör frekansı (18.33) denklemiyle verilmiştir.]




Şekil 18.22 İşlemsel yükselteç kullanılarak yapılan faz kaydırmalı osilatör.

## 8.7 WIEN KÖPRÜ OSİLATÖRÜ

Pratik bir osilatör devresinde, osilatör frekansı $R$ ve $C$ elemanlarıyla belirlenecek şekilde bir işlemsel yükselteç ve bir $RC$ köprü devresi kullanılır. Şekil 18.23, Wien köprü osilatör devresinin temel bir tipini göstermektedir. Temel köprü bağlantısına dikkat edin. Frekansı belirleyen elemanlar $R_1$, $R_2$ dirençleri ile $C_1$, $C_2$ kondansatörleridir. $R_3$ ve $R_4$ dirençleri geribesleme yolunun bir parçasını oluşturur. İşlemsel yükseltecin çıkışı, $a$ ve $c$ noktalarında köprü girişi olarak bağlanmıştır. Köprü devresinin $b$ ve $d$ noktaları arasındaki çıkışı, işlemsel yükseltecin girişidir.

İşlemsel yükseltecin giriş ve çıkış empedanslarının yükleme etkisini göz ardı edersek, köprü devresinin analizi aşağıdaki sonucu verir:

$$\frac{R_3}{R_4} = \frac{R_1}{R_2} + \frac{C_2}{C_1} \tag{18.40}$$

ve

$$\boxed{f_o = \frac{1}{2\pi\sqrt{R_1 C_1 R_2 C_2}}} \tag{18.41}$$

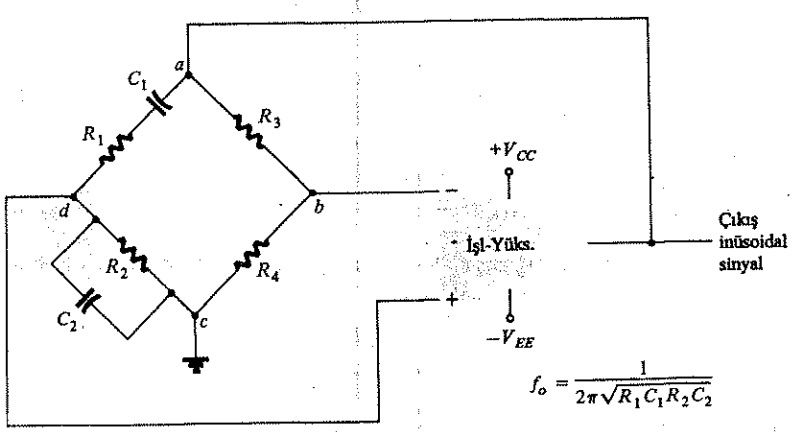
Özellikle $R_1 = R_2 = R$ ve $C_1 = C_2 = C$ olması halinde osilatör frekansı,

$$f_o = \frac{1}{2\pi RC} \tag{18.42}$$

ve

$$\frac{R_3}{R_4} = 2 \tag{18.43}$$

olacaktır.



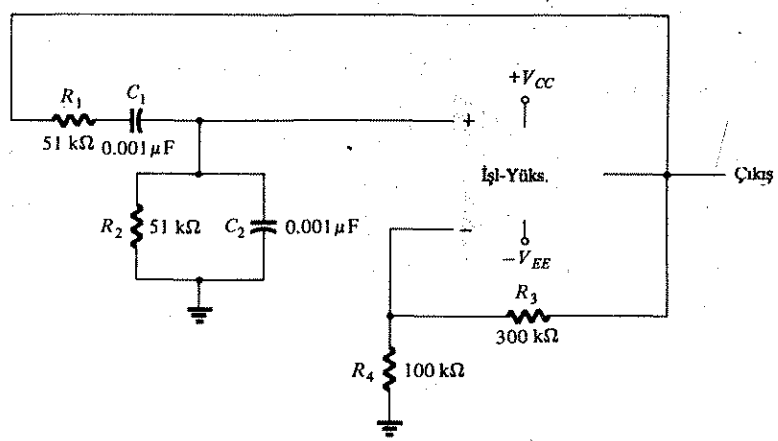

Şekil 18.23 İşlemsel yükseltecin kullanıldığı Wien köprü osilatörü devresi.



Dolayısıyla $R_3$'ün $R_4$'e oranının 2'den büyük olması, devreye, (18.42) denklemiyle hesaplanan frekansta osilasyon yapması için yeterli çevrim kazancını sağlayacaktır.

ÖRNEK 18.8

Şekil 18.24'deki Wien köprü osilatörünün rezonans frekansını hesaplayın.




Şekil 18.24 Örnek 18.8'e ilişkin Wien köprü osilatörü devresi.

Çözüm:

(18.42) denklemini kullanırsak aşağıdaki sonucu buluruz:

$$f_o = \frac{1}{2\pi RC} = \frac{1}{2\pi\,(51 \times 10^3)\,(0.001 \times 10^{-6})} = 3120.7 \text{ Hz}$$

ÖRNEK 18.9

$f_o$ = 10 kHz frekansında çalışma için Şekil 18.24'deki gibi bir Wien köprü osilatörünün $RC$ elemanlarını tasarlayın.

Çözüm:

$R$ ve $C$ için eşit değerler kullanırsak, $R$ = 100 kΩ seçebilir ve (18.42). denklem yardımıyla gerekli $C$ değerini hesaplayabiliriz:

$$C = \frac{1}{2\pi f_o R} = \frac{1}{6.28\,(10 \times 10^3)\,(100 \times 10^3)} = \frac{10^{-9}}{6.28} = 159\ \text{pF}$$

Osilasyonun oluşması için $R_3/R_4$ oranının 2'den büyük olmasını sağlayan $R_3 = 300$ kΩ ve $R_4 = 100$ kΩ değerlerini kullanabiliriz.

## 18.8 AKORTLU OSİLATÖR DEVRESİ

### Akortlu Giriş, Akortlu Çıkış Osilatör Devreleri

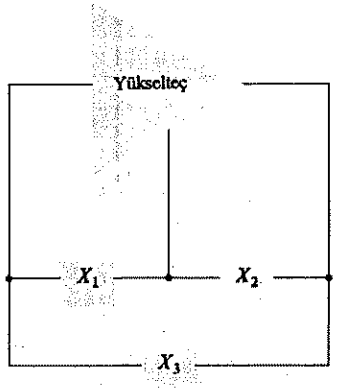
Devrenin hem giriş hem de çıkış bölümlerinde akortlama sağlamak suretiyle Şekil 18.25'te görülen devre kullanılarak çeşitli devreler kurulabilir. Şekil 18.25'deki devrenin analizi, verilen reaktans elemanlarının kullanılması halinde aşağıdaki osilatör türlerinin elde edilebileceğini gösterir.

| Osilatör Türü | Reaktans Elemanları $X_1$ | $X_2$ | $X_3$ |
|---|---|---|---|
| Colpitts osilatörü | $C$ | $C$ | $L$ |
| Hartley Osilatörü | $L$ | $L$ | $C$ |
| Akortlu giriş, akortlu çıkış | $LC$ | $LC$ | - |

### Colpitts Osilatörleri

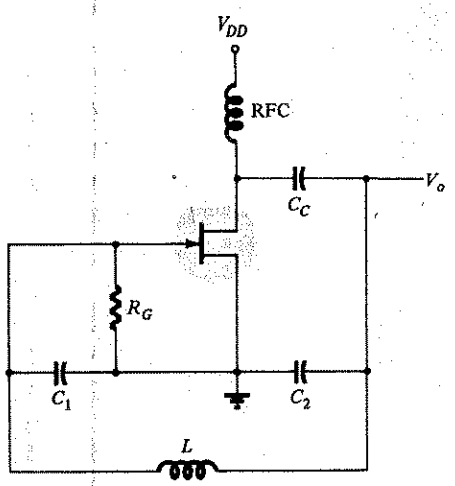
#### FET'Lİ COLPITTS OSİLATÖRÜ

FET'li Colpitts osilatörünün pratik bir tipi Şekil 18.26'da gösterilmiştir. Devre, temel olarak Şekil 18.25'tekiyle aynıdır, ancak FET'li yükseltecin dc öngerilimlemesi için gerekli elemanlar ilave edilmiştir.




Şekil 18.25 Rezonans devreli osilatörün temel devre düzenlemesi.






Şekil 18.26 FET'li Colpitts osilatörü.

Osilatör frekansı,

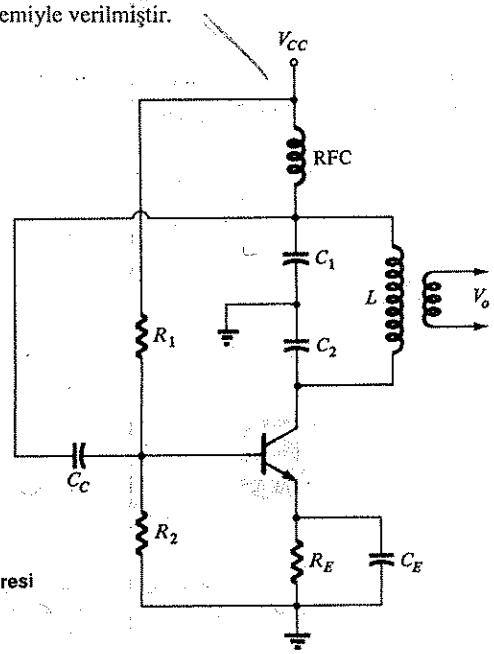
$$f_o = \frac{1}{2\pi\sqrt{LC_{eşdğr.}}} \tag{18.44}$$

olarak bulunabilir. Burada

$$C_{eşdğr.} = \frac{C_1\,C_2}{C_1 + C_2} \tag{18.45}$$

#### TRANSİSTÖRLÜ COLPITTS OSİLATÖRÜ

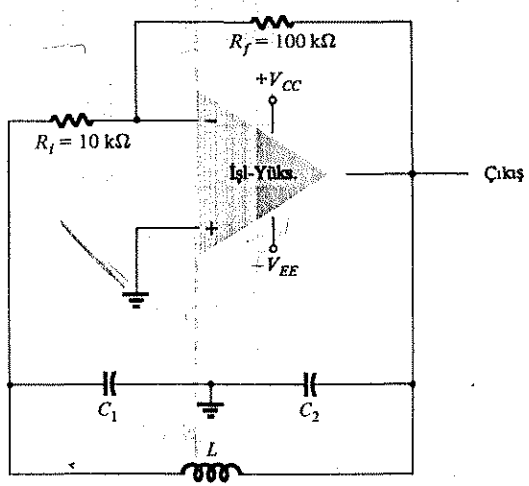
Transistörlü Colpitts osilatör devresi, Şekil 18.27'deki gibi kurulabilir. Devrenin osilasyon frekansı (18.44) denklemiyle verilmiştir.




Şekil 18.27 Transistörlü Colpitts osilatörü.

## ENTEGRE COLPITTS OSİLATÖRÜ

İşlemsel yükselteçli Colpitts osilatör devresi Şekil 18.28'de gösterilmiştir. Burada da, temel yükseltme işlemsel yükselteç tarafından gerçekleştirilmekte ve osilatörün frekansı bir Colpitt devresinin LC geribesleme devresiyle ayarlanmaktadır. Osilatör frekansı (18.44). denklemiyle verilmiştir.




Şekil 18.28 İşlemsel yükselteçli Colpitts osilatörü.

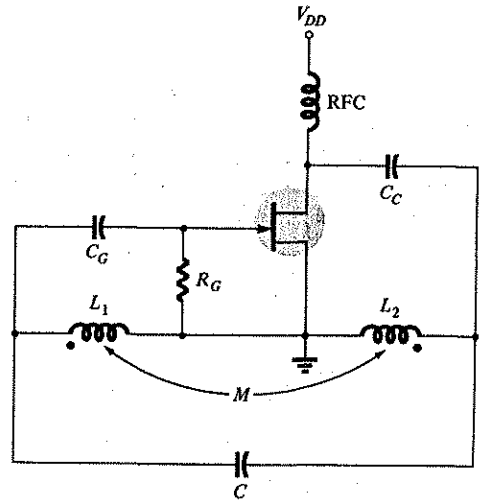
### Hartley Osilatörü

Şekil 18.25'deki temel rezonans devresindeki elemanlar $X_1$ ve $X_2$ (bobin) ve $X_3$ (kondansatör) ise, devre Hartley osilatörüdür.

## FET'Lİ HARTLEY OSİLATÖRÜ

FET'li Hartley osilatör devresi Şekil 18.29'da gösterilmiştir. Devre; geribesleme devresi, temel rezonans devresinde gösterilen (Şekil 18.25) forma uygunluk sağlayacak şekilde çizilmiştir. Ancak $L_1$ ve $L_2$ bobinleri arasında karşılıklı bir kuplaj ($M$) söz konusudur; bu, tank devresinin eşdeğer empedansı belirlenirken hesaba katılması gereken bir faktördür.






Şekil 18.29

Devrenin osilasyon frekansı yaklaşık olarak aşağıdaki denklemle verilir:

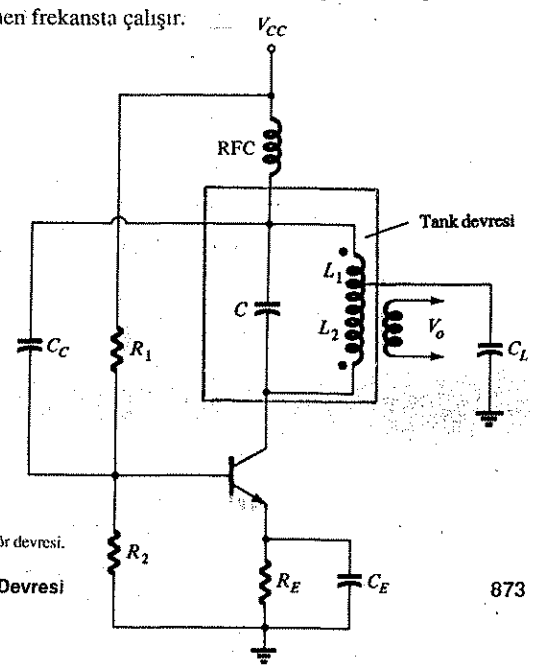
$$f_o = \frac{1}{2\pi\sqrt{L_{eşdeğer}\,C}} \tag{18.46}$$

ve

$$L_{eşdeğer} = L_1 + L_2 + 2M \tag{18.47}$$

## TRANSİSTÖRLÜ HARTLEY OSİLATÖRÜ

Transistörlü bir Hartley osilatör devresi, Şekil 18.30'da gösterilimiştir. Devre, (18.46) denklemiyle belirlenen frekansta çalışır.




Şekil 18.30 Transistörlü Hartley osilatör devresi.

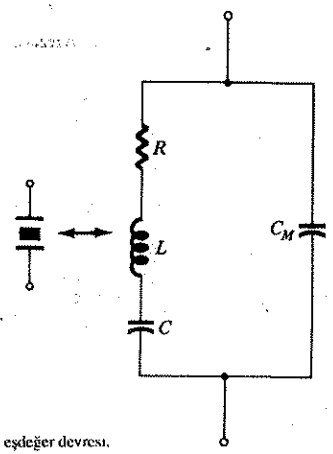
## 18.9 KRİSTALLİ OSİLATÖR

Kristalli osilatör temelde, tank devresi olarak piezo-elektrik kristal kullanılan akortlu bir osilatör devresidir. Kristal (genellikle kuvars), başlangıçta belirlenen frekansı sürdürme konusunda daha büyük bir kararlılığa sahiptir. Yüksek kararlılık gerektiren, örneğin haberleşmede kullanılan verici ve alıcılar için kristalli osilatör kullanılır.

### Kuvars (Quartz) Kristalinin Özellikleri

Kuvars kristali (bir kristal türü), bir yüzüne mekanik baskı uygulandığı zaman karşıt yüzler arasında bir potansiyel farkı üretmek gibi bir özelliğe sahiptir. Kristalin bu özelliğine piezo-elektrik etki adı verilir. Aynı şekilde, kristalin bir yüzüne uygulanan elektrik gerilimi, kristalin şeklinde mekanik bir bozulma (distorsiyon) yaratır.

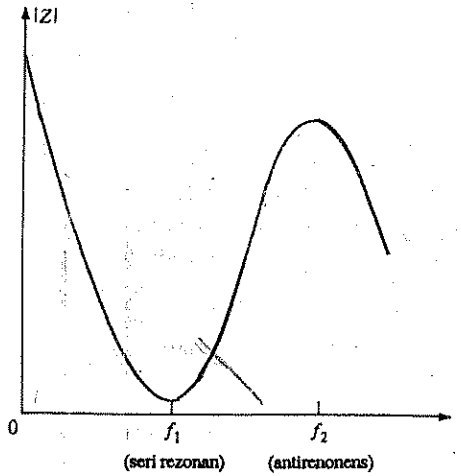
Kristale alternatif gerilim uygulandığı zaman mekanik titreşimler oluşur; bu titreşimlerin, kristale bağlı olan doğal bir rezonans frekansı vardır. Kristalin rezonansa gelmesi elektromekanik olmasına rağmen, kristal davranışını, Şekil 18.31'de görüldüğü gibi eşdeğer elektriksel rezonans devresi ile gösterebiliriz. $L$ bobini ve $C$ kondansatörü, kristalin kütle ve uyumluluk açısından elektriksel eşdeğerlerini, $R$ direnci ise kristal yapısının iç sürtünmesinin elektriksel eşdeğerini gösterir. $C_M$ paralel kapasitansı yani, kristalin mekanik montajından kaynaklanan kapasitansı gösterir. $R$ ile gösterilen kristal kayıpları küçük olduğu için, eşdeğer kristal $Q$'su (kalite faktörü) yüksektir (tipik olarak 20000). Kristal kullanarak $10^6$'ya kadar $Q$ değerleri elde etmek mümkündür.




Şekil 18.31 Bir kristalin elektriksel eşdeğer devresi.



Elektiriksel eşdeğer devresi Şekil 18.32'de gösterilen kristalin iki rezonans frekansı olabilir. Seri $RLC$ bacağının reaktansları eşit (ve ters) olduğu zaman bir rezonans durumu ortaya çıkar. Bu durumda seri rezonansta devre empedansı çok düşüktür ($R$'ye eşittir). Bir başka rezonans durumu, yüksek frekansta, seri rezonans bacağındaki reaktans $C_M$ kondansatörünün reaktansına eşit olduğu zaman ortaya çıkar. Bu, kristalin paralel rezonans veya antirezonans durumudur. Bu frekansta kristal, çok yüksek bir empedans gösterir. Frekansın bir fonksiyonu olarak kristalin empedansının grafiği Şekil 18.32'de verilmiştir. Kristal, uygun şekilde kullanılmak için devreye, seri rezonans çalışma modunda düşük empedans, ya da antirezonans çalışma modunda yüksek empedans seçilebilecek sağlayacak şekilde bağlanması gerekir.

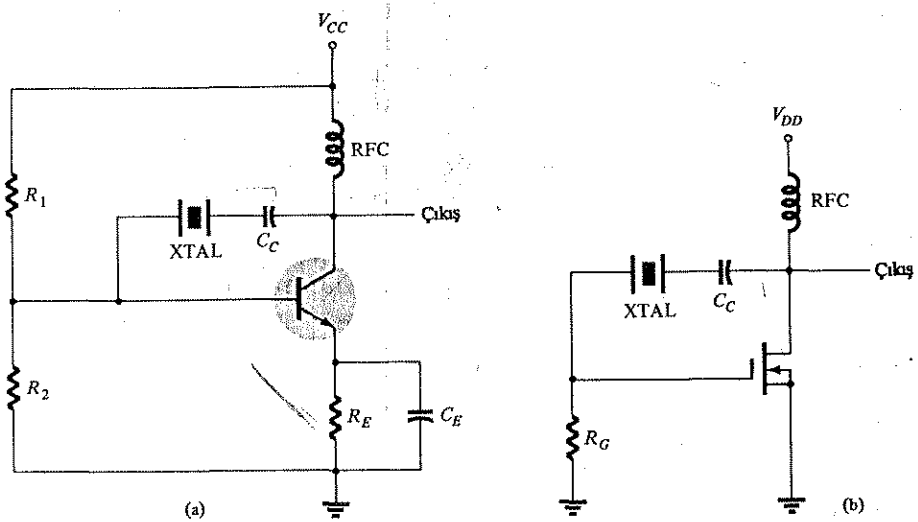



Şekil 18.32 Frekansa bağlı kristal empedansı.

### Seri-Rezonans Devreleri

Kristal, seri rezonans modunda kristali uyarmak için geribesleme bağlantı yoluna seri olarak bağlanabilir. Seri rezonans frekansında kristal empedansı en düşük düzeyde ve (pozitif) geribesleme miktarı en büyük düzeydedir. Tipik bir transistör devresi Şekil 18.33'de gösterilmiştir. $R_1$, $R_2$ ve $R_E$ dirençleri, gerilim bölücü olarak kararlı bir dc öngerilim devresi oluşturur. $C_E$ kondansatörü, emetör direncinin ac işaretleri için köprülenmesini, RFC (Radyo Frekans) bobini ise dc öngerilimi sağlar ve güç kaynağından gelen herhangi bir ac sinyalinin çıkış sinyalini etkilemesini önler. Kristal empedansı minimum olduğu zaman (seri rezonans modunda) kol-

lektörden baza gerilim geribeslemesi maksimumdur. Çalışma frekansında $C_C$ kuplaj kondansatörünün empedansı ihmal edilebilecek kadar küçüktür, ancak kollektör ile baz arasında dc bloklaması (engellemesi) sağlar.




Şekil 18.33 Seri geribesleme yolunda kristal bulunan kristal-kontrollü osilatör: (a) BJT devresi; (b) FET devresi.

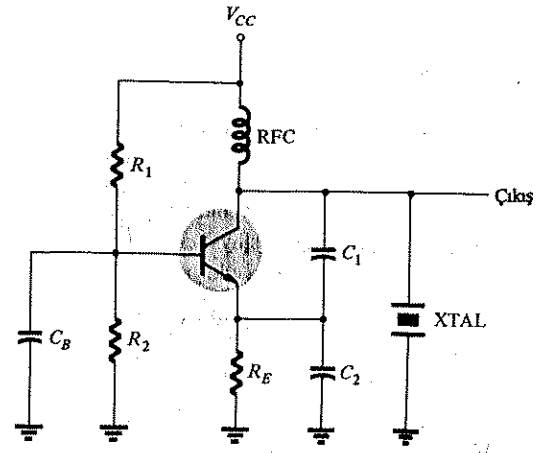
Sonuçta devrenin osilasyon frekansı, kristalin seri rezonans frekansıyla belirlenir. Kaynak geriliminde, transistörün parametrelerinde vb. ortaya çıkacak değişimlerin, kristal tarafından kararlı tutulan devrenin çalışma frekansı üzerinde hiç bir etkisi yoktur. Devrenin frekans kararlılığı, oldukça iyi olan kristal frekans kararlılığı ile belirlenir.

Şekil 18.33a ve 18.33b'deki devreler genellikle kristal kontrollü Pierce osilatörleri olarak anılır.

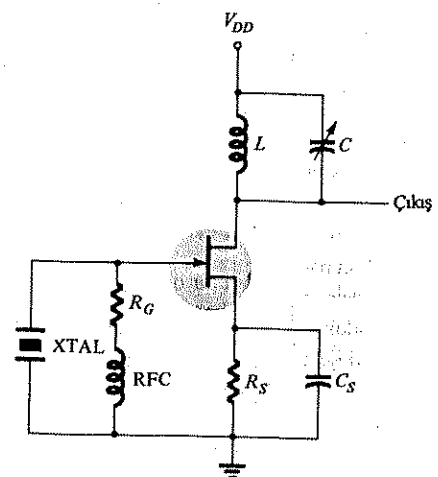
## Paralel Rezonans Devreleri

Bir kristalin paralel rezonansta empedansı, maksimum düzeyde olduğu için, paralel bağlanır. Paralel rezonans frekansında kristalin endüktif reaktansı en büyük düzeydedir. Şekil 18.34, üzerinde değişiklik yapılan bir Colpitts devresinde indüktör (bobin) elemanı olarak bağlanan bir kristali göstermektedir. Temel dc öngerilim devresi açıkça görülmektedir. Paralel rezonans frekansında kristal üzerindeki gerilim düşümü maksimum olur. Gerilim, kondansatörlü bir gerilim bölücüyle ($C_1$ ve $C_2$) emetöre bağlıdır.






Şekil 18.34 Paralel rezonans devresi olarak çalışan kristal kontrollü osilatör.

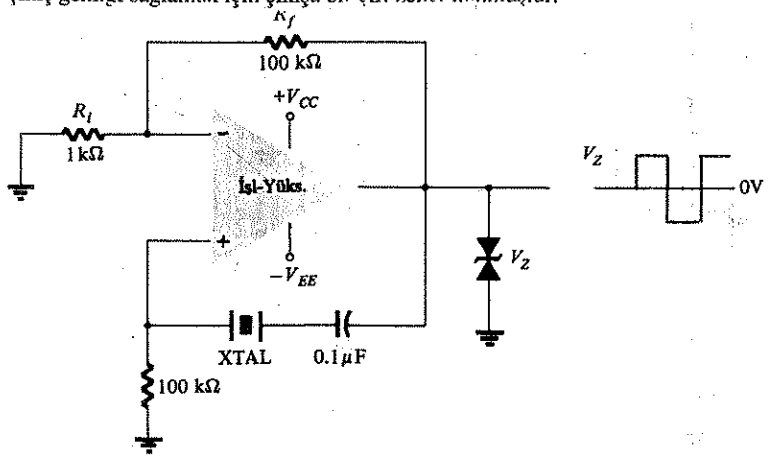



Şekil 18.35 Kristal kontrollü Miller Osilatörü.

Kristal kontrollü bir Miller osilatör devresi Şekil 18.35'te gösterilmiştir. Akaç tarafındaki akortlu $LC$ devresi, kristalin paralel rezonans frekansına yakın bir değere ayarlanır. Devrenin çalışma frekansını kontrol eden kristalin antirezonans frekansında maksimum kapı-kaynak sinyali oluşur.

### Kristalli Osilatör

Şekil 18.36'da görüldüğü gibi, kristalli bir osilatörde işlemsel yükselteç de kullanılabilir. Kristal, seri rezonans yoluna bağlanmıştır ve seri rezonans frekansında çalışır. Bu örnekte verilen devrenin yüksek bir kazancı vardır, böylece şekilde de gösterildiği üzere, kare dalga sinyal çıkışı elde edilir. Tam olarak zener geriliminde ($V_Z$) çıkış genliği sağlamak için çıkışa bir çift zener konmuştur.




Şekil 18.36 İşlemsel yükseltecin kullanıldığı kristalli osilatör.

## 18.10 TEK JONKSİYONLU OSİLATÖR

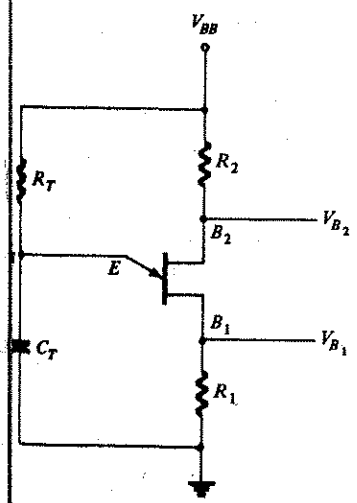
Sayısal devre uygulamaları için uygun olan bir darbe sinyali üretmek için, tek katlı bir osilatör devresinde tek jonksiyonlu transistör kullanılabilir. Tek jonksiyonlu transistör, Şekil 18.37'deki temel devrede de gösterildiği gibi, gevşeme osilatör olarak adlandırılan bir devrede kullanılabilir. $R_T$ direnci ve $C_T$ kondansatörü, devrenin osilasyon hızını belirleyen zamanlama elemanlarıdır. Osilasyon frekansı, osilasyon frekansında bir faktör olarak tek jonksiyonlu transistörün yapısal uzaklaştırma (stand-off) oranını ($\eta$) ($R_T$ ve $C_T$'ye ilaveten) (18.48) denklemi kullanılarak hesaplanabilir.

$$f_o \cong \frac{1}{R_T C_T \ln [1/(1 - \eta)]} \tag{18.48}$$

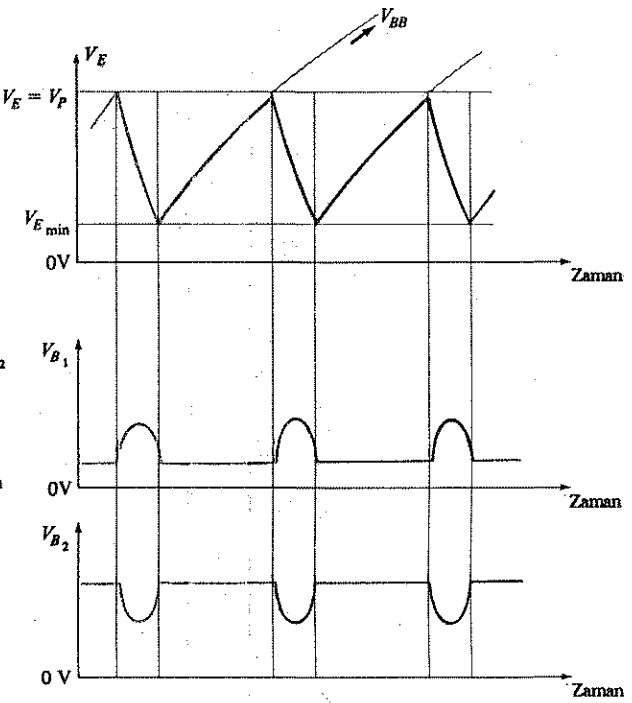
Tipik olarak tek jonksiyonlu transistörün uzaklaştırma (stand-off) oranı 0.4-0.6 arasında değişir. $\eta = 0.5$ değerini kullanarak

$$f_o \cong \frac{1}{R_T C_T \ln [1/(1 - 0.5)]} = \frac{1}{R_T C_T \ln 2} = \frac{1.44}{R_T C_T} \tag{18.49}$$
$$\cong \frac{1.5}{R_T C_T}$$






Şekil 18.37 Tek-jonksiyonlu temel osilatör devresi.

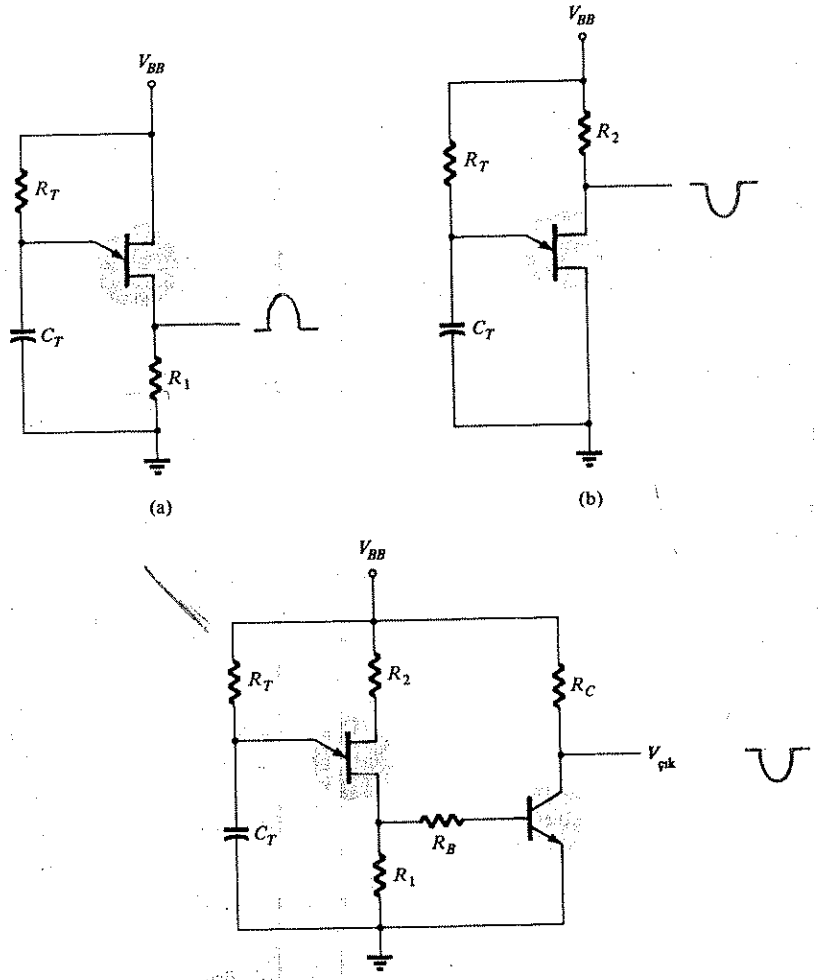



Şekil 18.38 Tek-jonksiyonlu osilatörün dalga şekilleri.

$C_T$ kondansatörü, $R_T$ direnci üzerinden $V_{BB}$ kaynak gerilimine kadar dolar. $V_E$ kondansatör gerilimi, $B_1$ - $B_2$ üzerindeki gerilim ve transistörün uzaklaştırma oranıyla belirlenen uzaklaştırma geriliminin ($V_p$) altında olduğu sürece tek jonksiyonlu transistörün emetör ucu açık devre gibi görünür

$$V_P = \eta V_{B_1} V_{B_2} - V_D \tag{18.50}$$

$C_T$ kondansatörünün uçlarındaki emetör gerilimi, bu değeri ($V_p$) aştığı zaman, tek jonksiyonlu transistör ateşlenir, kondansatör boşalır ve yeni bir dolma saykılı başlar. Tek jonksiyonlu transistör ateşlendiği zaman Şekil 13.38'de görüldüğü gibi, $R_1$ üzerindeki gerilim yükselir ve $R_2$ üzerindeki gerilim düşer. Emetör üzerindeki sinyal testere dişi dalga şeklindedir, yani baz 1'deki sinyal pozitife giden bir darbe ve baz 2'deki sinyal negatife giden bir darbedir. Tek jonksiyonlu osilatörün çeşitli tipleri Şekil 18.39'da verilmiştir.




Şekil 18.39 Bazı tek-jonksiyonlu osilatör devre düzenlemeleri.

## PROBLEMLER

§ 18.2

1. $A$ = -2000, $\beta$ = -1/10 değerlerine sahip negatif geribeslemeli bir yükseltecin kazancını hesaplayın.

2. Bir yükseltecin kazancı 1000 değerinden %10 kadar değişirse, yükseltecin $\beta$ =1/20 değerine sahip bir geribesleme devresinde kullanılması halinde kazanç değişmesini hesaplayın.



§ 18.3

3. $A$ = -300, $R_i$ = 1.5 kΩ, $R_o$ = 50 kΩ ve $\beta$ = -1/15 olan gerilim seri geribeslemeli yükseltecin kazancını, giriş ve çıkış empedanslarını hesaplayın.

4. $R_1$ = 200 kΩ, $R_2$ = 800 Ω, $R_o$ = 40 kΩ, $R_D$ = 8 kΩ ve $g_m$ = 5000 μS devre değerleri için Şekil 18.5'deki gibi FET'li bir yükseltecin geribeslemeli ve geribeslemesiz kazancını hesaplayın.

5. Şekil 18.11'deki gibi bir devre için aşağıdaki devre değerlerinde, geribeslemeli ve geribeslemesiz devre kazancını, giriş ve çıkış empedanslarını hesaplayın : $R_B$ = 600 kΩ, $R_E$ = 1.2 kΩ, $R_C$ = 12 kΩ, $h_{ie}$ = 2 kΩ ve $h_{fe}$ = 75. $V_{CC}$ = 16 V kullanın.

§ 18.6

6. $g_m$ = 6000 μS, $r_d$ = 36 kΩ değerlerine sahip bir FET'li faz kaydırmalı osilatör ve $R$ = 12 kΩ'luk bir geribesleme direncinden oluşan devre, 2.5 kHz'de çalışacaktır. Belirtilen osilatör çalışması için $R_D$ ve $C$ değerini seçin.

7. $R_1$ = 24 kΩ, $R_2$ = 75 kΩ, $R_C$ = 18 kΩ, $R$ = 6 kΩ ve $h_{fe}$ = 2 kΩ'lik devre değerleri için, transistörlü faz kaydırmalı bir osilatörünün 5 kHz'de çalışması için gerekli $C$ kondansatör değerini ve $h_{fe}$ transistör kazancını belirleyin.

8. $f_o$ = 2 kHz'de çalışma için Şekil 18.23'deki gibi bir Wien köprü osilatör devresinin $RC$ elemanlarını tasarlayın.

§ 18.8.

9. Şekil 18.26'daki gibi FET'li bir Colpitts osilatörü ve aşağıdaki devre değerleri için osilasyon frekansını hesaplayın: $C_1$ = 750 pF, $C_2$ = 2500 pF, $L$ = 40 μH, $R_G$ = 750 kΩ, $L_{RFC}$ = 0.2 mH, $C_C$ = 2000 pF.

10. Şekil 18.27'deki transistörlü Colpitts osilatörü ve aşağıdaki devre değerleri için osilasyon frekansını hesaplayın: $L$ = 100 mH, $L_{RFC}$ = 0.5 mH, $C_1$ = 0.005 μF, $C_2$ = 0.01 μF, $C_C$ = 10 μF.

11. Şekil 18.29'daki FET'li Hartley osilatörünün aşağıdaki devre değerleri için osilasyon frekansını hesaplayın: $C$ = 250 pF, $L_1$ = 1.5 mH, $L_2$ = 1.5 mH, $M$ = 0.5 mH.

12. Şekil 18.30'daki transistörlü Hartley osilatör devresinin aşağıdaki devre

değerleri için osilasyon frekansını hesaplayın: $L_{RFC}$ = 0.5 mH, $L_1$ = 750 $\mu$H, $L_2$ = 750 $\mu$H, $M$ = 150 $\mu$H, $C$ = 150 pF.

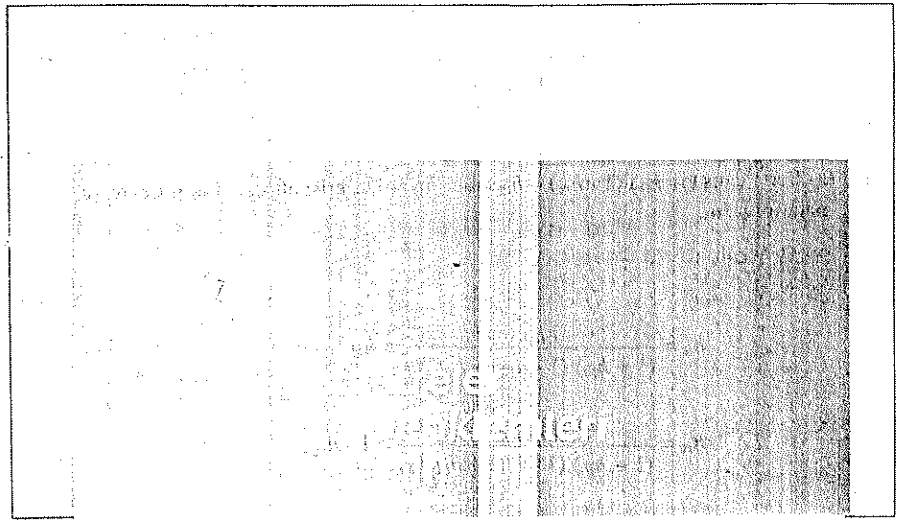
§ 18.9

**13.** (a) Seri çalışan osilatörün ve (b) paralel uyarılan kristalli osilatörün devre şemalarını çizin.

§ 18.10

**14.** (a) 1 kHz'de ve (b) 150 kHz'de çalışacak tek jonksiyonlu bir osilatör devresi tasarlayın.





A.1 TAM

Ortak-Emetörlü Devre

$$h_{ie} = \frac{h_{ib}}{(1 + h_{fb})(1 - h_{rb}) + h_{ob}\,h_{ib}} = h_{ie}$$

$$h_{re} = \frac{h_{ib}\,h_{ob} - h_{rb}(1 + h_{fb})}{(1 + h_{fb})(1 - h_{rb}) + h_{ob}\,h_{ib}} = 1 - h_{rc}$$

$$h_{fe} = \frac{-h_{fb}(1 - h_{rb}) - h_{ob}\,h_{ib}}{(1 + h_{fb})(1 - h_{rb}) + h_{ob}\,h_{ib}} = -(1 + h_{fc})$$

$$h_{oe} = \frac{h_{ob}}{(1 + h_{fb})(1 - h_{rb}) + h_{ob}\,h_{ib}} = h_{oc}$$

Ortak-Bazlı Devre

$$h_{ib} = \frac{h_{ie}}{(1 + h_{fe})(1 - h_{re}) + h_{ie}\,h_{oe}} = \frac{h_{ie}}{h_{ic}\,h_{oc} - h_{fc}\,h_{rc}}$$

$$h_{rb} = \frac{h_{ie}\,h_{oe} - h_{re}(1 + h_{fe})}{(1 + h_{fe})(1 - h_{re}) + h_{ie}\,h_{oe}} = \frac{h_{fc}(1 - h_{rc}) + h_{ic}\,h_{oc}}{h_{ic}\,h_{oc} - h_{fc}\,h_{rc}}$$

$$h_{fb} = \frac{-h_{fe}\ (1 - h_{re}) - h_{ie}\ h_{oe}}{(1 + h_{fe})\ (1 - h_{re}) + h_{ie}\ h_{oe}} = \frac{h_{rc}\ (1 + h_{fc}) - h_{ic}\ h_{oc}}{h_{ic}\ h_{oc} - h_{fc}\ h_{rc}}$$

$$h_{ob} = \frac{h_{oe}}{(1 + h_{fe})\ (1 - h_{re}) + h_{ie}\ h_{oe}} = \frac{h_{oc}}{h_{ic}\ h_{oc} - h_{fc}\ h_{rc}}$$

### Ortak-Kollektörlü Devre

$$h_{ic} = \frac{h_{ib}}{(1 + h_{fb})\ (1 - h_{rb}) + h_{ob}\ h_{ib}} = h_{ie}$$

$$h_{rc} = \frac{1 + h_{fb}}{(1 + h_{fb})\ (1 - h_{rb}) + h_{ob}\ h_{ib}} = 1 - h_{re}$$

$$h_{fc} = \frac{h_{rb} - 1}{(1 + h_{fb})\ (1 - h_{rb}) + h_{ob}\ h_{ib}} = -\ (1 + h_{fe})$$

$$h_{oc} = \frac{h_{ob}}{(1 + h_{fb})\ (1 - h_{rb}) + h_{ob}\ h_{ib}} = h_{oe}$$

## A.2 YAKLAŞIK

### Ortak-Emetörlü Devre

$$h_{ie} \cong \frac{h_{ib}}{1 + h_{fb}} \cong \beta r_e$$

$$h_{re} \cong \frac{h_{ib}\ h_{ob}}{1 + h_{fb}} \cong -\ h_{rb}$$

$$h_{fe} \cong \frac{-\ h_{fb}}{1 + h_{fb}} \cong \beta$$

$$h_{oe} \cong \frac{h_{ob}}{1 + h_{fb}}$$



### Ortak-Bazlı Devre

$$h_{ib} \cong \frac{h_{ie}}{1 + h_{fe}} \cong \frac{-h_{ic}}{h_{fc}} \cong r_e$$

$$h_{rb} \cong \frac{h_{ie}\ h_{oe}}{1 + h_{fe}} - h_{re} \cong h_{rc} - 1 - \frac{h_{ic}\ h_{oc}}{h_{fc}}$$

$$h_{fc} \cong \frac{-h_{fe}}{1 + h_{fe}} \cong \frac{-(1 + h_{fc})}{h_{fc}} \cong -\ \alpha$$

$$h_{ob} \cong \frac{h_{oe}}{1 + h_{fe}} \cong \frac{-h_{oc}}{h_{fc}}$$

### Ortak-Kollektörlü Devre

$$h_{ic} \cong \frac{h_{ib}}{1 + h_{fb}} \cong \beta r_e$$

$$h_{rc} \cong 1$$

$$h_{fc} \cong \frac{-1}{1 + h_{fb}} \cong -\beta$$

$$h_{oc} \cong \frac{h_{ob}}{1 + h_{fb}}$$

## B.1 DOĞRULTUCUNUN DALGALILIK FAKTÖRÜ

Gerilimin dalgacık faktörü

$$r = \frac{\text{sinyalin ac bileşeninin rms değeri}}{\text{sinyalin ortalama değeri}}$$

ile tanımlanabilir ayrıca,

$$r = \frac{V_r\ (\text{rms})}{V_{dc}}$$

olarak da ifade edilebilir. DC düzey de içeren sinyalin ac gerilim bileşeni

$$v_{ac} = v - V_{dc}$$

olduğu için, ac bileşenin rms değeri

$$V_r\ (\text{rms}) = \left[\frac{1}{2\pi}\int_0^{2\pi} v_{ac}^2\, d\theta\right]^{1/2} = \left[\frac{1}{2\pi}\int_0^{2\pi} (v - V_{dc})^2\, d\theta\right]^{1/2}$$

$$= \left[\frac{1}{2\pi}\int_0^{2\pi} (v^2 - 2v\,V_{dc} + V_{dc}^2)\, d\theta\right]^{1/2}$$

$$= [V^2\ (\text{rms}) - 2V_{dc}^2 + V_{dc}^2]^{1/2} = [V^2\ (\text{rms}) - V_{dc}^2]^{1/2}$$

Burada $V$(rms) toplam gerilimin rms değeridir. Yarım dalga doğrultulmuş sinyal için



$$V_r\ (\text{rms}) = [V^2(\text{rms}) - V_{dc}^2]^{1/2}$$

$$= \left[\left(\frac{V_m}{2}\right)^2 - \left(\frac{V_m}{\pi}\right)^2\right]^{1/2}$$

$$= V_m\left[\left(\frac{1}{2}\right)^2 - \left(\frac{1}{\pi}\right)^2\right]^{1/2}$$

$$\boxed{V_r\ (\text{rms}) = 0.38V_m \quad \text{(yarım dalga)}} \tag{B.1}$$

Tam dalga doğrultulmuş sinyal için,

$$V_r\ (\text{rms}) = [V^2(\text{rms}) - V_{dc}^2]^{1/2}$$

$$= \left[\left(\frac{V_m}{\sqrt{2}}\right)^2 - \left(\frac{2V_m}{\pi}\right)^2\right]^{1/2}$$

$$= V_m\left(\frac{1}{2} - \frac{4}{\pi^2}\right)^{1/2}$$

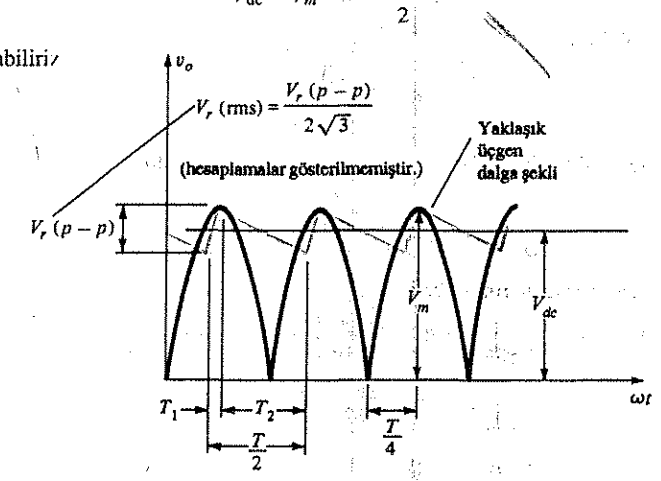
$$\boxed{V_r\ (\text{rms}) = 0.308V_m \quad \text{(tam dalga)}} \tag{B.2}$$

## B.2 KONDANSATÖRLÜ FİLTRENİN DALGACIK GERİLİMİ

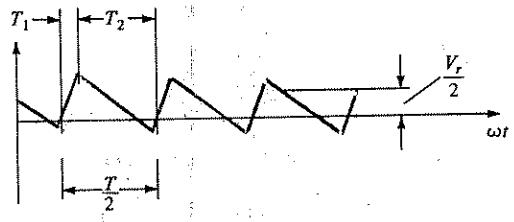
Şekil B.1'de gösterildiği gibi yaklaşık olarak üçgen dalgacık dalga şekli olduğu varsayılırsa (bakınız Şekil B.2):

$$V_{dc} = V_m - \frac{V_r\ (\text{tepe-tepe})}{2} \tag{B.3}$$

yazabiliriz.




Şekil B.1 Kondansatörlü filtre için yaklaşık üçgen şekilli dalgacık gerilimi.




Şekil B.2 Dalgacık gerilimi.

Kondansatörün boşalması sırasında $C$ üzerindeki gerilim değişimi

$$V_r\,(p\text{-}p) = \frac{I_{dc}\,T_2}{C} \tag{B.4}$$

Şekil B1'deki üçgen dalga şeklinden

$$V_r\,(\text{rms}) = \frac{V_r\,(\text{tepe-tepe})}{2\sqrt{3}} \tag{B.5}$$

(hesaplamalardan bulunmuş, ancak gösterilmemiştir).

Şekil B1'deki dalga şekli ayrıntılarını kullanarak şu sonucu buluruz:

$$\frac{V_r\,(\text{tepe-tepe})}{T_1} = \frac{V_m}{T/4}$$

$$T_1 = \frac{V_r\,(\text{tepe-tepe})\,(T/4)}{V_m}$$

Ayrıca

$$T_2 = \frac{T}{2} - T_1 = \frac{T}{2} - \frac{V_r\,(\text{tepe-tepe})\,(T/4)}{V_m} = \frac{2TV_m - V_r\,(\text{tepe-tepe})T}{4V_m}$$

$$T_2 = \frac{2V_m - V_r\,(\text{tepe-tepe})}{V_m}\,\frac{T}{4} \tag{B.6}$$

(B.3) denklemi

$$V_{dc} = \frac{2V_m - V_r\,(\text{tepe-tepe})}{2}$$

olarak da yazılabildiği için, son denklemi (B.6) denklemiyle birleştirebiliriz:

$$T_2 = \frac{V_{dc}}{V_m}\,\frac{T}{2}$$

bunu (B.4) denkleminde yerine koyarsak

$$V_r\,(\text{tepe-tepe}) = \frac{I_{dc}}{C}\left(\frac{V_{dc}}{V_m}\,\frac{T}{2}\right)$$



$$T = \frac{1}{f}$$

$$V_r\,(\text{tepe-tepe}) = \frac{I_{dc}}{2fC} \tag{B.7}$$

(B.5) ve (B.7) denklemleri birleştirerek $V_r$ (rms)'yi buluruz:

$$\boxed{V_r\,(\text{rms}) = \frac{V_r\,(\text{tepe-tepe})}{2\sqrt{3}} = \frac{I_{dc}}{4\sqrt{3}fC}\,\frac{V_{dc}}{V_m}} \tag{B.8}$$

## B.3 $V_{dc}$ VE $V_m$'İN DALGALILIK ($r$) ARASINDAKİ İLİŞKİSİ

$V_m$ gibi bir tepe gerilimi sağlayan bir transformatörden bir filtreleme kondansatörü üzerinde büyüyen dc gerilimi ile dalgalılık arasında aşağıdaki gibi bir ilişki kurulabilir:

$$r = \frac{V_r\,(\text{rms})}{V_{dc}} = \frac{V_r\,(\text{tepe-tepe})}{2\sqrt{3}\,V_{dc}}$$

$$V_{dc} = \frac{V_r\,(\text{tepe-tepe})}{2\sqrt{3}r} = \frac{V_r\,(\text{tepe-tepe})/2}{\sqrt{3}r} = \frac{V_r\,(\text{tepe})}{\sqrt{3}r} = \frac{V_m - V_{dc}}{\sqrt{3}r}$$

$$V_m - V_{dc} = \sqrt{3}rV_{dc}$$

$$V_m = (1 + \sqrt{3}r)V_{dc}$$

$$\boxed{\frac{V_m}{V_{dc}} = 1 + \sqrt{3}r} \tag{B.9}$$

(B.9) denklemindeki ilişki, hem yarım hem de tam dalga doğrultucu kondansatörlü filtre devreleri için geçerlidir ve grafiği Şekil B.3'te çizilmiştir. Örneğin %5 dalgalılıkta dc gerilimi $V_{dc} = 0.92\,V_m$ veya tepe geriliminin %10'u içindedir, oysa %20 dalgalılıkta dc gerilimi, tepe değerinin %25'ten fazla altında bir değer olan 0.74 $V_m$'ye düşer. %6.5'in altındaki dalgalılık için $V_{dc}$'nin, $V_m$'nin %10'un içinde olduğuna dikkat edin. Bu dalgalılık değeri küçük yük durumunun sınırını temsil eder.

## B.4 $V_r$ (rms) ve $V_m$ İLE DALGALILIK ($r$) ARASINDAKİ İLİŞKİ

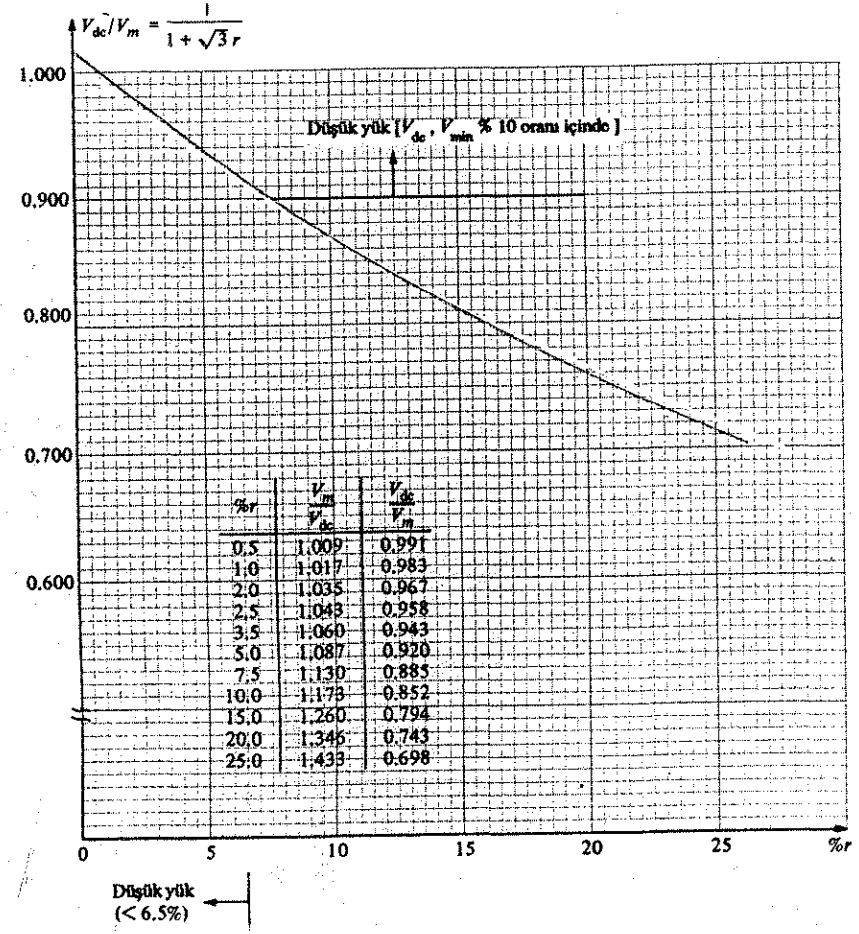
Hem yarım dalga hem de tam dalga doğrultucu kondansatör filtre devrelerinde $V_r$ (rms), $V_m$ ve dalgacık miktarı arasında da aşağıdaki gibi bir ilişki kurabiliriz:

$$\frac{V_r\,(\text{tepe-tepe})}{2} = V_m - V_{dc}$$

$$\frac{V_r\,(\text{tepe-tepe})/2}{V_m} = \frac{V_m - V_{dc}}{V_m} = 1 - \frac{V_{dc}}{V_m}$$

$$\frac{\sqrt{3}\,V_r\,(\text{rms})}{V_m} = 1 - \frac{V_{dc}}{V_m}$$

(B.9) denklemini kullanarak




| %r | $\frac{V_m}{V_{dc}}$ | $\frac{V_{dc}}{V_m}$ |
|---|---|---|
| 0.5 | 1.009 | 0.991 |
| 1.0 | 1.017 | 0.983 |
| 2.0 | 1.035 | 0.967 |
| 2.5 | 1.043 | 0.958 |
| 3.5 | 1.060 | 0.943 |
| 5.0 | 1.087 | 0.920 |
| 7.5 | 1.130 | 0.885 |
| 10.0 | 1.173 | 0.852 |
| 15.0 | 1.260 | 0.794 |
| 20.0 | 1.346 | 0.743 |
| 25.0 | 1.433 | 0.698 |

$$\frac{V_r\,(\text{rms})}{V_m} = 1 - \frac{1}{1+\sqrt{3}\,r}$$

$$\frac{V_r\,(\text{rms})}{V_m} = \frac{1}{\sqrt{3}}\left(1 - \frac{1}{1+\sqrt{3}r}\right) = \frac{1}{\sqrt{3}}\left(\frac{1+\sqrt{3}r-1}{1+\sqrt{3}r}\right)$$

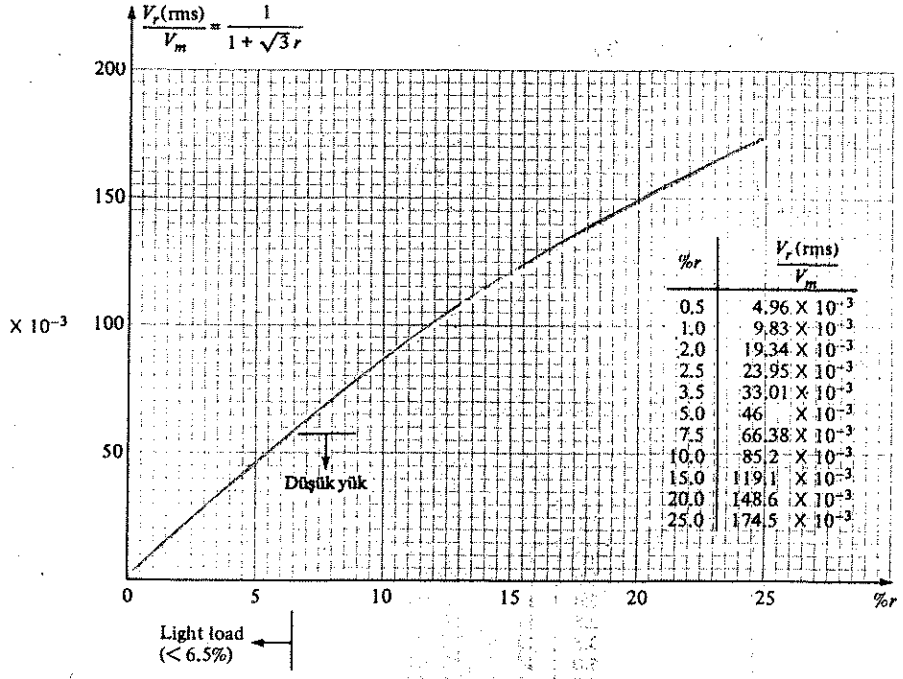
Şekil B.3

$$\boxed{\frac{V_r\,(\text{rms})}{V_m} = \frac{r}{1+\sqrt{3}r}} \qquad \text{(B.10)}$$

(B.10) denklemi şekil B.4'te çizilmiştir.

Dalgalılık, ≤ %6.5 için $V_{dc}$ değeri $V_m$'nin %10 içinde olacağı için,






| %r | $\frac{V_r\,(\text{rms})}{V_m}$ |
|---|---|
| 0.5 | 4.96 X $10^{-3}$ |
| 1.0 | 9.83 X $10^{-3}$ |
| 2.0 | 19.34 X $10^{-3}$ |
| 2.5 | 23.95 X $10^{-3}$ |
| 3.5 | 33.01 X $10^{-3}$ |
| 5.0 | 46 X $10^{-3}$ |
| 7.5 | 66.38 X $10^{-3}$ |
| 10.0 | 85.2 X $10^{-3}$ |
| 15.0 | 119.1 X $10^{-3}$ |
| 20.0 | 148.6 X $10^{-3}$ |
| 25.0 | 174.5 X $10^{-3}$ |

Şekil B.4 %r'nin fonksiyonu olarak ($V_r$ (rms)/$V_m$) grafiği.

$$\frac{V_r\,(\text{rms})}{V_m} \cong \frac{V_r\,(\text{rms})}{V_{dc}} = r \quad \text{(küçük yük)}$$

ve dalgalılık ≤ %6.5 için $V_r$ (rms)/$V_m$ = $r$ kullanabiliriz.

## B.5 DOĞRULTUCU KONDANSATÖRLÜ FİLTRE DEVRELERİNDE İLETİM AÇISI, % DALGACIK VE $I_{tepe}/I_{dc}$ ARASINDAKİ İLİŞKİ

Şekil B.1'de, diyotun iletime başladığı $\theta$ açısını aşağıdaki gibi hesaplayabiliriz:

$$v = V_m \sin\theta = V_m - V_r\,(p\text{-}p) \quad \text{den} \quad \theta = \theta_1$$

$$\theta_1 = \sin^{-1}\left[1 - \frac{V_r\,(p\text{-}p)}{V_m}\right]$$

(B.10) denklemini ve $V_r$ (rms) = $V_r$ ($p$-$p$/$2\sqrt{3}$ değerini kullanırsak

$$\frac{V_r\,(\text{tepe-tepe})}{V_m} = \frac{2\sqrt{3}\;V_r\,(\text{rms})}{V_m}$$

elde ederiz, böylece $1 - \dfrac{V_r\,(\text{tepe-tepe})}{V_m} = 1 - \dfrac{2\sqrt{3}\;V_r\,(\text{rms})}{V_m} = 1 - 2\sqrt{3}\left(\dfrac{r}{1+\sqrt{3}r}\right)$

$$= \frac{1-\sqrt{3}r}{1+\sqrt{3}r}$$

ve

$$\theta_1 = \sin^{-1}\frac{1-\sqrt{3}r}{1+\sqrt{3}r} \qquad \text{(B.11)}$$

$\theta_1$ iletimin başladığı açıdır.

$R_L$ ve $C$ paralel empedansları yüklendikten sonra akım sıfır olduğu zaman

$$\theta_2 = \pi - \tan^{-1}\omega R_L C$$

olduğunu belirleyebiliriz. $\omega R_L C$ ifadesini ise aşağıdaki gibi elde edebiliriz:

$$r = \frac{V_r\,(rms)}{V_{dc}} = \frac{(I_{dc}/4\sqrt{3}fC)\,(V_{dc}/V_m)}{V_{dc}} = \frac{V_{dc}/R_L}{4\sqrt{3}fC}\,\frac{1}{V_m}$$

$$= \frac{V_{dc}/V_m}{4\sqrt{3}\;fCR_L} = \frac{2\pi\left(\dfrac{1}{1+\sqrt{3}r}\right)}{4\sqrt{3}\;\omega CR_L}$$

Böylece

$$\omega R_L C = \frac{2\pi}{4\sqrt{3}\,(1+\sqrt{3}r)r} = \frac{0.907}{r\,(1+\sqrt{3}r)}$$

Dolayısıyla iletim

$$\theta_2 = \pi - \tan^{-1}\frac{0.907}{(1+\sqrt{3}r)r} \qquad \text{(B.12)}$$

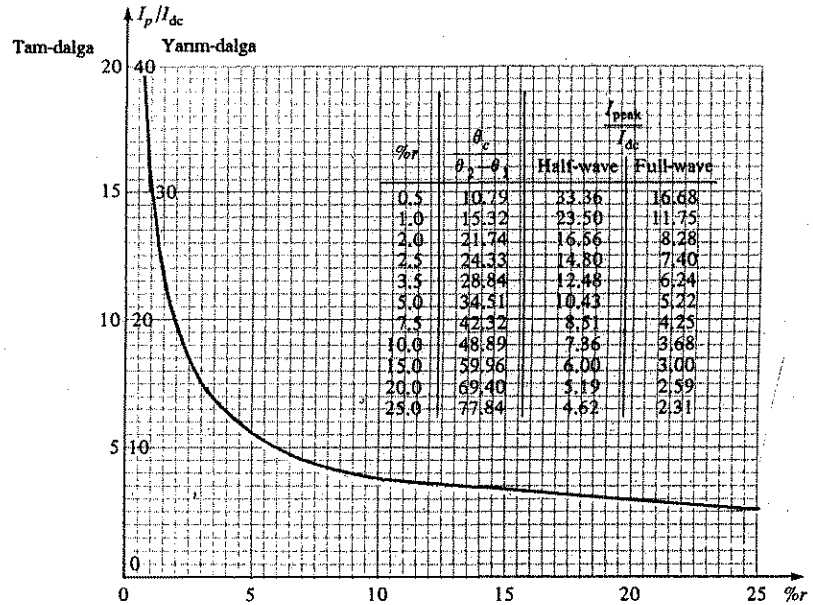
açısında durur. (16.10b) Denkleminden

$$\frac{I_{tepe}}{I_{dc}} = \frac{I_{tepe}}{I_{dc}} = \frac{T}{T_1} = \frac{180^\circ}{\theta} \quad \text{(tam dalga)} \qquad \text{(B.13a)}$$

$$= \frac{360^\circ}{\theta} \quad \text{(yarım dalga)}$$

Hem yarım hem de tam dalga çalışması için dalgalılığın bir fonksiyonu olarak $I_p/I_{dc}$'nin bir grafiği Şekil B.5'te verilmiştir.



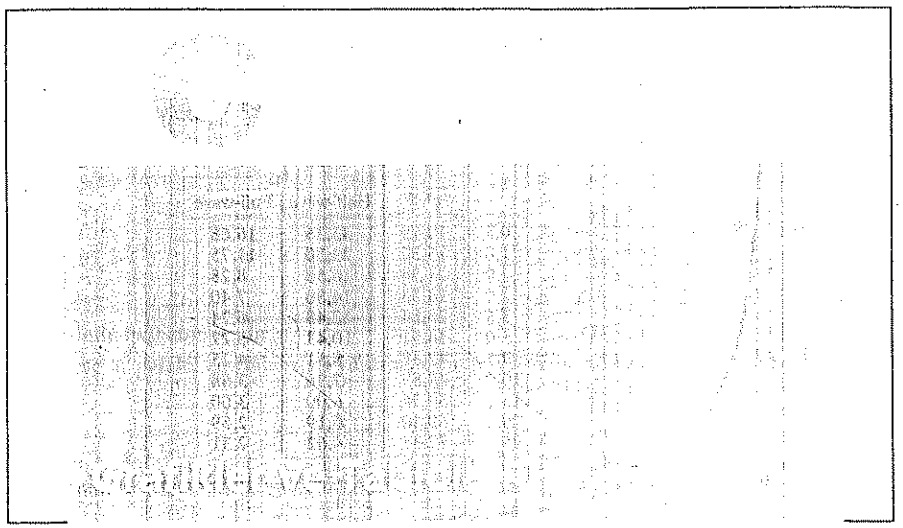



| %r | $\theta_c$ / $\theta_2 - \theta_1$ | $\frac{I_{peak}}{I_{dc}}$ Half-wave | Full-wave |
|---|---|---|---|
| 0.5 | 10.79 | 33.36 | 16.68 |
| 1.0 | 15.32 | 23.50 | 11.75 |
| 2.0 | 21.74 | 16.56 | 8.28 |
| 2.5 | 24.33 | 14.80 | 7.40 |
| 3.5 | 28.84 | 12.48 | 6.24 |
| 5.0 | 34.51 | 10.43 | 5.22 |
| 7.5 | 42.32 | 8.51 | 4.25 |
| 10.0 | 48.89 | 7.36 | 3.68 |
| 15.0 | 59.96 | 6.00 | 3.00 |
| 20.0 | 69.40 | 5.19 | 2.59 |
| 25.0 | 77.84 | 4.62 | 2.31 |

$$\theta_1 = \sin^{-1}\left(\frac{1-\sqrt{3}r}{1+\sqrt{3}r}\right) \qquad \theta_2 = \pi - \tan^{-1}\frac{1.814}{r\,[1+\sqrt{3}r]} \qquad \theta_c = \theta_2 - \theta_1$$

$$\frac{I_{tepe}}{I_{dc}} = \frac{180^\circ}{\theta_c}\,(\text{tam dalga}); \quad \frac{I_{tepe}}{I_{dc}} = \frac{360^\circ}{\theta_c}\,(\text{yarım dalga})$$

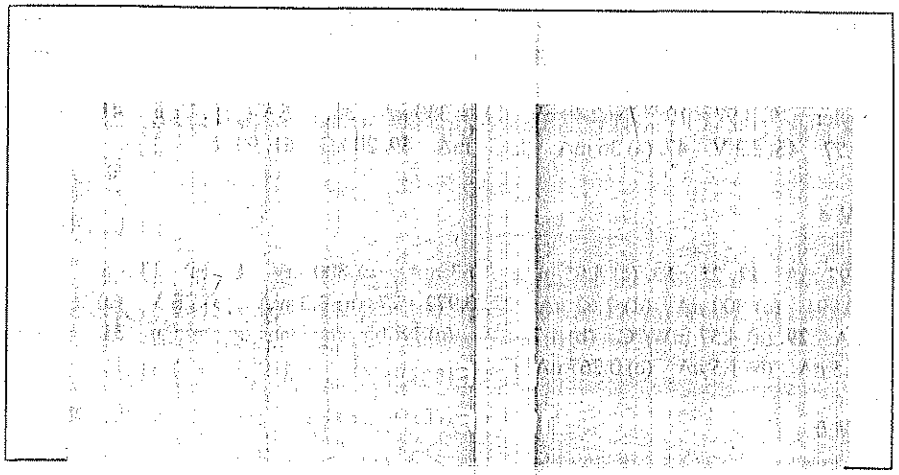
Şekil B.5 Yarım ve tam dalga çalışmada %r'ye karşılık $I_{tepe}/I_{dc}$ grafiği.



TABLO C.1 Yunan Alfabesi ve Kullanıldığı Yerler

| *Adı* | *Büyük Harf* | *Küçük Harf* | *Kullanıldığı Yerler:* |
|---|---|---|---|
| *alfa* | A | $\alpha$ | Açı, alan, katsayı |
| *beta* | B | $\beta$ | Açı, akı yoğunluğu, katsayı |
| *gama* | $\Gamma$ | $\gamma$ | İletkenlik,özgül ağırlık |
| *delta* | $\Delta$ | $\delta$ | Değişim, yoğunluk |
| *epsilon* | E | $\epsilon$ | Doğal logaritma tabanı |
| *zeta* | Z | $\zeta$ | Empedans, katsayı, koordinat |
| *eta* | H | $\mu$ | Histerezis, katsayı, etkinlik |
| *teta* | $\Theta$ | $\theta$ | Sıcaklık, faz açısı |
| *iota* | I | $\iota$ | |
| *kappa* | K | $K$ | Dielektrik sabiti, suseptibilite |
| *lamda* | $\Lambda$ | $\lambda$ | Dalgaboyu |
| *mü* | M | $\mu$ | Mikro, yükseltme faktörü, geçirgenlik |
| *nü* | N | $\nu$ | Relüktivite |
| *ksi* | $\Xi$ | $\xi$ | |
| *omikron* | O | $o$ | |
| *pi* | $\Pi$ | $\pi$ | Çember çevresinin çapına oranı = 3.1416 |
| *ro* | P | $\rho$ | Özdirenç |
| *sigma* | $\Sigma$ | $\sigma$ | Toplam işareti |
| *to* | T | $\tau$ | Zaman sabiti, zaman aralığı |
| *upsilon* | Y | $\nu$ | |
| *fi* | $\Phi$ | $\phi$ | Manyetik akı, açı |
| *ki* | X | $X$ | |
| *psi* | $\Psi$ | $\psi$ | Dielektrik akısı, faz farkı |
| *omega* | $\Omega$ | $\omega$ | Büyük harf: ohm; küçük harf: açısal hız |





## BÖLÜM 1

**7.** $6.4 \times 10^{-19}$ C **19.** ≅ 0.3 V **21.** 56.4 mA **25.** 30 Ω 27. 10 Ω **29.** $R_{dc} = 40\ \Omega$, $r_{ac} = 2\ \Omega$ **31.** $R_{dc} = 800\ \Omega$, $r_{ac} = 333\ \Omega$ **33.** (a) $V_T$, $r_{on}$, ideal diyot (b) $I_R = 17.1$ mA, $V_R = 3.762$ V **37.** (a) 0 V: 3.2 pF 0.25 V: 9 pF **39.** 0.2 V: 3.54 kΩ; -20 V: 44.25 kΩ **41.** -75°C: $V_D \cong 1.7$ V, $I_S \cong 0.1\ \mu$A, +25°C: $V_D \cong 1.3$ V, $I_S \cong 0.4\ \mu$A, +100°C: $V_D \cong 0.98$ V, $I_S \cong 1.0\ \mu$A, +200°C: $V_D \cong 0.64$ V, $I_S \cong 2.2$ µA **43.** $P_{D_{maks}} =$ 200 mW, $P_{D_{maks}}$ (ters öngerilim) = 10 µW **47.** 26.54 kΩ **49.** 628.93 mA **51.** (a) 2.3 mV/°C (b) 46.0 mV **53.** 493 Ω **57.** 240 mW 59. 320 mA, 1 V

## BÖLÜM 2

**1.** (a) -4.3 V, 0.915 mA (b) 4.75 V, 1.039 ma **3.** (a) $V_{o_1} = 11.3$ V, $V_{o_2} = 0.3$ V (b) $V_{o_1} = -9$ V, $V_{o_2} = -5.4$ V **5.** (a) 9.7 mA (b) 14.6 V, 1.893 mA **7.** 4.65 V, 2.325 mA **9.** 9.3 V **11.** 10 V **13.** -0.7 V **17.** $V_m = 155.54$ V, $V_{dc} = 49.462$ V **19.** (a) 20 mA (b) 36.74 mA (c) 18.37 mA (d) Daha az (e) 36.74 mA > 20 mA **23.** $V_m = 4.3$ V, $V_{dc} = 1.367$ V **25.** (a) 0 V, -3 V (b) 20 V, 5 V **27.** $I_R$ (pozitif tepe) = 0.4 mA $I_R$ (negatif tepe) = 0.2 mA **29.** (a) 28 ms (b) 5t >> 0.5 ms (c) -1.3 V, -21.3 V

## BÖLÜM 3

**3.** %0.053/°C **5.** ≅ 13 Ω 7. (a) $V_L = 9$ V, $I_L = 50$ mA, $I_Z = 0$ mA, $I_R = 50$ (b) $V_L$

= 10 V, $I_L$ = 21 mA, $I_Z$ = 24 mA, $I_R$ = 45 mA (c) 2 kΩ (d) 220 Ω **9.** $V_{i_{min}}$ = 11.309 V, $V_{i_{maks}}$ = 15.826 V **15.** 47.5°C düşük akım düzeyleri **17.** 0 → 2 V: %33; 8 → 10 V: %5.4 **19.** (a) 27 pF (b) -8 V: 2 pF/V; -2 V: 9.25 pF/V **21.** 6.67 **23.** Düşük düzeyler **29.** $3.97 \times 10^{-19}$ J = 2.48 eV **31.** ≅ 350 μA **33.** 42.5 V **39.** Yeşil **41** (a) 0.77 **45.** 2.3 V **47.** (a) 36 mA (b) 54 mA **59.** 20 kΩ **61.** 90 Ω

## BÖLÜM 4

**9.** 7.92 mA **11.** 25 **13.** (a) 4.95 mA (b) 3 mA (c) 800 mV **17.** (a) 114.3 (b) 0.991 (c) 300 μA (d) 2.62 μA **23.** 0.972 27. (a) 3.3 mA (b) 28 V (c) 25 μA **29.** (a) 4.57 mW/°C (b) 1.714 W (c) İyi bir empedans uygunluğu **31.** (a) 7.5 nA (b) 1.5 μA (c) 0.267 nA/°C

## BÖLÜM 5

**1.** $V_C$ = 7 V **3.** $I_C$ = 3.3 mA, $V_{CE}$ = 6.06 V **5.** $R_C$ = 3.19 kΩ (3.3 kΩ kullanılır) **7.** $V_{CE}$ = 4.77 V **9.** $\beta$ = 19.49 **11.** $V_{CE}$ = 13.88 V **13.** $R_B$ = 445.16 kΩ (430 kΩ kullanılır) **15.** $V_E$ = 0.637 V, $V_C$ = 6.47 V, $E_B$ = 2.07 V **17.** $I_B$ = 13.05 μA, $I_C$ = 0.914 mA **19.** $I_C$ = 0.383 mA, $V_{CE}$ = 5V **21.** $V_{CB}$ = 7.14 V **23.** $V_C$'deki değişim oranı = %10.1 **25.** $R_C$ = 5.9 = 5.9 kΩ (6.2 kΩ kullanılır) **27.** $V_C$ = 8.66 V **29.** $V_C$ = 18.03 V **31.** $R_C$ = 9.4 kΩ (9.1 kΩ kullanılır) **33.** $V_C$'deki değişim oranı = %9.75 **35.** $V_C$ = 7.42 V **37.** $I_C$'deki değişim oranı = %38.35 = %38.35 **39.** $V_C$ = -11.4 V **41.** $V_{CE}$ = 20.18 V **43.** $V_C$ = -6.375 V **47.** $R_C$ = 1.7 kΩ (1.6 kΩ kullanılır) **49.** $R_E$ = 360 Ω, $R_C$ = 1.64 kΩ (1.6 kΩ kullanılır), $R_B$ = 310 kΩ (300 kΩ kullanılır) **51.** $R_E$ = 1.069 kΩ (1.1 kΩ kullanılır), $R_B = 1.66 \times 10^6$ (1.6 kΩ kullanılır) **53.** $R_C$ = 4.8 kΩ (4.7 kΩ kullanılır), $R_{B_2}$ = 9.6 kΩ (10 kΩ kullanılır), $R_{B_1}$ = 51 kΩ

## BÖLÜM 6

**1.** (a) $I_D$ = 3.556 mA, (b) $I_D$ = 8 mA, (c) $I_D$ = 0.889 mA **3.** $V_{GS}$ = 0.628 V **5.** $V_P$ = -5 V **7.** $V_{GS}$ = -1.5 V **11.** $g_{mo}$ = 3.556 mS **13.** $V_P$ = 3.692 V **15.** $g_m$ = 2.5 mS **17.** $V_P$ = -3.966 V, $g_m$ = 2352 μS **19.** $g_m$ = 4.53 mS **21.** $g_m$ = 3150 μS **23.** $g_{mo}$ = 6000 μs **25.** $g_m$ = 8 mS **27.** $V_T$ = 3 V **29.** $V_T$ = 3.33 V

## BÖLÜM 7

**1.** $V_D$ = 13.56 V **3.** $R_D$ = 7.2 kΩ (7.5 kΩ kullanılır) **5.** $V_{GS} = V_{GG}$ = 1.32 V **7.** $V_S$ = 2.8 V **9.** $R_S$ = 562 Ω (560 kΩ kullanılır) **11.** $V_S$ = 2.8 V **13.** $I_D$ = 1.7 mA **15.** $V_{DS}$ = 3.77 V **17.** $R_S$ = 140.6 Ω (150 Ω kullanılır) **19.** $V_{DS}$ = 0.6 **21.** $V_{DS}$ = 2.2 V **23.** $V_{DS}$ = 9.11 V **25.** $R_D$ = 2.42 kΩ (2.4 kΩ kullanılır) **27.**



Artar **29.** $V_{DS}$ = 3.36 V **31.** $V_{DS}$ = 1.8 V **33.** Azalır ($I_D$ = 4.86 mA) **35.** $V_{DS_Q}$ = 9.6 V **37.** $K$ = 0.25 mA/V **39.** $V_{DS_Q}$ = 8.1 V **41.** $V_{DS}$ = 2.48 V **43.** $I_{DSS}$ = 9.37 mA, $V_P$ = -3 V **45.** $R_S$ = 390 Ω, $R_D$ = 3.61 kΩ (3.6 kΩ kullanılır) **47.** $R_D$ = 2.39 kΩ (2.4 kΩ kullanılır) **49.** $V_{GS_Q}$ = -2.61 V **51.** $I_D$ = 1.32 mA **53.** $V_{GS}$ = -2.43 V

## BÖLÜM 8

**9.** Evet, %4.227 **11.** Hayır, %14.529 **13.** (a) 100 μS (b) 20 μS **15.** (a) $10 \times 10^{-4}$ (b) $15 \times 10^{-4}$ **17.** $\beta$ = 100, $r_e$ = 7.88 Ω **19.** (a) %66.7 (b) %50 (c) %150 **21.** (a) 2 μS (b) Evet **23.** (a) $5.4 \times 10^{-4}$ (b) Hayır

## BÖLÜM 9

**1.** (a) $Z_i$ ≅ 0.5 kΩ, $Z_o$ ≅ 5.1 kΩ, $A_v$ = -612, $A_i$ = 60 (b) $Z_i$ = 0.5 kΩ, $Z_o$ ≅ 4.628 kΩ, $A_v$ = -555.36, $A_i$ = 54.45 **3.** (a) $I_B$ = 23.85 μA, $I_C$ = 2.385 mA, $r_e$ = 10.9 Ω (b) $h_{fe}$ = 100, $h_{ie}$ = 1.09 kΩ (c) $Z_i$ ≅ 1.09 kΩ, $Z_o$ ≅ 4.3 kΩ, $A_v$ = -394.5, $A_i$ ≅ 100 (d) $A_v$ = -355.96, $A_i$ = 90.29 **5.** $V_{CC}$ = 30.66 V **7.** (a) $Z_i$ ≅ 118.37 kΩ, $Z_o$ ≅ 4.7 kΩ, $A_v$ = -3.87, $A_i$ = 97.51 (b) $Z_i$ ≅ 118.37 kΩ, $Z_o$ ≅ 4.296 kΩ, $A_v$ = -3.54, $A_i$ = 89.07 **9.** (a) $r_e$ = 7.075 Ω (b) $Z_i$ ≅ 74.71 kΩ, $A_v$ = -371.17 (c) $A_v$ = 61.89 **11.** (a) $Z_i$ ≅ 231.4 kΩ, $Z_o$ ≅ 33.5 Ω, $A_v$ = 0.994, $A_v$ = 41.074 (b) $V_o$ = 0.994 mV **13.** (a) $r_e$ = 33.776 Ω (b) $Z_i$ ≅ 33.4 Ω, $Z_o$ ≅ 4.7 kΩ, $A_v$ = 140.72, $A_i$ = 1 **15.** $Z_i$ ≅ 0.632 kΩ, $Z_o$ ≅ 1.664 kΩ, $A_v$ = -207.35, $A_v$ = 73.95 **17.** (a) $r_e$ = 13.2 Ω (b) $Z_i$ ≅ 0.511 kΩ, $Z_o$ ≅ 3.83 kΩ, $A_v$ = -29.25, $A_v$ = 38.37 **19.** (d) $A_v$ = -1833, $A_i$ = 25.354, $Z_i$ ≅ 40.76 kΩ, $Z_o$ ≅ 2.16 kΩ **21.** (a) $A_{v_s}$ = -30.1, $A_v$ = 25.67 (b) $A_v$ = -121.88, $A_i$ = 56.6 **23.** (a) $A_{v_s}$ = 0.95, $A_v$ = 35.243 (b) $A_v$ = 0.997, $A_v$ = 70.518 **25.** (a) $Z_i$ ≅ 0.459 kΩ,, $Z_o$ ≅ 4.924 kΩ, $A_v$ = -590, $A_v$ = 53.22, $A_p = 31.4 \times 10^3$ (b) $Z_i$ ≅ 0.5 kΩ, $Z_o$ ≅ 5.1 kΩ, $A_v$ = -612, $A_i$ = 60, $A_p = 36.72 \times 10^3$ (c) $A_{v_s}$ = -231.66, $A_v$ = -342.69, $Z_i$ ≅ 0.459 kΩ, $Z_o$ ≅ 4.924 kΩ, $A_i$ = 23.989, $A_p = 8.22 \times 10^3$ (d) $A_{v_s}$ = -242.68, $A_v$ = -349.68, $Z_i$ ≅ 0.5 kΩ, $Z_o$ ≅ 5.1 kΩ, $A_i$ = 25.74, $A_p = 6.25 \times 10^3$ **27.** (a) $A_v$ = 138.16, $A_i$ = -1, $Z_i$ ≅ 34.24 Ω, $Z_o$ ≅ 4.56 kΩ, $A_p$ = 138.16 (b) $A_v$ = 140.72, $A_i$ = -1, $Z_i$ ≅ 33.4 Ω, $Z_o$ ≅ 4.7 kΩ, $A_p$ = 140.72 (c) $A_{v_s}$ = 79.365, $A_v$ = 81.735, $A_i$ = -0.409, $Z_i$ ≅ 33.4 Ω, $Z_o$ ≅ 4.7 kΩ, $A_p$ = 33.43 (d) $A_{v_s}$ = 11.91, $A_v$ = 83.204, $A_i$ = 0.409, $Z_i$ ≅ 33.4 Ω, $Z_o$ ≅ 4.7 kΩ **29.** (a) $R_i$ = 1.815 kΩ, $A_v$ = -66.59, $R_o$ = 2.131 kΩ (b) $A_{v_s}$ = -30.1, aynı çözüm.

## BÖLÜM 10

**1.** $A_v$ = -4.392 **3.** $A_v$ = -3.301 **5.** $A_v$ = -6.761 **7.** $V_o$ = -0.33 V rms **9.** $V_o$ = 224 mV tepe **11.** $V_o$ = -353.25 mV tepe **13.** $V_o$ = -737.786 mV tepe **15.** $R_i = R_G$ =

750 kΩ, $R_o = R_D = 3.3$ kΩ, $V_o = 344.5$ mV tepe **17.** $A_v = -7.24$ **19.** $A_v \cong -8.2$ **21.** $V_o = 333.3$ mV **23.** $V_o = 311.6$ mV **25.** $R_{os} = 76.9\ \Omega$ **27.** $V_o = 72.4$ mV rms **29.** $A_v = 9.18$ **31.** $A_v = 6.89$ **33.** $V_o = 1.026$ V rms **35.** $R_S = 150\ \Omega$ **37.** $R_D = 6.8$ kΩ, $R_S = 1.5$ kΩ **39.** $C_i = 40.185$ pF

## BÖLÜM 11

**1.** (a) $A_{iT} = 80$, $A_{vT} = 160$ (b) $A_v = 12.65$, $A_i = 8.94$ **3.** $Z_i \cong 1.31$ kΩ, $Z_o \cong 3.3$ kΩ, $A_{vT} = 5968.4$, $A_{iT} = 3553.91$, $A_{PT} = 21.2 \times 10^6$ **5.** $Z_i \cong 13.85$ kΩ, $Z_o \cong 24.51$, $A_{v1} = -2$, $A_{v2} \cong 1$, $A_{vT} = -2$, $A_{iT} = 27.7$ **7.** $Z_i \cong 1.19$ kΩ, $Z_o \cong 10$ kΩ, $A_{v1} = -0.779$, $A_{v2} = -21.61$, $A_{vT} = 16.83$, $A_{iT} = 35.76$ $A_{PT} = 601.84$ **9.** $A_{v1} = -10.486$, $A_{v2} = -2.318$, $A_{vT} = 24.307$ **11.** $a = 20$ **13.** $A_{E2} = 11$ V, $V_{B2} = 11.7$ V, $V_{E1} = 1.716$ V, $V_{B1} = 2.416$ V **15.** (a) $r_{e1} = 4.828\ \Omega$, $r_{e2} = 6.976\ \Omega$ (b) $A_{vT} = 455.71$, $V_o = 4.56$ V (c) $Z_i \cong 222\ \Omega$, $Z_o \cong 2.2$ kΩ **17.** $A_i = 843.75$, $Z_i \cong 1.012$ MΩ, $Z_o \cong 2.2$ kΩ, $A_v = -1.834$ **19.** $A_i = 2006.98$, $Z_i \cong 310.1$ kΩ, $Z_o \cong 2.2$ kΩ, $A_v = -14.664$ **21.** 12 dB **23.** (a) $dB_1 = 21.05$, $dB_2 = 42.1$, $dB_3 = 56.84$ (b) $A_{v1} = 11.29$, $A_{v2} = 127.35$, $A_{v3} = 691.83$ **25.** (a) $f_{LS} = 85.61$ Hz, $f_{LC} = 35.78$ Hz (b) $A_{v_{orta}} = -2.08$ (c) $f_{Hi} = 9.75$ MHz, $f_{Ho} = 8.52$ MHz **27.** $A_{vf} = 160 \times 10^3$ **29.** $f_1 = 92.17$ Hz **31.** GBW = -50 **33.** $A_v \cong 4.445 \times 10^6$

## BÖLÜM 12

**1.** $P_i = 15.1875$ W, $P_o = 312.5$ mW **3.** maks $P_o$ (ac) = 0.582 W **5.** $R'_L = 2.5$ kΩ **7.** $n = 44.72/1$ **9.** $n \cong \%37.04$ **17.** (a) $P_D = 28.125$ W (b) $P_i = 50.643$ W (c) $n = \%55.536$ (d) $P_{ZQ} = 22.518$ W **19.** (a) $n = \%35.8$ (a) $n = \%64.2$ **21.** $P_D = 25$ W **23.** $P_{D,\text{maks}} = 3$ W

## BÖLÜM 13

**5.** (a) $T = 25°C$, $I_G > \cong 40$ mA için Evet (b) Hayır (c) Hayır, minimum 3 V (d) 6 V, 800 mA: mükemmel ve 4 V, 1.6 A: hayır **11.** $\cong 0.7$ mW/cm$^2$ (b) %81.25 oranında azalma **17.** (a) $R_{B_2} = 1.08$ kΩ (b) $R_{BB} = 3.08$ kΩ (c) $V_{RB1} = 13$ V (d) $V_P = 13.7$ V **19.** $I_B = 27\ \mu$A, $I_C = 1.08$ mA **21.** (a) %0.67/°C (b) Evet **23.** Oran = 0.471, evet **25.** (a) $I_C = 2$ mA (b) $R_{L_1} : R_{L_2} = 10{:}1$, $t_{s1} : t_{s2} = 4.4{:}1$ $t_{s2} = 4.4{:}1$ **27.** $Z_P \cong 87$ kΩ (açık devre), $Z_v \cong 181.8\ \Omega$ (kısa devre) **29.** (a) Evet, $V_{BB}$ (min) = 8.18 V (b) $R < 2$ kΩ (c) $R = 1.82$ kΩ

## BÖLÜM 15

**5.** $V_C = 7.84$ V **7.** $R_i = 7.8$ kΩ, $R_o = 15$ kΩ **9.** $V_C = 11.438$ V **11.** $R_o = 3.496$



MΩ **13.** CMRR = 51.126 dB **15.** $A_d = 172$, $A_c = 0.355 \times 10^3$, CMRR = 113.7 dB **17.** $R_i = 10714$ kΩ **21.** $V_o = 0$ V **23.** $V_o = -12$ V **27.** $I_o = 1.667$ mA

## BÖLÜM 16

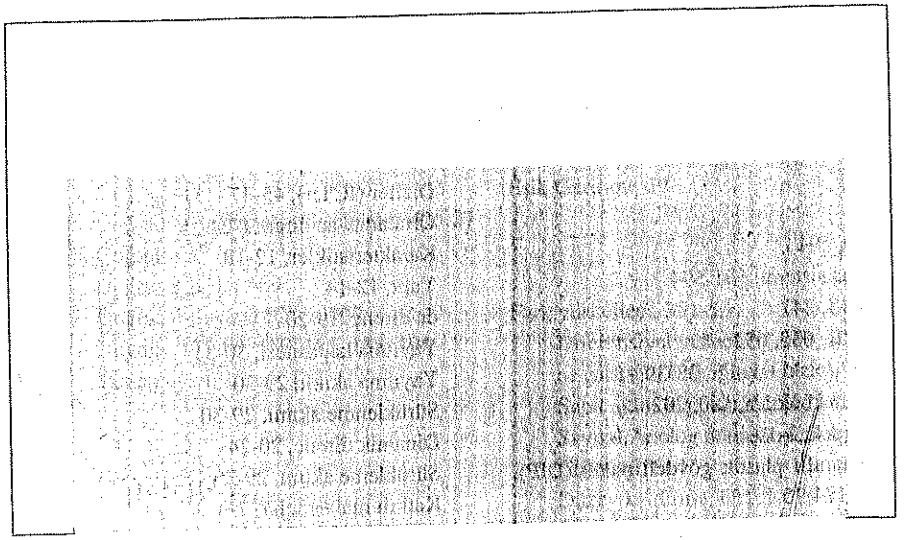
**1.** $r = \%2.8$ **3.** $V_r = 22.4$ V **5.** $V_r = 1.233$ V **7.** $V_{de} = 16.958$ V **9.** $r = \%0.96$ **11.** $V_r = 1.663$ V, $V_{dc} = 12$ V **13.** $V_{dc} = 22.22$ V, $r = \%7.201$ **15.** $V_r = 1.6$ V **17.** $I_L = 73$ mA **19.** V.R. = %32.01 **23.** V.R. = %5.263 **25.** Akım regülasyonu = %1 **27.** $R_{S_{min}} = 307.692\ \Omega$ **29.** (a) $V_L = 10.7$ V (b) $T_L = 2.675$ mA (c) $I_{P_s} = 4.65$ mA (d) $I_z = 44.61\ \mu$A, $I_c = 2.23$ mA **33.** $V_{çıkış} = 10.805$ V **35.** $v = \%5.485$ **37.** (a) $V_{de} = 13.749$ V (b) $V_r$ (tepe) = 1.247 V

## BÖLÜM 17

**11.** Çözünürlük = 2.44 mV **13.** 4096 Sayım adımı **15.** $C = 640$ pF **19.** Frekans aralığı = 42.47 kHz **21.** $f_o = 63.83$ kHz **23.** $f_L = \pm 85.11$ kHz

## BÖLÜM 18

**1.** $A_f = 9.95$ **3.** $A_f = 14.286$, $R_{if} = 31.5$ kΩ, $R_{of} = 2.381$ kΩ **5.** $R_e$ devreden çıkarılmış (köprülenmiş): $A = 450$, $R_i = 2$ kΩ $R_o = 12$ kΩ ve $R_e$ devrede: $A_f = 0.998$, $R_{if} = 90.2$ kΩ, $R_{of} = 12$ kΩ **7.** $h_{fe} \geq 44.67$ **9.** $f_o = 1.048$ MHz **11.** $f_o = 159.155$ kHz




A

AC direnç (diyot), 20-24
Acil aydınlatma sistemi, 540
Açık devre, 56
Akım düzenleyici, 696
Akordlama diyotları, 110-13
Alan etkili LCD, 132-34
Alan (zon) incelmesi, 37-38
Alarm devresi, 542-43
Alaşım fonksiyonlu transistör, 172
Alfa, 151, 160-617
Alıcı atomları, 8-14
Analog-sayısal dönüştürme, 717
Angstrom,117
Anot akımı kesimi, 532
Antilogaritma, 449-51
Arabirim üzerinden bağlantı kurma, 733
Ateşleme potansiyeli 19, 555, 572
Ayak-mum, 118-21
Azınlık taşıyıcıları, 9-14, 31,149-50

B

Band frekansları, 476-78
Band genişliği, 455,476-78
Bağımsız kaynak, 53
Bağlama kondansotörleri, 426-33
Bardeen, John, 147
Batarya-dolum düzenleyicisi, 538-39
Baz, 148-49
Bel, 447
Bell, 160-61
Beta, 160-61
Bilgi analizi 286
Bilgiisayar destekli tasarım, 591
Bilgisayar analizi, transistör ac analizi, 375-80
BJT'ler (bkz. transistör)
Bode grafikleri, 458-76
Boole cebri, 61
Boşlatılmış bölge, 12-14,30,110,587
Brottain, Walter H, 147

Buharlaştırma işlemli IC'ler, 602-5
Büyük sinyal tepkisi, 298
Büyütülmüş jonksiyonlu diyot, 40-41
Büyütülmüş jonksiyonlu transistör, 172

C

CAD, 591
Calma sistemi, 591-594
CMOS, 247
CMRR, 635, 651
Czochrolski tekniği, 38-39,41
Çalışma noktası, 180, 202
Çekirdek, 3-19
Çift taraflı plastik gövdeli paket (DIP), 174-75
Çığ akımı, 17-18
Çok katlı sistemler, 424-46,476-80
  Bode çizimleri, 458-76 &
  Kaskat, 437-39
  Darlington, 439-46
  Doğrudan bağlı, 435-37
  Frekans etkileri, 476-80
  Faz kaydırma, 456
  RC bağlamalı, 426-33, 478-80
  Transförmatör bağlamalı, 433-35
Çoğunluk taşıyıcıları, 9-14, 31,105,149-50

D

Dalga boyu, 117-20, 126, 129
Darlington yükselteç, 439-46
DC direnç (diyot), 19-20
DeForest, Lee, 147
Delik, 8-14,21
Desibel, 446-78
Dielektrik sabiti, 587-88
Dinamik yayılma, 131
Direnç (IC), 596-87
DIYAK, 549-51
Diyodun dinamik direnci, 20-24
Diyot, 1-121,125-30
  ac direnç, 20-24
  VE/VEYA kapıları, 61-64
  Diziler (IC'ler), 45-47
  Ortalama ac direnci, 24-25
  Karakteristikler, 12-18
  Yapı, 12-14
  dc direnç, 19-20
  Yayılma kapasitesi, 30-31
  Yayılma akımı, 29-30
  Sürüklenme akımı, 29-30
  Dinamik direnç, 20-24
  Sürükleme akımı, 29-30
  Katkılı malzemeler, 7-8
  Fonksiyon, 37-44
  İleri yönde dirneç, 11
  Genel karakteristikler, 1-5
  IC'ler, 589-90 & İdeal, 10-12
  LED'ler, 125-30,134
  Üretim teknikleri, 37-46
  Modeller, 25-29
  n tipi malzeme, 7-8
  Notasyon, 36
  ohm ölçer kontrolü, 36-37
  p tipi malzeme, 8-12
  Paralel diyotlar, 59-61
  Fotodiyotlar, 117-21
  Güç, 113-14
  Tıkanma süresi, 31-32
  Ters direnç, 1
  Schottky engeli, 104-9
  Seri, 52-59
  Seri-paralel, 59-61
  Schockley, 548-49
  veri föyü, 32-36
  Sıcaklık etkileri, 31
  Geçiş kapasitansı, 30-31
  Tünel diyodu, 114-17



  Vakum tübü, 147
  Varaktör, 110-13
  Zener, 94-104
Diyot modellemesi, 25-29
Diyot uygulamaları, 52-93
Dizi, 45-47
Doğrudan bağlamalı yükselteçler, 435-37
Doğrultma
Doğrusal IC'ler 669
Doğrusal-Sayısal IC'ler, 707
Doyma, 155-56, 158, 181, 185, 194
Düzenleyici, 103-4, 122

E

Eksenel ışık şiddeti, 126
Elektriksel, ışılmada, 125
Elektron, 3-19,29-30,105
Elektron akışı, 152
Elektron-volt (ev), 5-6
Emetör, 14849
Emetör izleyici düzenlemeli transistör, 340-45
Enerji düzeyleri, 5-11
Enerji - band şeması, 8-14
Entegre devre (IC), 45-47,174-76, 581,609
  Devre elemanları, 586-91
  Tarihçe, 581, 609
  Yalıtım yayılması, 600-2
  Maskeler, 591-95
  tektas IC, 584-86
  VEDEĞİL kapısı, 595-606
  Foto basım işlemi, 598-600
  silisyum oksitleme, 597-98
Epitaksiyel büyüme, 42-43,173-74, 596-97
Eşdeğer devreler
  diyot, 25-29
  Schottly diyot, 107
  SCR, 531-32
  SCS, 541
  Transistör, 298-324
  Tünel diyodu, 115-16
  UJT, 554
  Varaktör diyodu, 111
  Zener
Eşik Gerilimi, 19

F

Fark yükselteci, 351-53
  Diferensiyel yükselteç, 610, 616
  ac çalışma, 619
  Sabit akım kaynağı, 623,625-627
  Sayısal/Anolog dönüştürücüler, 715
  Çift uçlu, 614
  Düzey kaldırma, 631
  Çıkış katı, 631
  Tek uçlu, 611
Faz kaydırma, 456, 461-62
Faz kilitlemeli döngü (PLLL), 727
  Uygulamalar, 729
  Temel PLL çalışması, 728
Faz sınırı, 756
FET
  ac eşdeğer devresi, 390
  ac küçük sinyal çalışması, 391
  Yükselteç, 399, 478-80
  Yükselteç tasarımı, 409
  Karakteristik, 228, 232
  Bilgisayar analizi, 416
  Ortak kapı devresi, 407
  Yapı, 228
  Yüksek frekans etkileri, 414
  Giriş kaynağı direnç yüklemesi, 400
  JFET, 228
  Yükleme, 404
  Çıkış yüklemesi 398
  Küçük sinyal analizi, 388
  Transfer karakteristiği, 232, 235
Filtre, 103,670

ac çalışması, 681
Aktif, 658
Band geçiren, 661
Kapasite, 672
dc gerilim, 676,680
Yüksek geçiren, 660
Alçak geçiren, 658
RC, 678
Dalgacık faktörü, 670,672
Dalgacık gerilimi 675
Gerilim düzenlemesi, 670
Fleming, J.A, 147
Fotobasım işlemi, 598-602
Fotodirenç, 598-600
Fotodiyotlar, 117-21
Fotoiletken hücre, 121-22
Fotoiletken hücre, 121-22
Fotonlar, 117, 119, 122-25, 134
Fototransistör, 565-66
Fotovoltaj gerilimi, 135-38
Frekans bozulması, 745
Frekans etkileri, 453-80

G

Geçiş kapasitansı, 30-31, 110-13, 472, 587-88
Genel öngerilim eğrisi, 283
Geribeslemeli yükselteçler, 738
Akım geribeslemesi, 743
Akım seri geribeslemesi, 750
Kazanç kararlılığı, 746
Faz, 754
Pratik devreler, 747
Seri geribesleme, 741
Paralel geribesleme, 742
Gerilim geribeslemesi, 743
seri gerilim, 739,740,747
paralel gerilim, 741,752
Gerilim çarpıcı, 684
Gerilim çiftleyici, 684
Gerilim düzenleyiciler, 687
IC, 697
Termistör, 688
Transistör, 692
Zener, 688
Gerilim kontrollü osilatör (VCO), 724
Gerilim üçleyici, 686
Germanyum, 2-19, 38-43
Gerrilim bölücü öngerilim, transistör, 331-35
Gevşeme, 547-77
Gevşemeli osilatör, 574-77
Giacoletto modeli 472
Grafiksel analiz
BJT, 201
FET, 252
GTO (bkz. kapıdan kapanabilir anahtar)
Güç diyotları, 113-14
Güç kaynağı, 695
Güneş hücreleri, 134-38
Güneş hücresi, 134-38

H

h parametreleri (bakın karma eşdeğer devre)
Hat genişliği, 584
Hız etkisi, 543

I

Isıtıcı kontrolü, 539-40
Işık akışı, 118-20
Işık polarizörü, 132-134
Işık tesirliliği, 126
Işık yayan diyot, 125-30, 134,566-71
Işıkla etkin olan SCR, 545-48



İ

İdeal diyot,10-12
İki kapı teorisi, 302-8
İki kutuplu fonksiyon transistörü (bkz.transistör)
İletken, 6
İnce film IC, 606, 608-9
İndüktör (IC), 588
İyon ekimi, 601-2
İyonizasyon potansiyeli, 4
İşlemsel yükselteç, 638
ac elektriksel parametreleri, 653
Uygulamalar, 655
Sabit akım kaynağı, 656
Sabit kazanç çarpıcı, 641
Türev alıcı, 647
Integratör, 644
Terslemeyen yükselteç, 642
Parametreler, 650
Pratiksel, 647
Değişim hızı, 654
Spektrumlar, 649
Toplayıcı yükselteç, 643
Birim izleyicisi, 640
Zahiri toprak, 640

J

JFET, 228

K

Kaçak akım, 105-6, 150-51,153,171
Kafes, 3
Kalın film IC, 606, 608-9
Kanal ayarlamalı MOSFET küçk sinyal modeli, 389
Kanal geliştirmeli MOSFET, 266
Kanal-kaynak direnci, 240
Kanal-kaynak doyma akımı, 238
Kandil, 126
Kapasitans sıcaklık katsayısı, 111-12
Kapasitans
Kenetleyiciler, 81-86
Yayılma, 30-31, 472
Miller, 470-76,480
Parazitik, 470,476
geçiş, 110-13,587-88
Kablolama, 470,476
Kapıdan kapanabilir motorlar, 544, 45
Kapı-kaynak bağması, 238
Kapı-kaynak bozulma gerilimi, 239
Karakteristik (logoratmik), 449-50
Karanlık akımı, 119-20
Kararlılık faktörü, 181- 212
Kararsız, 719
Kare dalga üreteci, 104
Karma eşdeğer model, 170-71,300-308,313-21,325-80
Karma IC, 609
Karma parametreler(karma eşdeğer modele bakın)
Karma pi modeli, 472
Karşılaştırıcı birimleri, 708
Kaset adreslemesi, 582, 601
Kaskatlı FET yükselteçleri, 478-80
Kaskatlı yükselteç, 478-39
Katkılama, 3,7-10
Katkılı malzeme, 7-8
Kayan alan tekniği, 38-29
Kazanç kararlılığı, 746
Kazanç sınırı, 756
Kazanç-bandgenişliği çarpımı, 476,478,480
Kenetleyiciler, 81-86
Kesim, 155, 157-58
Kesim bölgesi (tansistör), 181
Kesim frekansı, 454-55,469
Kesim frekansları, 454-55,469,476-78
Kırpıcılar, 72-81

Kısa devre, 56
Klasik akış, 9,152
Kollektör, 148-49
Kollektör dc geribesleme düzenlemesi, 348-53
Kollektör geribesleme düzenlemesi, 353-57
Kondansatör (IC), 587-88
Kontak direnci, 16, 29-24,472
Kontrol ızgarası, 147
Kovalent bağ, 4,19
Köprü doğrultucu, 67-69,539-40
Köprülenmemiş emitör engerilim düzenlemeli transistör, 335-40
Köşe frekansları, 454-55,469,476-478
Kristal kafes, 3
Küçük sinyal analizi, transistör, 325-87
Küçük sinyal modeli, 384
Küçük sinyal tepkisi, 298
Külçe, 38-39,595
Kütle direnci, 2,16,23-24,472

L

LASCR, ışıkla etkin hale getirilen SCR'ye bakın
LCD'ler, 130-134
LED'ler, 125-30, 134
Logaritmalar, 446-78

M

Maksimum güç anma diyodu, 33
Mantis (logaritma), 449-50
Maskeler, 584-85, 591-95, 602-3
Mesa transistörleri, 173-74
Metalleme, 602-5
Mikrobilgisayar, 582
Miller kapasitansı, 414,470-76, 480
MOSFET, 240
  Karakteristikler, 240
  Yapı, 240
  Kanal ayarlamalı, 240
  Kanal oluşturmalı, 242

N

*n* tip malzeme, 7-14, 30-31, 41-43, 104-5
Negatif direnç bölgesi, 115-555
Negatif sıcaklık katsayısı, 5-139-40
Nematik sıvı kristal, 130-31
Nokta kontak diyodu, 43
Nokta kontak transistörü, 171-72
Nötron, 3-4
*npn* transistör, 148-65
Nyguist kriteri, 755

O

Oktav, 459
Omik kontak direnci, 2
Ondalık, 459
Optoelektronik, 117
OPTİK-YALITICILAR, 566-71
Orta uçlu tam dalga doğrultucu, 67-69
Ortak basılı düzenleme, 152-56,344-48
Ortak emitörlü sabit öngerilimleme düzenlemesi, 156- 63

Ortak emitörlü sabit öngerilimleme düzenlemesi, 326-31
Ortak kaynaklı ileri yönde transkondüktans, 239
Ortak kolektörü düzenleme, 163-65
Ortak mod bastırma, 631
Ortalama ac direnç (diyot), 24-25
Osilatörler, 757
  Colpitts, 765
  Kristal, 768, 772
  FET faz kaydırma, 760
  Hartley, 767
  IC faz kaydırma, 762
  Paralel rezonant, 771
  Faz kaydırma, 759
Ön omik oyulması, 602-3
Öngerilimleme, betadan bağımsız, 190,209
  BJT, 179
  BJT Tasarımı, 206,209
  bilgisayar çözümü, 216
  Emetör direnci, 186, 207
  Kanal geliştirmeli MOSFET, 266
  FET Tasarımı, 250
  Sabit öngerilimleme, 182
  ilerii yönde öngerilimleme, 182
  Grafiksel, 201
  JFET'in kendi öngerilimi 254, 275
  JFET gerilim bölücü, 258
  ters öngerilimleme, 182
  Kararlılık, 189,211
  Genel JFET eğrisi, 283
  Gerilim geribeslemesi, 195
Öz direnç, 2-4
Öz malzeme, 4-14

P

*p* tipi malzeme, 8-14, 30-31, 41-43
Paralel diyotlar, 59-61
Paralel kırpıcılar, 77-81
Parazitlik kapasitans, 470-76
Parçalı doğrusal eşd eğer devre, 26-28
Pasifleştirme, IC'ler, 605
Pentavalent, 7
PIV, ters yönde tepe gerilimine bakın
Plank sabiti, 117
Planor transistör, 173-74
*pnp* transistör, 148-65
*pnpn* aygıtlar, 529-53
  DIYAK, 549-51
  Kapıdan kapanabilir anahtar, 544-45
  Işıkla etkin olan SCR, 545-48
  Programlanabilir tek jonksiyonlu transistör, 571-77
  Shockley diyot, 548-49
  Silisyum kontrollü doğrultucu, 529-40
  Silisyum kontrollü anahtar, 541-44
  TRIAK 551-53
Pozitif sıcaklık katsayısı, 5
Pratik olarak, 700
Programlanabilir UJT, 550, 571-77
Projeksiyon basımı, 599
Proton, 3-19
PRV, ters tepe gerilimine bakın
Pul, 584-85, 595-607
PUT (bkz. programlanabilir UJT)
Püskürtme, 602, 605
Püskürtmeli kaplama, 605
*p-n* jonksiyonu, 12-19, 114-15, 118-19, 122-25, 134-36, 148-53, 157, 163, 171-74, 530-31, 544, 549-50, 552-53, 571, 587-90

R

Redicle, 591
Referans gerilimi, 98-103
RS232-TTL dönüştürücü, 734
Rubylith, 591
R-C bağlaşımlı JFET yükselteçler, 478-80
R-C bağlaşımlı transistörlü yükselteçler, 426-33
*r*-model, 300-301, 308-14, 325-80

S

Sabit akım kaynağı, 656
Sabit öngerilim düzenlemeli transistör, 326-31
Saklama süresi, 31-32

Sapma gerilimi, 19
Sarım kapasitansı, 476
Sayısallaştırma, 591
Schokley diyot, 548-49
Schottky engel diyodu, 104-9, 137
SCR (bkz. silisyum kontrollü doğrultucu)
SCS (bkz. silisyum kontrollü anahtar) 541-44
Seri diyotlar, 52-59
Seri kırpıcılar, 73-77
Seri rezonant, 770
  Transistörlü faz kaydırma, 761
  Akordlu devreler, 764
  Tek jonksiyonlu, 772
  Wien köprüsü, 762P
Seri statik anahtar, 537
Seri-paralel diyotlar, 59-61
Silisyum, 2-9
Silisyum kontrollü anahtar, 541-44
Silisyum kontrollü doğrultucu, 529-40
Silisyum oksidasyonu, 597-98, 609
Sistemlerin yaklaşımı, 371-74
Sıcaklık kararlılığı, 181
Sıcaklık katsayısı, 96-97
Sıfır geçiş algılayıcısı, 711
Sıvı kristalli göstergeler, 130-34
Soğutucu, 114-537
Statik direnç (diyot), 19-20
Sükunet noktası, 21
Sürükleme akımı, 29-30

T

Tabaka direnci, 587
Tam dalga doğrultma, 67-72, 538-40
Tek jonksiyonlu transistör, 553-65
Tek kararlı, 723
Tek kristal, 3
Tek kutuplu, 149
Tek parça IC, 584-90
Temas anahtarı, 550
Termistörler, 138-40
Ters doyma akımı, 13-19, 119
Ters öngerilim, 105-6, 110-11, 149-50, 152, 155, 156
Ters tepe gerilim, 18, 33
Ters yönde tepe gerilimi, 18, 33, 67 69-71, 106, 114
Test, 584-85, 605-7
Testere dişi dalga şekli, 545
Tetravalent atom, 4
Thevenin eşdeğeri, 470-71, 573
Tıkanabilme süresi, 31-32, 107
Transfektif, 132
Transformatör, 434
Transistör, 147-77, 298-387, 424-87
  Alaşım jonksiyonu, 172
  Kollektör dc geribeslemesi, 348-53
  Kollektör geribeslemesi, 353-57
  Ortak baz, 152-56, 344-48
  Ortak kollektör, 163-65
  Ortak emetör, 156-63
  Yapı, 148-49
  Fark yükselteci, 351-53
  Yayılma, 172-73
  Emetör izleyici, 340-45
  Fabrikasyon, 171-74
  Sabit öngerilim düzenlemesi, 326-31
  Büyütülmüş jonksiyon, 172
  Yüksek frekans, 469-76
  Karma model, 300-8, 313-21
  IC'ler, 589-90
  Alçak frekans, 456-69
  Maksimum anma değerleri, 164-65
  *npn*, 148
  çalışma, 149-52
  *pnp*, 148
  Nokta kontak, 171-72
  *r* model, 300-301-308-14





  Küçük sinyal analizi, 325-87
  veri kağıdı, 165-71
  Terminal tanımlaması, 174-76
  Köprüsüz emetör öngerilim düzenlemesi, 335-40
  Gerilim bölücü öngerilimi, 331-35
Transistör modellemesi, 298-324
Transkondüktans, 390
TRIAK, 551-53
Triyot, 147
Tutma akımı, 533-34
Tünel diyotları, 114-17

U

UJT (bkz. tek jonksiyonlu transistöre)
Üretim teknikleri diyot, 37-46
Üstü şapkalı transistörler, 174-75

V

Vakum tipi, 147
Valons elektronu, 4-19
Varaktör diyodu, 110-13
Varikap diyodu, 110-13
VE DEĞİL kapısı IC, 595-606
VE kapısı, 61-64, 548
Veri kağıdı
  Darlingtoon yükselteç, 442-46
  Diyot, 32-36
  LED, 127-29
  Optik yalıtıcı, 569-71
  Schottky diyot, 107-9
  Silisyum kontrollü doğrultucu, 534-35
  Trransistör, 165-71
  Tünel diyodu, 116
  Varaktör, 111-13
  Zener diyodu, 96-97
Verici atomlar, 7-8
Verici katkıları, 8-14
Verim, 126
Verim düzeyi, 582
VEYA kapısı, 61-64, 548
VVC diyotları, 110-13

Y

Yalıtıcı, 6
Yalıtım yayılması, 599-603
Yapısal uzak tutma oranı, 555
Yarı logaritmik kağıt, 451-53
Yarım dalga ayarlı direnç faz kontrolü, 537-38
Yarım dalga doğrultma, 64-67
Yarım güç frekansları, 454-69
Yarı-iletken, 1-19
Yayılma akımı, 29-30
Yayılma diyodu, 42
Yayılma kapasitansı, 30.31, 472
Yayılma transistörü, 172-73
Yük hattı dc, 203
Yükleme etkileri, 357-64
Yükseltme, 151-52, 298-300
Yüzey engelli diyot, 104-9
Yüzey engelli diyot, 104-9

Z

Zamanlayıcı IC birim, 719
Zener bölgesi, 17-18
Zener diyot, 94-104, 538-39
  uygulamalar, 98-104, 538-39
  karakteristikler, 94-98
  eşdeğer devre, 95
  notasyon, 98
Zener potansiyeli, 94-104, 115
Zenerin dinamik direnci, 98
Zorlanmış komütasyon, 532-33